

Table des matières

REMERCIEMENTS	
TABLE DES MATIERES	II
GLOSSAIRE.....	IV
MES PUBLICATIONS/PRESENTATIONS	V
TABLE DES FIGURES.....	VI
AVANT-PROPOS	1
INTRODUCTION	4
CHAPITRE 1 : RISQUE DES STRESS RADIATIFS ET ELECTROSTATIQUES SUR LES COMPOSANTS A BASE DE SEMI-CONDUCTEUR A GRAND GAP	6
1.1. L'ELECTRONIQUE : UNE PERPETUELLE ADAPTATION AUX BESOINS DE LA SOCIETE	7
1.1.1. <i>Les matériaux semi-conducteurs pour l'électronique</i>	8
1.1.2. <i>Composants de l'électronique de puissance</i>	10
1.1.3. <i>Présentation de l'état commercial des technologies grand gap</i>	13
1.1.4. <i>Conclusion sur les semi-conducteurs grand gap</i>	16
1.2. PROBLEMES LIES AUX ESD ET AUX RADIATIONS EN ELECTRONIQUE DE PUISSANCE.....	17
1.2.1. <i>Décharges électrostatiques en électronique (ESD)</i>	17
1.2.2. <i>Définition et défaillances associées aux radiations ionisantes</i>	21
1.2.3. <i>Conclusion sur les stress ESD et radiatifs</i>	27
1.3. CONSEQUENCES DES STRESS AUX ESD ET AUX RADIATIONS SUR LA TECHNOLOGIE SiC.....	28
1.3.1. <i>Robustesse ESD d'une diode Schottky SiC</i>	28
1.3.2. <i>Tenue aux radiations des composants SiC</i>	28
1.3.3. <i>Conclusion sur l'étude à réaliser</i>	30
CHAPITRE 2 : PRESENTATION DES OUTILS : COMPOSANTS, SIMULATION, ET OUTILS DE CARACTERISATION.....	31
2.1. PRESENTATION DES DIFFERENTS COMPOSANTS SiC ETUDES	31
2.1.1. <i>Architecture des différents composants étudiés</i>	31
2.1.2. <i>Caractéristiques électriques statiques des MESFET SiC</i>	36
2.2. PREDICTION PAR L'OUTIL DE SIMULATION PHYSIQUE : TCAD SENTAURUS.....	44
2.2.1. <i>Etude de la structure et de son maillage</i>	44
2.2.2. <i>Définition du fichier de commande « sdevice »</i>	46
2.2.3. <i>Conclusion sur les simulations TCAD Sentaurus</i>	51
2.3. PRESENTATION DES OUTILS DE CARACTERISATION ESD ET D'ANALYSE DE DEFAILLANCE	51
2.3.1. <i>Transmission Line Pulse et Human Body Model</i>	51
2.3.2. <i>Microscopes et testeurs sous pointes</i>	53
2.3.3. <i>Microscopie Electronique à Balayage (MEB)</i>	54
2.3.4. <i>Focus Ion Beam (FIB) ou Sonde ionique focalisée</i>	55
2.3.5. <i>Emission Microscopy ou EMMI</i>	56
2.3.6. <i>Thermographie infrarouge active ou Lock-in thermography</i>	56
CHAPITRE 3 : ETUDE DE LA FIABILITE DU MESFET SiC LORS D'ESD ET LORS DE RADIATIONS	58
3.1. ETUDE DE STRESS AUX ESD SUR LES MESA-MESFET	58
3.1.1. <i>Résultats des test ESD sur mesa-MESFET : simulation et expérimentation</i>	58
3.1.2. <i>Analyse de la défaillance après test TLP sur mesa-MESFET</i>	64
3.1.3. <i>Procédés d'amélioration de la robustesse face aux ESD du mesa-MESFET</i>	68
3.2. ETUDE FACE AUX STRESS LIES AUX ESD SUR LES PLANAR-MESFET	70
3.2.1. <i>Différentes robustesses aux ESD pour différentes architectures de planar-MESFET</i>	70
3.2.2. <i>Observation des défauts créés après ESD sur planar-MESFET</i>	75
3.2.3. <i>Explication des défaillances après test TLP sur planar-MESFET</i>	81
3.2.4. <i>Solutions proposées pour augmenter la robustesse aux ESD sur les planar-MESFET</i>	90

- Table des matières

3.2.5. <i>Conclusion sur la robustesse de planar-MESFET SiC face aux ESD</i>	91
3.3. POSITIONNEMENT ET OUVERTURE DE CETTE ETUDE ESD SUR MESFET SiC	92
3.3.1. <i>Progrès et inconvénients de l'étude ESD sur SiC face au silicium.....</i>	92
3.3.2. <i>Choix du diélectrique intermétallique pour le SiC.....</i>	92
3.3.3. <i>Etude ESD du contact Schottky sur le SiC</i>	94
3.3.4. <i>Analyse de la robustesse lors de l'intégration du MESFET dans un circuit</i>	100
3.4. ANALYSE DE LA TENUE AUX RADIATIONS DU MESFET SiC	103
3.4.1. <i>Tenue aux radiations de mesa-MESFET en SiC.....</i>	104
3.4.2. <i>Tenue des planar-MESFET face aux radiations d'ions lourds.....</i>	104
CONCLUSION	111
BIBLIOGRAPHIE.....	114
RESUME.....	120
RESUME DE LA THESE (FRANÇAIS).....	120
RESUME DE LA THESE (4000 CARACTERES) (ANGLAIS)	121
RESUME DE LA THESE (1000 CARACTERES) (FRANÇAIS).....	122
RESUME DE LA THESE (1000 CARACTERES) (ANGLAIS)	122
ANNEXE HISTOIRE	123
ANNEXE IMPEDANCE	127
ANNEXE HP4142B.....	128
ANNEXE FICHIER PARAMETRE SIC	129
ANNEXE FICHIER PARAMETRE AL₂O₃	135
ANNEXE FICHIER PARAMETRE HFO₂	135

Glossaire

ALD = Atomic Layer Deposition, dépôt par couches atomiques
BJT= Bipolar Junction Transistor, transistor bipolaire
CEM= Comptabilité Electro-Magnétique
CNES= Centre National d'Etudes Spatiales
COTS= Component On The Shelf, composant sur l'étagère
CVD= Chemical Vapor Deposition, dépôt chimique en phase vapeur
DUT= Device Under Tests, composant sous test
ESA= ElectroStatique Adhésive
ESD= Décharges ElectroStatiques
EMMI= EMission MIcroscopy, microscopie d'émission
FIB= Focus Ion Beam, faisceau d'ions focalisés
HBM= Human Body Model, modèle de décharge du corps humain
IGBT= Integrated Gate Bipolar Transistor, transistor bipolaire à grille isolée
JFET= Junction Field Effect transistor, transistor à jonction à effet de champ
LET= Linear Energy Transfer, transfert d'énergie linéique
LIA= Laboratoire International Associé
MESFET= MEtal Semiconductor Field Effect Transistor, transistor métal-semi-conducteur à effet de champ
MEB= Microscope Electronique à Balayage
MM= Machine Model, modèle de décharge d'une machine
MOSFET= Metal Oxyde Semiconductor Field Effect Transistor, transistor métal oxyde semi-conducteur à effet de champ
TLP= Transmission line Pulse
SDE= Sentaurus Design Editor
SMU=Source Measure Unit, unité de source et mesure
SOA=Safe operating Area, Aire de fonctionnement sûr
VLSI=Very-Large-Scale Integration, technologie de circuit intégré (CI) dont la densité permet d'intégrer plus de 100 000 composants électroniques sur une même puce.
ZCE=Zone de Charge d'Espace

Mes Publications/Présentations

- [hal-01065194v1](#): Communication dans un congrès
Moustafa Zerarka, Patrick Austin, Frédéric Morancho, Karine Isoird, Josiane Tasselli, Tanguy Phulpin *et al.* **Durcissement des IGBT planar contre le déclenchement de "Single-Event Burnout"**
Symposium de Génie Électrique 2014, Jul 2014, Cachan, France
- [hal-01059962v1](#): Article dans une revue
Tanguy Phulpin, David Trémouilles, Karine Isoird, Dominique Tournier, Philippe Godignon *et al.* **Analysis of an ESD failure mechanism on a SiC MESFET**
Microelectronics Reliability, Elsevier, 2014, pp.MR11331.
<[10.1016/j.microrel.2014.07.134](https://doi.org/10.1016/j.microrel.2014.07.134)>
- [hal-01176674v1](#): Article dans une revue
Tanguy Phulpin, David Trémouilles, Karine Isoird, Dominique Tournier, Philippe Godignon *et al.* **Failure Analysis of ESD-stressed SiC MESFET**
Microelectronics Reliability, Elsevier, 2015, 55 (9-10), pp.1542-1548.
<[10.1016/j.microrel.2015.06.121](https://doi.org/10.1016/j.microrel.2015.06.121)>
- [hal-01178266v1](#): Communication dans un congrès
Tanguy Phulpin, David Trémouilles, Karine Isoird, D Tournier, P Godignon *et al.* **An Electrostatic-Discharge-Protection Solution for Silicon-Carbide MESFET**
EOS/ESD Symposium, Sep 2015, Reno, United States. 2015
- [hal-01361658v1](#): Communication dans un congrès
Tanguy Phulpin, Karine Isoird, David Tremouilles, Patrick Austin, Javier Leon *et al.* **Fiabilité de MESFET SiC face aux décharges électrostatiques**
Symposium de Genie Electrique, Jun 2016, Grenoble, France
- [hal-01339799v1](#): Communication dans un congrès
Tanguy Phulpin. **Robustesse aux décharges électrostatiques (DES) de MESFET en Carbure de Silicium (SiC)**
GEETDAY, Apr 2016, Toulouse, France. 2016
- [hal-01310299v1](#): Communication dans un congrès
Tanguy Phulpin, David Trémouilles, Karine Isoird, Patrick Austin, M Vellvehi *et al.* **Robustesse de MESFET SiC face aux décharges électrostatiques**
SGE Symposium de Génie Electrique, Jun 2016, Grenoble, France. 2016

Table des figures

Figure 1: Types de convertisseur statique pour l'électronique de puissance	7
Figure 2: Résumé des propriétés physiques des semi-conducteurs à grand gap comparé au silicium.	9
Figure 3: Caractéristique électrique d'une diode Schottky	11
Figure 4: Schéma de fonctionnement d'un MESFET. En vert la zone de charge d'espace produite par l'application d'une tension sur la grille [CHE99]......	12
Figure 5: Les principaux domaines d'applications des composants en SiC en fonction de leurs avantages physiques [TOU07]......	15
Figure 6: Domaine d'utilisation commerciale des technologies grand gap dans l'industrie en 2015 [SAN15].....	16
Figure 7: Approximation du taux de défaillance des composants électroniques dans le temps.	17
Figure 8: Test HBM avec sa représentation physique et sa modélisation électrique [COU14]. Ce test correspond à une décharge humaine dans le composant.....	19
Figure 9: Spectre électromagnétique terrestre. Les rayonnements ionisants ont une petite longueur d'onde [BON00]......	21
Figure 10: La Terre et son atmosphère électromagnétique [LAN09]. Les ceintures de Van Allen constituent un bouclier magnétique protégeant la Terre des radiations ionisantes les plus grosses et les plus énergétiques.....	23
Figure 11: Représentation schématique des deux catégories d'interactions liées aux radiations : les interactions coulombiennes, et les interactions nucléaires [LUU09]......	24
Figure 12: Coupe schématique du mesa-MESFET en SiC.	32
Figure 13: Vue de dessus de la puce de SiC contenant huit mesa-MESFET.	33
Figure 14: Dessin du planar-MESFET; les quatre carrés représentent les prises de contact (plots), le MESFET est encerclé par le P+ du body en rouge. L'extrémité de la grille entourée de rouge vif dépasse des électrodes de drain et source afin d'améliorer l'isolation.....	34
Figure 15: Photographie du planar-MESFET, ici celui de référence.....	34
Figure 16: Représentation schématique des planar-MESFET avec le MR, le MSD et le MZD.....	34
Figure 17 : Topologie de surface des trois planar-MESFET (MR, MSD, MZD). Il est possible d'observer les diodes de protection ajoutées sur chaque composant.....	35
Figure 18: Schéma de la structure des diodes Schottky SiC avec des épaisseurs de canal hn et hp similaires à ceux du MESFET	35
Figure 19: Récapitulatif des différentes étapes du procédé de fabrication des planar-MESFET et des diodes Schottky SiC, avec isolation par implantation P [MOG13].....	37
Figure 20: Caractéristiques $Ids-Vds$ pour un mesa-MESFET de $500 \mu m$ avec différents V_{gs}	37
Figure 21: Caractéristique $Ids-Vgs$ d'un mesa-MESFET de $500 \mu m$ avec $Vds=1V$ et $Vbody=0V$. $Vth=-12V$	38
Figure 22: $Ids-Vds$ statique du mesa-MESFET avec $Vgs=-5V$. L'avalanche du composant lors de mesure statique se produit autour de $Vds=180V$	38
Figure 23: Destruction statique du planar-MESFET après l'application d'une tension $Vds=270V$	39
Figure 24: $Ids-Vds$ pour planar-MESFET avec $Vgs=0V$. Un décalage correspondant au déclenchement de la diode Schottky est observé pour MSD en comparaison à MR.....	40
Figure 25: $Ids-Vgs$ pour planar-MESFET avec $Vds=1V$. La tension de seuil est observée pour $Vgs=-15V$	40
Figure 26: Caractéristique statique $Ia-Va$ de la diode Schottky en SiC. Une saturation du courant pour $Ids=350mA$ est observée.....	41
Figure 27: Schéma représentatif des capacités parasites du mesa-MESFET SiC [MOG14].....	42
Figure 28: Schéma de principe de la mesure d'impédance pour le MESFET SiC avec C et R en parallèle.	42
Figure 29: Relevé $Z(f)$ de l'impédance pour planar-MESFET entre la grille et le drain, avec une amplitude de $0,5V$ pour une fréquence allant de $10kHz$ à $10MHz$	43
Figure 30: Relevé $Z(f)$ de l'impédance pour planar-MESFET entre la grille et la source, avec une amplitude de $0,5V$ pour une fréquence allant de $10kHz$ à $10 MHz$	43
Figure 31: Maillage de la structure simulée.....	45
Figure 32: $Ids-Vgs$ pour $Vbody=0V$ et $Vds=1V$; $Vth=-10V$	48
Figure 33: $Ids-Vds$ pour $Vgs=Vbody=0V$	49
Figure 34: $Ids-Vds$ avec $Vgs=-10V$ et $Vbody=0V$; la tenue en tension est estimée à $Vds=720V$	49
Figure 35: Simulation $Ids-Vds$ avec $Vgs=Vbody=0V$ pour MR (rouge), MSD (bleu) et MZD (vert). MZD présente une augmentation du courant précoce en comparaison des deux autres composants.....	49

- Table des figures

<i>Figure 36: Simulation $Ids-Vds$ avec $Vgs=Vbody=0V$ pour MZD ; un repliement du courant est observé avant son augmentation.....</i>	50
<i>Figure 37: Simulation de la tenue en tension pour MZD avec $Vbody=0V$ et $Vgs=-15V$. Il y a une augmentation du courant à partir de 40V.....</i>	50
<i>Figure 38: Connection de l'outils de test TLP avec Celestron.....</i>	52
<i>Figure 39: Circuit de translation de la mesure TLP à la mesure HBM.....</i>	53
<i>Figure 40: Formes des signaux correspondant aux stress TLP et HBM.....</i>	53
<i>Figure 41: Interactions avec les particules permettant la reconstitution et l'analyse du MEB; a) électrons secondaire b) électrons rétrodiffusés c) électrons d'Auger d) rayons X.....</i>	55
<i>Figure 42: Schéma de fonctionnement du FIB Hélios 600i.....</i>	55
<i>Figure 43: Schéma de fonctionnement de la Lock-in thermographie.....</i>	57
<i>Figure 44: PCB réalisé au LAAS pour adapter l'analyse de Lock-in thermographie sur les planar-MESFET.....</i>	57
<i>Figure 45: Circuit de test TLP en simulation.....</i>	59
<i>Figure 46: Simulation $Itlp-Vtlp$ avec des stress de 100ns. La tension d'avalanche se situe autour de 550V.....</i>	60
<i>Figure 47: Répartition du champ électrique dans le MESFET sous l'électrode de drain. Le phénomène d'avalanche du composant augmente considérablement le champ électrique sous l'électrode de drain.....</i>	60
<i>Figure 48: Densité de courant d'électrons au cours du test TLP. Le courant localisé dans le canal N pour de petites valeurs de Vds, migre à travers l'épaisseur p ou le substrat pour de plus fortes valeurs.....</i>	61
<i>Figure 49: Relevé du test TLP sur mesa-MESFET SiC.....</i>	62
<i>Figure 50: Photographie de la défaillance du mesa-MESFET après test TLP jusqu'à 300V. Un repli de la métallisation est observé ainsi que la création d'un trou.....</i>	62
<i>Figure 51: Position de la coupe simulée avec en rouge la coupe horizontale et en bleu celle de l'angle du mesa-MESFET.....</i>	63
<i>Figure 52: Simulation $Itlp-Vtlp$ sur mesa-MESFET de type 2D-circulaire (rouge) et 2D-planaire (bleue).....</i>	64
<i>Figure 53: Photographie après opération FIB sur un mesa-MESFET défaillant. Il y a bien création d'un trou dans le SiC après un stress TLP de 300V.....</i>	64
<i>Figure 54: Simulation planaire du mesa-MESFET en SiC lors de stress TLP ; il y a une corrélation entre l'augmentation du courant (bleu) et de la température (rouge).....</i>	65
<i>Figure 55: Schéma de fonctionnement d'un transistor NPN.....</i>	66
<i>Figure 56: Simulation de la densité de courant total (A/cm^2) pour le mesa-MESFET pour $Vds=100V$ et $Vds=450V$. Le courant migre dans l'épaisseur P et plus seulement dans le canal N après l'avalanche du composant.....</i>	66
<i>Figure 57: Résultat de simulation, densité de trou selon la coupe en Figure 56 avant et après augmentation du courant dans le MESFET SiC. Après avalanche, les trous atteignent le niveau des électrons dans le canal N sous la source.....</i>	67
<i>Figure 58: Schéma récapitulatif du déclenchement d'un transistor parasite dans le MESFET SiC lors d'un test TLP. Les paramètres géométriques w, z et l sont représentés pour essayer de retarder le déclenchement du NPN en les modifiant.....</i>	67
<i>Figure 59: Zoom sur l'angle du masque de fabrication du mesa-MESFET en SiC. $Ed1 < Ed2$, ce qui provoque la forte répartition du champ électrique dans l'angle du composant.....</i>	68
<i>Figure 60: Amélioration proposée pour le rayon de courbure de l'ouverture contact du mesa-MESFET.....</i>	68
<i>Figure 61: Simulation $Itlp-Vtlp$ du mesa-MESFET avec différentes épaisseurs w de P.....</i>	69
<i>Figure 62: test TLP sur le MZD. Le composant n'est ici pas défaillant.....</i>	71
<i>Figure 63: $Itlp-Vtlp$ sur MZD, MSD, MR. L'étoile représente l'apparition de la défaillance du composant. MSD et MR sont subitement détruit alors que MZD soutient un courant autour de 1A.....</i>	71
<i>Figure 64: $Itlp-Vtlp$ du MZD sur trois composants testés. Le comportement est reproductible.....</i>	72
<i>Figure 65: Simulation $itlp-Vtlp$ sur les trois différents MESFET avec relevé des caractéristiques ; alors que MR et MSD ont un comportement similaire, MZD a une augmentation du courant autour de 40V.....</i>	73
<i>Figure 66: $Ihbm$ pour différentes tensions $Vhbm$ sur MSD-MR lors du test HBM.....</i>	74
<i>Figure 67: $Ihbm$ pour différentes tensions $Vhbm$ sur MZD lors du test HBM.....</i>	74
<i>Figure 68: $Itlp-Vtlp$ des trois planar-MESFET sur l'électrode de drain avec une tension de -15V appliquée sur la grille. Trois comportements distincts sont observés.....</i>	75
<i>Figure 69: Photographie de MZD après stress TLP et la création d'un défaut dans l'angle de l'électrode de drain, proche de la grille.....</i>	76
<i>Figure 70: Photographie de MR après stress TLP et la création d'un défaut sur le côté de l'électrode de drain....</i>	76
<i>Figure 71: Photographie de MSD après stress TLP et la création d'un défaut entre les électrodes de drain et de grille.....</i>	76
<i>Figure 72: Photographie de MZD après stress TLP sur le drain avec la grille bloquée à -15V. Le composant a chauffé dans les deux coins de l'électrode de drain. Un défaut semble relié un coin de l'électrode de drain avec la grille.....</i>	77

- Table des figures

Figure 73: Photographie de MR après stress TLP sur le drain avec la grille bloquée à -15V. Un défaut relie l'électrode de drain avec la grille.	77
Figure 74: Photographie de MSD après stress TLP sur le drain avec la grille bloquée à -15V. Un défaut est créé juste sous l'électrode de drain.	77
Figure 75: Image de référence du MR avec une tension $V_{ds}=20V$. En bleu correspond l'analyse EMMI superposé sur l'image.	78
Figure 76: EMMI pendant le test destructif du MESFET.	78
Figure 77: photographie du MR après test TLP.	78
Figure 78: Résultat de l'échantillonnage de la capture des émissions thermiques lors de la Lock-in thermographie sur MESFET SiC pour un signal de stress allant de 0 à 1 V.	Erreur ! Signet non défini.
Figure 80: Image obtenue après analyse Lock-in thermographie de MR avant et après stress destructif HBM. Aucune différence n'est observée entre les deux images.	79
Figure 79: Photographie de MR avant et après stress destructif HBM.	80
Figure 82: Image obtenue après analyse Lock-in thermographie de MZD avant et après stress destructif HBM. Le composant défaillant concentre sa densité de courant autour de la défaillance.	80
Figure 81: Photographie de MZD avant et après stress destructif HBM.	80
Figure 83: Image MEB d'une coupe FIB sur MSD après test TLP destructif. Ce trou ressemble à un cratère.	81
Figure 84: Coupe schématique selon C1 du MESFET.	82
Figure 85: Coupe schématique selon C2 du MESFET.	82
Figure 86: Comparaison entre le photographie du MSD après FIB et le Layout du composant ; la défaillance se produit là où le champ électrique est le plus fort, entre le body à 0V et le métal de Drain à haut potentiel.	82
Figure 87: I-V diode Zener.	83
Figure 88: Itlp-Vtlp de la jonction Zener seule sur MZD.	84
Figure 89: image MEB de la défaillance observée après test TLP sur la Zener seule. Un défaut différent de la défaillance après stress entre drain et source est observé.	84
Figure 90: Image MEB du MZD défaillant après coupe au FIB. Des trous sont observés, partant de l'électrode de drain jusqu'à celle de grille.	85
Figure 91: Densité totale de courant d'électron dans le MZD simulé. Pour une tension de 100V, le courant passe à travers l'épaisseur P.	86
Figure 92: Coupe de la densité de trous sous l'électrode de source du MZD simulé.	87
Figure 93: Simulation de la génération produite par l'avalanche sous l'électrode de source du MZD.	87
Figure 94: Simulation pour différentes tensions (100V, 200V, 400V) du potentiel à la jonction drain-body sur MR.	88
Figure 95: Densité de trou pour différentes Vtlp lorsque MR est passant ou bloqué	89
Figure 96: Photographie des défaillances sur MZD et MR lors d'un test TLP sur le drain avec $V_{gs}=-15V$.	89
Figure 97: Itlp-Vtlp de MZD et MR avec stress sur le drain et canal bloqué.	90
Figure 98: Modélisation du transistor parasite se déclenchant lors d'une ESD sur le MZD. Avec la métallisation du body, il serait possible d'homogénéiser le déclenchement des transistors parasites.	91
Figure 99: Simulation Itlp-Vtlp sur un MESFET SiC avec différents diélectriques de passivation. Seul Al_2O_3 supporte une tension au-delà de 450V.	93
Figure 100: Comparaison entre le HfO_2 et le SiO_2 sur la répartition du champ électrique dans le MESFET SiC à $Vtlp=200V$.	94
Figure 101: Itlp-Vtlp lors de stress TLP sur trois diodes Schottky en SiC polarisées en inverse. Aucun courant n'est supporté avant la défaillance subite.	95
Figure 102: Zoom sur la défaillance engendrée après un stress TLP sur une diode Schottky SiC polarisée en inverse.	95
Figure 103: Image MEB après coupe FIB de la diode Schottky SiC stressé en TLP jusqu'à sa dégradation physique. L'arc créé semble superficielle.	96
Figure 104: Itlp-Vtlp pour 3 diodes Schottky SiC polarisées en direct.	96
Figure 105: Relevé du courant et de la tension pendant un stress TLP sur l'anode d'une diode Schottky en SiC. L'évolution du courant et de la tension au cours de la défaillance du composant est relevé pendant la dernière mesure (en rouge).	97
Figure 106: Photographie après défaillance suite à un stress TLP sur l'anode de six diodes Schottky.	97
Figure 107: Visualisation au MEB du défaut après stress TLP destructif sur l'anode d'une diode Schottky en SiC. A gauche la vue de dessus et à droite la vue après analyse FIB.	98
Figure 108: Etude TLP d'une diode Schottky SiC, à 20 °C, à 70 °C, à 100 °C, à 150 °C et à 200 °C. Une légère diminution du courant de saturation est observée avec l'augmentation de la température.	98
Figure 109: Stress TLP direct et inverse sur la grille du planar-MESFET SiC de référence (MR).	100

- Table des figures

<i>Figure 110: Photographie du défaut créé sur MR après stress TLP sur la grille : a) stress positif b) stress négatif.</i>	100
<i>Figure 111: photographie de la fonction totem-pole en SiC.</i>	101
<i>Figure 112: Schéma électrique et photographie de la fonction totem-pole, constitué de 2*12 cellules MESFET en parallèle.</i>	102
<i>Figure 113: Test TLP sur Totem pole entier ou sur une cellule buffer seule ; l'étoile indique l'apparition d'une défaillance physique. La fonction totem pole soutient plus de stress que les MESFET Buffer seul.</i>	102
<i>Figure 114: Défaillance observée après stress TLP sur totems pole en SiC.</i>	103
<i>Figure 115: Légende des radiations verticales et horizontales.</i>	105
<i>Figure 116: Evolution en fonction du temps du niveau de courant drain-source du planar-MESFET.</i>	106
<i>Figure 117: Simulation d'ion lourd sur MZD avec $V_{ds}=20V$, avec un LET de $1 \text{ keV.} \mu\text{m}^{-1}$ et un range de $1 \mu\text{m}$. Seul des changements transitoires et non destructifs sont observés.</i>	106
<i>Figure 118: Simulation d'ion lourd sur MZD avec $V_{ds}=20V$, avec un LET de $1 \text{ keV.} \mu\text{m}^{-1}$ et un range de $15 \mu\text{m}$. La radiation en $x=33$ peut constituer un problème pour l'intégrité du composant.</i>	107
<i>Figure 119: Simulation d'ion lourd sur MZD avec $V_{ds}=20V$, avec un LET de $50 \text{ keV.} \mu\text{m}^{-1}$ et un range de $15 \mu\text{m}$. Durant quelques nanosecondes, un courant de $16A$ peut détruire le composant.</i>	107
<i>Figure 120: Répartition de la densité totale de courant dans MZD pour $x=33 \mu\text{m}$ lors d'une radiation par ion lourd avec un LET de $1 \text{ keV.} \mu\text{m}^{-1}$ et un range de $15 \mu\text{m}$.</i>	108
<i>Figure 121: Simulation d'une radiation horizontale d'un ion lourd sur MZD avec $V_{ds}=20V$, avec un LET de $1 \text{ keV.} \mu\text{m}^{-1}$ et un range de $1 \mu\text{m}$.</i>	109
<i>Figure 122: Simulation d'une radiation horizontale d'un ion lourd sur MZD avec $V_{ds}=20V$, avec un LET de $20 \text{ keV.} \mu\text{m}^{-1}$ et un range de $10 \mu\text{m}$.</i>	109
<i>Figure 123: Simulation d'ion lourd sur MSD avec $V_{ds}=20V$ avec un LET de $1 \text{ keV.} \mu\text{m}^{-1}$ et un range de $1 \mu\text{m}$.</i>	110

Avant-propos

Dès la période antique, des philosophes grecs ont proposé des explications du fonctionnement de la nature. Parmi d'autres, Platon et Aristote, qui s'inscrivent tous deux dans la tradition Socratique, proposent un raisonnement rationnel et une argumentation didactique qui vont marquer les générations futures.

À l'époque médiévale, les institutions religieuses s'emparent des moyens de recherche et de diffusion du savoir pour fonder des croyances sur le fonctionnement de la Nature. Puis, à la fin du Moyen Âge et tout au long de l'époque moderne, grâce notamment à l'invention de l'imprimerie mais aussi grâce aux travaux de penseurs et de savants, comme Galilée, la science bouleverse ces croyances. La Révolution française et l'Encyclopédie remettent en question les voies traditionnelles d'élaboration et de transmission du savoir, contrôlées jusque-là essentiellement par l'Église en Occident.

Une évolution exceptionnelle s'en suit au cours du XIX^e siècle. La science devient capable de résoudre de nombreux problèmes quotidiens grâce notamment aux progrès en médecine, dans les transports, dans la qualité de vie. Par exemple, durant la Restauration, des propositions sont faites afin de régénérer la nature pour lutter contre la déforestation ou d'améliorer l'hygiène de vie avec le contrôle de l'eau et des égouts. La science devient primordiale dans la société, comme par exemple avec l'idée du positivisme d'Auguste Comte et sa devise, qui devint celle du Brésil : « ordre et progrès ». L'Occident savant part à la conquête du monde au nom du progrès, ce qui permet par ailleurs de justifier l'époque de la colonisation. Cette nécessité du savoir est évoquée avec les personnages de Bouvard et de Pécuchet, de G. Flaubert (1820), qui tentent de développer un savoir savant afin de pallier les lacunes du savoir profane.

Ce n'est qu'au XX^e siècle seulement, après la Première Guerre mondiale, que le monde prend conscience des dangers de la science, comme l'illustre l'utilisation de gaz chimique dans les tranchées. Dès lors, des doutes s'installent sur la notion de progrès et l'on se rend compte, au fil des décennies, que la science est capable de détruire la planète. Une correspondance entre A. Einstein et S. Freud en 1932 [EIN32] [FRE32] fait prendre conscience au monde entier que la science ne peut s'affranchir de la guerre, comportement intrinsèque à la nature humaine. L'objet technique réalisé par le chercheur n'est plus contrôlé uniquement par lui-même mais bien par l'utilisateur, à ses propres fins, comme l'illustre la fabrication de la bombe atomique mise au point par Fermi, Feynman, Von Neumann et d'autres scientifiques qui ne souhaitaient pas la mort de tant de personnes lors de l'explosion de la bombe en 1945. Ils refusèrent par la suite de concevoir la bombe H malgré les capacités hors normes de l'énergie nucléaire. Depuis cet événement, le monde a réellement pris conscience des effets nocifs possibles induit par cette science qui vise pourtant à améliorer la vie et le quotidien de tous, qui vise à améliorer notre futur.

J. Ellul, dans son ouvrage sur le « monde technologique » (1960), nous décrit l'importance de l'objet technique sur les rapports humains. Il fait part de sa méfiance, du danger de l'isolement et du changement de communication que les technologies induisent. Le progrès ne peut pas s'arrêter puisqu'il change intrinsèquement l'Homme : l'objet technique modifie la vie, comme la souffrance au travail qui est remplacée par le travail des machines. Cette méfiance existait déjà dans les travaux de Rousseau (XVIII^e siècle) où « l'homme sauvage » est bouleversé par les progrès et l'évolution du monde. Mais les outils techniques transforment la société et la font actuellement dériver vers un épicurisme profond. D'après la pensée bergsonienne (1820) [BER32], il faudrait pour contrecarrer cela

- Avant-propos

un pouvoir mystique, permettant de vivre tous ensemble : un pouvoir qui s'imposerait à chacun et qui endiguerait l'engrenage des plaisirs immédiats, malheureusement entraîné à l'évolution du progrès.

En effet, depuis 1952 et la découverte du transistor par R. Schotkley, les rythmes des progrès techniques et de la vie ont terriblement accéléré, comme l'illustre l'adage africain : « en Europe, vous avez les montres ; nous, on a le temps ». Cette révolution technique a permis le développement de l'informatique et des communications (Internet) ; pour lesquelles le développement s'est accentué du fait de l'américanisation de la société lié notamment à la défaite soviétique à l'issue de la guerre froide et donc au triomphe de l'idéologie dominante caractérisée par le libéralisme économique qui ne connaît désormais plus de frontières. Cette exponentielle augmentation de l'utilisation du transistor a accéléré la vitesse des découvertes, des échanges planétaires, et a permis de développer largement l'industrialisation des sociétés et la croissance du désir de consommation. La conséquence de ce développement est que nous vivons aujourd'hui dans un monde où internet rend le savoir accessible à tout un chacun (du moins à tous ceux qui y ont accès) mais où, paradoxalement, de nombreux fruits du progrès nous échappent du fait de la diminution de leur taille ou de leur coût excessif. Le progrès est en effet aujourd'hui associé au désir du léger, du mince, du petit. Cela a fortement influencé et produit les nanotechnologies actuelles, initialement conçues pour répondre à des contraintes écologiques mais finalement exploitées par les lobbyistes pour promouvoir l'industrie américaine [JOA13].

Nous étions depuis 1965 dans les pronostics de la loi de Moore, cofondateur d'Intel, qui préconise le doublement de la complexité des transistors chaque année, mais cette loi devient aujourd'hui compromise par la taille des composants. En effet cette loi fut réajustée en 1975 au doublement tous les deux ans et devient limitée par « the Wall », c'est-à-dire la taille des processus de lithographie. Ces derniers, permettant l'impression sur un semi-conducteur, sont passés de l'ordre de 10 000 nm en 1971 à une dizaine de nanomètres aujourd'hui ; ils sont maintenant limités par la taille même des atomes des matériaux électroniques qui relèvent souvent de l'ordre de la dizaine de nanomètre. En comparaison, l'ADN humain mesure 2 nm et un virus entre 70 et 1000 nm. Il devient donc difficile de miniaturiser davantage les dispositifs de microélectronique sans changer de méthode de fabrication, c'est-à-dire en ne considérant que la physique classique.

Depuis le principe de relativité d'Albert Einstein, le monde de la physique est un monde où la physique classique est complétée par la physique quantique lorsque la taille des éléments physiques diminue. Les nanosciences vont donc être un lieu d'interfaçage entre les deux mondes physiques. Leur utilisation permet ainsi d'ouvrir l'imaginaire collectif et de se rapprocher des rêves abordés dans la science-fiction, comme la réalisation d'hologramme. Certaines inventions ont ainsi vu le jour comme le microscope à effet tunnel (1981) qui permet d'isoler et de déplacer des atomes. En générant un froid proche de quelques kelvins, les chercheurs sont capables d'isoler une particule et de l'étudier. Ces particules révèlent des propriétés qu'elles n'ont pas dans la physique classique comme par exemple la transparence, la solidité, la rigidité. L'utilisateur peut ainsi modifier et ajouter des prototypes pour diversifier le concept de la loi de Moore. Par exemple, le carbone peut avoir des propriétés totalement différentes en fonction de sa structure cristalline. Les propriétés de la matière dépendent ainsi de la façon dont elle est manipulée. En électronique, cette diversification est appelée le « More Than Moore ». Les matériaux doivent cependant être les plus fiables et reproductibles possibles afin d'industrialiser les procédés. Ainsi, en 1999, pas moins de trente-cinq pays sont entrés dans le monde des nanosciences. Ce domaine est devenu un des thèmes de Recherche pour lequel le soutien public est énorme.

- Avant-propos

Le futur, en électronique, c'est aussi modeler la matière selon des architectures précises afin de mettre en avant des propriétés inédites de la matière comme l'électronique moléculaire ou la pico-électronique. Les atomes des composants sont orientés et assemblés un par un au lieu de les avoir en conglomérat désorienté [JOA13]. Ainsi, il devient possible de réaliser des transistors avec le moins d'atomes possibles ce qui inaugure la réalisation de systèmes encore plus petits. Par exemple, un seul atome dont l'orientation de son spin serait modifiée permettrait de réaliser un transistor : c'est la spintronique. Cette évolution de l'électronique est ce que l'on appelle aujourd'hui le « Beyond Moore ».

Ces évolutions technologiques permettent d'entrevoir des solutions pour répondre aux besoins énergétiques croissants de la population terrestre. Le progrès est indispensable pour apporter des réponses au monde d'aujourd'hui et de demain. Toutefois même si l'imagination de la Recherche n'a pas de limite, elle doit être réglementée par des comités d'éthique pour réfléchir sur les débordements autour de nouvelles techniques comme le clonage de l'ADN, le contrôle du cerveau humain, ou encore le « bioprinting », qui permet la fabrication d'organes du corps humain de substitution. De plus ces progrès se doivent d'être fiables dans un monde transformé en déchetterie et où la responsabilité du fabricant est mise en cause à chaque défaillance enregistrée. Les solutions imaginées par les chercheurs devront nécessairement passer par leur développement « économique » pour émerger, et donc par leur reproductibilité et par l'augmentation de leur durée de vie. Il faut donc pour cela agir pour la qualité et la fiabilité de l'objet technique. Enfin il revient de plus à chacun de faire des efforts pour vivre tous ensemble, sans distinction, et modifier les comportements sociaux, notamment en se servant de l'objet technique à bon escient, par exemple en évitant l'excès et la dépendance.

Car l'histoire des sciences permet une meilleure compréhension de l'influence de l'objet technique dans la société, une partie historique est ajoutée en annexe de cette thèse (cf ANNEXE HISTOIRE).

Introduction

Aujourd’hui, le nombre d’applications électriques est en pleine croissance. Pour des besoins économiques et écologiques, il s’avère nécessaire pour l’avenir de maîtriser l’énergie électrique et d’optimiser sa consommation.

Pour mieux gérer cette énergie, il est indispensable de travailler sur les matériaux qui permettent son utilisation. L’électronique de puissance, qui regroupe les domaines concernant la production, le transport et le stockage de l’énergie électrique, est donc en première ligne de ces évolutions. Or, ce domaine est aujourd’hui principalement basé sur l’utilisation de composants en silicium. Ce matériau présente néanmoins des contraintes physiques (encombrement), thermiques et thermodynamiques qui limitent les performances et le développement de nouvelles applications.

Il apparaît donc aujourd’hui intéressant de développer et d’utiliser de nouveaux composants basés sur des matériaux plus performants que le silicium. L’utilisation de ces matériaux permettrait de réduire la taille des dispositifs, d’améliorer leur durée de vie en environnement sévère et de limiter les pertes énergétiques, notamment lors de la conversion électrique [SIN06].

Le carbure de silicium (SiC), du fait de ses qualités intrinsèques supérieures à celles du silicium en ce qui concerne l’électronique de puissance, est un candidat intéressant pour un fonctionnement à haute température et pour tenir une forte tension, tout en limitant les pertes d’énergie électrique [TOU03] [RIS07]. Il est ainsi plébiscité pour être utilisé par les industries recherchant ces deux qualités comme dans les applications liées au transport (train, avion, voitures, ...) [OTH14]. Bien que les composants en SiC soient déjà industrialisés, leur comportement électrique lors de décharges électrostatiques (ESD) ou lors d’irradiations a été peu étudié. Il est donc nécessaire de pallier ce manque de connaissances afin d’améliorer leur robustesse.

Dans les travaux présentés ici, nous avons étudié des composants MESFET en SiC soumis à ces stress. Certains de ces composants sont dotés de protections à ces stress directement intégrées dans leur structure afin d’éviter l’ajout encombrant de protections externes. Par ailleurs, la structure des composants étudiés a été conçue afin de faciliter leur intégration et leur adaptation dans des dispositifs de commande, fonctionnant en environnement sévère et pouvant être soumis aux ESD ou aux radiations.

Les composants de l’étude sont issus d’une collaboration internationale sur les composants grand gap, au sein du LIA WideLab. Ils ont été conçus au laboratoire Ampère de Lyon et réalisés au laboratoire Centro Nacional Microelectrònica (CNM) de Barcelone (Espagne). Les étapes de fabrication et les caractéristiques électriques ont ainsi été partagées entre les différents partenaires, dont le LAAS fait partie. Cette thèse, réalisée au sein de l’équipe ISGE « Intégration de Système de Gestion d’Energie » du LAAS entre 2013 et 2016, financée par le ministère de la Recherche française, a donc pour objectif de mieux comprendre le fonctionnement des composants en SiC et d’améliorer la robustesse au stress électrostatique et la tenue aux radiations de ces composants qui présente des similitudes dans leur mécanisme de défaillance comme leur constante de temps. Ce travail s’inscrit ainsi dans la nouveauté sur deux points : l’étude des mécanismes de défaillance face aux ESD et aux radiations des composants en SiC, ainsi que l’obtention d’une solution d’amélioration commune de la robustesse face à ces deux stress. Ainsi, l’expertise de l’équipe sur la tenue en tension des dispositifs de puissance [LET99] [THE09], sur les semi-

- Introduction

conducteurs grand gap [ALA08] [HAM13] [THI12] et sur les ESD [GUI05] [DIA12] [ARB12] et les radiations [LUU05] [ZER13] est sollicitée pour mener à bien ces études.

Le sujet principal de ce travail porte donc sur l'étude de la fiabilité du composant électronique, et en particulier sur l'étude des mécanismes de défaillance plutôt que du processus de qualification du composant, bien que cet aspect soit néanmoins abordé dans un second temps. Cette distinction est importante car au lieu de simplement détruire le composant, nous allons chercher à comprendre son fonctionnement électrique lorsqu'il est soumis à des stress en étudiant ses mécanismes de défaillance. Pour cela, des bancs de test ESD sont utilisés (Test Line Pulse et Human Body Model), ainsi que des simulations physiques sur des composants MESFET, via le logiciel TCAD Sentaurus. Ce logiciel est également adapté pour simuler l'interaction entre le composant et des ions lourds.

Trois chapitres vont ainsi constituer ce mémoire de thèse. Dans le premier sont présentés les avantages des composants en carbure de silicium pour l'électronique de puissance en comparaison aux autres semi-conducteurs. Les stress ESD et radiatifs, avec leurs influences respectives sur l'électronique, sont également traités. Enfin, la présentation des travaux déjà existants sur la fiabilité des composants en SiC face à ces stress clôture ce chapitre.

Le deuxième chapitre introduit les MESFET de l'étude ainsi qu'une diode Schottky. Les composants sont ainsi présentés avec leur architecture spécifique et leurs caractéristiques électriques. Celles-ci sont premièrement obtenues expérimentalement puis par simulation afin de valider les modèles utilisés pour simuler le fonctionnement de la structure. En effet, le logiciel de simulation TCAD Sentaurus utilisé pour simuler les composants, apporte une analyse qualitative des comportements électriques et permet de comprendre les différents mécanismes physiques, par exemple de dégradation lors d'une ESD. Les outils de test de tenue au stress ESD et de caractérisation électrique utilisés lors de cette étude sont également présentés à la fin du second chapitre.

Le troisième chapitre décrit les résultats des tests sur les composants, ainsi que l'étude de leurs comportements électriques. Un stress ESD sur l'électrode de drain est premièrement effectué sur les différents MESFET. Des études sont à chaque fois menées pour déterminer les mécanismes des défaillances et des solutions sont proposées afin d'améliorer la robustesse ESD des composants étudiés. L'étude du stress sur la grille Schottky du planar-MESFET est ensuite comparée avec l'étude de robustesse d'une diode Schottky de la même technologie. Enfin, une comparaison des résultats sur les ESD avec ceux obtenus par simulation concernant la tenue aux radiations d'ions lourds permet de conclure sur le fonctionnement des protections proposées et d'observer l'influence des irradiations sur les composants SiC. La conclusion met en exergue les points clés de cette thèse sur la robustesse ESD de MESFET en carbure de silicium.

Chapitre 1 : Risque des stress radiatifs et électrostatiques sur les composants à base de semi-conducteur à grand gap

Aujourd’hui, l’électronique est principalement composée de deux domaines : l’électronique du traitement du signal et de l’information et l’électronique de la mise en forme et de la gestion de l’énergie électrique. Dans ces deux domaines, la physique régissant le fonctionnement des composants est similaire mais les puissances électriques mises en jeu ne sont pas équivalentes et entraînent des optimisations différentes des structures à semi-conducteur.

Le premier domaine correspond au traitement du signal et de l’information. Il est aujourd’hui au cœur de nos sociétés modernes avec un développement significatif autour des réseaux de communication et de l’information. Ce développement est illustré par les réseaux tels que internet, le web-objet ou bien encore la téléphonie mobile.

Le deuxième domaine correspond, au sens large, à l’électronique de puissance qui regroupe le réseau de distribution de l’énergie électrique, les systèmes de puissance dans les transports et l’alimentation des applications industrielles et domestiques. Ce dernier champ d’application permet de faire la liaison entre ces deux domaines car les réseaux de communication liés au traitement du signal ont besoin d’être alimentés pour le stockage de l’information, le refroidissement, des data centers, etc...

Or selon l’Agence Internationale de l’énergie [IEA16], la consommation d”électricité dans le monde devrait augmenter de 75% entre 2007 et 2030, passant de 19756 TWh à 34292 TWh. Bien qu’elle reste stable en France [EDF14], l’évolution du nombre d’applications électroniques nécessite une bonne gestion de l’énergie électrique. En effet, tandis que le monde s’est engagé, à travers la COP21, à réduire sa consommation d’énergie fossile, qui fournit plus de 70% de l’énergie électrique au niveau mondial[CHA14], la gestion de l’énergie électrique devient cruciale pour garantir un approvisionnement pour tous.

L’électronique de puissance, acteur de cette énergie, s'est imposée au fil du temps dans les domaines allant de la domotique aux transports en passant par les réseaux de communication, la santé, etc. En effet en fonction du domaine et des applications visées, l’énergie électrique peut se trouver sous différentes formes (niveau de puissance, continu, alternatif). Les transformations à partir de la production initiale jusqu’à son acheminement sont assurées par des systèmes de conversion qui permettent d’adapter une source d’énergie à un récepteur donné. Il existe ainsi quatre grandes familles de convertisseurs statiques adaptées pour chaque configuration, comme indiqué sur la Figure 1 [PIN07].

Ces convertisseurs statiques sont constitués principalement d’éléments passifs et actifs. Les composants actifs sont des structures à semi-conducteur tels que des diodes, des transistors FET ou bipolaires. Ils jouent le rôle d’interrupteur et passent successivement d’un état bloqué à un état passant. L’électronique de puissance est une électronique de commutation dans laquelle les notions de rapidité et de rendement sont fondamentales. Une grande partie de l’optimisation des structures tourne donc autour de ces deux notions. Améliorer les performances des composants à semi-conducteur permet ainsi d’améliorer celles des convertisseurs et d’améliorer l’utilisation de l’énergie électrique terrestre.

- Chapitre 1 : Définition des stress radiatifs et ESD sur les composants grand gap

D'autre part, les systèmes de puissance se doivent d'être fiables et doivent résister à des environnements spécifiques et des conditions de fonctionnement contraignantes. Les normes et contraintes pour la conception d'une structure devant intervenir, par exemple dans un satellite, sont bien plus contraignantes que celles d'une structure intégrée dans un aspirateur électroménager. Dès lors, à côté des notions de rapidité et de rendement s'ajoute celle de fiabilité pour des régimes extrêmes tels que les hautes températures, les variations rapides de courant et de tension, l'humidité, les conditions de court-circuit, les situations de sur-courant ou sur-tension, les décharges électrostatiques (ESD), les environnements radiatifs, etc...

Cette première partie a donc pour objectif de présenter les différents composants étudiés dans cette thèse. Considérant les propriétés intrinsèques des semi-conducteurs, nous mettons en avant les avantages des composants à semi-conducteurs grand gap pour l'électronique de puissance. Dans un second temps les stress étudiés dû aux ESD et les radiations ionisantes sont décrits afin de clairement définir l'objet de cette étude. Enfin les résultats des travaux déjà existants sur la robustesse des composants SiC face aux ESD ou face aux radiations sont répertoriés.

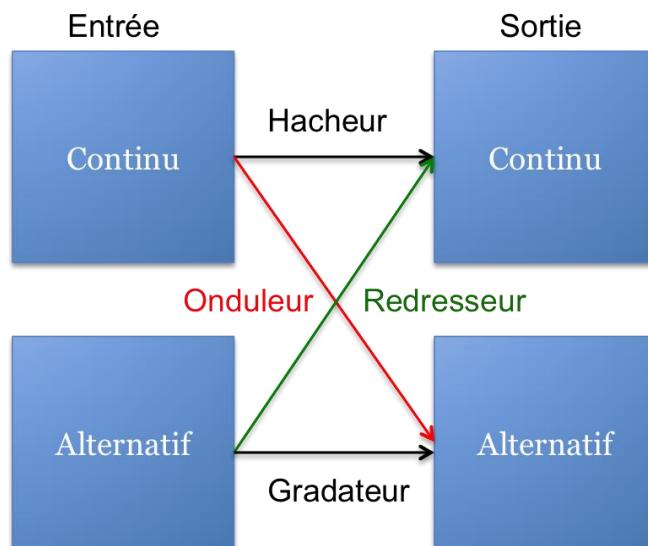


Figure 1: Types de convertisseur statique pour l'électronique de puissance

1.1. L'électronique : une perpétuelle adaptation aux besoins de la société

Les matériaux semi-conducteurs permettent la réalisation de composants électroniques. L'avantage apporté par les matériaux grand gap pour l'électronique de puissance, comparé au silicium, est souligné dans cette section. Cette comparaison est suivie de la présentation de certains types de composants comme les diodes Schottky et les MESFET. Ces composants sont en effet utilisés comme véhicule test dans ce mémoire de thèse. Enfin afin de situer ce travail dans le marché actuel de l'électronique de puissance, les tendances commerciales des technologies grand gap sont présentées à la fin de cette partie.

1.1.1. Les matériaux semi-conducteurs pour l'électronique

D'un point de vue électrique, un matériau semi-conducteur est un matériau présentant une conductivité électrique intermédiaire entre les métaux (conductivité $< 1.10^3$ S/m) et les isolants (conductivité $> 1.10^{-8}$ S/m) [SER08]. Il permet une conduction par deux types de porteurs de charges électriques : les trous et les électrons. Cette conduction est liée aux valeurs d'énergie que peuvent prendre les électrons d'un atome dans un semi-conducteur. Ces valeurs sont modélisées par la théorie des bandes dans laquelle les électrons se répartissent dans des niveaux d'énergie, autorisés selon le principe de Pauli, et pour lesquels leur répartition est dépendante de la température, suivant la statistique de Fermi-Dirac. Les électrons ont ainsi la possibilité de prendre des valeurs d'énergie comprises dans des intervalles, séparés par une bande interdite de largeur E_g appelée « gap » ou « band gap ». Ce gap représente l'énergie nécessaire requise par un électron dans un semi-conducteur pour passer de la bande de valence à celle de conduction. Les matériaux à grand gap sont ceux qui ont un gap à franchir plus grand relativement à celui du silicium qui est la référence en électronique.

Pour un semi-conducteur, les propriétés intrinsèques ne dépendent que de la structure, et non de l'adjonction d'impuretés (dopage). Les électrons de la bande de conduction sont générés en laissant un trou dans la bande de valence. Les concentrations d'électrons (n) et de trous (p) sont donc égales. Ainsi mis à part d'éventuels défauts cristallins, la conductivité électrique d'un semi-conducteur intrinsèque est intégralement déterminée par la structure du matériau et ne dépend que de la température.

Un matériau semi-conducteur est néanmoins souvent dopé par des impuretés spécifiques. L'ajout d'atomes dopants au matériau permet, après activation à haute température, de modifier les concentrations d'électrons (n) et de trous (p) dans le matériau. Ce dopage permet la réalisation de jonction entre les zones à majorité d'électrons et à majorité de trous et confère au semi-conducteur des propriétés électriques adaptées aux applications électroniques telles que la réalisation de composants actifs (diodes, transistors, etc...).

Certains matériaux se dopent plus difficilement comme le diamant car l'énergie d'activation à température ambiante des atomes dopants après injection, comme le bore, est faible, à la différence du silicium (365meV au lieu de 3,6eV) [MAT09] [MAT10]. Pour le carbure de silicium (SiC), les impuretés issues du dopage se placent en substitution des atomes de carbone ou de silicium et possède ainsi des énergies d'activation du dopage similaire à ces atomes, donc faibles [RAY07]. Son dopage est donc bien plus facile que pour le diamant. La concentration de dopage dans le SiC peut varier du niveau de pureté du semi-conducteur (autour de 10^{13} cm $^{-3}$) jusqu'à son niveau de dégénérescence électrique (autour de 10^{20} cm $^{-3}$ pour le SiC) [EKO02].

Pour la réalisation de composants électroniques, certains matériaux semi-conducteurs sont directement issus de la colonne IV de la classification périodique des éléments comme le silicium ou le diamant ou le SiC alors que d'autres sont des matériaux III/V composés avec différents atomes comme le GaN.

Le silicium est actuellement le matériau semi-conducteur le plus utilisé commercialement pour la réalisation de composants électroniques. Il doit cela principalement à sa facilité de dopage et à sa capacité d'oxydation naturelle qui forme le SiO₂ et qui facilite l'intégration de ces composants dans des VLSI (Very-Large-Scale Integration). Néanmoins les autres matériaux cités possèdent des avantages, notamment pour l'électronique de puissance, qui sont rappelés dans la Figure 2.

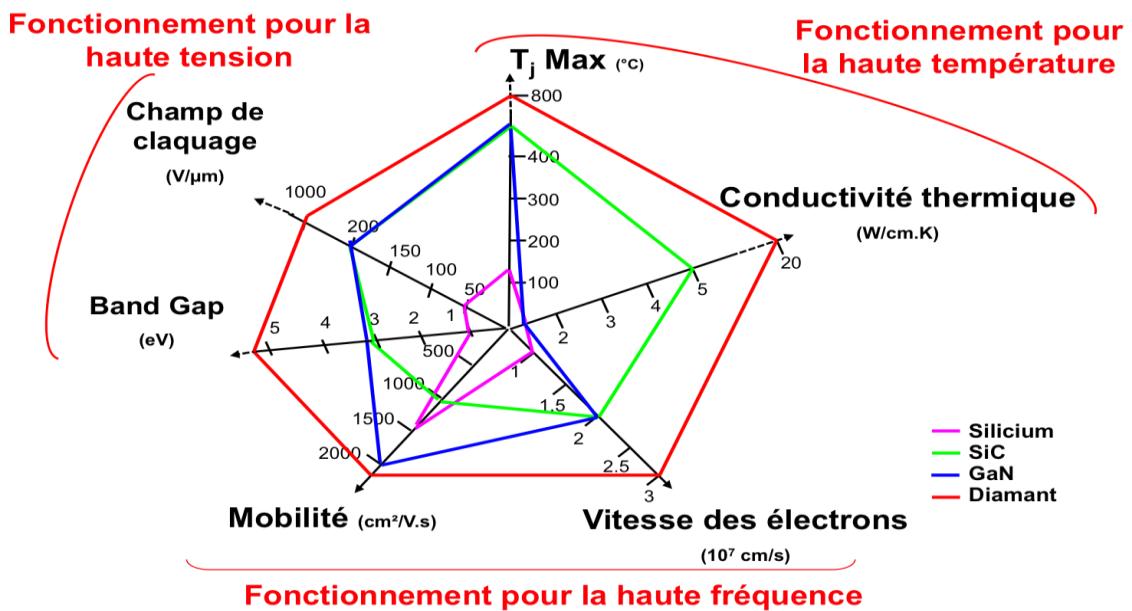


Figure 2: Résumé des propriétés physiques des semi-conducteurs à grande bande interdite comparé au silicium.

Dans notre étude, le polytype du 4H-SiC a été choisi car il présente une mobilité de porteurs plus élevée (par rapport aux autres polytypes du SiC comme le 3H ou le 6H), ce qui le rend plus attrayant pour l'électronique de puissance. Sur la Figure 2 sont décrits plusieurs propriétés qui rendent ces semi-conducteurs grand gap avantageux vis à vis du silicium [THI12] :

- Le band gap ou l'énergie de bandes interdites est représentatif du niveau d'énergie requis pour que les électrons puissent passer de la bande de valence à celle de conduction. Il est de 5,47 eV pour le diamant, de 3,36eV pour le GaN, de 3,26eV pour le SiC et de 1,1eV pour le silicium.
- Le champ critique de claquage est un paramètre lié aux bandes interdites. Il indique la capacité du composant à soutenir des tensions importantes tout en restant intégrable. Pour l'application d'un même champ électrique, le composant en diamant peut être trois fois plus petit que celui en SiC, lui-même quatre fois plus petit que celui en silicium. Les pertes par conduction sont donc réduites.
- La mobilité des électrons permet de déterminer la valeur du courant maximal dans le semi-conducteur et la résistance à l'état passant du composant $R_{DS\text{ON}}$. Le SiC présente une mobilité inférieure à température ambiante respectivement au silicium, au GaN et au diamant.
- La vitesse de saturation des électrons apporte une information concernant la rapidité de transfert des charges. Le SiC et le GaN présentent une vitesse doublement plus importante que celle du silicium. Les commutations sont ainsi plus rapides, ce qui représente un net avantage pour les pertes par commutation et donc pour l'électronique.
- Les caractéristiques thermiques comme la température de fusion ou la conductivité thermique fournissent un avantage à l'utilisation du SiC car il présente des valeurs cinq fois supérieures (pour la conductivité) à celles du GaN ou du Si [NAL99]. En effet l'évacuation de la chaleur est un facteur de grande importance pour l'électronique de puissance avec des composants qui peuvent avoir à fonctionner en environnement sévère comme par exemple à proximité d'un moteur.

- Chapitre 1 : Définition des stress radiatifs et ESD sur les composants grand gap

Les semi-conducteurs grand gap tels que le diamant, le SiC et le GaN ont ainsi des qualités prometteuses pour les composants d'électronique de puissance. Ces technologies de composant présentent de plus un compromis plus avantageux entre leur tenue en tension et leur résistance à l'état passant que pour les composants en silicium [MOR11]. Cela induit des pertes pour les composants de puissance de technologies grand gap inférieures à celles du silicium et donc une meilleure gestion de l'énergie électrique.

1.1.2. Composants de l'électronique de puissance

Comme cela a été introduit, les convertisseurs statiques sont des systèmes fondamentaux de l'électronique de puissance. Ils sont constitués de composants passifs comme des capacités, des inductances ou des résistances et de composants actifs tels que des diodes, des transistors bipolaires ou à effet de champ ou encore des thyristors [PIN07].

Ces composants intégrés dans les convertisseurs ont pour objectif d'assurer une conversion avec le moins de pertes possibles et d'obtenir le meilleur rendement énergétique, dans des conditions qui peuvent être extrêmes.

Afin d'améliorer le rendement énergétique de ces convertisseurs, il est nécessaire de limiter les pertes des composants actifs de ces convertisseurs. Ces pertes sont produites lors de la commutation et lors de la conduction des composants, en considérant que celles liées au blocage du composant sont négligeables. Certaines pertes énergétiques des convertisseurs sont donc liées aux matériaux semi-conducteurs, d'autres sont issus de l'architecture des composants utilisés.

En effet l'architecture du composant génère plus ou moins de pertes et des compromis doivent être réalisés en fonction des performances de l'application désirée. Par exemple pour une taille de composant équivalente, un transistor bipolaire conduira quasiment le double de courant qu'un transistor unipolaire, comme le MOSFET, mais présentera des pertes en commutation plus importantes du fait de ses charges stockées.

Dans cette section seront présentés seulement les deux composants unipolaires étudiés dans ce travail : la diode Schottky et le transistor MESFET. Ces composants sont tous deux utilisés pour la réalisation de protection, de commande de circuits, de circuit de commutation. Il existe d'autres composants pour l'électronique de puissance, avec de nombreuses déclinaisons, mais ils ne seront pas traités dans ce travail.

1.1.2.1. Diodes Schottky

Les diodes Schottky sont des dipôles non linéaires et unidirectionnels en courant. Ce sont des composants électroniques simples qui régulent le flux électrique en autorisant le passage du courant dans une seule direction.

Physiquement, les diodes classiques comme les diodes PN sont constituées avec un barreau de semi-conducteur, dopé P d'un côté et N de l'autre. L'application d'une énergie suffisante aux bornes du composant va permettre la migration des électrons et donc la conduction d'un courant moyennant la résistance interne du matériau (Figure 3). Sous tension inverse en revanche, les charges se repoussent donc il n'y a pas conduction sauf si le champ électrique appliqué est trop fort, ce qui peut alors engendrer un claquage de la diode.

Au lieu d'un matériau semi-conducteur de type P et d'un matériau semi-conducteur de type N, le cœur d'une diode Schottky réunit un matériau semi-conducteur de type N ou de type P et un métal. Ainsi le composant est unipolaire et la conduction se fait pour une

valeur seuil d'énergie dépendante de la différence de travail de sortie du métal et de l'affinité du semi-conducteur.

Electroniquement, deux propriétés principales différencient les diodes Schottky des diodes P-N :

- La chute de tension est plus faible sur une diode Schottky.
- La diode Schottky nécessite très peu de temps pour passer d'un état à un autre (passage du courant, blocage du courant dans l'autre direction). La diode Schottky est donc plus rapide que les diodes conventionnelles (<100ns).

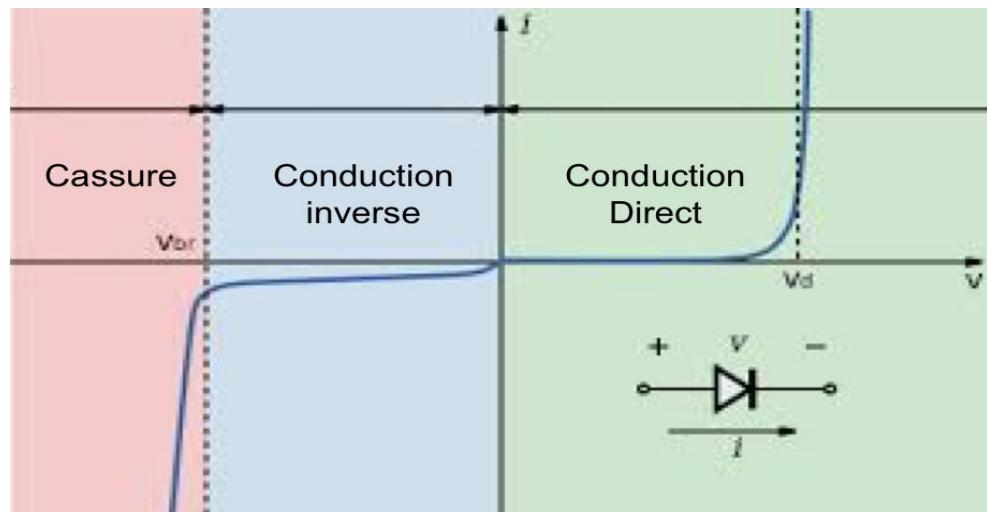


Figure 3: Caractéristique électrique d'une diode Schottky

La diode Schottky est ainsi souvent utilisée pour les travaux d'électronique de puissance, comme par exemple dans les onduleurs pour le photovoltaïque [ESC07]. Ces applications sont présentes dans d'autres cas comme des redresseurs de courant, des détecteurs de radiations ou bien comme des structures de protection, par exemple, contre les ESD.

1.1.2.2. MESFET

Le MEtal Semi-conducteur Field Effect Transistor, autrement appelé le MESFET est un transistor contrôlé par effet de champ. Comme le MOSFET, il est un composant unipolaire composé d'au moins quatre électrodes : la grille, le drain, la source et le body ou substrat.

Physiquement, la différence entre les deux transistors est la présence d'un contact Schottky au niveau de la grille du MESFET alors qu'elle est isolée par un oxyde pour le MOSFET. Le MESFET est de plus constitué d'un canal dans lequel les porteurs circulent lors de l'application d'un champ électrique entre deux contacts ohmiques : le drain et la source (Figure 4). Ce canal entraîne une commutation plus rapide car la mobilité des porteurs est plus grande que celle du MOSFET [PON96]. C'est pourquoi ce composant est souvent utilisé pour les applications haute fréquence (>2kHz) [TOU07].

Electriquement, c'est l'application d'une tension sur l'électrode de grille qui va permettre de créer une zone de charge d'espace (ZCE) et ainsi modifier la conductance du canal jusqu'à bloquer le passage du courant (Figure 4) [CHE99]. Le composant est Normally On, c'est-à-dire qu'il est actif au repos et qu'il nécessite l'application d'une tension sur sa grille pour être bloqué. Cette configuration de transistor n'est pas un avantage pour

- Chapitre 1 : Définition des stress radiatifs et ESD sur les composants grand gap

l'électronique de puissance où, pour une question de sécurité et d'économie d'énergie au repos, les composants Normally Off sont préférés. Toutefois le contrôle par l'application d'une tension permet de faciliter l'intégration de ces composants à la différence des transistors bipolaires contrôlables en courant.

Le MESFET est aussi crédité d'un courant de fuite plus important que celui du MOSFET du fait de son contact Schottky [PON96]. Il ne possède en effet pas d'oxyde sous sa grille, source importante de défaillance, notamment pour les composants grand gap comme le SiC. Ainsi pour cette technologie comme ce sera présenté dans la section sur les composants en SiC, les MESFET ont été commercialisés après les diodes Schottky mais avant les MOSFET.

De plus, pour les MESFET en SiC, les caractéristiques électriques peuvent être légèrement modifiées en comparaison à celles du silicium. En effet la vitesse de dérive des électrons dans le canal passe par un maximum pour une certaine amplitude du champ électrique E_{pic} . La vitesse diminue ensuite alors que l'amplitude du champ continue d'augmenter. Un accroissement de la densité des porteurs est alors observé afin de compenser le niveau de courant. Un soubresaut de la valeur de courant peut en conséquence être visualisable [BOI04]. Malgré ce fonctionnement plus complexe, ces composants présentent des tensions de fonctionnement plus élevées que pour le silicium, et des fréquences de coupure qui peuvent atteindre jusqu'à 100GHz [BOI04].

Enfin ces composants possèdent une résistance à l'état passant normalisé ($R_{DS(ON)}$) qui est la résultante de la résistance de contact des électrodes de drain et de source, et de la résistance du canal du composant ou d'autres aires résistives rencontrées sur le chemin drain-source [PON86]. Le canal pouvant supporter une tension plus importante que pour les composants en silicium, sa dimension peut être réduite, permettant de diminuer le $R_{DS(ON)}$ et donc de diminuer les pertes par conduction.

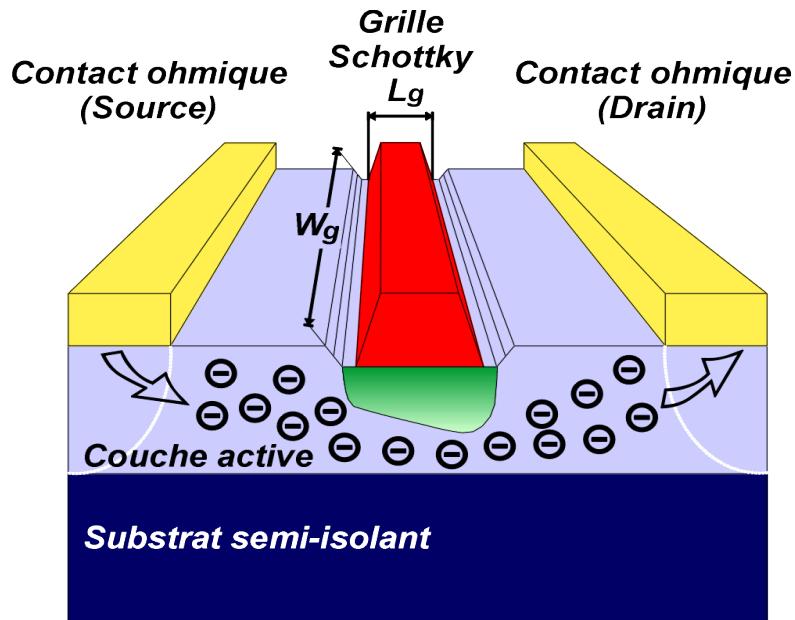


Figure 4: Schéma de fonctionnement d'un MESFET. En vert la zone de charge d'espace produite par l'application d'une tension sur la grille [CHE99].

- Chapitre 1 : Définition des stress radiatifs et ESD sur les composants grand gap

1.1.3. Présentation de l'état commercial des technologies grand gap

Les différents états d'évolution commerciale de la technologie GaN, du diamant et enfin du SiC sont présentés afin de situer la place des composants étudiés sur le marché de l'électronique de puissance.

1.1.3.1. Le GaN, de l'optoélectronique, à la radiofréquence (RF), en passant par l'électronique de puissance

Les composants en Nitrure de Gallium (GaN) sont en train de conquérir le marché de la radiofréquence et de l'électronique de puissance avec des composants présentant moins de pertes, plus rapides et plus puissants [TAR08].

Du fait de la difficulté de synthèse du matériau à coûts moindres, et de la présence de défauts dans le substrat, la technologie GaN n'a émergé qu'à partir des années 1990 avec notamment son utilisation pour l'optoélectronique. La réalisation de diode électroluminescente a en effet permis ainsi d'atteindre la totalité du spectre visible avec une certaine énergie et donc de réaliser des composants LED qui offrent la possibilité d'un éclairage à faible consommation d'énergie électrique [AKA14]. Toutefois pour l'électronique de puissance, la maîtrise du dopage P reste délicate, la difficulté de réalisation de structure N-P retarde le développement de composants actifs [DUB95].

Une nouvelle architecture de transistor apparaît alors et occulte l'utilisation du composant MOSFET GaN pour lequel le dépôt d'oxyde est délicat [BEN06]. Cette nouvelle structure, le HEMT (High Electron Mobility Transistor) permet une vitesse de commutation plus importante grâce à la création d'un canal sans pièges dû à la différence de conductivité des matériaux utilisés. Ce composant motive le développement de composant GaN pour le marché des radiofréquences du fait de son fonctionnement à haute puissance et à haute fréquence [AST12].

La réalisation récente de composant Normally Off [HAM13] [TAN13], sa faible résistance interne et son grand gap en font également un semi-conducteur voué à conquérir le marché de l'électronique de puissance. Des preuves de qualification et de fiabilité sont toutefois nécessaires de la part des principaux fournisseurs comme EPC afin de convaincre les investisseurs [LID16].

Le HEMT GaN de puissance connaît depuis quelques années une forte demande sur le marché de l'électronique comme le montre l'évolution du nombre de fournisseurs et d'exploitants : Panasonic [PAN13], Exagan [HAM13], Toyota [UED06], STMicroélectronics et Infineon, etc... Des progrès peuvent néanmoins être encore réalisés afin de stabiliser les étapes de fabrication des composants [MEN10], et améliorer que leur fiabilité [WUR14].

1.1.3.2. Les promesses du diamant

Le diamant est le semi-conducteur présentant les propriétés physiques les plus prometteuses pour la réalisation de composants d'électronique de puissance avec notamment un gap de 5,47eV, une mobilité pour les électrons supérieure à $2000 \text{ cm}^2.\text{V}^{-1}.\text{s}^{-1}$ et une conductivité thermique supérieure à $20 \text{ W.cm}^{-1}.\text{K}^{-1}$. Le diamant est de plus capable de soutenir un champ électrique maximal de 10 MV/cm [WOR08] [BRE09] [VOL09].

Toutefois l'industrialisation de ces composants n'est pas encore prête, notamment car l'activation des atomes dopants pose problème et rend la réalisation de jonction P/N difficile à température ambiante [VOL09]. De plus, il faudra réussir à baisser son coût de

- Chapitre 1 : Définition des stress radiatifs et ESD sur les composants grand gap

production et à concevoir des grandes surfaces d'échantillon de manière fiable, avec une qualité supérieure afin de commercialiser des composants en diamant [VOL09].

Des composants de laboratoires sont toutefois à l'étude et la réalisation de diodes fonctionnant jusqu'à 1000 °C [BRE09] et d'interrupteurs jusqu'à 400 °C [WOR08] ont été rapportés.

Des travaux sont actuellement en cours notamment afin de trouver le matériau diélectrique de grille approprié pour réaliser un MOSFET en diamant, pour contrôler l'état de surface de la plaquette de semi-conducteur avant le dépôt du diélectrique, ou pour réaliser des composants MOSFET de type N. De nombreux défis restent aussi à relever comme l'amélioration de la réalisation des contacts ohmiques et Schottky afin d'améliorer les performances des composants de puissance.

1.1.3.3. Le SiC, le semi-conducteur grand gap technologiquement le plus avancé pour l'électronique de puissance

Depuis 1990, plusieurs industriels fournissent des plaquettes de semi-conducteur en SiC dans le monde, en particulier la société Cree, qui fut pionnière dans le domaine [CAM12]. Aujourd'hui elle est encore le principal fournisseur mais son monopole s'effrite avec le rachat de sa filiale Wolfspeed par Infineon [MED16] et l'émergence de concurrents comme Atecom technology (Taïwan), SiCrystal (Allemagne) ou Xiamen Powerway Advanced Material (Chine). L'intérêt suscité par le développement de cette technologie a néanmoins stimulé des recherches chez de nombreux industriels couplés à des laboratoires universitaires tels que ABB en Suède [OVR00], International Rectifier aux USA devenu Infineon [INF14], Fraunhofer en Allemagne [FRA14], ST microélectronique en Italie [STM16] ou avec un consortium concernant les groupes Denso, Fuji, Hitachi, Kansai, Mitsubishi, Sanyo et Toyota [TOM15] au Japon. Ces investissements dynamisent son utilisation et en font une technologie de pointe de plus en plus présente sur le marché de l'électronique. En effet l'augmentation de la demande de composants en SiC permet de baisser les prix de production de ce semi-conducteur, qui reste actuellement un facteur limitant de son développement.

Les composants SiC sont principalement utilisés sur tous les réseaux de transport, avec par exemple les trains (RATP, train japonais) [FAB13], les avions (Airbus), les satellites (CNES) et les voitures (TOYOTA). Les composants en SiC peuvent également être présents dans les réseaux d'électricité (bloc de commande) [OVR00] ou encore dans les stations de relais de télécommunication [TAR08]. La Figure 5 récapitule les principaux domaines d'applications des composants en SiC (en bleu) en fonction de ses qualités (en rouge).

Du fait des qualités intrinsèques du SiC, des composants pouvant bloquer des fortes tensions avec de faibles pertes en conduction ou en commutation et présentant de bonnes performances thermiques ont vu le jour [TOU07]. De nombreux composants en SiC sont apparus sur le marché des composants comme des diodes Schottky depuis 2001 pouvant soutenir 20A et 1200V avec de faibles pertes et un faible courant de fuite [SIN06]. Il existe toutefois des problèmes technologiques notamment sur la fiabilité de l'oxyde de grille qui ont retardé l'industrialisation d'autres composants de commutation [CAM12]. Des MESFET sont ensuite apparus dès 2003 [MIL03], puis des JFET pour qui les performances sont moins influencées par la qualité de l'oxyde de silicium en 2006 [ZHA8] et enfin des MOSFET depuis 2010 [CAL11]. Ces derniers ont l'avantage d'avoir de faibles capacités parasites ce qui les rend avantageux pour la haute fréquence (par exemple le CMF20120D de Cree est susceptible de soutenir 1200V-90A).

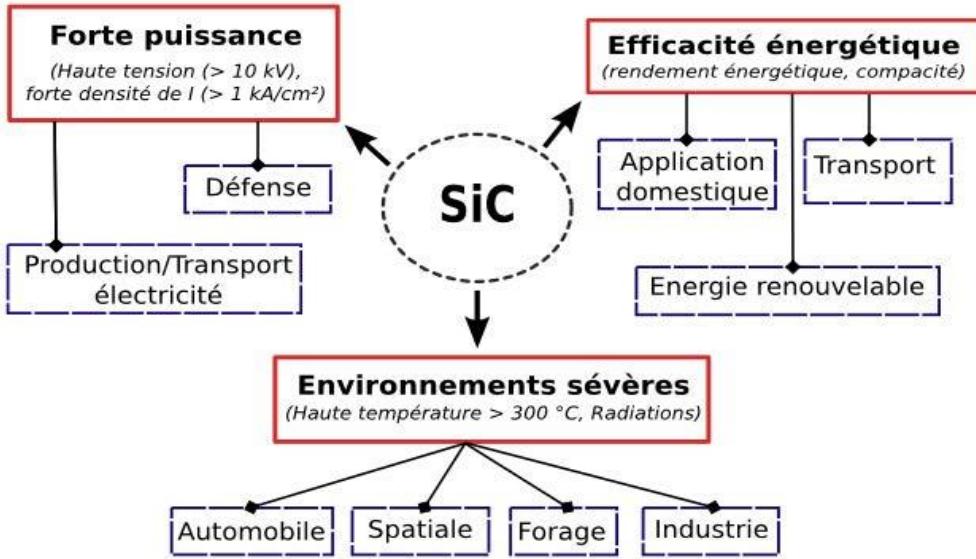


Figure 5: Les principaux domaines d'applications des composants en SiC en fonction de leurs avantages physiques [TOU07].

Il est ainsi possible actuellement de réaliser des composants unipolaires en SiC comme les diodes Schottky, les MOSFET et les JFET ou des composants bipolaires comme les diodes PN, ou les transistors bipolaires [SUN13]. Du fait de sa bonne conduction thermique, les BJT ont connu un développement important avec une réduction conséquente des pertes en commutation pour son utilisation à haute fréquence [HAL10] [GAO07]. En effet grâce à son champ critique supérieur au silicium, la base des BJT est plus mince que celle des composants en silicium, ce qui permet d'augmenter le gain en courant et la vitesse de commutation du transistor [HUA12]. Néanmoins son contrôle en courant complique son intégration. De plus, le compromis à réaliser entre les pertes à l'état passant et la tenue en tension du dispositif, dépendant du composant, limite les performances pour certaines applications.

L'idée la plus facile pour réaliser des convertisseurs en SiC a donc été de remplacer les composants en silicium par des composants en SiC. Malheureusement cela ne peut pas fonctionner car il faut adapter tout l'environnement du composant. Par exemple pour les composants pouvant commuter rapidement, il faut être en mesure de les commander, avec une vitesse très élevée, ce qui indirectement engendre des problèmes liés à la CEM [SIN06]. Toutefois des solutions émergent [GRE14], comme avec l'utilisation de la photonique [NGU16]. Des convertisseurs AC/DC, DC/DC, DC/AC, AC/AC ont ainsi déjà vu le jour [HUA12] [MOG14] bien que les pertes d'énergie électrique puissent encore être minimisées [BRA14].

En conclusion, du fait principalement de sa bonne conduction thermique et de sa faible résistance à l'état passant, la technologie SiC tient une place importante dans l'électronique de puissance pour la réalisation de composants fonctionnant notamment en environnement sévère. Néanmoins, de nombreux verrous technologiques pour leur fabrication restent à lever afin de proposer une palette de composants fiables et à des prix compétitifs par rapport à ceux en silicium.

- Chapitre 1 : Définition des stress radiatifs et ESD sur les composants grand gap

1.1.4. Conclusion sur les semi-conducteurs grand gap

L'utilisation de composants à base de semi-conducteur grand gap est importante pour le futur car elle permet d'améliorer la gestion de l'énergie électrique, notamment à travers leur intégration dans les convertisseurs ou dans des systèmes embarqués fonctionnant en environnement sévère.

Les différentes propriétés des matériaux semi-conducteurs grand gap impliquent leur utilisation pour des applications spécifiques comme le résume la demande commerciale pour ces technologies (Figure 6). La technologie du SiC est représentée sur cette figure en concurrence avec les IGBT en silicium. Les MOSFET en SiC sont en effet adaptés à l'électronique de forte puissance et présente des pertes en commutation moindres comparé à des IGBT pour des fréquences inférieures à 10kHz [STM15] [HUA12]. Ils sont de plus capables de fonctionner jusqu'à des températures de 200 °C [ISH07].

Le HEMT GaN est actuellement destiné principalement aux hautes fréquences avec notamment ses performances en termes de vitesse de saturation d'électrons et sa forte puissance [TAR08]. Il existe pour les composants GaN encore des verrous qui limitent leur réalisation pour l'électronique de puissance seule, même si de nombreux progrès sont actuellement réalisés.

Le diamant pour sa part possède des propriétés physiques incontestées mais la fabrication de composants industriels nécessite encore beaucoup de travail pour franchir les verrous techniques et pour émerger sur le marché du composant d'électronique de puissance.

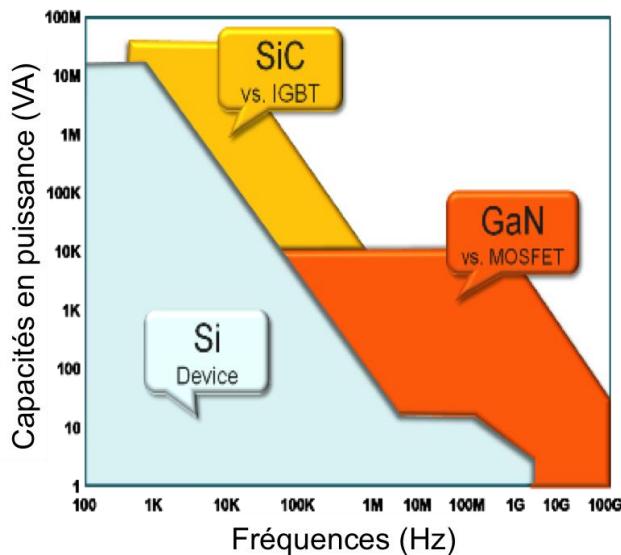


Figure 6: Domaine d'utilisation commerciale des technologies grand gap dans l'industrie en 2015 [SAN15].

En conclusion, les composants à base de semi-conducteurs grand gap sont déjà sur le marché de l'électronique et leur demande ne cesse de croître. Toutefois afin de continuer leur développement, des étapes de qualification et des études de fiabilité sont nécessaires.

Les industriels ont en effet besoin de composants qualifiés pour répondre à leurs besoins. Par exemple, les composants du spatial restant plus de quinze ans dans l'espace ont besoin de soutenir des stress plus importants, comme les changements de température allant de -100 °C à +100 °C [ELI16]. Le CNES (Centre National d'Etudes Spatiales) n'utilise ainsi pas des composants COTS (Composant On The Shelf donc sans certifications pour le spatial) et se limite à l'achat de composants provenant de deux bases de donnée, le MIR

- Chapitre 1 : Définition des stress radiatifs et ESD sur les composants grand gap

HDBK 217 pour les composants Hi-Rel et la RDF 99. Cela leur permet d'assurer une fiabilité élevée du dispositif électronique et sa non maintenance en vol.

Il est d'ailleurs intéressant de noter en conclusion de cette partie sur les semi-conducteurs grand gap que l'industrie spatiale est passée de l'utilisation du transistor bipolaire en silicium dans les années 1960, à celui du MOS dans les années 1970, puis à celui de l'IGBT dans les années 1980. Elle arrive enfin aujourd'hui à l'utilisation des semi-conducteurs grand gap [ELI16].

1.2. Problèmes liés aux ESD et aux radiations en électronique de puissance

Tout comme l'homme subit les effets de son environnement et du temps, les composants électroniques aussi vieillissent. La miniaturisation les a rendus plus sensibles au monde extérieur, avec la suppression des protections, et leur utilisation intensive les soumet à des conditions de plus en plus extrêmes. De nombreuses défaillances sont ainsi observées sur les composants électroniques comme indiqués Figure 7 dont la courbe prend une forme de baignoire. Il existe ainsi, pour chaque composant, un nombre de défauts importants à la fabrication (défauts prématuress) et lorsque le composant vieillit (fin de vie). En fonctionnement normal, le nombre de défaillances reste limité.

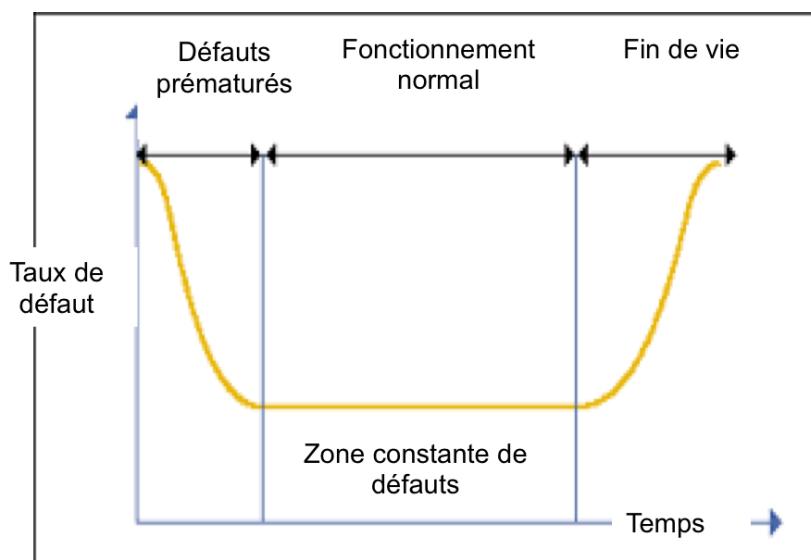


Figure 7: Approximation du taux de défaillance des composants électroniques dans le temps.

Différents stress accentuant le vieillissement, et donc l'augmentation du nombre de défaillance, tels que ceux liés aux ESD ou aux radiations sont détaillés dans ce mémoire de thèse. Les mécanismes menant à la défaillance du composant, bien que différents, peuvent avoir des similitudes.

1.2.1. Décharges électrostatiques en électronique (ESD)

Les décharges électrostatiques et les défaillances produites par ces stress sur l'électronique sont présentées dans cette section. Différents modèles d'étude de stress ESD ou de qualification du composant existent même si nous nous focaliserons dans ce travail

- Chapitre 1 : Définition des stress radiatifs et ESD sur les composants grand gap

sur le test Human Body Model (HBM) ou sur son équivalent le Transmission Line Pulse (TLP). Enfin les différents moyens pour préserver les composants électroniques des dangers des ESD sont abordés.

1.2.1.1. *Définition des décharges électrostatiques*

Les particules de l'atmosphère sont soumises à de nombreuses forces comme celles de l'attraction (force de gravitation ou forces de London-Van der Waals). Ces forces vont être à l'origine de la séparation et de l'évolution d'un point A et d'un point B avec chacun un niveau de charges différent. Une ESD est alors définie par le transfert très rapide de charges permettant l'équilibre entre le point A et le point B. Ce transfert génère durant un court instant des fortes intensités de courant, responsables de l'augmentation locale de la température et donc de la dégradation possible des points A et B.

C'est pourquoi les ESD sont un sujet très préoccupant pour les industriels de la microélectronique qui sont obligés de rajouter des circuits de protection pour se prémunir de ces problèmes. En effet les ESD sont un stress destructif non négligeable dans la réalisation de composant [TEX14]. En effet les investissements dans des protections spécifiques vont à l'inverse de l'objectif de miniaturisation et de la réduction du cycle de développement [SAL07]. Or une ESD peut intervenir à tout moment tel que lors de la phase de fabrication, ou lors d'une manipulation ou du stockage du composant, ce qui la rend problématique. Il est fréquent par exemple en tant qu'être humain, d'être chargé électriquement et de ressentir une décharge lors d'un contact avec un objet métallique.

C'est pourquoi différents modèles et normes existent permettant de qualifier le produit et d'offrir aux industriels de l'électronique la possibilité de connaître la robustesse ESD de leurs circuits et composants [ESD10].

1.2.1.2. *Défaillances et modèles liés aux ESD*

Lors d'une ESD, un fort courant électrique va circuler dans le composant. Cela peut avoir différents effets qui se traduisent par un échauffement ou une augmentation du champ électrique. Bien que ne durant que quelques nanosecondes ou centaines de nanosecondes, cet échauffement peut détruire le composant, une jonction, une métallisation ou un oxyde [BOS01]. Il peut aussi déclencher des structures parasites internes susceptibles de créer des défaillances dans la structure des composants ou bien de perturber leur fonctionnement comme dans le cas des mémoires. Il peut enfin modifier les caractéristiques des matériaux comme le paramètre de diffusion des dopants ou bien comme la création de pièges dans les oxydes. Cela aura souvent pour conséquence d'augmenter le courant de fuite ou de créer des points de focalisation du champ électrique menant à terme à la destruction du composant.

Différents modèles de stress ont été établis par les industriels dans les années 1970-1980, et correspondent à des stress que peuvent subir les composants en pratique tels que le modèle correspondant au corps humain (Human Body Model ou HBM), ou correspondant à une décharge d'une machine (MM) ou du composant lui-même chargé (CDM) ou à un très fort stress modélisé par un pistolet ESD [ESD10]. Ces tests sont en fait des décharges statiques modélisées par des décharges de condensateurs préalablement chargés. Ils permettent d'évaluer la robustesse aux ESD des composants en fournissant un niveau de tension maximal que supportera le dispositif.

Seul le modèle HBM sera présenté dans ce travail pour lequel la norme JEDEC fait aujourd'hui office de norme internationale officielle qualificative (Tableau 1) [ESD12].

- Chapitre 1 : Définition des stress radiatifs et ESD sur les composants grand gap

Ainsi un composant pouvant soutenir un stress supérieur à 8kV est classé 3B alors qu'un composant soutenant une tension inférieure à 125V n'est classé que 0A, soit hyper sensible. En fonction de l'application concernée, l'utilisateur peut alors choisir le composant présentant le compromis robustesse/coût qui lui semble adapté.

Le modèle HBM correspond à la décharge d'un corps humain sur un composant électronique. Il est le modèle le plus couramment utilisé pour évaluer la robustesse ESD par exemple des circuits intégrés. Ces derniers sont en effet souvent détruits lors d'une décharge générée par un technicien ayant oublié son bracelet de protection électrostatique ou ayant oublié de le connecter à une masse.

Le test modélise la décharge d'un corps humain qui toucherait le composant, via un circuit électrique constitué d'une capacité de 100 pF en série avec une résistance de 1500 Ω , connecté au composant en question. Parfois une inductance de 3,5 μH en série de la résistance est ajoutée pour modéliser le temps de montée de l'impulsion. Il est aussi possible d'ajouter des capacités supplémentaires pour affiner le modèle (Figure 8). Les valeurs des composants du modèle HBM normalisé sont des valeurs moyennes du corps humain, de la capacité d'un individu chargé ou de la résistance d'un corps. Ces valeurs étant normalisées, tous les utilisateurs savent ce que signifient les différents niveaux de robustesse.

Classification	Gamme de tension (V)
0A	< 125
0B	De 125 à 250
1A	De 250 à 500
1B	De 500 à 1000
1C	De 1000 à 2000
2	De 2000 à 4000
3A	De 4000 à 8000
3B	>8000

Tableau 1: Niveaux de classification ESD des composants électroniques après test HBM.

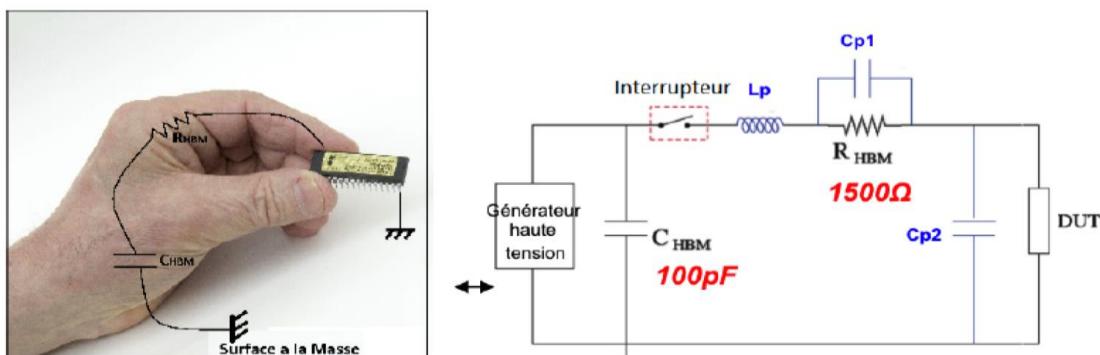


Figure 8: Test HBM avec sa représentation physique et sa modélisation électrique [COU14]. Ce test correspond à une décharge humaine dans le composant.

Un stress électrique est donc appliqué sur le circuit sur une courte durée. Cela permet de garantir le fonctionnement d'un composant soumis à une ESD avec un certain niveau de stress. Il est toutefois possible durant ce temps de stress, que l'ESD déclenche une structure parasite ou détruire le composant avec un pic de courant de quelques nanosecondes. Répéter le test peut aussi fragiliser fortement le composant et le détruire un peu plus durant chaque stress.

- Chapitre 1 : Définition des stress radiatifs et ESD sur les composants grand gap

A titre d'exemple, pour les circuits intégrés en silicium, une robustesse des composants de 1 kV est actuellement souhaitée afin de pouvoir les manipuler et les intégrer. Le composant doit alors pouvoir soutenir un courant HBM de 0,67 A d'après l'Eq.1, avec $R_{hbm}=1500\Omega$:

$$I_{hbm}(\text{pic}) = \frac{V_{hbm}}{R_{hbm}} \quad \text{Eq.1}$$

La robustesse aux ESD du composant se caractérise donc par un niveau de tension V_{hbm} à soutenir sans dégradation ni de ses caractéristiques électriques ni de son intégrité physique. Toutefois, l'étude des défaillances avec les modèles de qualification ESD présenté, comme le HBM, est délicate car les tests sont destructifs.

C'est pourquoi un test plus adapté à notre étude est utilisé. Il s'agit du test « Transmission Line Pulse » (TLP) qui permet de stresser le composant tout en contrôlant le niveau de stress et en relevant ses caractéristiques électriques. Le composant est ainsi stressé jusqu'à l'apparition du défaut afin de comprendre les phénomènes physiques qui conduisent à la destruction du composant. Le banc de mesure TLP sera présenté dans le chapitre 2.

1.2.1.3. *Composants de protection liés aux ESD*

Les ESD impliquent lors de l'interaction destructive avec le composant deux causes de défaillances : l'élévation locale de la température liée au sur-courant ou le claquage de l'oxyde lié à une surtension [TEX14].

Le rôle du concepteur de protection ESD est donc de prévoir tous les chemins dans lesquels une décharge électrique peut circuler, et d'ajouter en conséquence des protections afin d'éviter d'éventuelles dégradations. Certaines mesures de protection sont internes au composant et incluses dans sa conception, d'autres sont externes avec l'ajout de composants permettant de détourner la décharge [ESM03].

La protection externe est souvent placée aux entrées/sorties du dispositif à protéger afin de détourner la décharge lors son arrivée et est composée de composants électroniques actifs comme des diodes, des transistors bipolaires, des MOSFET [DUV02]. Ces protections nécessitent d'avoir une forte valeur d'impédance en entrée afin de ne pas perturber le fonctionnement du composant à protéger, et de commuter rapidement lors d'une décharge pour éviter sa dégradation. La structure de protection doit être ajoutée généralement le plus près possible du composant à protéger pour être efficace.

Par exemple la diode est un composant classique de protection contre les ESD. Son fonctionnement permet de comprendre l'utilité d'une structure de protection : elle rentre en conduction pour de faibles tensions et présente une faible valeur de résistance à l'état passant. Elle est habituellement positionnée entre le signal d'entrée et la masse du dispositif à protéger ce qui permet d'évacuer la décharge électrostatique vers la masse pour une tension supérieure à la tension de seuil V_{th} de la diode. Ce seuil peut être augmenté en connectant les diodes de protection en série mais cela augmente la résistance à l'état passant du composant et un compromis spatial est nécessaire avec l'encombrement pris par ces diodes. Il est aussi possible d'utiliser des diodes Zener qui ont l'avantage d'être robustes lorsque la tension en inverse est dépassée contrairement aux autres diodes. Cette diode peut être externe au composant, ou bien interne, ce qui permet d'éviter l'ajout de structure supplémentaire. Néanmoins dans le cas de son intégration dans le masque du composant, il est plus difficile de modifier le seuil de déclenchement. Attention toutefois à la modulation de la conductivité de la diode et à sa vitesse de déclenchement qui peut la rendre inefficace [AME02]. C'est pourquoi d'autres composants existent comme le transistor bipolaire, le thyristor ou autres composants d'électronique [NOL05].

- Chapitre 1 : Définition des stress radiatifs et ESD sur les composants grand gap

1.2.1.4. Conclusion du stress ESD sur l'électronique

Il a donc été question dans cette partie de la définition des ESD en passant par leur représentation en électronique à travers différents modèles permettant de qualifier la robustesse des composants électroniques à ces stress. Les ESD étant responsables de nombreuses défaillances dans l'industrie, des structures de protections externes existent et certaines ont été introduites dans cette section. Il est d'ailleurs possible d'inclure des protections internes dans le masque de conception des composants à protéger comme nous le verrons dans les composants de l'étude qui seront soumis à des tests ESD correspondant au modèle HBM.

Les ESD ne sont pas les seules causes de défaillance des composants électroniques. Les radiations sont des stress qui peuvent en effet créer une défaillance similaire bien qu'à la différence des ESD, leur zone de stress ne soit pas réservée qu'aux électrodes. Les radiations peuvent en effet survenir dans tout l'environnement du composant. Elles sont un problème très important pour la microélectronique, notamment embarquée pour le spatial pour lequel de nombreuses défaillances sont recensées.

1.2.2. Définition et défaillances associées aux radiations ionisantes

Les différentes interactions ionisantes entre les radiations et les composants électroniques sont présentés dans cette partie. Les radiations sont dans un premier temps définies et détaillées. Enfin les outils pour modéliser les interactions sont abordées.

1.2.2.1. Définition des radiations ionisantes

Une radiation correspond à un rayonnement électromagnétique (Figure 9), soit un flux de particules caractérisé par sa nature (protons, ions lourds, etc...) et par ses propriétés physiques (vitesse, énergie, etc...). Les radiations les plus problématiques pour l'électronique sont celles dites « ionisantes », c'est à dire celles qui pénètrent et modifient la structure cristalline des composants. Elles correspondent dans le spectre électromagnétique aux rayonnements avec une longueur d'onde (λ) très petite et une énergie très forte (rayons cosmiques, rayon X et γ , UV...). Ces particules pénètrent les matériaux rencontrés comme les semi-conducteurs et peuvent modifier en conséquence leur fonctionnement électrique.

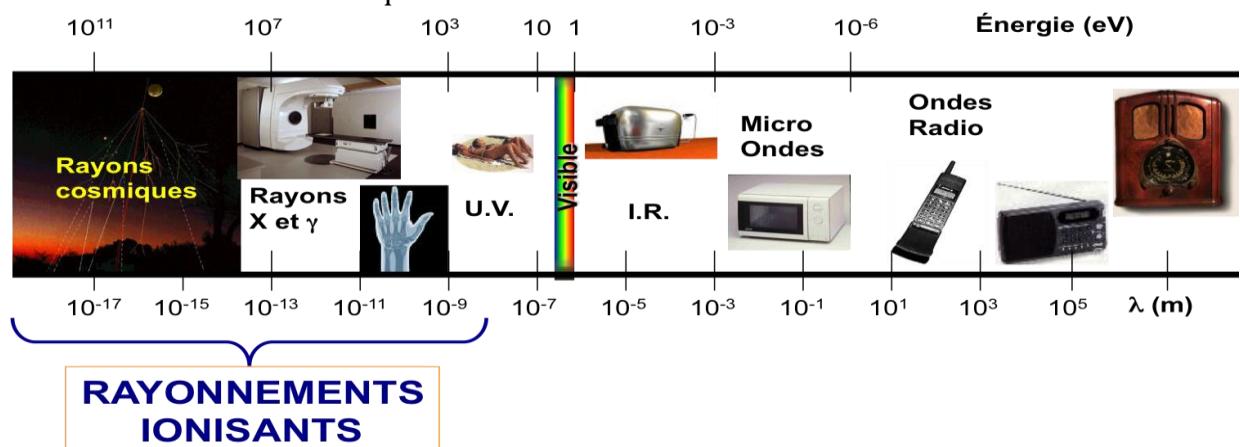


Figure 9: Spectre électromagnétique terrestre. Les rayonnements ionisants ont une petite longueur d'onde [BON00].

- Chapitre 1 : Définition des stress radiatifs et ESD sur les composants grand gap

Les particules radiatives dont l'étude est faite dans ce travail proviennent principalement d'autres galaxies, du soleil ou encore des ceintures magnétiques qui entourent la Terre. Le Tableau 2 répertorie la nature des particules radiatives de notre galaxie en fonction de leur provenance, leur énergie et leur vitesse. Il existe aussi des sources radioactives naturelles sur la Terre mais dont les énergies sont considérées comme suffisamment faibles pour être négligeables dans ce travail sur la tenue aux radiations des composants électroniques.

Les rayons cosmiques proviennent d'autres galaxies. Ces particules se déplacent avec des vitesses et des énergies très importantes (milliards d'électronvolts). Elles peuvent, lors de l'interaction avec des composants électroniques dans l'espace, arracher les électrons du noyau des atomes des semi-conducteurs [KOR13]. Ces rayons peuvent aussi donner naissance à des rayons secondaires comme par exemple après leur passage dans l'atmosphère [CRO05].

D'autres particules proviennent du soleil et sont éjectées lors d'éruptions [FUN13]. Elles se déplacent dans l'espace sous la forme de gaz ionisé qui constitue le vent solaire à une vitesse d'environ 400 km.s^{-1} [FOU14]. Cette vitesse est toutefois trop limitée pour permettre à ce panache de particules de franchir la barrière de l'atmosphère : la magnétosphère.

La magnétosphère composée de la ceinture de Van Allen extérieure (10000-75000 km) chargée négativement (électrons), et intérieure (500-600 km) chargée positivement (protons), correspond à un bouclier magnétique qui protège en partie la Terre des phénomènes radiatifs spatiaux. Toutefois la géométrie de la magnétosphère laisse des zones sensibles, comme les pôles sur la Figure 10. Il y est ainsi possible d'observer des aurores boréales qui sont un phénomène lié aux radiations électromagnétiques.

La magnétosphère protège donc en grande partie la Terre des irradiations trop énergétiques, qui ont un effet non négligeable également sur la santé humaine. A faible énergie (entre 6.10^6 eV et 18.10^6 eV) cet effet peut être positif comme pour des applications médicales où les rayons X ou les radiations γ et β^+ sont utilisés à des fins curatives ou d'imagerie médicale. Mais à trop forte énergie les radiations ont un effet négatif car elles peuvent entraîner des dégénérations cellulaires [CUL90].

Des particules à fortes énergies (supérieure au GeV) peuvent néanmoins réussir à franchir ce bouclier. Elles sont cependant ralenties et transformées à travers des collisions successives avec les atomes de l'atmosphère. Ces nouvelles particules arrivent ainsi jusqu'à la terre avec des énergies moindres. Elles peuvent tout de même être responsables de défaillance pour l'électronique comme au Québec en 1989 où ils ont été la cause d'un « blackout » électrique pour une province entière [ODE09].

Comme nous le verrons, seuls les ions lourds et protons seront étudiés dans cette thèse du fait d'un mécanisme de défaillance proche de celui des ESD. Or d'après le Tableau 3 [CRO05], la probabilité de rencontrer des protons ou des ions lourds au niveau de la mer est beaucoup plus faible qu'en altitude. Néanmoins, la possibilité de rencontrer ces particules au niveau de la mer existe ($3\%+3\%=6\%$). L'étude de l'influence des protons et des ions lourds sur les composants électroniques a toutefois un sens d'autant plus important que l'altitude est élevée. Les risques d'interaction destructive entre un composant intégré dans une voiture ou dans un avion ou un satellite ne sont pas équivalents [BON00]. Ainsi en 2003, 23 problèmes associés aux radiations avaient été détectés avec des satellites en orbite [ELI16].

Les mécanismes de défaillance électrique sont présentés par la suite ainsi que les protections associées pour les composants électroniques. La technologie utilisée pour le

- Chapitre 1 : Définition des stress radiatifs et ESD sur les composants grand gap

spatial requiert une grande robustesse et seuls des composants qualifiés sont utilisés pour aller dans l'espace [ECO15].

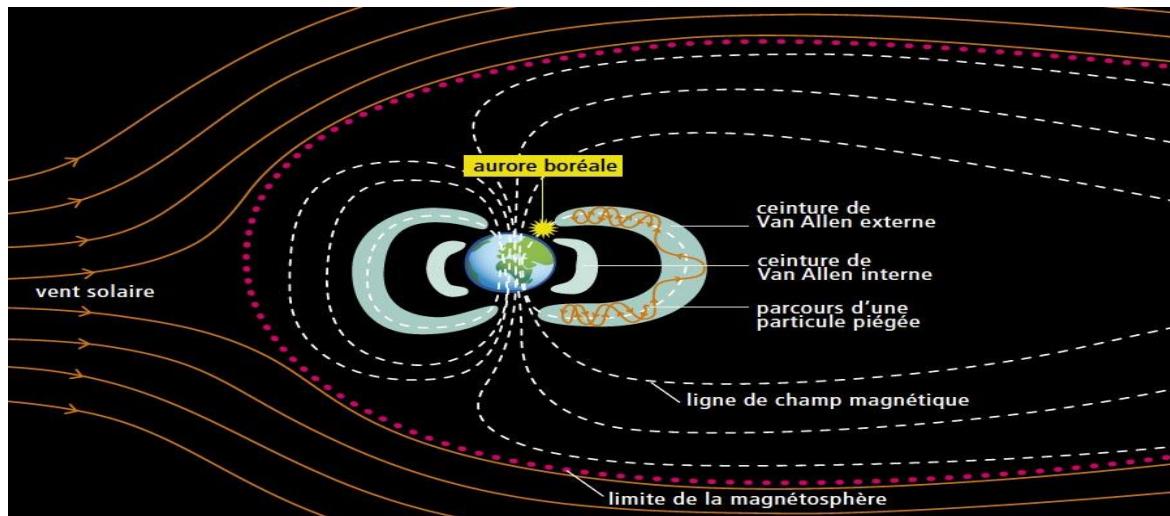


Figure 10: La Terre et son atmosphère électromagnétique [LAN09]. Les ceintures de Van Allen constituent un bouclier magnétique protégeant la Terre des radiations ionisantes les plus grosses et les plus énergétiques.

Provenance	Particules	Energies	Flux
Ceinture de radiations	Protons Electrons	<qq 100MeV (dont 99%<10MeV) <7MeV (dont 99%<10MeV)	10 à $10^6 \text{ cm}^{-2}\text{s}^{-1}$ 10^{-2} à $10^7 \text{ cm}^{-2}\text{s}^{-1}$
Vent solaire	Protons Electrons Particules α (7%)	<100keV <qq keV	10^8 à $10^{10} \text{ cm}^{-2}\text{s}^{-1}$
Eruptions solaires	Protons Ions lourds Particules α	10 MeV à 1 GeV 10MeV 100MeV	$10^{10} \text{ cm}^{-2}\text{s}^{-1}$ 10^2 à $10^3 \text{ cm}^{-2}\text{s}^{-1}$
Rayons cosmiques	Protons (87%) Ions lourds (1%) Particules α (12%)	100 à 10^6 MeV fortes énergies 1 meV à 10^{14} MeV	$10^{-2} \text{ cm}^{-2}\text{s}^{-1}$ 10^{-4} à $10^{-7} \text{ cm}^{-2}\text{s}^{-1}$

Tableau 2: Caractéristiques des différentes particules rencontrées dans le milieu spatial.

Composition des radiations	Au niveau de la mer (France)	A la limite de la magnétosphère
Neutrons	94%	52%
Protons	3%	12%
Ions lourds/Autres	3%	36%

Tableau 3: Proportion de particules contenues dans les radiations.

1.2.2.2. Différentes défaillances liées aux radiations sur les semi-conducteurs

Il existe globalement deux principales défaillances liées à l'interaction entre les radiations et les composants électroniques. Ces défaillances sont dépendantes de la nature et de l'énergie de la particule et également de l'orientation de la particule et de son interaction avec le composant.

1/ Deux principales défaillances face aux radiations

Les défaillances liées à l'interaction lors d'une irradiation d'un composant électronique sont classées en deux groupes [BON00] :

- Les événements singuliers (SE), correspondant à la défaillance subite du composant suite au passage d'une radiation.
- Les effets de dose cumulée, correspondant à l'intégration de particules fines dans le semi-conducteur dans le temps qui auront pour conséquence un vieillissement accéléré du composant.

La défaillance va dépendre des caractéristiques physiques de la particule et de son interaction avec le composant (énergie, orientation, répétition de l'interaction, etc...). Notre étude ne portera que sur les phénomènes d'événements singuliers destructifs. Ces phénomènes sont principalement liés à l'interaction du composant avec un proton ou un ion lourd. Les neutrons peuvent aussi provoquer un effet singulier mais de manière plus rare et indirecte.

2/ Différentes interactions/collision ions-matière

L'interaction entre une particule (neutron/proton/ions lourds) et la matière (atome) peut se faire de deux manières différentes (Figure 11):

- Soit de type coulombienne, c'est à dire par interaction des champs électriques des différentes entités : transformation élastique qui conserve la nature des éléments lors de l'interaction en préservant leur énergie cinétique initiale.
- Soit de type nucléaire ce qui correspond à l'interaction de la particule avec un noyau cible. La particule peut alors conserver son aspect (transformation non élastique) ou bien être désintégrée (transformation inélastique). Dans les deux cas une partie de l'énergie de la particule incidente est utilisée pour modifier l'énergie du noyau donc l'énergie cinétique des particules.

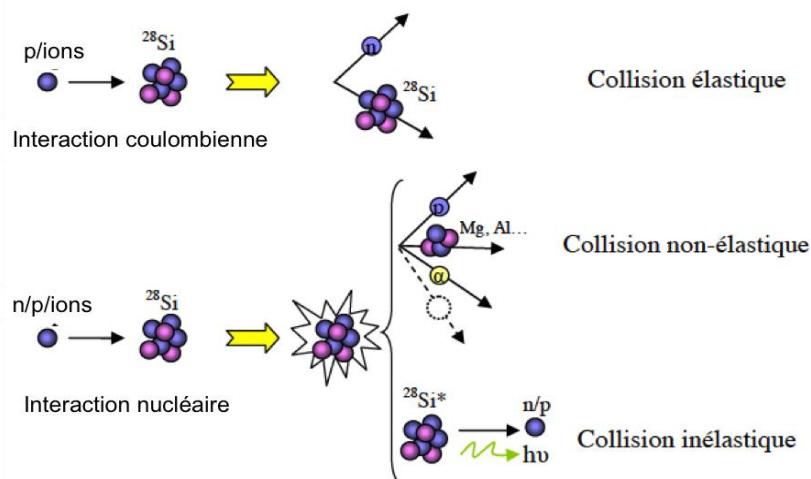


Figure 11: Représentation schématique des deux catégories d'interactions liées aux radiations : les interactions coulombiennes, et les interactions nucléaires [LUU09].

- Chapitre 1 : Définition des stress radiatifs et ESD sur les composants grand gap

Les différentes particules que sont les protons, les ions lourds ou les neutrons interagissent différemment avec les composants. La conséquence va dépendre non seulement de leur nature mais aussi de leur énergie lors de l'interaction :

- Les protons produisent principalement des collisions nucléaires. Lors des chocs, soit il y a un transfert d'énergie, soit il y a des fragmentations successives en protons, neutrons, ions, électrons jusqu'à transformation en particules plus fines et moins énergétiques. C'est cette succession d'interactions qui perturbe l'agencement des atomes et de leurs électrons car l'ion incident initial va en pénétrant le matériau ralentir et perdre de l'énergie au fil de ses rencontres. Les protons peuvent aussi, puisqu'ils sont chargés, avoir directement une interaction coulombienne capable de déplacer le noyau d'un atome. Cette interaction est toutefois moins fréquente que pour des ions lourds et se produit seulement lorsque leur énergie est inférieure au MeV [LUU09].
- Les neutrons sont des particules ayant une masse voisine de celle du proton mais ils ne sont pas électriquement chargés : ils ne peuvent donc pas avoir d'interactions coulombiennes. En revanche, les neutrons peuvent générer, lors d'une interaction, des ions lourds par réaction nucléaire. Ces ions peuvent à leur tour provoquer des réactions coulombiennes, mais qui auront une plus faible énergie car ils auront déjà subi une transformation.
- Les ions lourds ($Z>2$) entrent en collision principalement par collision inélastique de l'ion sur les noyaux de l'atome du réseau cristallin. Une interaction élastique est également possible mais négligeable et n'arrive qu'en fin de parcours de la particule incidente [LUU09]. Les ions lourds produisent généralement une interaction dont la taille de la trace est proportionnelle à leur numéro atomique Z . Ils peuvent créer ainsi un phénomène d'ionisation qui dépense peu d'énergie à chaque rencontre pour ioniser les électrons. Cela peut localement créer un courant d'électrons excités qui peut perturber le fonctionnement du composant électronique.

Chacune des particules incidentes peut donc avoir un effet de déplacement d'électrons, donc de courants indésirables, ou de déplacement de noyaux avec la création de pièges dans la structure par exemple. Les interactions avec les neutrons sont néanmoins a priori moins porteuses d'événements singuliers qui nécessitent des énergies très importantes pour créer ces défaillances.

3/ Caractéristiques des radiations

La pénétration de la particule incidente (ions lourds, protons) dans le semi-conducteur est décrite par différents paramètres tels que le pouvoir d'arrêt, le LET (Transfert d'Energie Linéique) ou encore le Range (la distance de pénétration) de la particule [ZER10].

La perte d'énergie subie lors de chaque interaction par une particule est appelée son pouvoir d'arrêt (dE/dx). Plus précisément ce paramètre traduit l'intensité de l'interaction entre la particule dans la distribution des charges dans l'environnement. Il est donc mesuré en MeV/cm.

Le LET permet d'annuler la dépendance entre le pouvoir d'arrêt et la densité du matériau car il est défini par le rapport entre le pouvoir d'arrêt et la masse volumique du matériau (en $\text{MeV.cm}^2.\text{mg}^{-1}$ ou en $\text{keV}/\mu\text{m}$). En conséquence lorsque le LET augmente, le

- Chapitre 1 : Définition des stress radiatifs et ESD sur les composants grand gap

dépôt d'énergie augmente le long de la trajectoire de la particule. Cette dernière devient en conséquence plus ionisante.

Le Range correspond quant à lui à la trajectoire de pénétration dans le matériau et donc la distance parcourue dans le matériau lors de l'interaction (en μm). Il dépend donc de la masse et de l'énergie de la particule mais aussi de la densité des matériaux.

4/ Principales observations de défaillance suite à une interaction avec une radiation

Les événements singuliers (SE) entre les composants et les ions lourds ou les protons peuvent être de type destructifs ou non destructifs. En effet plusieurs conséquences peuvent être induites après le passage d'une particule telles que la perte d'une mémoire, le crash d'un processeur, le reset du dispositif, une erreur de conversion, un faux signal, un changement de gain ou d'une tension de référence.

Les défaillances sont ainsi répertoriées selon différents types de SE comme les phénomènes transitoires tels que les Single Event Transient (SET) ou Single Event Upset (SEU) qui vont corrompre une information ou créer des perturbations ou encore le Single Event Latch up (SEL), le Single Event Gate Rupture (SEGR) ou le Single Event Burnout (SEB) qui sont tous des événements destructifs [BON00].

Ce travail s'attachera particulièrement aux SE destructifs, favorisés par l'évolution de la technologie et la miniaturisation des composants. Ce sont ceux qui posent le plus de problèmes pour l'électronique embarquée dans le spatial :

- Le Single Event Burnout (SEB) : cette défaillance autrefois appelée second claquage, se traduit par l'augmentation rapide du courant et donc de la température après le déclenchement d'un transistor parasite suite à l'interaction avec une radiation.
- Le Single Event Gate Rupture (SEGR) : comme son nom l'indique, cette défaillance correspond à la rupture de la grille d'un composant lors du passage d'une radiation. Le métal de grille peut être dégradé ce qui a pour effet d'augmenter le courant de fuite et les pertes électriques du composant.
- Le Single Event Latch up (SEL) : cette défaillance ne touche que certaines structures dont l'agencement des dopages est propice au déclenchement d'un thyristor parasite. Le composant est alors bloqué. A la différence du SEB, l'avalanche électronique n'est pas essentielle pour maintenir le thyristor parasite.

Il est important lors du travail de conception de composant pour le spatial d'anticiper ces phénomènes. Connaitre les réponses des composants électroniques face à ces agressions permet de garantir son fonctionnement. C'est pourquoi il est nécessaire de tester les composants afin de connaître les limites de ces interactions avec les radiations ionisantes.

1.2.2.3. Caractéristiques et robustesse aux radiations : présentation des outils de prédition/tests

Il existe différentes approches expérimentales permettant de tester l'interaction des radiations avec le semi-conducteur. Ces approches sont utilisées pour estimer le taux de défaillance induit par les radiations sur l'électronique et donc pour qualifier les composants d'un certain niveau de robustesse.

- Chapitre 1 : Définition des stress radiatifs et ESD sur les composants grand gap

Différents moyens expérimentaux permettent de qualifier la robustesse des composants lors d'irradiations comme l'accélérateur de particules qui est le test d'irradiation le plus connu ou le laser pulsé.

Il existe plusieurs types d'accélérateur de particules ayant chacun des particularités. Certains produisent des ions lourds, d'autres des protons ou d'autres natures de particules. Dans tous les cas, le test se passe sous vide profond, ce qui nécessite beaucoup de temps et de moyens. Les champs électriques produits sont capables d'atteindre, sur des distances de l'ordre du micron, des valeurs de l'ordre du TV/m. L'irradiation est focalisée sur un point du composant et appliquée pour une certaine fluence représentative du nombre de particules par cm². L'accélérateur le plus connu est le LHC de Genève long de 27 km ce qui permet aux protons d'y voyager à des vitesses proches de la célérité de la lumière à des puissances maximales autour de 7 TeV [DEL16]. L'Europe possède plusieurs accélérateurs de particules mais le coût d'utilisation élevé pour un temps de manipulation limitée, restreint leur utilisation.

Concernant les événements singuliers (SE), le substitut à l'accélérateur est le laser pulsé [LUU09]. Ce dernier est moins cher et possède des avantages comme la facilité de mise en œuvre, ou la capacité de cartographier l'ensemble du composant [POU10]. Ces lasers ont déjà fait leurs preuves en évaluant avec succès les effets des ions lourds sur les mémoires ou autres circuits logiques ou convertisseurs [OLD12] [ZAN13] [BUC13]. Ils peuvent même être complémentaires des accélérateurs de particules car ils fournissent une cartographie spatiale et temporelle de l'interaction entre les ions lourds et le système. Il est également possible d'ajuster la profondeur de pénétration de la particule. Le fonctionnement de ces lasers est basé sur un effet photoélectrique : il s'agit d'émettre un photon, avec une certaine énergie au moins égale à celle du gap du semi-conducteur. Ainsi le photon est absorbé et l'énergie apportée, si elle est suffisante, permet de porter un électron dans son état de conduction. Toutefois l'utilisation du laser présente quelques inconvénients comme sa faible précision ou sa synchronisation. Surtout il apporte des effets indésirables lors de chocs entre particules, qui sont les effets de Compton [LUU09].

Ses tests en temps réel sont toujours accompagnés d'étude par simulation grâce à des logiciels de simulations physique à éléments finis comme TCAD Sentaurus, ATLAS ou SRIM. Ces simulations permettent de prédire au mieux la sensibilité des composants soumis aux particules radiatives. Elles permettent en effet de dimensionner la contrainte (Range, LET) et de déterminer les causes et mécanismes de défaillance dans le composant au cours du stress simulé.

En conclusion des tests et simulations, deux grandeurs caractéristiques sont définies pour la robustesse aux radiations de nos composants :

- Le Safe Operating Area ou l'aire de fonctionnement sûr (SOA) qui est défini par le rapport entre un paramètre propre à l'irradiation comme le Range, ou le LET et la tension de polarisation du composant.
- La section efficace de fonctionnement qui se traduit par le quotient du nombre d'événements sur le nombre total de particules. Elle est souvent tracée en fonction du LET ou de la tension de polarisation.

1.2.3. Conclusion sur les stress ESD et radiatifs

Avec l'évolution de l'électronique et notamment avec la miniaturisation des composants, les systèmes complexes intégrant des composants électroniques et

- Chapitre 1 : Définition des stress radiatifs et ESD sur les composants grand gap

notamment les systèmes embarqués, sont de plus en plus sensibles aux interactions extérieures comme lors de leur assemblage avec les problèmes liés aux ESD ou lors d'irradiations, aux ions lourds ou aux protons, pour lesquels les mécanismes de défaillances peuvent être rapprochés. Ces stress sont fortement craintes par les industriels, en particulier ceux de l'aéronautique et du spatial, et nécessitent des composants qualifiés pour lutter contre ces problèmes [BON00].

Concernant les composants issus des technologies grand gap, ils apparaissent des candidats prometteurs et plus robustes aux effets des radiations que les composants en silicium. Ils nécessitent en toute logique une énergie plus importante pour qu'un courant parasite puisse perturber le fonctionnement du composant. Toutefois il faut apporter des preuves de cette robustesse en testant et qualifiant les composants des technologies grand gap. La robustesse ESD et la tenue aux radiations sera donc étudiée sur des MESFET SiC, bien que la tenue aux radiations soit mais seulement à partir de simulations.

1.3. Conséquences des stress aux ESD et aux radiations sur la technologie SiC

Le SiC est la technologie grand gap la plus développée industriellement. Son développement nécessite une meilleure compréhension de son fonctionnement électrique ainsi que des preuves de fiabilité avec des composants qualifiés. Un état de l'art des travaux sur les stress ESD et radiatifs existants sur le domaine est présenté dans cette section, avant de conclure sur les perspectives et objectifs de ce travail.

1.3.1. Robustesse ESD d'une diode Schottky SiC

Les ESD sont un stress important pour les composants de l'électronique. Les utilisateurs ont besoin de connaître la réponse de cette technologie face à ces stress. Cependant seule une étude réalisée avec un test HBM sur une diode Schottky en SiC a été publiée. Cette étude montre l'influence de ce stress sur le fonctionnement et l'intégrité du composant [DEN13]. Différentes analyses électriques, optiques (OBIRCH et EMMI) ont permis de corrélérer les défaillances électriques aux défaillances physiques. Ainsi un fort champ électrique serait à l'origine de la création d'une fissure dans le semi-conducteur. Le stress entraînerait une élévation du courant dans le composant et donc de la température, responsable de la fonte de la métallisation dans l'angle du contact. Seulement cette étude ne permet pas de déterminer précisément toutes les étapes du mécanisme de défaillance.

1.3.2. Tenue aux radiations des composants SiC

Concernant la tenue des composants en SiC lors d'irradiations, les observations bibliographiques témoignent d'une meilleure tenue aux radiations en comparaison aux composants en silicium. Une énergie plus importante étant nécessaire pour faire passer les porteurs dans la bande de conduction à cause du grand gap du matériau, ce résultat semble logique. De plus la bonne conduction thermique des composants en SiC retarde leur auto-échauffement et donc la création d'une défaillance.

Plusieurs travaux ont déjà été réalisés sur des composants en SiC, principalement sur des diodes Schottky et sur des MESFET. La conséquence des interactions va évidemment

dépendre du type de la particule ionisante, de son énergie, de son LET, et de la zone du composant qui subit l'interaction :

- Pour les diodes Schottky, il est rapporté l'apparition de défaillances pour une irradiation de protons, avec une fluence d'au moins $2,5 \cdot 10^{14} \text{ p/cm}^2$ [KUB07]. Peu de changements électriques sont alors remarqués comme cela avait été spécifié pour l'irradiation aux neutrons [HAR05] [LUO04]. Cette similitude dans la robustesse entre les neutrons et les protons a été observée plus tard également [ASA12] et une explication de la défaillance avait été avancée avec le déclenchement d'une structure parasite suite au processus de régénération des atomes de carbone après l'irradiation. Une conséquence de ce stress serait alors une diminution du dopage à cause du déplacement des atomes, et donc l'augmentation de la résistance du canal, ce qui pourrait engendrer lors d'une nouvelle irradiation le déclenchement d'un SEB [KUB07].

Enfin les irradiations aux ions lourds sur la diode Schottky sont assez critiques comme le montre la forte augmentation du courant d'électrons et de la température. Ce courant peut-être par exemple responsable de la création de défauts permanents [ABB14]. En effet l'interaction d'un ion lourd produit dans le semi-conducteur des charges supplémentaires, qui induisent une augmentation du champ électrique. Or un fort champ électrique peut créer des pièges dans la barrière de potentiel, et favoriser le passage des électrons par effet tunnel, ce qui augmente le courant de fuite du composant.

- Des tests complets ont été réalisés avec une irradiation aux ions lourds sur un MESFET en SiC [ONO11] ou aux neutrons [LIN10]. Les tests aux ions lourds dévoilent deux processus menant à la détérioration du composant. Lorsque la particule ionisante percute le composant, les électrons vont être attirés par le drain, et vont laisser des trous libres dans l'épitaxie P. Ces trous vont réduire la barrière de potentiel entre la source et le canal ce qui va entraîner une facilité à la polarisation d'un transistor bipolaire parasite (SEB). Le second point est la réduction de la zone de charge d'espace (ZCE) dans le canal sous l'influence des trous contenus dans l'épitaxie P enterrée sous le canal N [ONO11]. Il est aussi démontré dans cet article que seul le LET a de l'importance concernant le déclenchement du SEB et non la nature de la particule.

Les travaux sur les neutrons montrent eux une bonne robustesse, avec peu de changement des caractéristiques propres au composant jusqu'à une fluence de $2,5 \cdot 10^{14} \text{ p/cm}^2$ et au-delà. Une augmentation de la tension de grille et une diminution de la tension de drain sont observées. Cela est lié au contact Schottky dans lequel des pièges vont être créé plus facilement qu'avec un contact ohmique.

- Pour les MOSFET en SiC, les problèmes liés aux pièges dans l'oxyde de grille ne sont pas encore entièrement résolus et donc il est difficile d'imaginer une meilleure robustesse aux ions lourds que pour celle correspondant aux MESFET. Pour les irradiations de protons, des décalages des caractéristiques sont observés dès une fluence de 10^{13} p/cm^2 [LUO04].

Dans l'ensemble, malgré des résultats encourageants, certaines faiblesses sont détectées avec la création d'un transistor parasite ou de pièges sous le contact Schottky que ce soit pour les protons ou pour les ions lourds. Ces défauts n'apparaissent toutefois qu'à partir d'un certain LET, ou d'une certaine énergie. Cela se traduit en conséquence par des résultats industriels décevants concernant les tests aux radiations [SCH04].

- Chapitre 1 : Définition des stress radiatifs et ESD sur les composants grand gap

Même si les composants en SiC, sans grille isolée, semblent suffisamment robustes aux protons et aux neutrons pour être utilisés par l'industrie spatiale, leur tenue aux ions lourds est limitée. Des dégradations pour des fluences au maximum de l'ordre de 5.10^{13} p/cm² ont été rapportées [ABB14], alors que les industriels demandent des composants pouvant soutenir une radiation deux fois supérieure (au moins 1.10^{14} p/cm²) [ECO15].

1.3.3. Conclusion sur l'étude à réaliser

Les composants en SiC possèdent des performances supérieures pour l'électronique de puissance par rapport à ceux en silicium. Néanmoins des études sont nécessaires sur ces composants afin de pouvoir réaliser des composants en SiC plus fiables.

L'étude de la robustesse face aux ESD et aux radiations, deux stress destructifs de la microélectronique, a pour objectif d'améliorer la compréhension du mécanisme respectif de défaillance lors de ces agressions afin de proposer des solutions d'améliorations de la robustesse face à ces stress.

D'après l'étude bibliographique, dans les deux cas la défaillance semble la conséquence de l'augmentation du courant et donc de la température dans le composant suite soit au déclenchement d'un transistor parasite soit à un fort champ électrique. La constante de temps de la défaillance de ces composants est similaire.

L'analyse des mécanismes de défaillance permettant de remonter à l'origine du défaut, des solutions pourront ainsi être envisagées pour contrer ces défaillances et pour augmenter la robustesse ESD ou la tenue aux ions lourds afin d'atteindre le marché spatial. La similitude du mécanisme de défaillance décrit dans la bibliographie laisse penser qu'une solution commune est possible pour assurer une meilleure robustesse face à ces stress.

Plusieurs solutions de robustesse ont d'ailleurs déjà été présentées sur silicium et mis en place sur un IGBT, ou sur des cellules MOS. Diminuer la densité locale de courant responsable du déclenchement du thyristor parasite semble une idée intéressante et adaptable pour l'amélioration de la tenue aux ions lourds [ZER10] ou de la robustesse ESD [ARB12]. La réalisation de tranchée profonde est également une solution à étudier permettant une meilleure robustesse ESD [COU13] et radiative [CHA87]. Toutefois ces réalisations sur silicium sont-elles adaptables et réalisables pour les composants en SiC ?

Ce travail va ainsi présenter des solutions pour améliorer leur robustesse respective ou commune et contribuer au développement et à la bonne gestion de l'énergie électrique via des convertisseurs plus petits, à moindres pertes et pouvant fonctionner en environnement sévère comme dans l'aéronautique.

Chapitre 2 : Présentation des outils : composants, simulation, et outils de caractérisation

Le contexte de l'étude ayant été introduit lors du chapitre 1, les composants en SiC étudiés durant ce travail sont détaillés dans cette section avec leur description physique et leur caractérisation électrique. Le logiciel TCAD Sentaurus avec sa calibration et les outils d'étude de caractérisation électrique sont ensuite présentés. Ces outils permettent de faciliter la compréhension des mécanismes physiques mis en jeu durant les stress électriques liés aux radiations et aux ESD.

2.1. Présentation des différents composants SiC étudiés

Dans le cadre du LIA-WideLab, une collaboration internationale entre plusieurs laboratoires a permis d'obtenir des puces contenant des composants de puissance SiC. Ces puces ont été conçues par D. Tournier du laboratoire Ampère de Lyon [TOU03] et réalisées ensuite par P. Godignon du laboratoire CNM de Barcelone. De nombreuses études ont déjà été réalisées sur ces composants SiC [DEV10] [GOD11] [ALE13] [MOG14]. Le LAAS, partenaire du projet, souhaite, par ce travail, étudier la robustesse aux ESD et aux radiations des composants issus de ces puces. En effet comprendre les mécanismes de défaillance produits par ces stress permet de proposer des solutions pour renforcer la fiabilité de ces composants face à ces agressions.

Nous avons choisi dans cette étude de nous focaliser sur des cellules uniques de composants MESFET, dont le procédé de fabrication et les caractéristiques sont connus. Ces MESFET sont intégrés sur la puce de SiC contenant divers autres composants comme par exemple un JFET de puissance. L'idée initiale était d'intégrer le JFET de puissance et sa commande à base de MESFET sur la même puce afin de limiter les pertes d'interconnexion. Le MESFET n'est cependant pas réservé à cet usage et peut en pratique être utilisé pour diverses applications, ce qui en fait un composant susceptible de subir les stress évoqués.

Les quatre composants MESFET étudiés dans ce mémoire de thèse sont présentés dans cette partie avec premièrement leurs différentes géométries. Une diode Schottky, également présente sur la plaquette, est également introduite dans l'étude pour être comparée avec l'étude ESD du contact Schottky du MESFET. Enfin le procédé de fabrication de ces composants ainsi que leurs caractéristiques statiques et dynamiques sont abordées dans cette partie afin de comprendre le fonctionnement de base du composant.

2.1.1. Architecture des différents composants étudiés

Deux géométries différentes ont été étudiées dans ce travail : le mesa-MESFET et le planar-MESFET. La méthode d'isolation électrique différencie les deux structures de MESFET, avec dans un cas l'utilisation d'une terminaison de jonction par gravure de type MESA, et dans l'autre l'utilisation d'un anneau de garde constitué par la présence de fort

- Chapitre 2 : Présentation des outils

dopage P autour du composant à canal N. Cette dernière méthode d'isolation est de type planaire.

Dans un premier temps le mesa-MESFET est présenté. Puis nous verrons les trois planar-MESFET qui se déclinent avec celui de référence (MR), celui avec un contact Schottky pour l'électrode de drain (MSD), et celui avec une diode Zener entre l'électrode de drain et celle du body (MZD) avant de finir sur la diode Schottky.

2.1.1.1. Architecture du mesa-MESFET

Le MESFET étudié est un composant latéral constitué d'un canal N d'épaisseur h_N de $0,5\mu\text{m}$ dans lequel le courant circule (Figure 12). Ce canal est dopé avec des atomes de phosphore à $5,5 \cdot 10^{16} \text{ cm}^{-3}$ et repose sur une zone épitaxiée P dopée avec des atomes de bore à une concentration de $5 \cdot 10^{15} \text{ cm}^{-3}$. Cette zone d'une taille h_P de $5 \mu\text{m}$ apporte une fonction d'isolation et une meilleure répartition du champ électrique dans le canal N par effet RESURF (Reduced Surface Field) [APP79] [LUD00]. Enfin le substrat épais d'environ $400 \mu\text{m}$ permet l'évacuation de la chaleur et possède un faible dopage dont la valeur n'a pas été précisée. Le substrat est donc semi-isolant.

Un contact Schottky en Tungstène est réalisé pour la grille du composant et un contact ohmique (concentration en bore à 10^{19} cm^{-3} sous l'électrode) est réalisé pour l'électrode de body située sur le MESA afin de tester le contrôle du canal avec deux grilles, et donc d'améliorer la transconductance du composant. Des concentrations de phosphore à 10^{19} cm^{-3} , représentés en vert sur la coupe schématique du composant, assurent un contact ohmique sous les électrodes de source et de drain. Les résistances des contacts ohmiques des électrodes de drain et de source sont estimées autour de $4 \cdot 10^{-5} \Omega$.

Entre les électrodes et sur le bloc de SiC, une épaisseur de $0,5 \mu\text{m}$ d'oxyde de silicium (SiO_2) permet une meilleure isolation et la réalisation de plaques de champ. Ces dernières permettent au composant de supporter un champ électrique et donc une tension plus élevée.

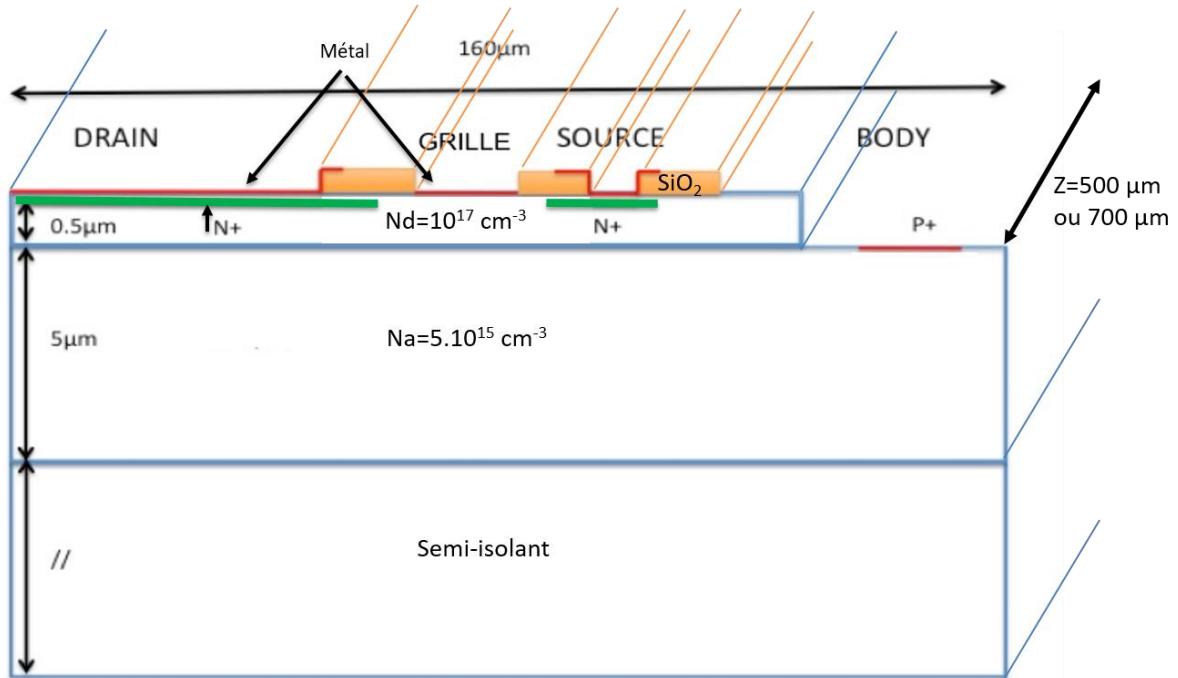


Figure 12: Coupe schématique du mesa-MESFET en SiC.

- Chapitre 2 : Présentation des outils

Le dessin des masques utilisés lors de la réalisation du mesa-MESFET est reporté en Figure 13. La puce contenue sur la plaquette de SiC est composée seulement de huit MESFET constitués par leur plot de drain, entouré d'une fine grille reliée à un plot à son extrémité. La source est ici commune pour tous les composants ce qui pourrait occasionner des problèmes lors d'un fonctionnement parallèle des cellules. Ici les stress seront réalisés l'un après l'autre donc il n'y a pas de problèmes de masse commune. Les électrodes de body sont situées sur les côtés de la puce. Il existe différentes tailles de mesa-MESFET avec un courant de saturation proportionnelle : quatre composants avec une longueur de 700 µm et quatre de 500 µm, avec une largeur identique pour tous égale à 100 µm.

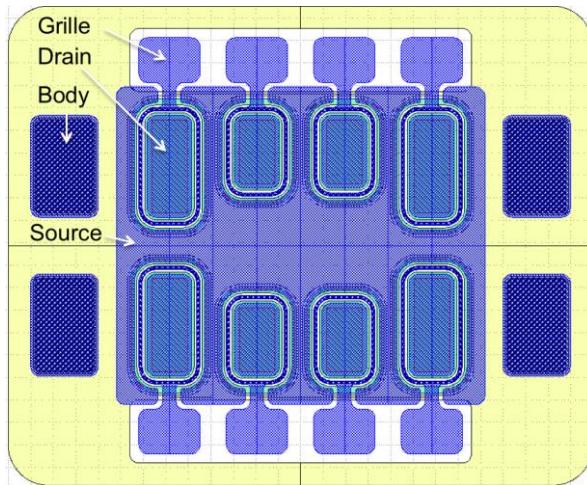


Figure 13: Vue de dessus de la puce de SiC contenant huit mesa-MESFET.

Après avoir présenté la géométrie du mesa-MESFET, nous allons aborder celle du planar-MESFET et en souligner les différences.

2.1.1.2. Architecture des planar-MESFET

Une seconde géométrie de MESFET est nommée planar-MESFET. La différence principale par rapport à la structure précédente est l'isolation électrique qui, à la place d'un MESA, se fait par un dopage P+. Ce dopage entoure la partie active du composant avec des électrodes de body positionnées de chaque côté. Un fort dopage de bore est ainsi rajouté aux extrémités du canal N. Le composant ne présente alors plus de gravure de type MESA et devient parfaitement planaire, ce qui facilite son intégration dans des systèmes plus complexes.

Le planar-MESFET mesure 200 µm de long sur 50 µm de large et possède une structure rectangulaire. Son niveau de courant de saturation est logiquement inférieur à celui du mesa-MESFET du fait de sa dimension réduite mais cette nouvelle configuration permet de juxtaposer plusieurs MESFET et d'obtenir ainsi le niveau de courant souhaité. Grâce à cette disposition, plusieurs types de MESFET sont réalisables et contenus sur la puce à partir de la cellule de base, comme le MESFET de puissance, celui de signal, et celui de buffer. Les travaux de ce mémoire portent sur une cellule unique de MESFET donc nous n'étudierons pas en détail l'ensemble de ces MESFET bien que l'étude d'un buffer MESFET sera abordée pour approfondir l'étude.

Une vue de dessus de la géométrie du planar-MESFET est représentée Figure 14, avec en rouge le dopage P et en bleu soutenu les contacts ohmiques du composant. La grille est plus longue que les électrodes de source et de drain, comme encerclé en rouge sur la

- Chapitre 2 : Présentation des outils

figure. Cette disposition permet de limiter le courant de fuite qui pourrait sans cela plus facilement franchir la barrière de la grille entre le drain et la source.

La Figure 15 est une photographie du composant prise au microscope optique. Cette comparaison entre la photo et le dessin permet d'analyser la structure du composant vu de dessus. Le P⁺ entoure le MESFET mais n'est pas métallisé et n'est donc pas visible ici. Des plots de prise de contact de 100 µm² sont réalisés afin de pouvoir relever les différentes caractéristiques électriques.

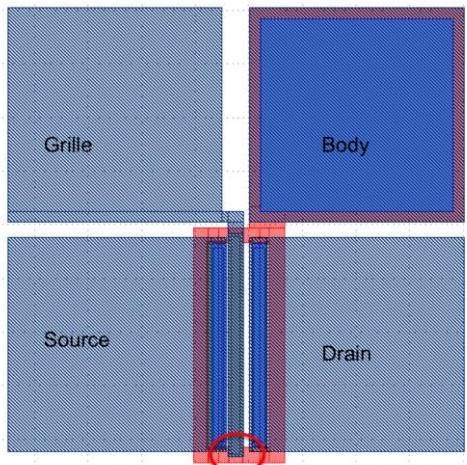


Figure 14: Dessin du planar-MESFET; les quatre carrés représentent les prises de contact (plots), le MESFET est encerclé par le P⁺ du body en rouge. L'extrémité de la grille entourée de rouge vif dépasse des électrodes de drain et source afin d'améliorer l'isolation.

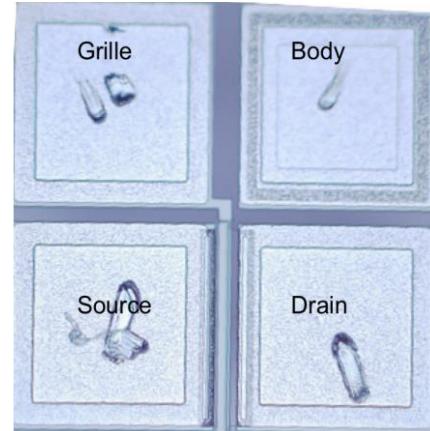
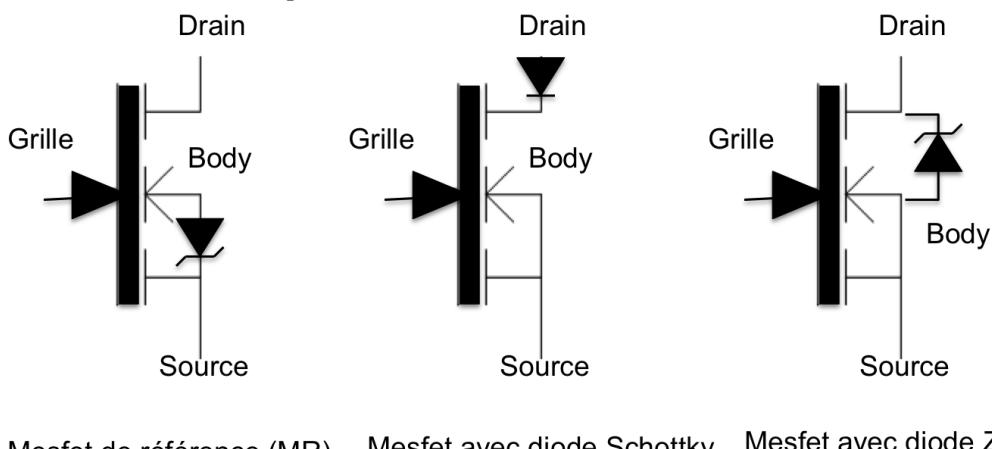


Figure 15: Photographie du planar-MESFET, ici celui de référence.

Le planar-MESFET est décliné en trois composants : le MESFET de référence (MR), le MESFET avec un contact Schottky sur l'électrode de drain (MSD) et le MESFET avec une diode Zener sur cette même électrode de drain (MZD) (Figure 16). La puce contient au total 28 composants de chaque famille, même si tous ne fonctionnent pas comme nous le verrons lors des mesures statiques.



Mesfet de référence (MR) Mesfet avec diode Schottky sur le drain (MSD) Mesfet avec diode Zener sur le drain (MZD)

Figure 16: Représentation schématique des planar-MESFET avec le MR, le MSD et le MZD.

La structure est la même pour les trois planar-MESFET, mais chacun possède une protection interne comme le montre la Figure 17. Le dopage P⁺ en rouge sur la figure entoure la partie active du MESFET et apporte l'isolation. En bleu sont représentés les contacts ohmiques avec du métal déposé sur le N⁺ et en gris les contact Schottky, où le

- Chapitre 2 : Présentation des outils

métal est déposé sur le semi-conducteur. Le N⁺, en vert, est essentiellement masqué par l'épaisseur de métal. Il déborde pour la création des diodes Zener constituée de P⁺ et de N⁺.

Le MESFET dit de référence a été conçu avec une diode Zener sur son électrode de source qui n'apporte à priori aucun effet face aux ESD d'où son appellation MESFET de Référence (MR). Cette diode Zener, faite de la juxtaposition de dopage P⁺ et N⁺ sur 2 µm est aussi réalisée sur le drain du MZD. Enfin le troisième MESFET (MSD) a, lui, un contact de drain constitué d'une diode Schottky.

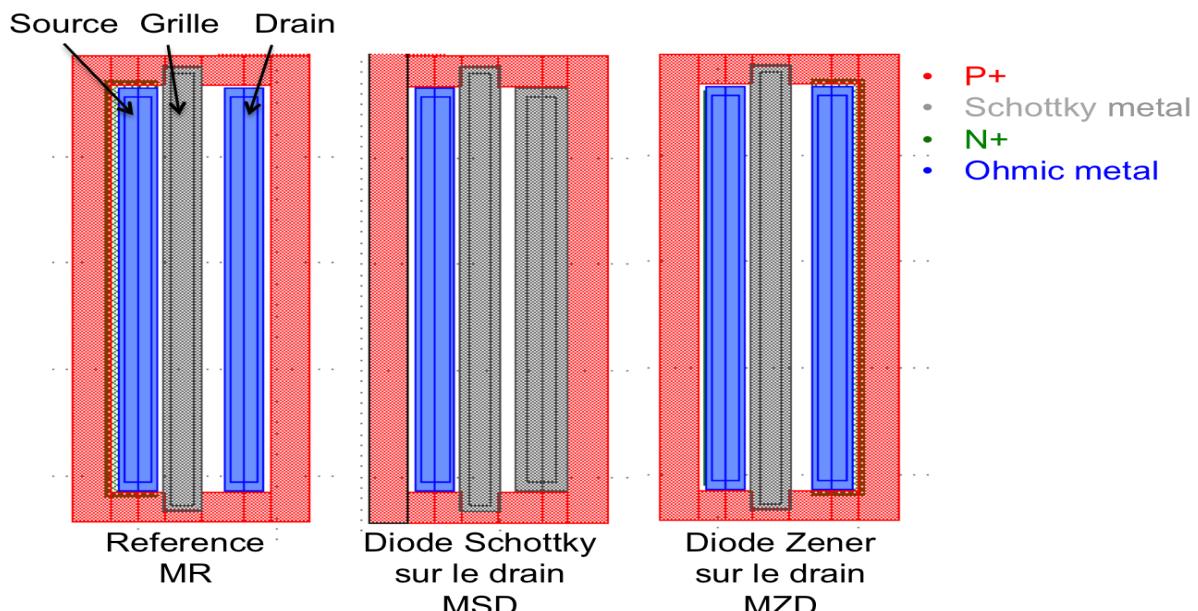


Figure 17 : Topologie de surface des trois planar-MESFET (MR, MSD, MZD). Il est possible d'observer les diodes de protection ajoutées sur chaque composant.

2.1.1.3. Architecture de la diode Schottky

Comme la robustesse ESD du contact Schottky de grille du MESFET est également étudiée dans ces travaux, une diode Schottky appartenant à la même plaquette que les planar-MESFET et possédant la même coupe technologique est introduite (Figure 18) [MOG14]. Il apparait en effet intéressant de comprendre si les mécanismes de dégradation de la diode Schottky sont les mêmes lors de l'intégration du contact Schottky dans le MESFET.

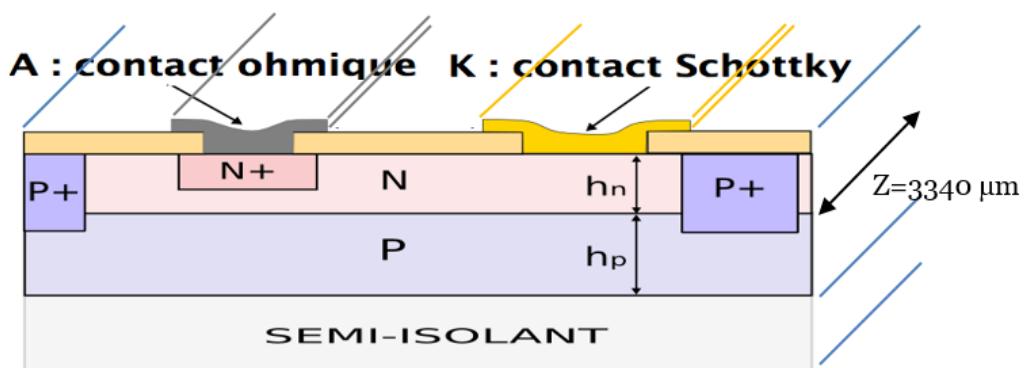


Figure 18 : Schéma de la structure des diodes Schottky SiC avec des épaisseurs de canal hn et hp similaires à ceux du MESFET.

- Chapitre 2 : Présentation des outils

Une conception sous la forme de doigts interconnectés permet la réalisation de terminaisons de jonctions cylindriques entre l'anode et la cathode du composant. De plus grande surface de contact entre les deux électrodes sont ainsi réalisées, ce qui procure une meilleure tenue en tension du composant [QIA11]. La diode possède un contact Schottky sur la cathode déposé sur le semi-conducteur dopé N et un contact ohmique sur l'anode avec un dopage N⁺. Les valeurs de dopages sont les mêmes que celles du planar-MESFET. Leur procédé de fabrication va maintenant être présenté.

2.1.1.4. Procédés de fabrication

La diode Schottky et le planar-MESFET sont des composants issus d'un procédé de fabrication de circuits intégrés en SiC qui a été développé avec le laboratoire Ampère et fabriqué par le CNM. Ce procédé est basé sur dix étapes présentées en Figure 19, dont cinq spécifiques à la métallisation. Les différentes étapes de fabrication du composant présentées sont issues de la thèse de JF. Mogniotte [MOG14].

Sur ce récapitulatif, toutes les étapes nécessaires à la réalisation de circuits intégrés sont présentées avec la gravure dans le semi-conducteur, l'ouverture des fenêtres de contact pour l'implantation de dopants, et la métallisation des électrodes avec ses trois différents niveaux.

2.1.2. Caractéristiques électriques statiques des MESFET SiC

Les différentes caractéristiques électriques statiques des MESFET que nous allons étudier sont présentées dans cette section. Cette étape de mesure de référence pour chaque composant est essentielle pour effectuer un tri de ceux fonctionnels ou non après la fabrication.

Les résultats concernant les mesa-MESFET puis pour les planar-MESFET et la diode Schottky sont présentés successivement. Comme il a été précisé, les tailles et les géométries des composants ne sont pas exactement similaires ce qui implique des caractéristiques électriques légèrement différentes. Toutes les mesures ont ici été faites à température ambiante, avec l'appareil HP4142B du LAAS.

2.1.2.1. Caractéristiques électriques statiques du mesa-MESFET

Des mesures statiques Ids-Vds pour différentes tensions de grille Vgs ont donc été réalisées sur les huit mesa-MESFET contenus sur la puce (Figure 20). Lorsque la grille et le body sont connectés à la masse, des niveaux de courant de saturation de 30 mA pour les 4 MESFET de 700 µm de long et de 25 mA pour les 4 de 500 µm sont observables, ainsi qu'un décrochage reproductible sur les caractéristiques électriques des MESFET, avec une chute de courant aux alentours de Vds=8V. Ce décrochage est probablement lié à la forte vitesse de saturation des électrons dans le SiC, alors que le champ électrique est encore en augmentation [BOI04]. Une dilatation des porteurs permet ensuite au composant d'atteindre le niveau de saturation en courant.

La Figure 21 représente le courant dans le canal (Ids) en fonction de la tension appliquée sur la grille (Vgs). Une tension de seuil, estimée lorsque le courant Ids est voisin de 0A, est de -12 V pour les petits mesa-MESFET et de -14V pour les grands. Pour ces valeurs de polarisation de la grille, le composant bloque le passage du courant.

- Chapitre 2 : Présentation des outils

Etapes	Schéma	Etapes	Schéma
1. Gravure d'une épaisseur « a » dans la couche Nd		7. Métallisation des contacts ohmiques	
2. Ouverture des fenêtres pour l'implantation de type N		8. Métallisation des contacts Schottky	
3. Implantation de dopants de type N ⁺		9. Ouverture des contacts métal à travers un oxyde d'intermétallisation	
4. Ouverture des fenêtres pour l'implantation de type P ⁺		10. Métallisation de niveau 1	
5. Implantation de dopants de type P ⁺		11. Ouverture des contacts métal à travers un oxyde d'intermétallisation	
6. Ouverture des contacts		12. Métallisation de niveau 2	

Figure 19: Récapitulatif des différentes étapes du procédé de fabrication des planar-MESFET et des diodes Schottky SiC, avec isolation par implantation P [MOG13].

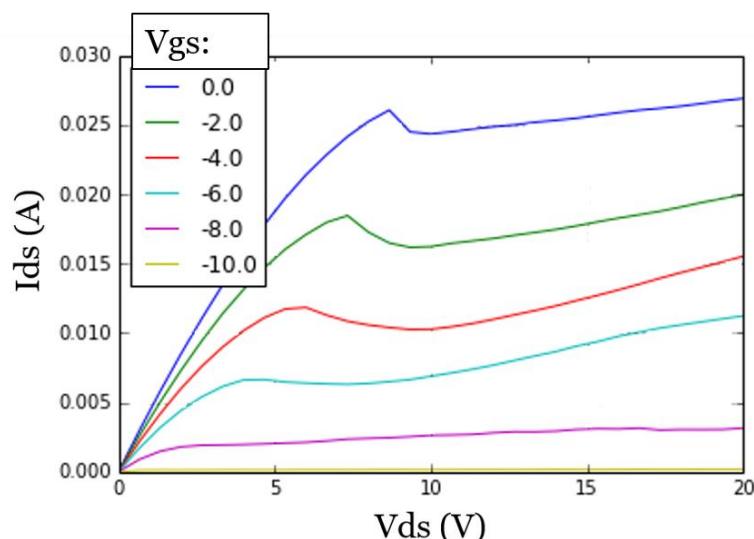


Figure 20: Caractéristiques I_{ds}-V_{ds} pour un mesa-MESFET de 500 μm avec différents V_{gs}.

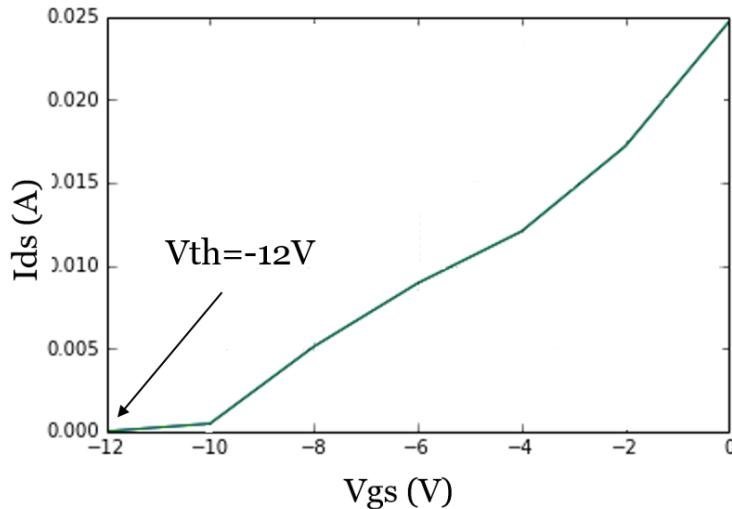


Figure 21: Caractéristique I_{ds} - V_{gs} d'un mesa-MESFET de 500 μm avec $V_{ds}=1\text{V}$ et $V_{body}=0\text{V}$. $V_{th}=-12\text{V}$.

Nous avons essayé de déterminer le comportement du composant lors de stress statique fort et d'ainsi déterminer ses limites d'utilisation et sa tenue en tension maximale correspondant à la valeur de tension pour laquelle une augmentation du courant dans le composant au-delà de son courant de saturation est détecté.

Le niveau de tension appliquée sur l'électrode de drain a donc été progressivement augmenté jusqu'à 250V. Une tension de -5V a été appliquée sur l'électrode de grille afin d'outrepasser les performances des SMU du test sous pointes 4142B, qui ne peuvent délivrer un courant au-delà de 10 mA pour cette plage de tension. L'électrode de body est dans ce cas connectée à la masse. Une augmentation du courant est constatée pour une tension V_{ds} supérieure à 200V, traduisant l'avalanche électrique du composant (Figure 22) et une tenue en tension maximale de 200V. Pour cette tension les électrons sont suffisamment accélérés pour ioniser les atomes. Par effet de groupe, ces ionisations augmentent le courant jusqu'à la destruction du composant.

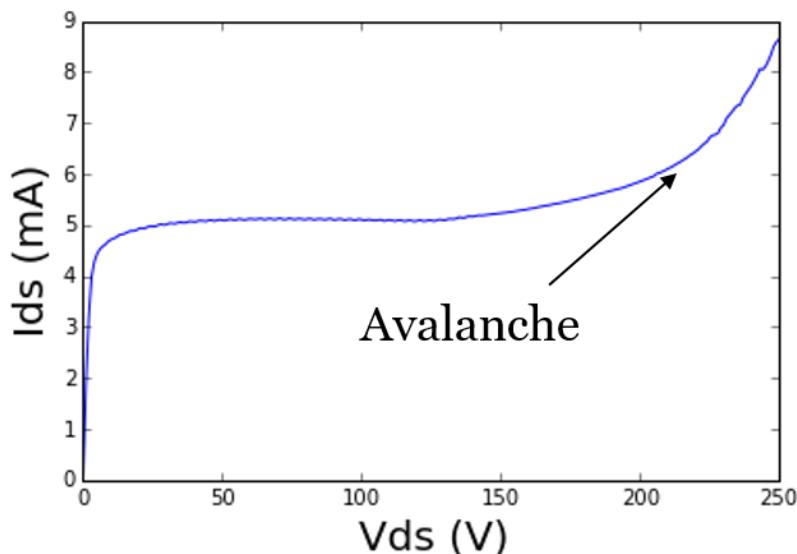


Figure 22: I_{ds} - V_{ds} statique du mesa-MESFET avec $V_{gs}=-5\text{V}$. L'avalanche du composant lors de mesure statique se produit autour de $V_{ds}=180\text{V}$.

D'après la Figure 23, illustrant la destruction en statique du MESFET, le métal en dehors de l'ouverture de contact s'est recroqueillé, probablement du fait d'une température élevée. Ce fort échauffement a aussi provoqué un changement de couleur de

l'oxyde de passivation du composant qui a pris une teinte rosée. Un échauffement du composant s'accompagnant de la fusion-reconstruction de la métallisation est donc observé. Le composant est ainsi complètement détruit pour une tension de 270 V et ne peut fonctionner pour une tension supérieure à 250V à cause de l'auto-échauffement. Le composant est d'ailleurs spécifié pour une plage de tension de fonctionnement allant de 0V à 15V.

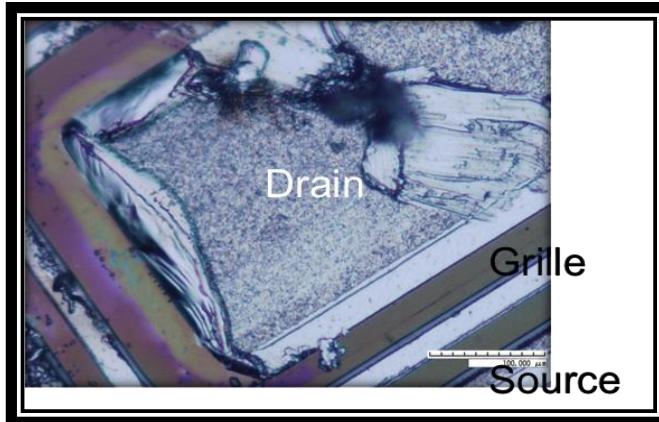


Figure 23: Destruction statique du planar-MESFET après l'application d'une tension $V_{ds}=270V$.

2.1.2.2. Caractéristiques électriques statiques du planar-MESFET

Le planar-MESFET a un fonctionnement proche de celui du mesa-MESFET à la différence que son courant de saturation est inférieur du fait de sa taille réduite. Les mesures ci-dessous ont été réalisées dans les mêmes configurations, à température ambiante et avec les électrodes non utilisées à la masse.

Les trois composants ont les mêmes caractéristiques $Ids-Vds$, bien que celle du MSD soit légèrement décalée à cause de la conduction en direct de la diode Schottky de l'électrode de drain (Figure 24). Le niveau de courant circulant dans le transistor dépend de la tension appliquée sur la grille. Pour $Vgs=0 V$ et $Vds=20V$, un courant de saturation de 16 mA est relevé. Avec l'application d'une tension négative sur la grille, le niveau de courant diminue. La tension de seuil du composant est alors estimée expérimentalement à -15 V bien que des légères variations soient possibles [MOG14] (Figure 25).

Il est possible de déterminer théoriquement la valeur de la tension de seuil du planar-MESFET par le calcul. En effet il faut pour cela que la zone de charge d'espace (ZCE) induite par la polarisation inverse du contact Schottky de la grille atteigne les $0,5 \mu m$ de largeur du canal pour le bloquer. La tension de blocage est alors donnée par l'Eq.2 avec W la largeur du canal $W=0.5\mu m$, $q=1,6 \cdot 10^{-19} C$, $Nd=5,5 \cdot 10^{16} cm^{-3}$, $\epsilon_R=9,66$ et $\epsilon_0=8,85 \cdot 10^{-12} m^3 \cdot kg^{-1} \cdot s^4 \cdot A^2$:

$$V_{blocage} = \frac{W^2 * q * Nd}{2 * \epsilon_0 * \epsilon_R} \quad \text{Eq.2}$$

$$\text{soit } V_{blocage} = -12,8 V$$

Les résultats théoriques et expérimentaux sont proches et cohérents. Hélas de nombreux composants ne présentent pas des caractéristiques similaires et s'avèrent inexploitables pour notre étude. Ainsi sur la puce contenant 84 composants au total ($3 \cdot 28$), seulement 48 présentent des caractéristiques convenant à notre étude, soit 16 de chaque MESFET.

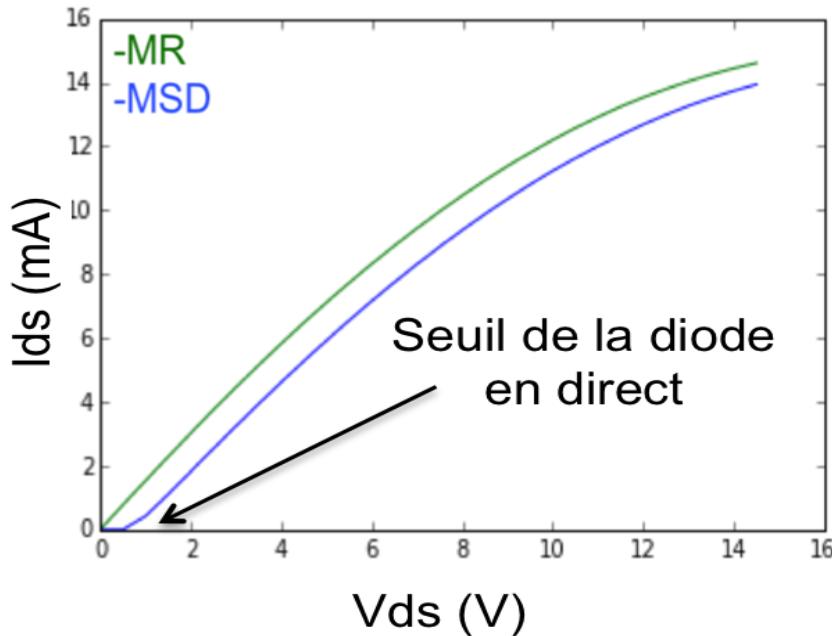


Figure 24: Ids-Vds pour planar-MESFET avec Vgs=0V. Un décalage correspondant au déclenchement de la diode Schottky est observé pour MSD en comparaison à MR.

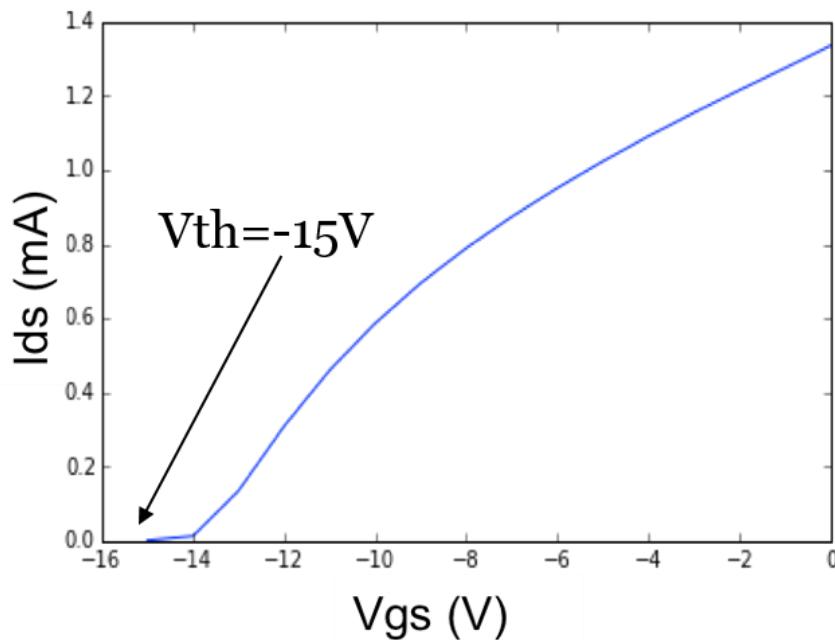


Figure 25: Ids-Vgs pour planar-MESFET avec Vds=1V. La tension de seuil est observée pour Vgs=-15V.

2.1.2.3. Caractéristiques électriques statiques de la diode Schottky

La caractéristique statique de la diode Schottky a été mesurée (Figure 26). Lors de la conduction du courant en direct, une résistance interne non négligeable est relevée ($R=\frac{10V}{0,1A}=100 \Omega$). En inverse un courant de fuite de l'ordre de 10nA est observé.

Une saturation du courant après 23,5V est atteinte. Cela s'explique par la limitation de la mobilité des porteurs et par l'insuffisance du nombre de porteurs disponibles pour augmenter le niveau de courant. C'est pourquoi le courant de saturation supportée par le canal est défini par l'Eq.3 [BOS01] avec :

$$J_{sat} = q * n_o * V_{sat} = q * N_D * V_{sat} \quad \text{Eq.3}$$

- Chapitre 2 : Présentation des outils

$$\Rightarrow J_{sat} = 1,6 \cdot 10^{-19} * 1,10^{17} * 23,5 = 0,376 A/cm^2$$

De manière générale, plus le dopage est fort, plus la limite en courant est élevée. Une diminution du dopage cause une augmentation de la résistivité, et donc en conséquence une chute de tension plus importante.

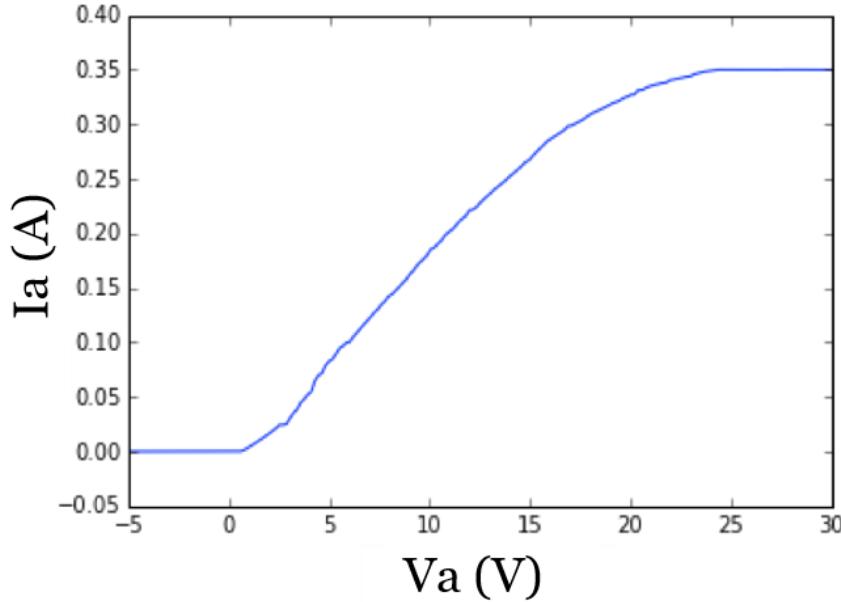


Figure 26: Caractéristique statique I_a - V_a de la diode Schottky en SiC. Une saturation du courant pour $I_{ds}=350\text{mA}$ est observée.

2.1.3. Mesures dynamiques des planar-MESFET SiC

L'étude de l'impédance des composants lors de mesures dynamiques permet d'analyser l'influence des éléments parasites dans le fonctionnement du composant notamment lors de ses commutations, d'où est issu l'essentiel des pertes.

La caractérisation des impédances a déjà été réalisée dans de précédents travaux [MOG14] et les capacités inter-électrodes du mesa-MESFET sont représentées en Figure 27. Les valeurs des impédances respectives sur le mesa-MESFET sont fournies dans le Tableau 4. Elles sont quasiment équivalentes pour le planar-MESFET bien que les valeurs soient légèrement modifiées, à cause de surfaces de jonction plus importantes au voisinage des électrodes de drain et de source. Le calcul des valeurs exactes des impédances parasites se fait via des ajustements de circuits qui permettent l'isolement des éléments parasites en question afin d'en tirer leurs valeurs exactes [HAM11]. Ces ajustements ne sont pas réalisés pour nos mesures car notre étude cherche seulement à caractériser l'influence des protections intégrées sur le fonctionnement électrique des composants et donc à observer les différences entre chaque planar-MESFET.

Nous utiliserons le modèle d'impédance utilisé par JM. Mogniotte, composé d'une capacité en parallèle avec une résistance (Figure 28) [MOG14]. Des mesures à température ambiante sont effectuées sur les différents planar-MESFET avec la station sous pointe Signatone CM210, ainsi qu'avec l'analyseur d'impédance Agilent 4294A. Les expériences sont réalisées grâce à quatre pointes : celles de courant « HCUR » et « LCUR » et celles du potentiel « HPOT » et « LPOT ». La fiche technique de l'analyseur d'impédance 4294A nous indique que la précision des mesures entre 10kHz et 10 MHz pour une capacité de l'ordre de 10 pF est autour de 1% (cf ANNEXE IMPEDANCE).

- Chapitre 2 : Présentation des outils

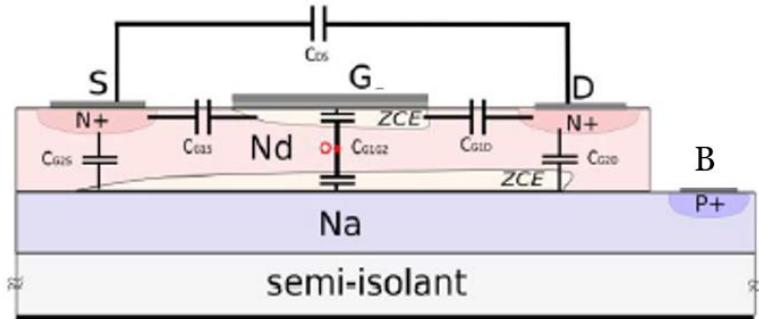


Figure 27: Schéma représentatif des capacités parasites du mesa-MESFET SiC [MOG14].

Configuration	Capacité	20 kHz	1 MHz
body relié à la source	C_{GS}	12,7 pF	4,9 pF
grille reliée à la source	C_{BS}	51,7 pF	30,6 pF
grille et body reliés ensemble	C_{GBS}	51,7 pF	30,6 pF
	C_{GDB}	2,9 pF	2,4 pF
	C_{DS}	2,8 pF	2,1 pF
grille flottante	C_{BS}	49,4 pF	13,6 pF
	C_{BD}	5,9 pF	1,8 pF
body flottant	C_{GS}	4,6 pF	46,2 pF
	C_{GD}	7,4 pF	7,6 pF
	C_{DS}	2,3 pF	18 pF

Tableau 4: Mesure d'impédance du mesa-MESFET [MOG13].

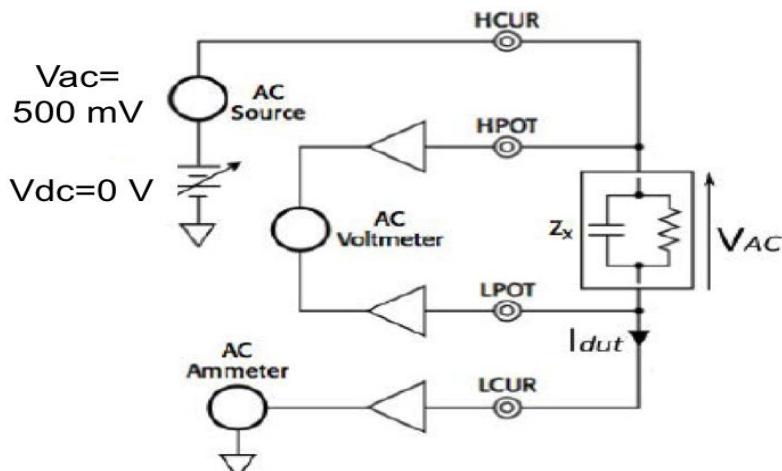


Figure 28: Schéma de principe de la mesure d'impédance pour le MESFET SiC avec C et R en parallèle.

Sur la Figure 29, Les valeurs de l'impédance avec C_p et R_p sont reportées pour une polarisation DC de la grille à 0V et avec un signal alternatif d'amplitude 500mV. La valeur de la capacité est autour de 2,5 pF pour MR et MZD. L'influence du contact Schottky sur le drain modifie la valeur mesurée de la capacité plus que de moitié. La valeur moyenne de la résistance mesurée est de 25kΩ pour MR et MZD mais n'a pas pu être mesurée pour MSD.

- Chapitre 2 : Présentation des outils

Le modèle est probablement perturbé par la capacité induite par le contact Schottky sur le drain lors de la mesure.

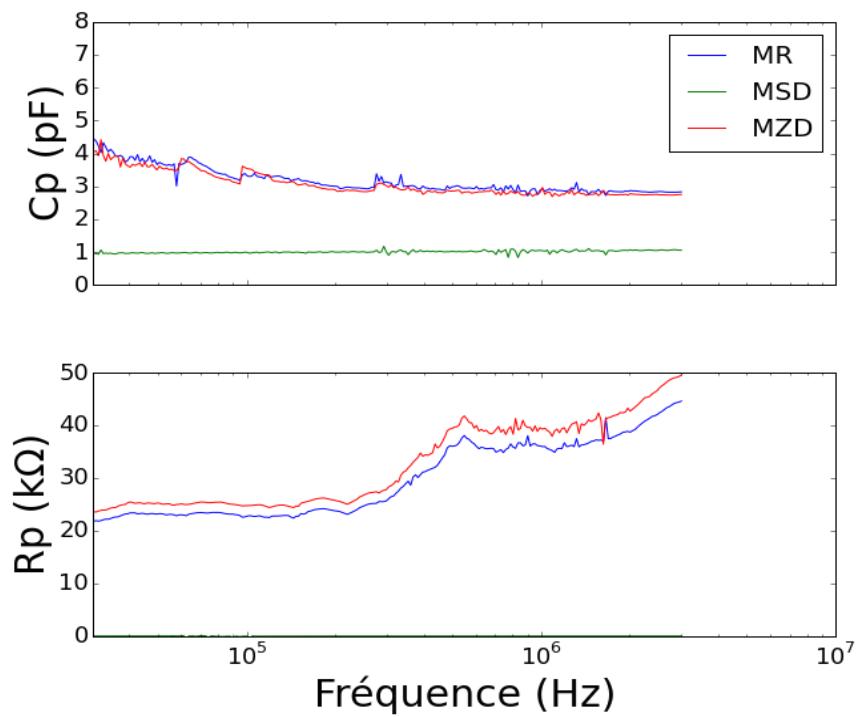


Figure 29: Relevé Z(f) de l'impédance pour planar-MESFET entre la grille et le drain, avec une amplitude de 0,5V pour une fréquence allant de 10kHz à 10MHz.

Un résultat similaire pour les trois composants est en revanche observé pour la mesure grille-source, avec une résistance R_p supérieure de 2 k Ω en moyenne pour MZD (Figure 30). Ce résultat montre que la diode Zener influe peu sur l'impédance mesurée des composants, à la différence de la diode Schottky qui modifie la valeur capacitive et donc le comportement dynamique du MESFET.

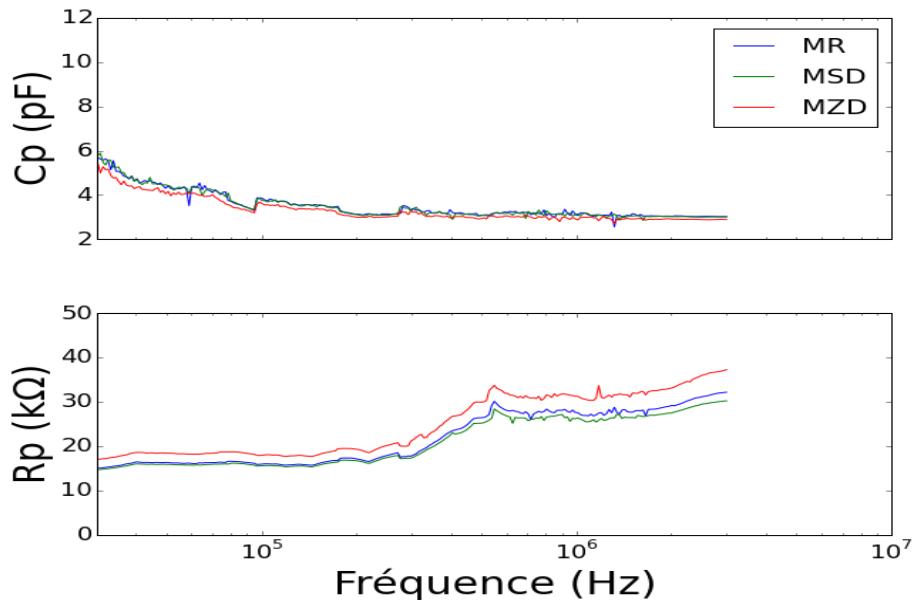


Figure 30: Relevé Z(f) de l'impédance pour planar-MESFET entre la grille et la source, avec une amplitude de 0,5V pour une fréquence allant de 10kHz à 10 MHz.

- Chapitre 2 : Présentation des outils

Les caractéristiques électriques des composants étudiés étant présentées, nous allons maintenant corrélérer ces résultats avec ceux obtenus par le logiciel de simulation TCAD Sentaurus.

2.2. Prédition par l'outil de simulation physique : TCAD Sentaurus

Le logiciel TCAD (Technology Computer Aided Design) Sentaurus permet de comprendre les phénomènes électriques au niveau microscopique des composants simulés, en comparant les résultats de simulation et expérimentaux. Cette méthode permet de gagner du temps pour comprendre les différents mécanismes physiques lors de test de composants en se passant de résultats statistiques. Enfin, la simulation permet de tester virtuellement des solutions d'optimisation et d'amélioration des composants à l'étude [ESM03].

Le logiciel TCAD Sentaurus de Synopsis est capable grâce à la méthode de type éléments finis de résoudre des équations complexes comme l'équation aux dérivées partielles pour le transport des charges ou l'équation de Poisson [SDE14]. La résolution de ces équations permet de comprendre les différents mouvements de porteurs à l'intérieur de la structure simulée et donc d'analyser les mécanismes de défaillance. Les simulations sont toutefois limitées par les puissances de calcul des ordinateurs.

Enfin tous les phénomènes physiques n'étant pas connus ou n'étant pas pris en compte par le simulateur, il faut définir le plus judicieusement possible le fichier de commande du simulateur afin que la simulation soit cohérente. Le résultat obtenu est dans tous les cas une approximation du résultat expérimental.

Le travail de simulation va se composer principalement de deux parties disjointes : la réalisation de la structure sous Sentaurus Design Editor (SDE) et la description des phénomènes physiques à travers les modèles choisis dans le fichier de commande.

2.2.1. Etude de la structure et de son maillage

La définition de la structure est faite dans un fichier texte d'extension «.tdr» qui peut être codé soit via un fichier texte, soit via l'interface graphique SDE. Ce dernier est un outil de Sentaurus permettant de dessiner la structure voulue en choisissant les formes, les matériaux, et en définissant les contacts de la structure, et les différents dopages.

Il est important de noter que plus la complexité de la structure étudiée est grande, plus les calculs demandés sont compliqués et la solution difficile à extraire. En effet la méthode principale, utilisée pour résoudre les équations est par défaut celle des éléments finis. Cette méthode implique de diviser le calcul en sous domaines et de recombiner systématiquement tous les ensembles d'équations dans un système global afin de déterminer la solution. Les éléments correspondant aux domaines forment le maillage du composant et les équations sont résolues en chaque point. Le temps de calcul dépendra donc du maillage de la structure, défini lors de sa création. Plus le maillage est large, plus les calculs sont rapides. Si le système ne converge pas après un nombre d'itérations fixé à 20 par défaut, il faut soit modifier le pas temporel de résolution des équations, soit il faut revoir le maillage de la structure étudiée. Globalement, ce dernier doit être dense et resserré dans les zones électriquement actives et lâche dans les zones sans jonction dans lesquelles il n'y a pas ou peu de variation de grandeurs électriques (E, V, T...) ou technologiques (dopage...).

- Chapitre 2 : Présentation des outils

Précisons que les simulations dans ce travail sont toutes faites en 2D pour accélérer les calculs de l'ordinateur. Toutefois pour retrouver des valeurs électriques cohérentes de la 3D, les résultats obtenus sont multipliés par un Area Factor (AF) représentatif de la troisième dimension du composant.

Le fichier «.tdr» doit naturellement finir par un maillage de la structure afin que le fichier de commande puisse résoudre les calculs. Le maillage correspondant au planar-MESFET a ici été séparé en trois parties, comme l'indique le Tableau 5, avec un maillage étendu pour le bloc global, un autre plus resserré pour le canal N et ses jonctions et un dernier très serré au niveau des électrodes du composant (Figure 31) :

Zone	Distance max (μm) Largeur (y)/longueur (x)	Distance min (μm) Largeur (y)/longueur (x)
Bloc global	2/1	0,05/0,05
Canal N	1/0,5	0,01/0,01
Sous les électrodes	0,1/0,05	0,025

Tableau 5: Différents maillages des zones du planar-MESFET

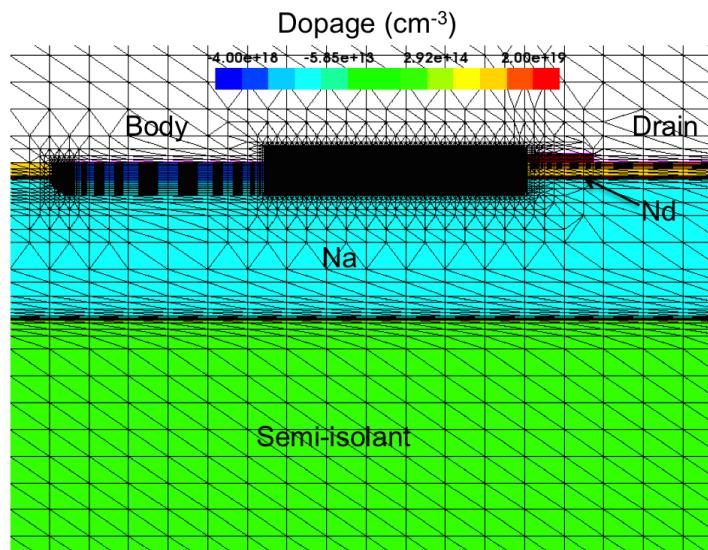


Figure 31: Maillage de la structure simulée

2.2.1.1. Schéma de la structure du mesa-MESFET sous SDE

Les paramètres physiques du mesa-MESFET ont été fournis par l'équipe du laboratoire Ampère. Néanmoins ces paramètres seront ajustés afin de coller au mieux avec les caractéristiques électriques obtenues expérimentalement par mesures I_{ds} - V_{ds} et I_{ds} - V_{gs} .

Concernant la structure du composant, elle est dans un premier temps placée dans une aire d'air de 200 μm afin de créer des conditions aux limites correctes. Puis un bloc de 180 μm de 4H-SiC est ajouté et séparé en plusieurs zones, avec différents dopages. L'ensemble est légèrement dopé avec du phosphore de manière à réaliser le substrat semi-isolant, pour lequel le dopage n'est pas précisément connu. L'épaisseur épitaxiée est dopée avec du bore à $5.10^{15} \text{ cm}^{-3}$. Enfin le canal N est dopé avec du phosphore à $5,5.10^{16} \text{ cm}^{-3}$. Pour réaliser la gravure de type MESA du composant, une partie dans l'angle du bloc de SiC est retirée. Les différents contacts sont rajoutés avec une électrode de 120 μm pour le drain,

- Chapitre 2 : Présentation des outils

un espace de 6 μm avant l'électrode de grille large de 10 μm puis un nouvel espace de 6 μm avant l'électrode de source de 10 μm . Enfin l'électrode de body de 10 μm est posée au milieu des 30 μm de mesa. Des oxydes en SiO₂ sont ajoutés entre chaque électrode. Enfin alors que tous les dopages jusqu'à présent étaient des dopages constants, un dopage analytique avec des plus fortes valeurs correspondant au dopage par implantation est ajouté sous les contacts ohmiques, donc pour les contacts de drain, de source et de body. Pour le contact Schottky de la grille, il est défini dans le fichier de commande qui est réalisé après la sauvegarde de la structure, donc après la réalisation d'un maillage du composant.

2.2.1.2. *Schéma de la structure du planar-MESFET sous SDE*

Outre le positionnement des électrodes et la taille du composant, il n'existe que peu de différences entre le planar-MESFET et le mesa-MESFET. Le composant passe de 180 μm à 74 μm . Il présente une électrode de drain bien plus petite afin de faciliter son intégration et de laisser une place pour être entouré par le body : au lieu d'occuper 130 μm , l'électrode de drain n'en fait plus que 14 μm , comme l'électrode de source et de grille. De plus, à la place de la gravure de type MESA, il faut rajouter une électrode de body de chaque côté du composant avec un dopage analytique P⁺ sur 1,5 μm de profondeur. La distance qui sépare les ouvertures contact des électrodes drain-grille est de 13 μm et grille-source de 6 μm . Ces électrodes de body ont un dopage sous le contact, plongeant jusqu'à l'épaisseur de P, avec des atomes d'aluminium à une concentration de $4.10^{19} \text{ cm}^{-2}$ répartie en gaussienne. Les deux électrodes situées de chaque côté du composant sont reliées par une résistance de 10 k Ω à définir dans le fichier de commande afin de représenter la résistance du parcours du body autour du composant. Le reste du composant est équivalent avec les mêmes dopages de l'épitaxie P et du canal N, ainsi que du substrat et des contacts ohmiques dans le canal N.

Concernant les trois différentes architectures de planar-MESFET, un ajustement est à réaliser dans chaque cas. Le MESFET de référence (MR) possède en effet une diode Zener sur sa source. Il faut créer donc un dopage N⁺ sous l'électrode de source plus important que le contact de source. De même le dopage du body est lui aussi plus large que l'électrode de contact du body. Ainsi une diode Zener est créée avec la juxtaposition sur 2 μm de dopage P⁺ et N⁺. Le même procédé est utilisé concernant la réalisation du MESFET avec la diode Zener sur le contact de drain (MZD). En revanche pour le MESFET avec la diode Schottky sur l'électrode de drain (MSD), il faut enlever le dopage N⁺ situé sous l'électrode et spécifier le contact Schottky dans la définition du composant en précisant sa hauteur de barrière.

2.2.2. Définition du fichier de commande « sdevice »

Le fichier de commande « sdevice » fait donc appel au fichier de la structure précédemment maillée et enregistrée. Le fichier de commande est un fichier à coder, constitué de commandes et de différentes sections lues sans ordre.

Le fichier commence généralement par la définition de l'entête « File » avec l'appel des fichiers d'entrée/sortie du programme comme le « .tdr » de la structure maillée, comme le « .par » du fichier de définition des paramètres ou comme ceux des fichiers de sortie des calculs.

Le fichier des paramètres « .par » regroupe les valeurs des paramètres des modèles pour tel matériau, telles électrodes, telle région, etc... Le laboratoire Ampère de Lyon nous

- Chapitre 2 : Présentation des outils

a fourni le fichier de paramètres utilisé pour la conception des composants [cf Annexe Fichier Paramètre SiC].

Le fichier de commande inclut ensuite la définition des « Electrodes » du composant. Elles ont déjà été décrites dans SDE mais elles sont électriquement définies ici avec leur initialisation. Il est possible ici d'ajouter une résistance de contact ou de définir une hauteur de barrière Schottky par exemple dans le cas des contact Schottky. Pour les résolutions prenant en compte la température, il faut définir des thermodes correspondant aux électrodes avec la définition de leur température initiale.

La partie « Physics » définit ensuite les modèles correspondant à notre simulation. Les modèles physiques utilisés dans ces simulations sont :

- Le modèle de transport des charges est le modèle de drift-diffusion, qui résout les équations de Poisson et de continuité des porteurs en tenant compte des effets de bord. Pour les simulations prenant en compte la température, c'est le modèle thermodynamic qui a été choisi car il est moins lourd pour le simulateur que le modèle hydrodynamic, qui calcul la température pour les trous et les électrons séparément.
- Les modèles de recombinaison Shockley-Read-Hall avec une dépendance des durées de vie des porteurs en fonction de la concentration en impuretés.
- Le modèle de dépendance de la mobilité en fonction des champs électriques et de la concentration en impuretés.
- Le modèle de recombinaison Auger pour les forts champs électriques avec une dépendance des durées de vie des porteurs en fonction de la concentration en impuretés.
- Le modèle d'avalanche adapté au SiC est le modèle « Okuto », adapté pour des champs électriques allant jusqu'à 10^5 à 10^6 V/cm.
- Le modèle de l'ionisation incomplète est aussi utilisé.
- Le modèle permettant de tenir compte du rétrécissement de la largeur du gap du matériau dans les régions de fort dopage (« bandgap narrowing »), car ce phénomène est présent dans les régions où le dopage dépasse une concentration de 10^{17} cm⁻³, d'après les travaux de Slotboom en 1977 [ARO82]. Le modèle statistique de Fermi n'est pas utilisé car il ne correspond pas à celui du carbure de silicium.
- La température est initialement de 300 K, bien qu'elle puisse artificiellement être augmentée afin de faciliter la convergence du logiciel de calcul
- Un area facteur de 700 représentant la longueur de grille du composant pour les mesa-MESFET et de 190 pour celle des planar-MESFET

La partie « Plot » du fichier de commande correspond aux paramètres caractéristiques possible à enregistrer dans le fichier de résultat. La partie « Math » définit la méthode mathématique utilisée pour résoudre les équations à calculer. Enfin la partie « Solve » décrit le type de simulation donc si elle est transitoire ou quasistatique. Il est également possible d'ajouter des commandes pour aider la résolution des équations. De nombreuses possibilités sont répertoriées dans le manuel d'aide de TCAD SENTAURUS [SDE14].

De plus, comme ce sera le cas pour l'étude ESD, il est possible sur Sentaurus de rajouter des éléments externes sur ce fichier de commande issus du logiciel « PSpice » via la fonctionnalité « Mixed-mode ». Cette fonctionnalité est dans notre cas utilisée pour la configuration TLP, avec l'ajout d'une résistance en série sur le drain et des générateurs de

- Chapitre 2 : Présentation des outils

tension externe. En effet, lors des simulations transitoires, la tension de définition des électrodes devant rester initialement nulle, il faut pouvoir la faire évoluer via l'ajout d'éléments externes. Attention toutefois, « Mixed mode » est incompatible avec la résolution quasistatique des équations : il faut de ce fait utiliser une résolution temporelle.

Les résultats sont ensuite traités à partir des fichiers créés lors de l'exécution du fichier de commande. Ces fichiers de résultats sont observables grâce aux deux modules de visualisation de Sentaurus : Inspect et Visual.

Visual représente la structure étudiée en différent états, définis dans la partie « solve » du programme de commande. Inspect permet de tracer sur un graphe les résultats des calculs mathématiques demandés.

Dans un premier temps nous avons étalonné notre simulation TCAD Sentaurus sur les mesures statiques du composant afin de simuler au plus proche les comportements électriques du composant lors des stress.

2.2.2.1. Résultat des simulations en statique pour le mesa-MESFET

Lorsque les paramètres de simulation sont établis, les différentes électrodes initialisées à 0V, la simulation est lancée sur les mesa-MESFET de 700 µm. Les résultats obtenus sont tracés via Inspect (Figure 32, Figure 33) et sont cohérents avec les résultats expérimentaux pour la simulation des caractéristiques Id_s - V_{gs} et Id_s - V_{ds} . Une tension de seuil légèrement plus faible autour de -10V est relevée avec un courant de saturation autour de 25mA.

Afin de déterminer la tenue en tension du composant, le passage du courant est bloqué avec l'application d'une tension de -12V sur l'électrode grille. Afin d'éviter la mise en concurrence de commandes et alors que cette tension est appliquée en mode quasistatique, la tension de drain est contrôlée grâce à l'évolution de son courant dans le temps, qui est réalisé dans la définition de l'électrode de drain. Lorsque le composant est bloqué, la tenue en tension du mesa-MESFET est alors observée autour de 760V (Figure 34). Cette valeur est supérieure à la tension d'avalanche statique car il faut que le nombre d'électrons dans le canal soient suffisant pour que le mécanisme d'avalanche se déclenche.

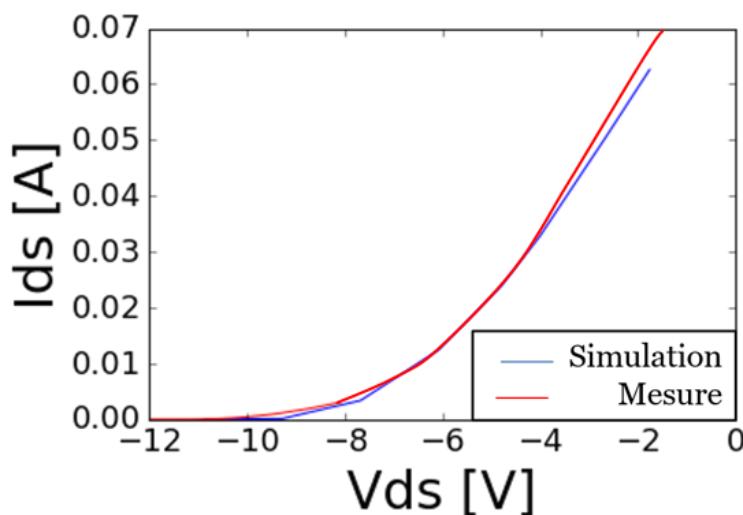


Figure 32: Id_s - V_{gs} pour $V_{body}=0V$ et $V_{ds}=1V$; $V_{th}=-10V$

- Chapitre 2 : Présentation des outils

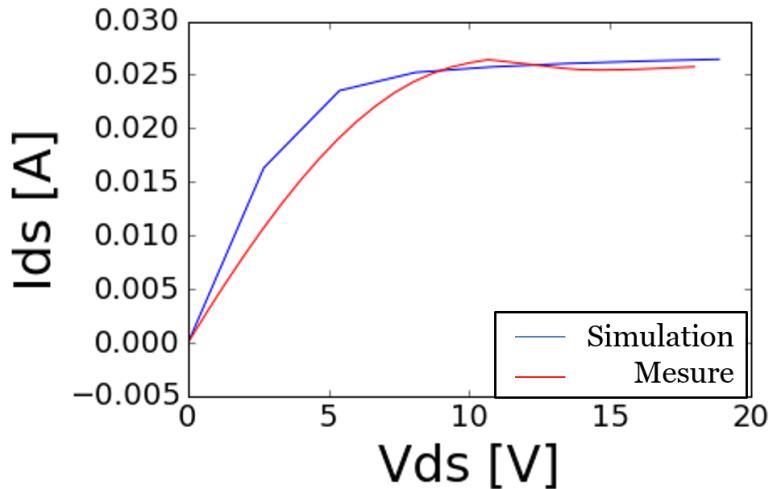


Figure 33: Ids-Vds pour $V_{gs}=V_{body}=0V$

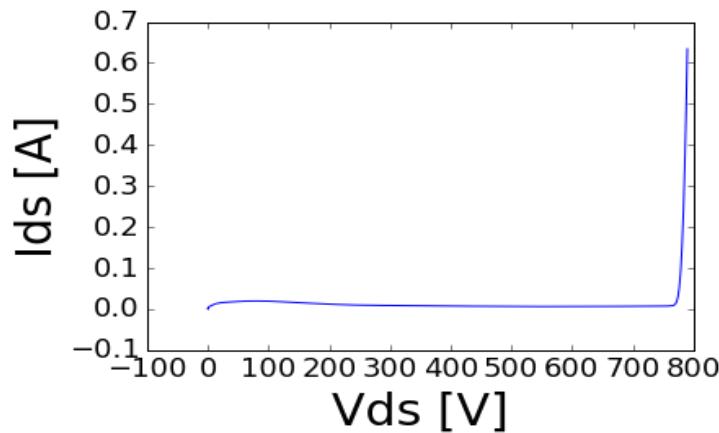


Figure 34: Ids-Vds avec $V_{gs}=-10V$ et $V_{body}=0V$; la tenue en tension est estimée à $V_{ds}=720V$

2.2.2.2. Résultat des simulations en statique pour le planar-MESFET

Les résultats des simulations statiques pour le planar-MESFET sont présentés ci-dessous (Figure 35). Les courbes correspondant à MSD et MZD sont superposées. Même si l'augmentation du courant est plus directe, du fait d'un nombre de points de simulation inférieur, le courant de saturation est similaire à celui de MR et de l'expérience.

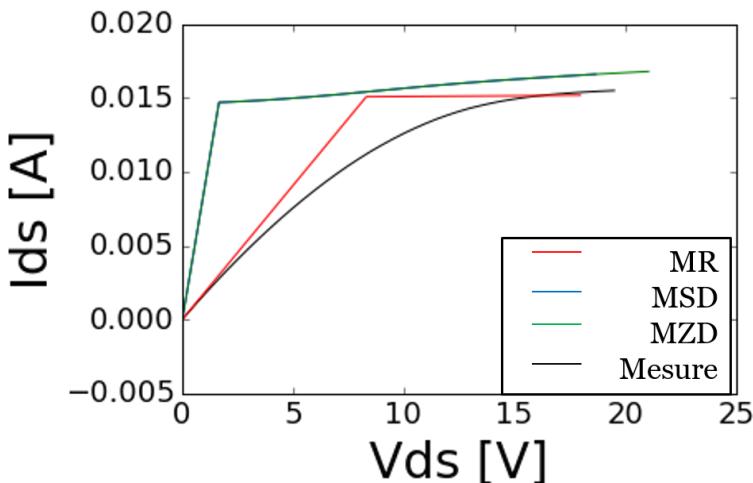


Figure 35: Simulation Ids-Vds avec $V_{gs}=V_{body}=0V$ pour MR (rouge), MSD (bleu) et MZD (vert). MZD présente une augmentation du courant précoce en comparaison des deux autres composants.

- Chapitre 2 : Présentation des outils

Un niveau de courant de saturation I_{ds} , variable selon les simulations, est relevé autour de 16 mA. La tension de seuil n'est pas présentée ici mais correspond à celle expérimentale autour de -15 V. Le MESFET de référence (MR) a le fonctionnement attendu correspondant aux mesures expérimentales et ne présente pas de phénomène d'avalanche au moins jusqu'à 400 V. Le MESFET avec la diode Schottky sur le drain (MSD) possède le même fonctionnement bien que la diode Schottky devrait créer un léger décalage. Pour le MESFET avec la diode Zener sur le drain (MZD), la simulation montre une augmentation du courant pour une tension autour de 40 V avec un léger repli du courant avant de croître fortement (Figure 36). Il possède ainsi en statique un comportement électrique différent des deux autres MESFET à partir de 40V.

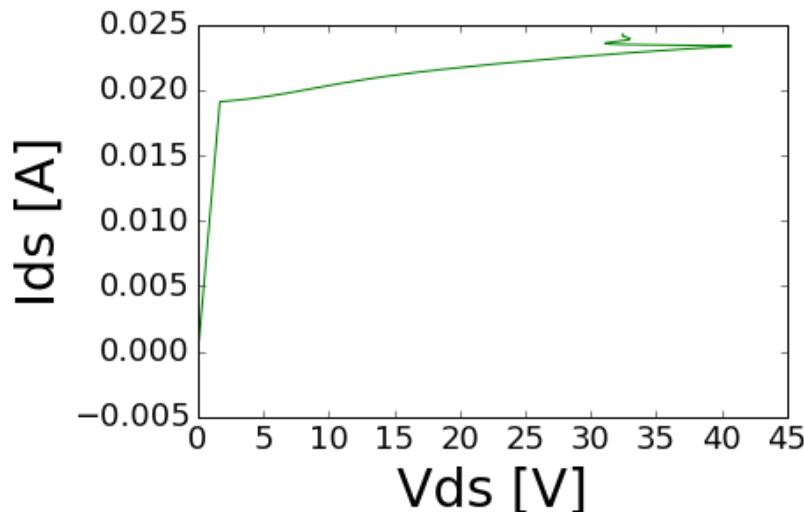


Figure 36: Simulation Ids - Vds avec $Vgs=Vbody=0V$ pour MZD ; un repliement du courant est observé avant son augmentation.

Concernant les tenues en tension de ces composants, le contrôle en courant de la tension de drain durant l'application d'une tension sur la grille est réalisée. La simulation est toutefois difficile à faire converger concernant MR et MSD. Pour MZD, la simulation de sa tenue en tension indique également une augmentation du courant pour une tension de 30V (Figure 37).

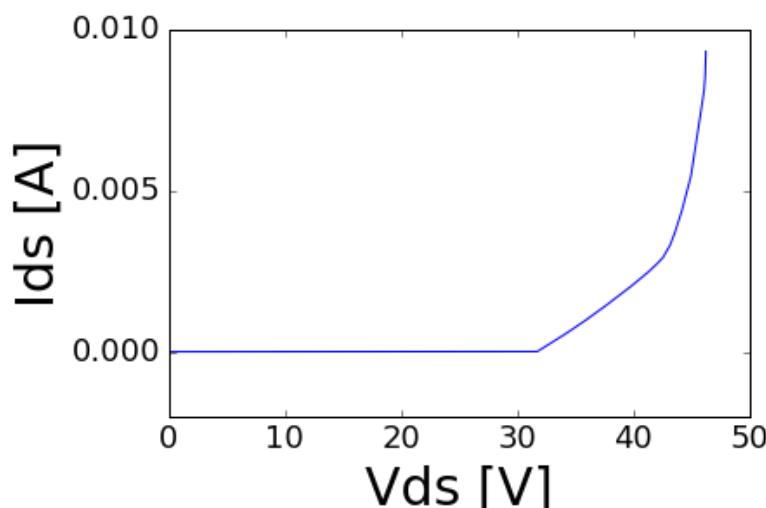


Figure 37: Simulation de la tenue en tension pour MZD avec $Vbody=0V$ et $Vgs=-15V$. Il y a une augmentation du courant à partir de 40V.

2.2.3. Conclusion sur les simulations TCAD Sentaurus

Les résultats des simulations sont cohérents avec les résultats expérimentaux. Les simulations vont ainsi permettre de comprendre le fonctionnement électrique du composant durant le stress. Il sera en effet possible de connaître par exemple la répartition du champ électrique appliqué dans le composant ou la localisation de la zone de charge d'espace (ZCE) et son évolution au cours du stress.

Ainsi en étudiant les différents stress par simulation (radiations, ESD, stress thermiques, vieillissement des structures) il est possible de prévenir l'apparition de défaillances lors du test expérimental en comprenant son origine. Enfin, l'utilisation de la simulation va permettre de corrélérer les résultats expérimentaux avec la théorie, et donc de se passer de résultats statistiques, difficiles dans notre étude (peu de composants).

Néanmoins pour l'aspect théorique, les valeurs données par le logiciel ne correspondent qu'aux valeurs des paramètres renseignés par l'utilisateur ce qui implique une étude uniquement qualitative du composant.

2.3. Présentation des outils de caractérisation ESD et d'analyse de défaillance

Cette partie présente les différents outils de caractérisation électrique utilisés dans cette étude tels que les outils de caractérisation ESD avec le banc Transmission Line Pulse (TLP) et Human Body Model (HBM) ou tels les outils d'analyse électrique comme les testeurs sous pointes, les microscopes à balayage électronique (MEB) et l'analyse FIB (Focus Ion Beam). Nous conclurons ce chapitre avec l'utilisation de techniques optiques pour l'étude de fiabilité comme l'analyse EMMI (Emission Microscopy) et l'analyse Lock-in thermography.

2.3.1. Transmission Line Pulse et Human Body Model

Comme présenté lors du premier chapitre, plusieurs normes de test ESD existent. Le LAAS possède un banc de test ESD sur lequel les tests TLP et HBM sont en place. Le test TLP ne remplace pas le test HBM concernant la qualification du composant, mais il a l'avantage de pouvoir relever les courbes I-V en statique entre chaque mesure, ce qui permet de mieux contrôler et mieux analyser les causes de la défaillance produite. Les résultats obtenus seront comparés avec ceux de simulation TCAD Sentaurus dont la robustesse ESD d'un composant s'évalue en relevant le courant de défaillance [SAL05]. Enfin le test HBM du LAAS est aussi présenté.

2.3.1.1. Transmission Line Pulse

Les modèles HBM, MM, CDM préalablement présentés, permettent d'évaluer la robustesse des composants électroniques face aux ESD. Ces tests sont destructifs et ne permettent pas de décrire l'aspect comportemental du composant lors d'une ESD. Il faut pour cela utiliser un testeur TLP, permettant de faire l'acquisition des signaux électriques aux bornes du composant durant le stress. Ce test est maintenant devenu indispensable pour le développement des circuits de protection contre les ESD car il permet l'étude des

- Chapitre 2 : Présentation des outils

défaillances d'un composant soumis à une impulsion rectangulaire dont l'énergie et la puissance sont comparables à une décharge de type HBM. En effet des impulsions électriques rectangulaires de 100 ns sont appliquées au composant à étudier. Cet échelon possède un temps de montée de 10 ns, configurable avec un filtre. La valeur moyenne du courant et de la tension relevés entre 70 et 80 ns durant chaque impulsion permettent de reproduire la caractéristique $Itlp$ - $Vtlp$ du composant. Du fait du moindre échauffement (temps inférieur), les caractéristiques $Itlp$ - $Vtlp$ ont des performances avant dégradation supérieures à celles statiques.

Le LAAS possède un testeur Celestron permettant d'effectuer le stress ESD. Les commandes du programme passent via le POD BOX TLP. Les relevés des caractéristiques sont réalisés et directement visualisables, ce qui permet d'arrêter le test lors de la détection d'une anomalie. Le montage complet du testeur est présenté dans la Figure 38.

La mesure de référence après chaque impulsion doit être non stressante pour le composant et rapide à mesurer afin de ne pas consommer trop de temps entre chaque mesure. Les résultats de vérification sont superposés sur le même graphique afin d'observer l'évolution du comportement électrique du composant après stress. L'augmentation de l'amplitude de l'échelon de stress se fait ainsi jusqu'à observation au microscope d'une dégradation physique ou jusqu'à une variation de plus de 20% de la caractéristique de référence effectuée entre chaque stress.

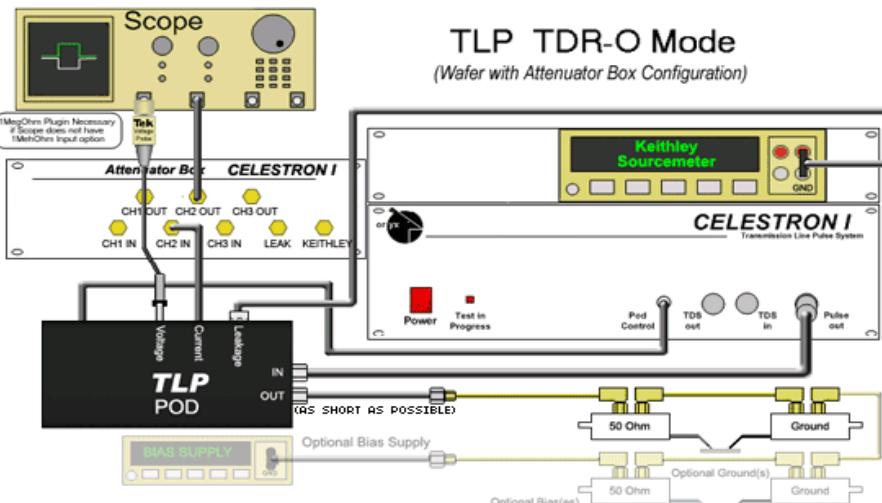


Figure 38: Connection de l'outils de test TLP avec Celestron.

2.3.1.2. Human Body Model

Comme l'avait montré la Figure 8, le test HBM se caractérise par la décharge d'une capacité à travers une résistance de 1500Ω . Il n'est donc pas équivalent au test TLP correspondant à un échelon de tension de 100 ns appliqué au composant à travers une résistance de 50Ω . Il est toutefois possible d'obtenir une équivalence de la valeur maximale obtenue dans les deux types de tests comme le montre la Figure 39.

En effet, pour calculer la tenue en tension HBM à partir des résultats TLP ($Vtlp$, $Itlp$), il est possible d'additionner les tensions $Vtlp$ et celle égale au produit $Itlp * Rhbm$, avec $Rhbm=1500\Omega$ (Eq.4) : Précisons que lorsqu'il s'agit de petites valeurs de tensions comme dans les microprocesseurs, la tension TLP est omise afin de simplifier l'équation.

$$Vhbm = Vtlp + Rhbm * Itlp \quad \text{Eq.4}$$

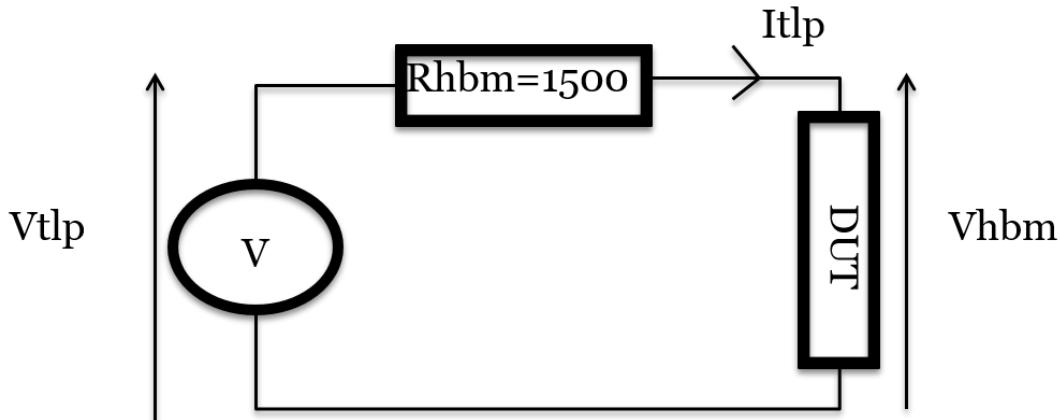


Figure 39: Circuit de translation de la mesure TLP à la mesure HBM.

Les tests TLP et HBM sont principalement différents à travers leur forme d'onde de l'impulsion stressante. L'amplitude maximale et la durée du stress ne sont en effet pas équivalentes ($t_{HBM} < t_{TLP}$). Pour le test TLP, la forme d'onde est rectangulaire alors que pour le test HBM, elle correspond à la décharge d'une capacité (Figure 40).

Afin de qualifier les composants et évaluer l'influence des protections testées, des tests HBM avec le HEDW5000M sont faits au LAAS. Ces mesures ne permettent pas de relever les réponses statiques entre chaque mesure. Néanmoins il est possible de connecter une sonde de courant extérieure afin d'obtenir des relevés de courant.

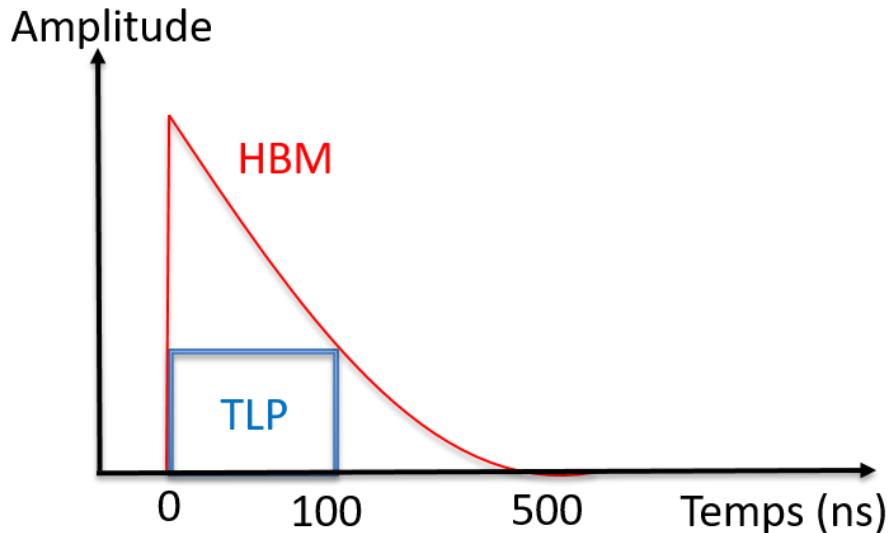


Figure 40: Formes des signaux correspondant aux stress TLP et HBM

2.3.2. Microscopes et testeurs sous pointes

Afin d'étudier la fiabilité et de caractériser un composant électronique de taille micrométrique, il est nécessaire d'être équipé d'appareils de mesure électrique et d'un microscope, pour obtenir une image référence du composant à étudier avant puis après le stress. Le LAAS possède ainsi différents équipements pour la caractérisation électrique :

- Les mesures statiques ont été effectuées avec le 4142B, possédant quatre SMUs dont l'un pouvant délivrer une tension allant jusqu'à 200V. Un autre SMU est appelé Ground Unit (GNDU) et sert de référence à la mesure. Les

deux autres SMUs sont limitées en puissance et ne peuvent appliquer plus de 40V sur le composant à étudier. De plus, l'appareil ne pouvant supporter une puissance trop importante, il faut faire attention à respecter les préconisations [ANNEXE HP4142B] : pour 200 V, la limite est à 10 mA et pour 20 V la limite est à 100 mA.

- Pour l'étude dynamique nous avons utilisé le testeur sous pointe Signatone CM210 et l'Agilent 4294A sur lequel une fréquence et une tension d'étude peuvent être fixées. Elles sont contrôlées dans ce travail par une interface Labview.
- La visualisation des composants avec le microscope est faite avec le Hirox KH-3000 capable d'une profondeur de champ comprise entre 100 µm et 5 cm selon l'objectif qui est sélectionnée. A noter que l'Hirox permet aussi de mesurer la taille du composant, bien qu'il existe de nombreux outils plus précis dans la salle blanche comme le profilomètre (mécanique ou optique). L'Hirox permet d'obtenir une approximation de l'épaisseur du composant en faisant la soustraction du focus sur la surface du composant, puis sur la surface du support.

2.3.3. Microscopie Electronique à Balayage (MEB)

Ce microscope est capable de fournir des images de haute résolution de la surface d'un échantillon (allant jusqu'à 0,1 µm) en utilisant les interactions entre électrons et matière. Un faisceau d'électrons balaie la surface du composant ce qui libère différentes particules en surface. Ces particules sont récoltées et analysées pour reconstruire une image en deux dimensions de la surface observée [CAR15]. Le MEB permet aussi de déterminer, à travers l'analyse EDX (Energy Dispersive X-ray spectrometry), la nature des différents matériaux présents sur l'image.

Les différentes particules récupérées lors de l'interaction sont répertoriées ci-dessous (Figure 41) :

- Les électrons secondaires sont ceux éjectés de leur bande de conduction suite au choc de l'électron primaire. Ils sont très sensibles aux variations de la surface et leur quantité émise va être modifiée en fonction du relief de la surface de l'échantillon.
- Les électrons rétrodiffusés rentrent en interaction avec les noyaux des atomes mais ne s'arrêtent pas. Ils gardent une énergie plus importante que les électrons secondaires et sont sensibles au numéro atomique des atomes, ce qui permet de mesurer l'homogénéité chimique d'un échantillon.
- Les électrons d'Auger interviennent lorsqu'un électron primaire percute l'atome, et l'excite en lui retirant un électron. Un électron de la couche externe vient alors combler la place vacante momentanément puis est ensuite exclu de l'atome. Cet électron possède alors une énergie plus basse que celle des électrons proches du noyau, propre à l'atome qui les a émis. Ces électrons permettent ainsi d'obtenir une idée des liaisons chimiques en jeu dans l'échantillon.
- Enfin les rayons X permettent d'obtenir des informations sur la nature chimique de l'atome et donc sur la composition de la matière étudiée.

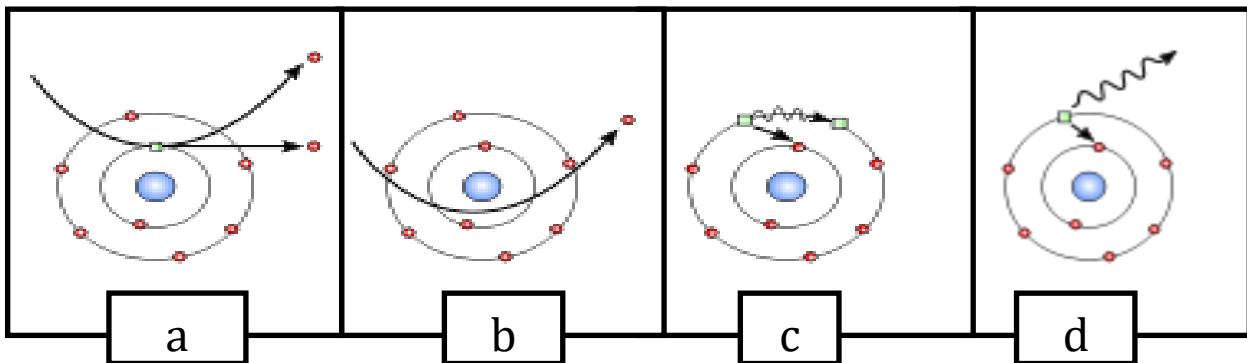


Figure 41: Interactions avec les particules permettant la reconstitution et l'analyse du MEB; a) électrons secondaires b) électrons rétrodiffusés c) électrons d'Auger d) rayons X.

2.3.4. Focus Ion Beam (FIB) ou Sonde ionique focalisée

Le LAAS possède un appareil couplant un MEB avec un FIB : l'Hélios 600i (Figure 42). Le FIB est une méthode permettant de « creuser » dans la matière et donc dans le composant. Ce n'est cette fois plus un faisceau d'électrons qui balaye le composant à l'étude mais un faisceau d'ions (souvent du Gallium). Ce faisceau est focalisé sur la surface à analyser avec une forte énergie afin de creuser de manière nanométrique et donc très précise l'échantillon.

Le MEB associé au FIB permet de visualiser l'avancement du forage, avec les différents détails du défaut ou du composant à étudier.

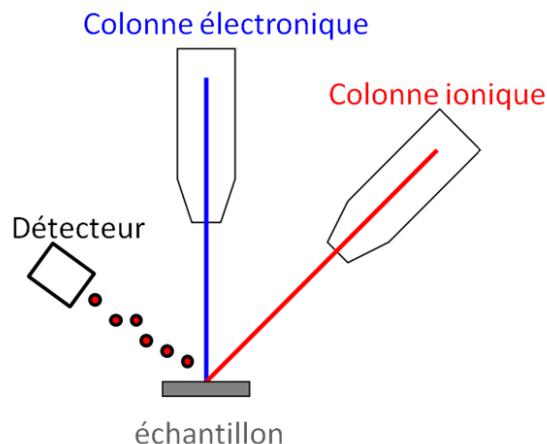


Figure 42: Schéma de fonctionnement du FIB Hélios 600i.

Le SiC étant un matériau plus robuste que le silicium à la pénétration du fait d'une densité plus élevée, son étude avec le FIB nécessite plus de temps que le silicium.

Les résultats de l'étude peuvent être masqués par le recouvrement de la matière lors de la focalisation du faisceau. Des fragments peuvent obstruer certaines défaillances à analyser d'après l'ingénieur de recherche B. Reig, responsable de l'utilisation de ces outils (FIB et MEB) au LAAS.

2.3.5. Emission Microscopy ou EMMI

La méthode dite EMMI est une méthode de microscopie optique utilisée pour détecter et localiser les défauts dans les circuits intégrés. Suite à un stress électrique par exemple, la méthode EMMI va permettre de détecter la création de « points chauds » dans le composant. L'analyse EMMI est un outil de caractérisation qui apporte un complément d'information sur les défaillances des composants.

Cette méthode non destructive peut s'appliquer sur la face avant ou arrière des composants, car elle consiste à relever les émissions dans les spectres du visible et l'infrarouge. Une caméra ultra-sensible est utilisée afin de capter les émissions du laser infrarouge. A noter que la prise d'émission doit se faire dans le noir total, donc dans une enceinte qui doit pouvoir être totalement close.

Le LAAS possède une caméra avec une grande sensibilité, une grande précision et une grande qualité (plus d'un million de pixels) : la HAMAMATSU C4880-10. Malheureusement cette caméra est ancienne et le pilote de contrôle de la caméra ne peut pas être installé sur de nouvelles machines. Après quelques mesures, l'ordinateur sur lequel était installé le pilote a rendu l'âme donc peu d'analyses EMMI ont été produites pour ce travail.

2.3.6. Thermographie infrarouge active ou Lock-in thermography

Dans la même idée d'étudier la création de défauts via les émissions lumineuses du composant, celles infrarouges sont utilisées en dynamiques à travers l'analyse de thermographie infrarouge active. L'objectif est de localiser la création d'une défaillance dans un composant et de la relier à une cause physique. Ainsi cette technique permet de mettre en évidence des défauts internes au composant, telles que des fissures, des délamnages ou des corrosions [PAJ89].

En faisant varier la tension de polarisation du composant à tester (DUT), le niveau d'émission infrarouge, relié aux émissions thermiques du composant, varie en conséquence. Une caméra enregistre les variations de l'émission infrarouge du composant correspondant au signal d'excitation appliqué comme le montre la Figure 43. Ces données sont transcris en un spectre fréquentiel grâce à une fonction de corrélation [BRE10]. Les résultats sont ensuite traduits en module et argument pour une fréquence choisie, par exemple pour celle du signal d'excitation pour laquelle l'amplitude du mouvement des électrons est maximale. Ainsi les variations enregistrées en phase et en amplitude sont retracées sur l'image du composant avec pour chaque pixel une coloration représentant le travail des électrons et donc ses émissions infrarouges. L'image obtenue avant et après application d'un stress permet ainsi d'identifier les zones dans lesquelles les émissions infrarouges sont anormales.

Le LAAS possède une caméra Infra-Rouge, FLIR 17, d'une sensibilité de 0,1°C avec une distance de focus maximale de 0,6M et une précision de +/- 2 °C. Toutefois dans le cadre du partenariat WideLab, les tests de Lock-in thermographie ont été réalisés au CNM de Barcelone sur une caméra FLIR SC5500 associée à un module de mesure Lock-in. Le logiciel utilisé a été le « FLIR Altair » pour capturer les images et le « FLIR Thesa » pour les étudier et extraire l'amplitude et la phase des films. En plus du matériel approprié, le CNM possède une grande expérience de ce domaine avec de nombreuses publications comme celle par exemple sur une diode Schottky en SiC [LEO13].

- Chapitre 2 : Présentation des outils

Néanmoins afin d'enregistrer avec la caméra FLIR les émissions thermiques de nos composants à étudier, un support est requis, permettant de connecter les quatre électrodes de notre composant aux appareils de mesure. En effet le support habituellement utilisé pour connecter le DUT à la caméra du CNM est le boîtier TO220. Or ce boîtier n'est pas adapté pour notre étude car il ne présente que 3 broches alors que nous avons 4 électrodes. Un circuit imprimé sur mesure a donc été réalisé au LAAS afin de pouvoir effectuer l'analyse de thermographie sur le planar-MESFET (Figure 44). Sur ce support, les électrodes de chaque composant sont reliées à un connecteur d'entrée via des fils d'interconnexion (bonding). Il est ainsi possible de régler directement sur les générateurs la valeur de polarisation du composant, l'amplitude du signal dynamique, ainsi que sa fréquence.

Les outils de caractérisation et d'étude de défaillance étant présentés, nous allons maintenant aborder l'étude des composants sous stress aux ESD et aux radiations d'ions lourds.

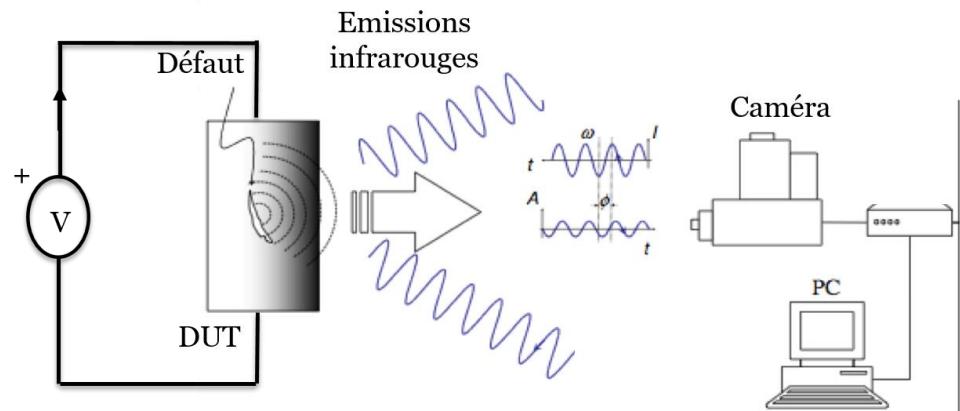


Figure 43: Schéma de fonctionnement de la Lock-in thermographie.

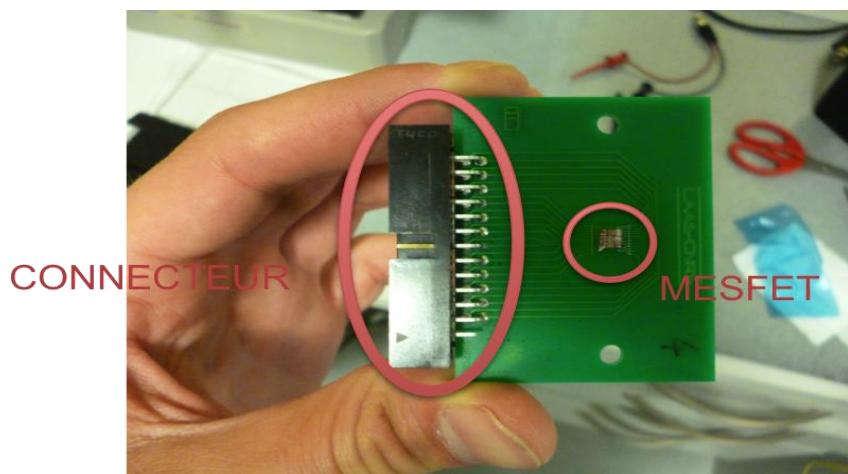


Figure 44: circuit imprimé réalisé au LAAS pour adapter l'analyse de Lock-in thermographie sur les planar-MESFET.

Chapitre 3 : Etude de la fiabilité du MESFET SiC lors d'ESD et lors de radiations

Plusieurs MESFET en SiC vont être soumis dans ce travail à des tests TLP ou HBM. L'étude des résultats et des différents mécanismes de défaillances est présentée dans ce chapitre. Différentes conceptions et différentes configurations des composants sont analysées afin de permettre au concepteur de futurs circuits en carbure de silicium de créer des circuits plus fiables et plus robustes contre les ESD. Tout au long de ce chapitre, les conclusions concernant les mécanismes de dégradation sont étayées par des résultats de simulations réalisées via l'outil de simulation TCAD Sentaurus. De plus la tenue aux radiations d'ions lourds est testée par simulation afin d'observer si les éléments de robustesse ESD permettent une protection commune.

Dans une première partie, les défaillances du mesa-MESFET suite aux ESD sont étudiées. Les conséquences de ces stress sur les composants MESFET en SiC sont évaluées et des solutions sont avancées pour améliorer la robustesse. Une autre conception du même composant est par la suite étudiée, selon trois déclinaisons. L'étude TLP est menée de manière similaire avec des stress sur son électrode de drain lorsque le canal est passant puis lorsqu'il est bloqué. Ces résultats sont suivis d'une étude de fiabilité proposant des solutions optimisées. De plus l'étude ESD du contact Schottky de la grille est réalisée et les mécanismes de défaillance sont comparés avec la robustesse d'une diode Schottky. Enfin la robustesse d'un MESFET intégré dans une fonction électronique est testée afin d'évaluer le potentiel d'intégration du composant protégé. Ce travail se termine par une comparaison de la tenue aux radiations d'ions lourds afin de connaître l'adaptabilité de la solution proposée contre les ESD et son intérêt.

3.1. Etude de stress aux ESD sur les mesa-MESFET

Cette partie présente l'étude de la robustesse aux ESD du mesa-MESFET avec le test TLP. Les résultats sont commentés, ainsi que l'explication du mécanisme de défaillance en jeu lors du stress du composant. Ces commentaires permettront de proposer des solutions de conception afin d'améliorer les performances face aux risques ESD de ce composant.

3.1.1. Résultats des test ESD sur mesa-MESFET : simulation et expérimentation

Dans un premier temps, un travail de simulation a été mené afin de connaître le comportement électrique du MESFET durant le stress. Grâce aux informations recueillies, le test TLP expérimental devient plus efficace bien que des différences avec la simulation existe.

3.1.1.1. Résultat des simulations ESD via TCAD Sentaurus

Afin de représenter le composant sous test (DUT) pour la simulation, il est nécessaire d'ajouter un circuit externe au composant sur le fichier de commande de TCAD Sentaurus. Le modèle HBM nécessite par exemple une alimentation, un interrupteur, une résistance, et une inductance. Nous ne simulerons que le test TLP, avec son alimentation externe et sa résistance en série avec l'électrode de drain (Figure 45).

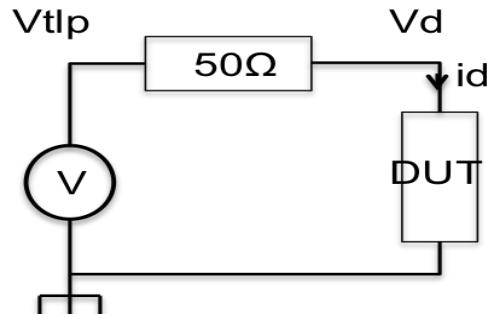


Figure 45: Circuit de test TLP en simulation

Cette configuration est possible grâce au module « mixed mode » de Sentaurus qui permet de rajouter un circuit PSpice au composant simulé. Une alimentation et une résistance sont dans ce cas déclarées dans le fichier de commande avec le composant MESFET. Les électrodes non utilisées sont laissées flottantes pour correspondre à nos mesures car seulement deux pointes de mesure sont utilisées pour le TLP : une sur le drain et une sur la source. L'alimentation est configurée afin d'obtenir un échelon de 100ns, avec un temps de montée de dix nanosecondes. La valeur de la tension à appliquer sur l'électrode de drain est définie comme variable dans le fichier de simulation.

De plus, alors que les électrodes non polarisées sont laissées flottantes en pratique du fait du manque de pointes de contact alors qu'elles sont initialisées à la masse durant la simulation. En rajoutant une forte résistance reliée à la masse, il est possible de modéliser l'aspect flottant des électrodes. La simulation indique alors une tension à ces contacts de l'ordre de 2-3V durant le test TLP.

Les résultats des simulations sont ensuite traités numériquement afin de sélectionner un point dans la partie stable de la mesure, entre 70 et 80 ns, comme lors du test TLP. La succession des points obtenus formera un graphique des résultats I_{tLP} - V_{tLP} appliqués au drain (Figure 46).

La simulation fournit plusieurs informations, comme la tension d'avalanche du composant, estimée ici à 550V, ou comme le courant de saturation du composant, défini par un plateau stable de courant, avoisinant les 35 mA. Lors du test TLP, il est logique d'obtenir des tenues en tension bien supérieures à celles statiques, car la courte durée de ces stress ne permet pas l'auto-échauffement du composant.

Une augmentation du courant d'électrons associée à l'augmentation du champ électrique entre 550 V et 650 V est ensuite observée comme le montre la Figure 47. Le champ électrique étant suffisamment fort entre les points -10 µm et -9,5 µm, les porteurs libres percutent le réseau cristallin et génèrent des paires électrons trous par avalanche. Notons que dans le SiC, les trous se multiplient plus vite lors de l'avalanche que les électrons [RAY07].

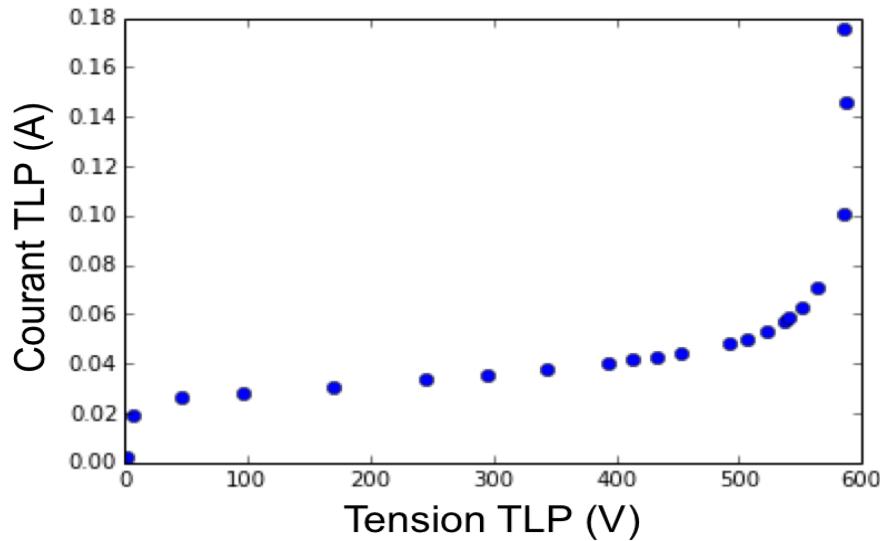


Figure 46: Simulation Itlp-Vtlp avec des stress de 100ns. La tension d'avalanche se situe autour de 550V.

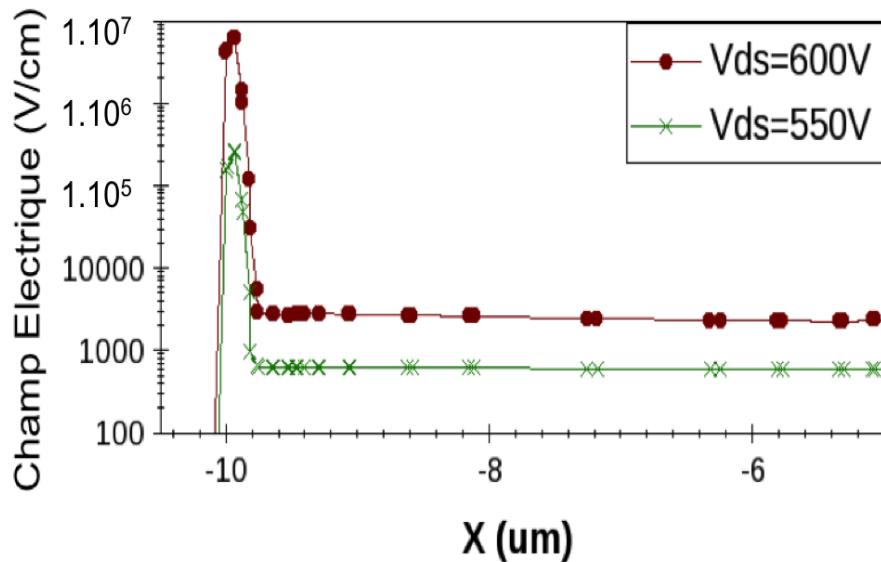


Figure 47: Répartition du champ électrique dans le MESFET sous l'électrode de drain. Le phénomène d'avalanche du composant augmente considérablement le champ électrique sous l'électrode de drain.

Les comportements électriques sont étudiés en traçant l'évolution du courant en fonction de la tension de drain via Sentaurus Visual (Figure 48). Nous pouvons observer que le courant passe essentiellement dans le canal pour de faibles tensions comme par exemple à $V_{tlp}=10V$. Pour $V_{tlp}=450V$, le courant passe principalement dans le canal N et légèrement dans le substrat. Alors que pour $V_{ds}=600 V$, l'essentiel du courant d'électrons passe dans la zone épitaxiée P ou le substrat et ressort de l'autre côté de la grille, vers l'électrode de drain.

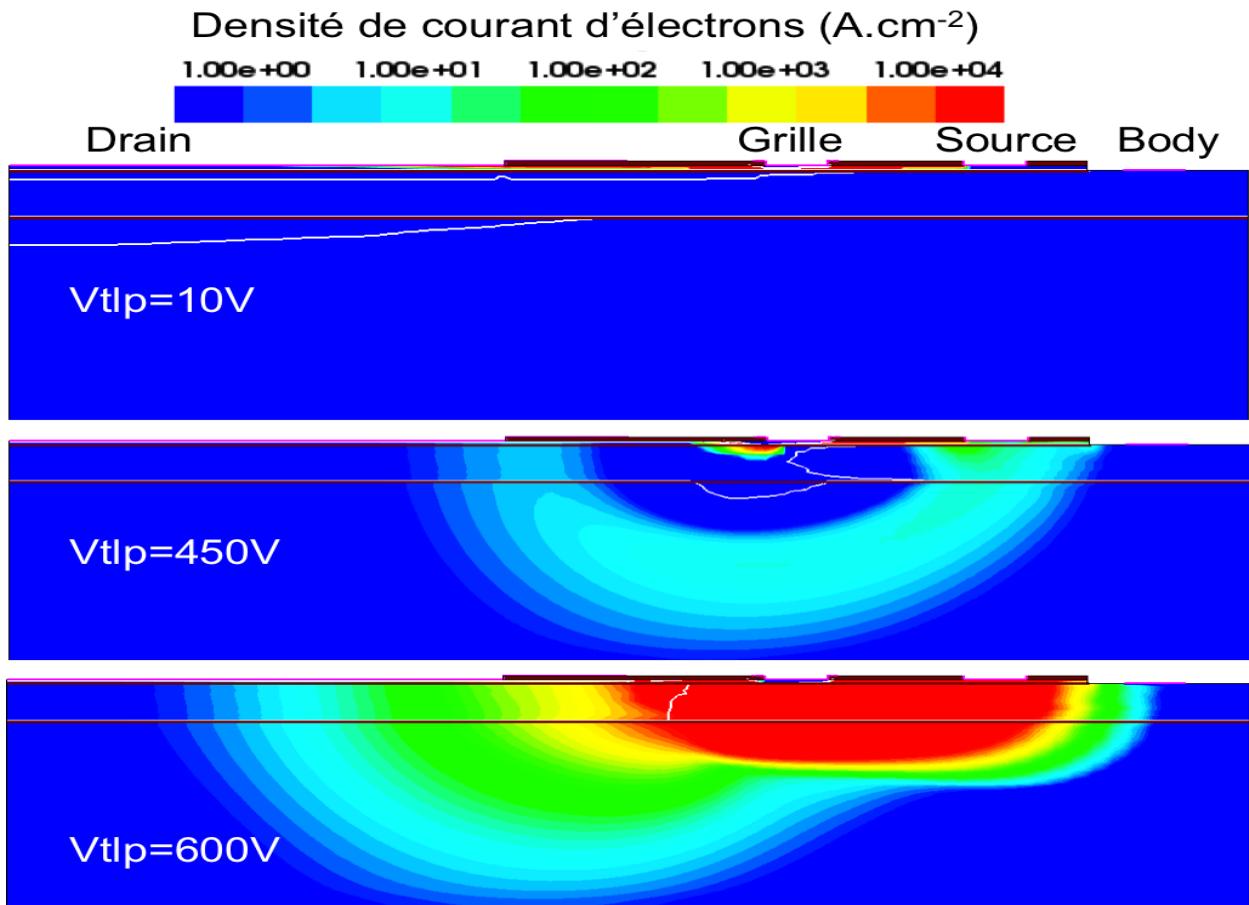


Figure 48: Densité de courant d'électrons au cours du test TLP. Le courant localisé dans le canal N pour de petites valeurs de V_{ds} , migre à travers l'épaisseur p ou le substrat pour de plus fortes valeurs.

La tension d'avalanche en TLP étant donnée par le résultat de la simulation, le test TLP peut être effectué expérimentalement.

3.1.1.2. Test TLP expérimental sur mesa-MESFET

Un test TLP est réalisé entre l'électrode de drain et de source afin d'évaluer et d'analyser la robustesse vis-à-vis des ESD du composant mesa-MESFET.

Le composant est placé dans une station sous pointe en chambre noire pour stress aux ESD afin de garantir une température ambiante stable, ainsi qu'une immunité au paramètre de luminosité. Dans un premier temps, le composant est connecté au banc TLP et son fonctionnement statique est vérifié, ce qui constitue la mesure de référence. Cette mesure statique est ensuite réalisée lors du test après chaque échelon TLP appliqué au composant.

Du fait d'un stress de plus courte durée, la tension de défaillance V_{tIp} est supérieure à la valeur de tension limite mesurée en statique, autour de 220V. En prenant en plus en compte une tension d'avalanche en simulation autour de 550V, le test est commencé à une valeur de 200V avec un pas de 10V. Si la mesure de référence du test n'est pas modifiée de plus de 20% par rapport à la mesure statique, ou si le test n'est pas manuellement arrêté suite à l'observation d'un défaut, l'amplitude de l'échelon est augmentée.

Une défaillance apparaît pour une tension V_{tIp} de 300 V (Figure 49). En effet pour cette valeur, un retournement de la tension avec une forte augmentation du courant et une

forte réduction de la résistance à l'état passant du composant est constaté. Un défaut est d'ailleurs apparu lors de la dernière mesure dans l'angle du composant.

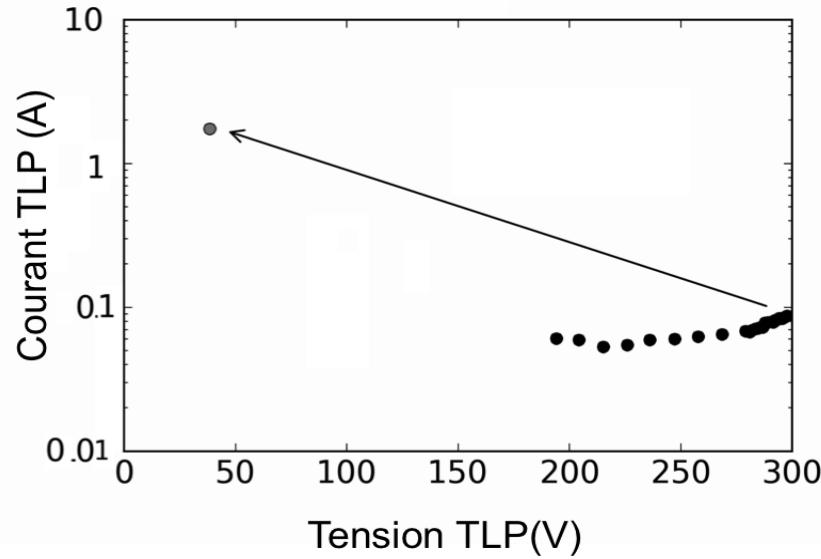


Figure 49: Relevé du test TLP sur mesa-MESFET SiC.

En observant le composant défaillant avec un microscope à balayage électronique (Figure 50), la création d'un défaut sur la métallisation du plot du drain du MESFET est relevée. Ce défaut se situe dans l'angle du composant et semble être responsable de la diminution locale de résistance (forte augmentation du courant) car un retrait du métal et la création de ce qui apparaît être un trou est constaté.

Tout comme dans le cas statique (Figure 23), le métal s'agglutine et se retire, laissant le SiC à nu, avec des tâches éparses de métal en surface, ce qui suggère l'augmentation locale de la température probablement liée à une focalisation du courant dans l'angle. Cette hypothèse est cohérente avec l'étude de P. Denis sur des diodes Schottky, dans laquelle il observait une fissure suite à un fort champ électrique, avec une augmentation de la température et du courant [DEN14].

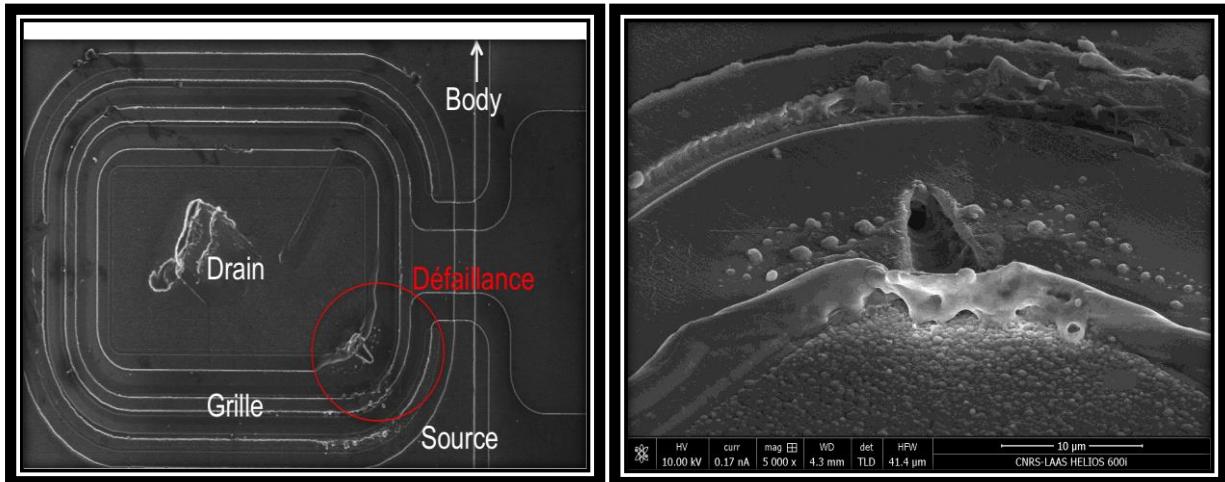


Figure 50: Photographie de la défaillance du mesa-MESFET après test TLP jusqu'à 300V. Un repli de la métallisation est observé ainsi que la création d'un trou.

3.1.1.3. Comparaison entre résultats de simulation et expérimentaux

Les tests expérimentaux et la simulation présentent des résultats différents. Un décalage entre une défaillance observée à 300 Vtlp expérimental et une avalanche observée en simulation à 550 Vtlp est observé.

Le composant simulé correspond à une coupe 2D verticale du composant (axe AA' en rouge sur la Figure 51). Or il est observé que la défaillance se produit dans l'angle du composant et nous savons que le champ électrique est plus intense dans l'angle du composant que sur sa largeur [NG097]. Ainsi une simulation du comportement électrique dans l'angle du composant est réalisée. Une simulation cylindrique a donc été configurée en faisant une rotation sur le drain du composant (axe BB' en bleu). Cette notion de répartition du champ électrique dans l'angle doit être considérée par les concepteurs car comme le dit Warren Anderson dans son cours lors de la conférence EOESD 2015 intitulé « Troubleshooting on-chip, ESD Failures », il faut toujours se poser les questions suivantes : « où va passer le courant lors d'une ESD ? et pourquoi choisit-il ce chemin ? »

Comme le montre le résultat de la simulation en Figure 52, une tension d'avalanche plus basse est effectivement relevée pour la simulation 2D-circulaire (bleue) en comparaison à la simulation 2D-planaire (rouge). La tenue en tension est autour de 350V au lieu des 500V, ce qui confirme l'hypothèse d'un point faible dans l'angle du composant.

L'avalanche se produit toutefois pour une tension encore légèrement supérieure à la valeur de tension pour laquelle le composant est détruit en pratique. Comme cela a été montré grâce à la théorie et aux simulations, l'angle du composant présente une fragilité, qui est probablement accentuée par un phénomène non pris en compte dans cette simulation.

Par la suite une explication est fournie concernant l'augmentation du courant et le mécanisme de défaillance grâce aux simulations faites sur TCAD Sentaurus.

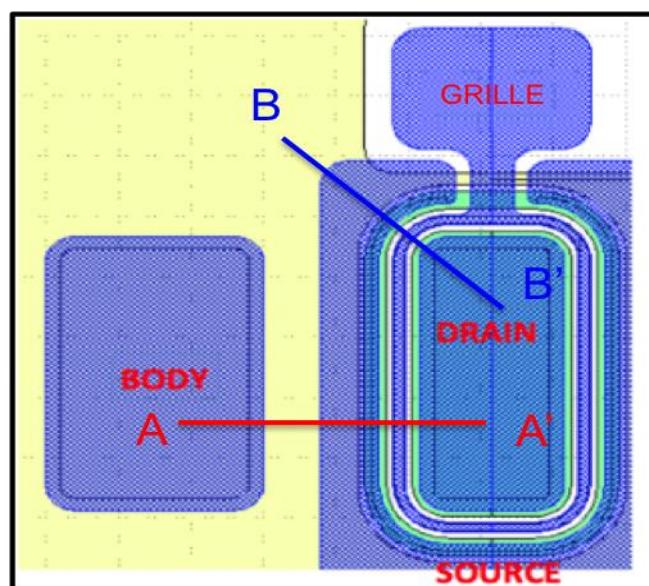


Figure 51: Position de la coupe simulée avec en rouge la coupe horizontale et en bleu celle de l'angle du mesa-MESFET.

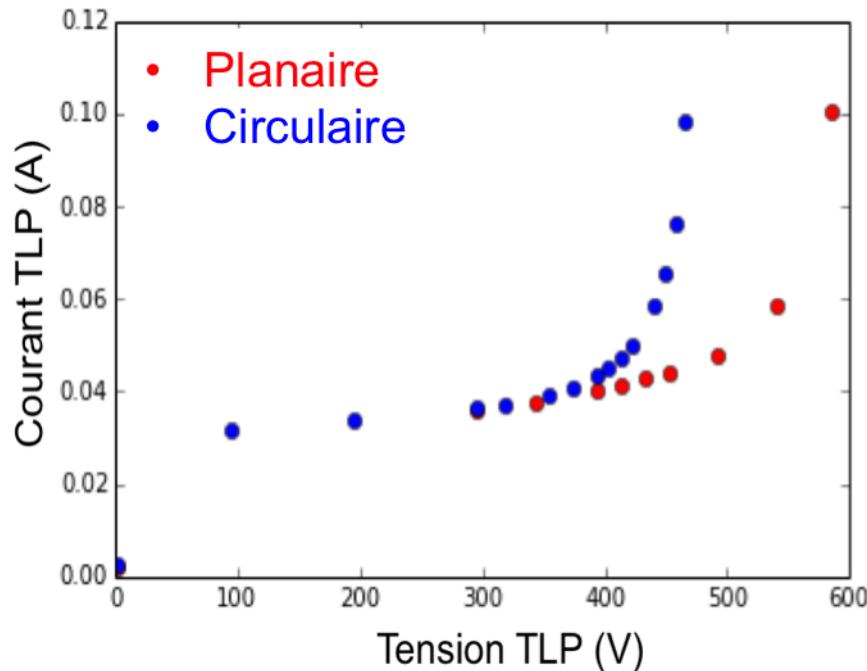


Figure 52: Simulation Itlp-Vtlp sur mesa-MESFET de type 2D-circulaire (rouge) et 2D-planaire (bleue).

3.1.2. Analyse de la défaillance après test TLP sur mesa-MESFET

Dans cette partie, nous analysons le comportement électrique du composant lors du stress TLP. Un travail d'analyse de la défaillance est validé par l'utilisation de simulation.

Après avoir observé visuellement ou au microscope à balayage électronique (MEB) la défaillance dans l'angle du composant, le Focus Ion Beam (FIB) est utilisé pour approfondir les connaissances sur cette défaillance et creuser dans la défaillance (Figure 53). La création d'un trou est confirmée, débutant à partir du métal de l'électrode de drain et s'enfonce en direction de l'électrode de grille.

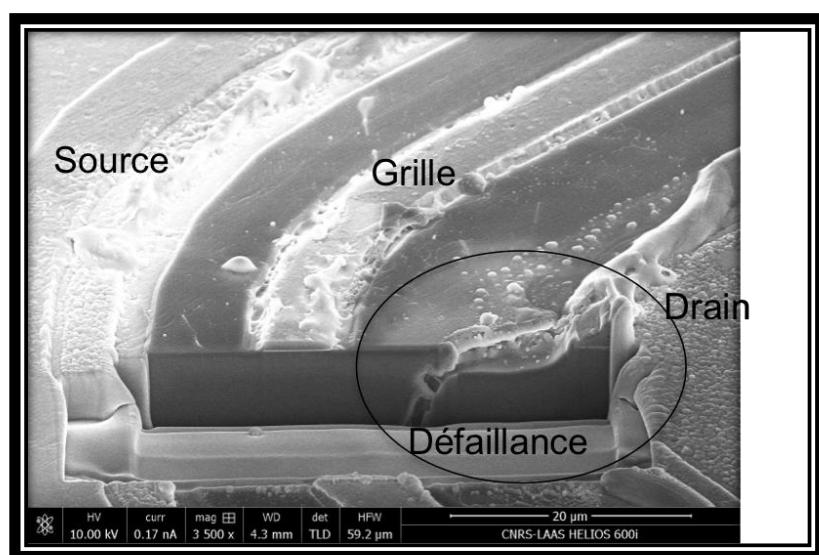


Figure 53: Photographie après operation FIB sur un mesa-MESFET défaillant. Il y a bien création d'un trou dans le SiC après un stress TLP de 300V.

Vraisemblablement, le courant a augmenté, faisant croître la température. L'augmentation de la température a ensuite probablement conduit, par sublimation du SiC, à la création d'un trou et au retrait du métal.

Les résultats de simulation montrent effectivement que l'augmentation de la température est corrélée avec celle du courant (Figure 54). Cette forte chaleur provoque le phénomène de sublimation (à 2700 °C) locale du SiC bien que la simulation soit arrêté avant d'atteindre cette température. Le résultat est la création d'un trou dans le composant là où le champ électrique est le plus fort.

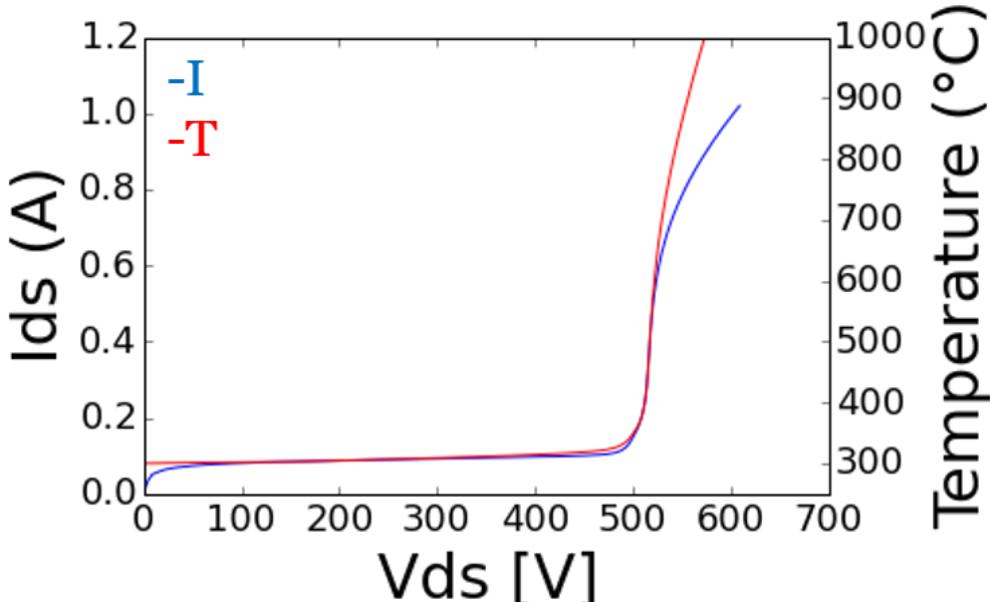


Figure 54: Simulation planaire du mesa-MESFET en SiC lors de stress TLP ; il y a une corrélation entre l'augmentation du courant (bleu) et de la température (rouge).

L'analyse des phénomènes physiques dans le composant durant la simulation permet de comprendre cette augmentation du courant mis en jeu lors du test TLP. La simulation de la densité de courant d'électrons, Figure 48, montre une différence de chemin entre le courant de saturation (avant 550V) et celui d'avalanche (après 550V) avec un courant allant de l'électrode de source jusqu'à celle du drain en passant sous la grille dans le premier cas et via la zone épitaxiée P dans le second. Ainsi après l'avalanche électrique, le courant d'électrons passe du N⁺ de la source, au P de l'épitaxie jusqu'au N⁺ du drain. Il se forme alors un transistor bipolaire parasite, qui engendre une augmentation du courant dans le composant.

Dans notre configuration, la source est définie comme étant l'émetteur, le drain le collecteur et enfin l'épitaxie P comme la base du transistor bipolaire parasite. Pour confirmer le déclenchement de ce transistor parasite, les conditions énoncées par la Figure 55 doivent être réunis :

- Un courant d'électrons allant de l'émetteur au collecteur, ainsi qu'à la base
- Un courant de trous allant de la base à l'émetteur
- Une forte recombinaison dans la base

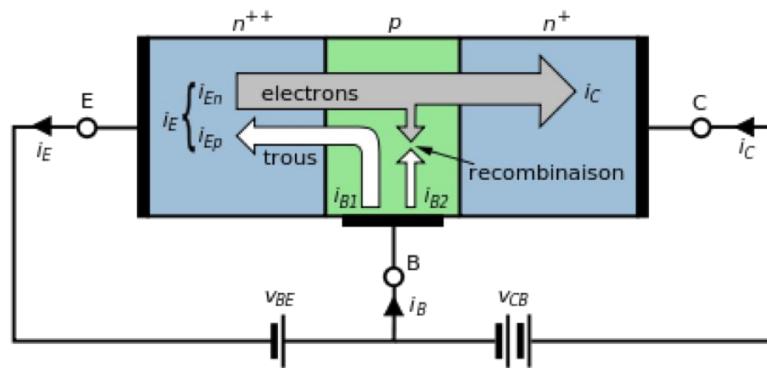


Figure 55: Schéma de fonctionnement d'un transistor NPN.

La simulation justifie ces hypothèses en comparant des mesures entre deux valeurs de tension appliquées sur le drain dans l'angle du composant : une avant l'avalanche (200V), l'autre après (450V)

Sur la Figure 56, le courant d'électrons pour $V_{tlp}=450V$ traverse l'épaisseur P et non plus uniquement le canal N comme à 200V. Le courant passe donc du N⁺ de l'électrode de drain, au P du body pour revenir au N⁺ de l'électrode de source.

De plus, la densité des trous sous l'électrode de source à la Figure 57 a fortement augmenté. La génération de trous et donc sa densité augmente plus vite dans le SiC lors de l'avalanche car elle a un coefficient de multiplication plus important [NGU11]. Ce phénomène d'avalanche entraîne une différence de potentiel à travers la résistance de l'épitaxie P et le canal N, ce qui déclenche la conduction par le transistor bipolaire parasite. Le courant d'électrons va donc s'amplifier premièrement dans l'angle de l'électrode de drain comme le résume la Figure 58.

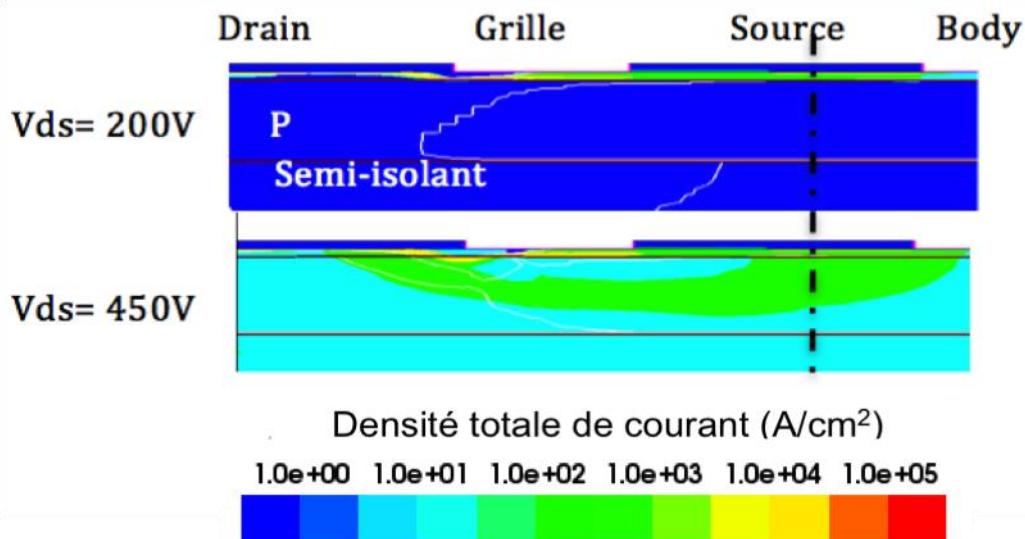


Figure 56: Simulation de la densité de courant total (A/cm²) pour le mesa-MESFET pour $V_{ds}=100V$ et $V_{ds}=450V$. Le courant migre dans l'épaisseur P et plus seulement dans le canal N après l'avalanche du composant.

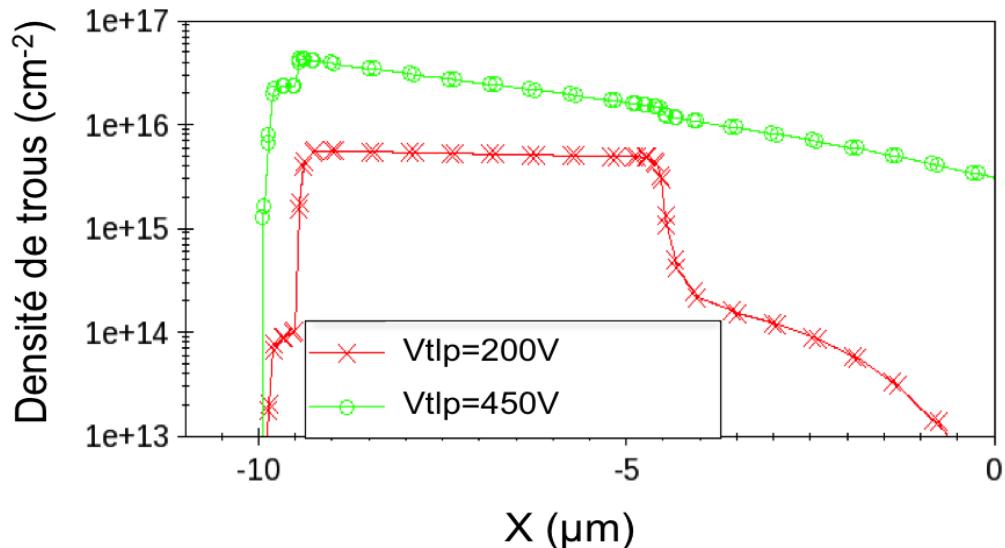


Figure 57: Résultat de simulation, densité de trou selon la coupe en Figure 56 avant et après augmentation du courant dans le MESFET SiC. Après avalanche, les trous atteignent le niveau des électrons dans le canal N sous la source.

L'étude des défaillances montre que le défaut créé est une cavité traversant par parties le composant. Cela est cohérent avec la littérature dans laquelle ce type de défauts est rapporté [DEN14] lorsque le champ électrique dans le SiC dépasse le champ critique de 2,2 MV/cm [FAY05]. Ici lors de l'avalanche ($V_{tIp}=600V$) le champ électrique donné par la simulation se situe autour de 10 MV/cm, soit cinq fois la valeur observée dans la littérature.

Malgré ces limites physiques, des solutions sont proposées afin de retarder l'apparition de la défaillance et donc d'augmenter la robustesse ESD de ce composant.

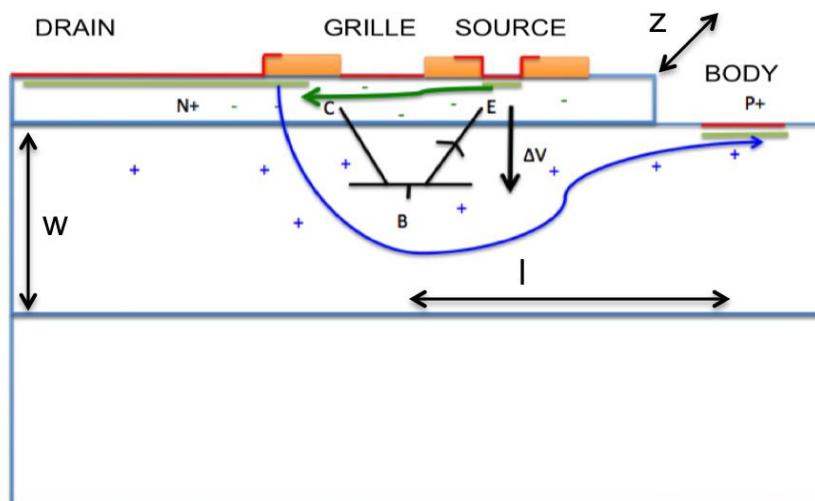


Figure 58: Schéma récapitulatif du déclenchement d'un transistor bipolaire parasite dans le MESFET SiC lors d'un test TLP. Les paramètres géométriques w , z et l sont représentés pour essayer de retarder le déclenchement du NPN en les modifiant.

3.1.3. Procédés d'amélioration de la robustesse face aux ESD du mesa-MESFET

Deux solutions sont proposées pour augmenter la robustesse ESD du mesa-MESFET. L'une consiste en un travail sur la géométrie de la structure. L'autre sur la variation de sa coupe technologique.

3.1.3.1. Conception optimisée pour une plus grande robustesse ESD

Comme la défaillance se situe toujours dans la partie qui est la plus soumise à fort champ électrique, dans l'angle de l'électrode de drain, il s'avère important pour le concepteur de prévoir une conception de l'angle adaptée.

Dans le cas présent, la conception du mesa-MESFET n'a pas été correctement réalisée concernant la robustesse ESD. Comme nous pouvons le constater sur la Figure 59, la distance Ed1 entre le contact de source et le contact de grille dans le coin du composant est inférieure à la distance Ed2 de la partie plane. L'inverse aurait permis de garantir une meilleure répartition du champ électrique dans le composant.

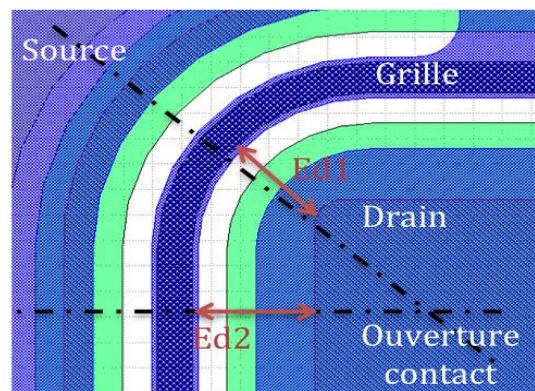


Figure 59: Zoom sur l'angle du masque de fabrication du mesa-MESFET en SiC. $Ed1 < Ed2$, ce qui provoque la forte répartition du champ électrique dans l'angle du composant.

Une amélioration simple du point de vue de la conception consisterait donc à redessiner le masque de l'ouverture de contact pour y augmenter la distance Ed1 du composant (Figure 60). Cette diminution de la distance inter-grille est probablement responsable de l'obtention d'une tenue aux ESD plus faible en simulation qu'expérimentalement.

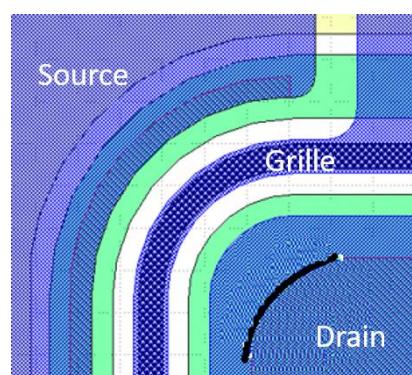


Figure 60: Amélioration proposée pour le rayon de courbure de l'ouverture contact du mesa-MESFET

3.1.3.2. Transformation physique du masque de gravure du composant

La seconde amélioration de la robustesse de ce composant est en relation avec le déclenchement d'un transistor parasite. Ce déclenchement, causé par l'effet d'avalanche, génère une densité importante de trous dans le canal N. L'afflux de trous créé une différence de potentiel qui provoque l'injection d'électrons dans la zone d'épitaxie P. Afin de retarder ce déclenchement, différentes configurations sont testées en jouant sur les dopages ou la géométrie du composant.

Nous avons pensé à plusieurs modifications géométriques du composant tout en optimisant la tenue en tension du composant. Pour retarder le déclenchement du NPN parasite, il faudrait par exemple diminuer la résistance de la couche P. Le calcul de la résistance du body est donné par l'Eq.5 :

$$R = \rho * \frac{l}{s} \quad \text{Eq.5}$$

Diminuer cette résistance requiert soit d'augmenter la surface s, qui est le résultat de la multiplication entre z la profondeur de la grille et w l'épaisseur de la couche P, soit de réduire la distance l, soit d'augmenter le dopage avec ρ la résistivité qui est inversement proportionnelle au dopage.

Plusieurs configurations ont été évaluées par simulation. Par exemple en réduisant la longueur l mais le résultat n'est pas un succès. De même connecter une résistance entre l'électrode de body et la masse afin d'augmenter localement la valeur de la résistance de cette épaisseur n'a pas eu d'effets. La valeur du dopage du semi-conducteur dans l'épitaxie P ne peut pas être modifiée du fait de son rôle d'effet Resurf.

Finalement c'est l'épaisseur s qui est le paramètre le plus influent, en modifiant la valeur w de l'épaisseur de la couche P. Le résultat obtenu est toutefois inverse à celui escompté. En effet les résultats montrent que le transistor parasite est déclenché pour une valeur de tension plus faible lorsque l'épaisseur w est plus grande. La résistance de la zone épitaxiée P est plus importante mais un courant traverse le canal et un autre chemin est créé, retardant le déclenchement du transistor parasite fatal comme l'indique la Figure 61.

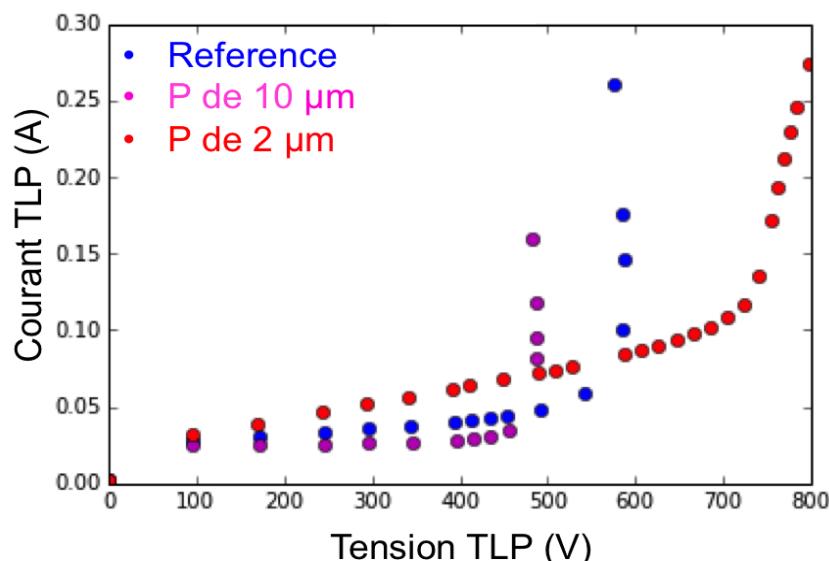


Figure 61: Simulation Itlp-Vtlp du mesa-MESFET avec différentes épaisseurs w de P.

En conclusion de ce travail de comparaison des influences des différents paramètres de la coupe technologique, il est difficile d'augmenter la robustesse sans rajouter de

- Chapitre 3 Etude ESD et radiatifs sur MESFET SiC

contraintes et sans modifier les compromis déjà réalisés. L'idée de modifier w est intéressante pour améliorer la robustesse ESD mais nécessite un compromis avec la tenue en tension du composant, dépendante de l'effet resurf.

D'autres configurations géométriques comme avec un canal N plus épais permettrait une meilleure répartition des porteurs créés par l'avalanche du composant. Cela devrait retarder le déclenchement destructif mais les résultats de simulation ne présentent aucun changement avec une tension d'avalanche identique. Les résultats de simulation montrent également que modifier l'épaisseur du dépôt d'oxyde (SiO_2) n'apporte que peu de robustesse supplémentaire vis à vis les ESD.

Pour améliorer la robustesse du mesa-MESFET aux ESD, une alternance de bore et de phosphore sous l'électrode de drain serait possible afin de diminuer la résistance locale sous cette électrode [ZER14]. Il serait aussi envisageable de créer des tranchées dans l'électrode de drain [COU14]. Toutefois ces simulations sont conséquentes en temps et en ressources de calcul donc nous n'irons pas plus loin sur ces composants dans ce manuscrit.

3.2. Etude face aux stress liés aux ESD sur les Planar-MESFET

Les résultats de l'étude TLP réalisée sur l'électrode de drain avec le canal passant ou bloqué sont présentés dans cette partie. Une étude de défaillance utilisant différents outils tels que le FIB, la simulation TCAD ou la Lock-in thermographie met en avant différents mécanismes de défaillance correspondant à chaque MESFET. Les limites technologiques du SiC sont identifiées et des conseils pour augmenter la robustesse ESD de ces composants sont proposés à la fin de cette étude.

3.2.1. Différentes robustesses aux ESD pour différentes architectures de planar-MESFET

Différents tests sont réalisés sur les planar-MESFET comme le test TLP ou HBM. Les résultats du test TLP sur le drain avec canal passant ou bloqué sont analysés pour déterminer les mécanismes de défaillance.

3.2.1.1. Test TLP sur les planar-MESFET avec grille flottante

Le test TLP est réalisé à température ambiante sur les trois planar-MESFET en posant à chaque fois la pointe sur l'électrode de drain et avec les électrodes de grille et de body flottantes. Le test est le même que précédemment avec la même contrainte d'arrêt du test, relative à la déviation de la mesure de référence ou à l'observation physique d'une défaillance.

Dans l'exemple du test TLP sur le MZD de la Figure 62, le composant n'est pas détruit malgré l'augmentation du courant mais il est stoppé manuellement. Le relevé du test TLP est réalisé en prenant la valeur moyenne du courant et de la tension entre 70 et 80 ns. Cette figure montre aussi l'allure des impulsions en courant et en tension durant le test TLP. Ici lors du dernier stress, la tension relevée diminue alors que le courant augmente, ce qui signifie l'augmentation du courant TLP dans le composant.

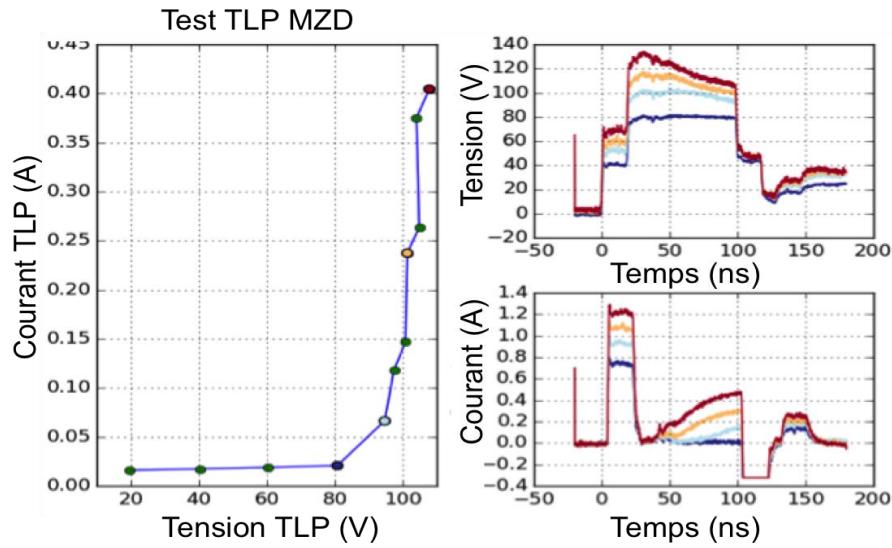


Figure 62: test TLP sur le MZD. Le composant n'est ici pas défaillant.

Dans la Figure 62, le test réalisé n'a pas conduit à la casse du composant. En effet la mesure de vérification n'a pas déviée de la mesure de référence et aucun défaut n'est observé sur le composant. Le courant de drain atteint 450 mA sans détruire le composant.

Lors du test TLP, le MESFET avec la Zener sur le drain (MZD) est capable de soutenir jusqu'à 1A et voit son courant augmenter autour de 80-115V alors que le MESFET de référence (MR) et celui avec la diode Schottky sur le drain (MSD) ne peuvent supporter que des courants relativement faibles.

Un comportement similaire réunit ces deux composants. Ils présentent tous les deux des tensions de défaillance dispersées ainsi qu'une défaillance qui conduit subitement à une forte augmentation du courant, fatal pour le composant, comme le montre la Figure 63. Contrairement à MR et MSD, MZD montre un fonctionnement parfaitement reproductible, avec une destruction du composant ne s'opérant que pour une valeur de courant supérieur à 1 A (Figure 64).

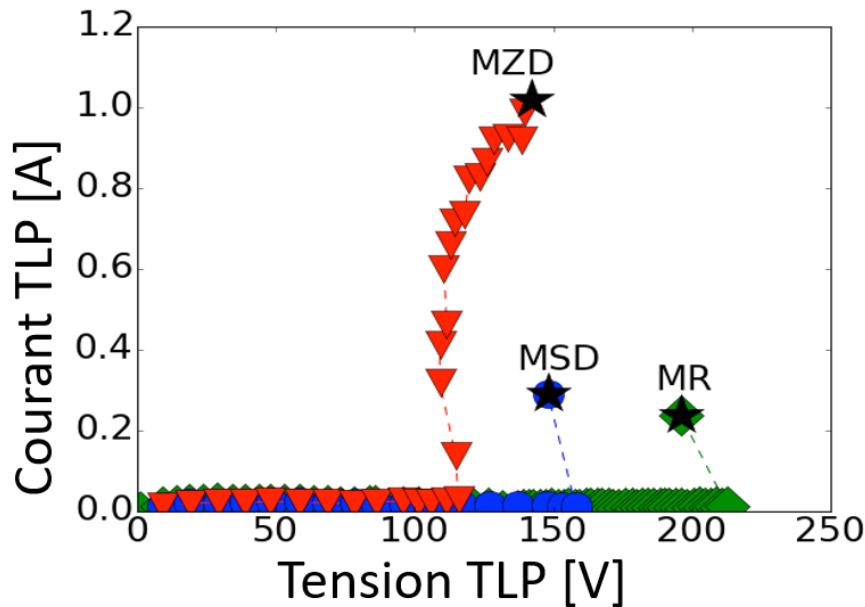


Figure 63: I_{tlp} - V_{tlp} sur MZD, MSD, MR. L'étoile représente l'apparition de la défaillance du composant. MSD et MR sont subitement détruit alors que MZD soutient un courant autour de 1A.

- Chapitre 3 Etude ESD et radiatifs sur MESFET SiC

Un niveau de robustesse en termes de puissance est nettement supérieur pour le MZD comparé aux autres composants :

- MZD => $P_{\text{défaillance}} = 150 * 1 = 150 \text{ Wtlp}$
- MR => $P_{\text{défaillance}} = 240 * 0.015 = 3,6 \text{ Wtlp}$
- MSD => $P_{\text{défaillance}} = 250 * 0.015 = 3,75 \text{ Wtlp}$

D'un point de vue ESD, une très forte augmentation de la robustesse est constatée pour MZD par rapport à MR ou MSD (environ 600%). L'implantation de la diode Zener s'avère être un résultat très positif puisqu'elle améliore la robustesse ESD sans modifier le comportement statique ou dynamique du composant.

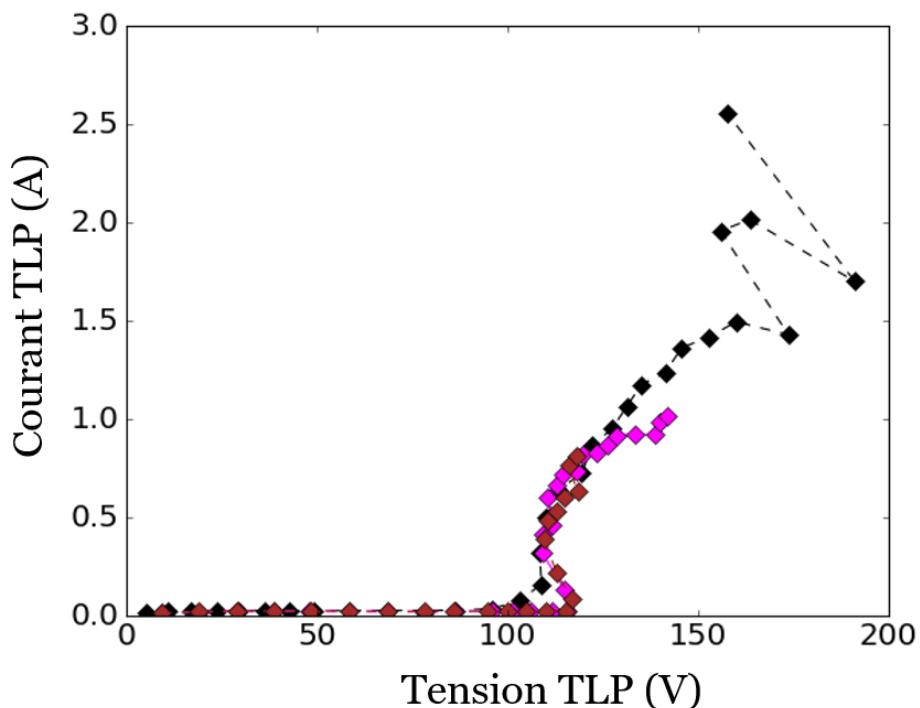


Figure 64: Itlp-Vtlp du MZD sur trois composants testés. Le comportement est reproduitible.

Les résultats de simulation laissaient présager cette augmentation du courant (Figure 65), bien que pour une tension nettement plus basse. La simulation ne semble pas prendre en compte l'effet instantané du banc TLP. Son comportement ressemble en effet à sa réponse statique en simulation (Figure 36) qui indiquait déjà une augmentation du courant autour de 30V. De plus le seuil en inverse de la diode Zener est situé entre 20 et 60V d'après la littérature [NGU11], et plus précisément autour de 30V [ISH11]. Le déclenchement du courant sur le MZD est probablement lié à la conduction à travers le body par la diode Zener.

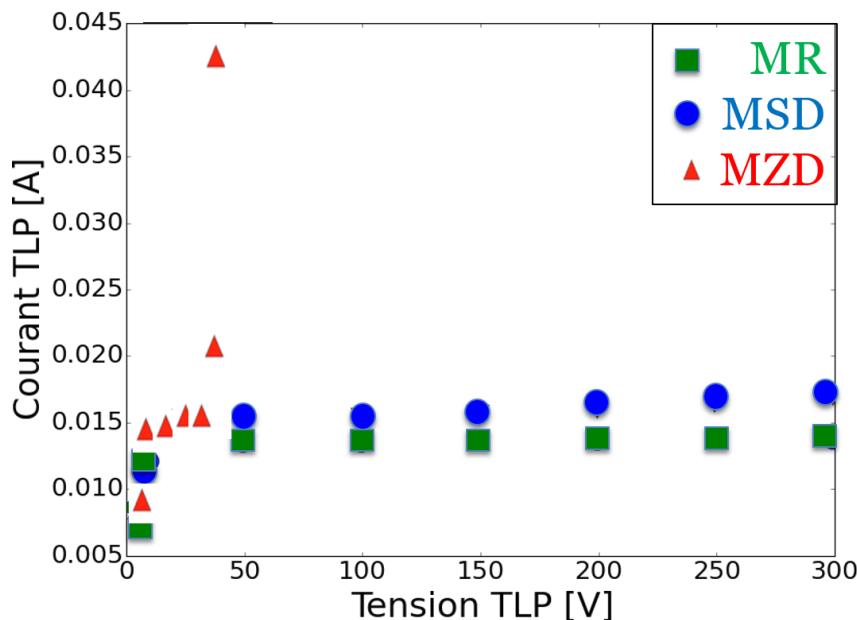


Figure 65: Simulation itlp-Vtlp sur les trois différents MESFET avec relevé des caractéristiques ; alors que MR et MSD ont un comportement similaire, MZD a une augmentation du courant autour de 40V.

Afin de compléter ces résultats et de qualifier le planar-MESFET, nous avons stressés les composants avec le banc HBM. Ce test est reconnu internationalement et permet d'évaluer l'amélioration du niveau de robustesse.

3.2.1.2. Test HBM sur les planar-MESFET

Afin de pouvoir échanger ces résultats avec le monde, notamment industriel, il est d'usage d'utiliser un test normalisé pour la robustesse ESD comme le test HBM. Les résultats devraient logiquement être assez similaires malgré des niveaux de défaillance électriquement supérieurs pour le test HBM. En effet la puissance transmise pour le TLP est moins forte pour une tension de commande équivalente mais l'énergie en revanche est quasiment égale.

L'expérience du test HBM confirme les résultats trouvés lors du test (Figure 67 et Figure 66) : le MZD soutient une puissance bien plus importante que les autres composants. En effet avec le test HBM, le courant est tracé en fonction du temps et les défaillances pour MR et MSD se produisent pour des puissances autour de la dizaine de watts alors que le MZD soutient jusqu'à 1000 Watts durant 10ns. Il est ainsi possible de constater sur ce test que la solution proposée apporte une nette amélioration de la robustesse ESD. En effet, les résultats suivants sont observés :

- MR soutient 420 Vhbm sans augmentation de courant
- MSD soutient 440 Vhbm sans augmentation de courant
- MZD soutient 1350 Vhbm et un courant de 0,9A

Il est donc possible de classer le composant MZD dans la catégorie 1C au lieu de 1A pour les composants MR et MSD de la classification JEDEC (**Erreur ! Source du renvoi introuvable.1**).

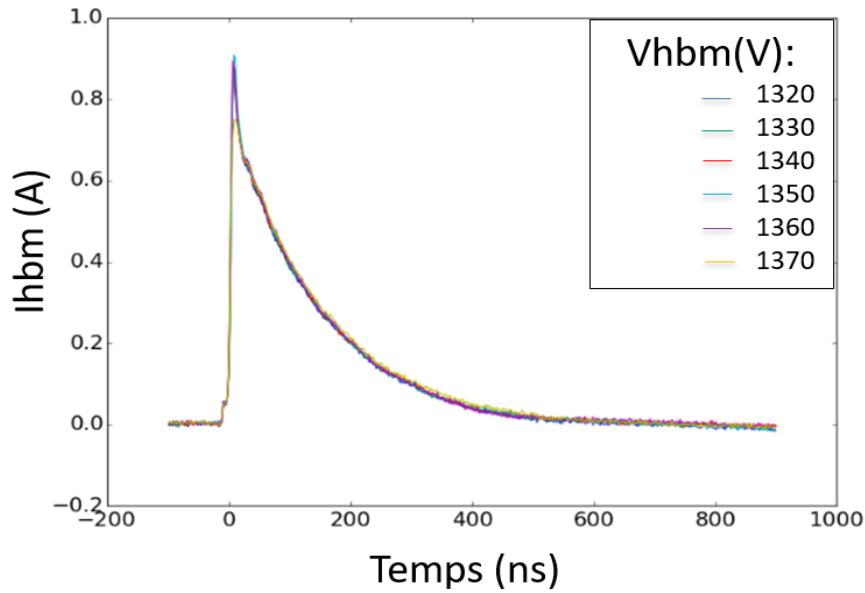


Figure 66: I_{hbm} pour différentes tension V_{hbm} sur MSD-MR lors du test HBM.

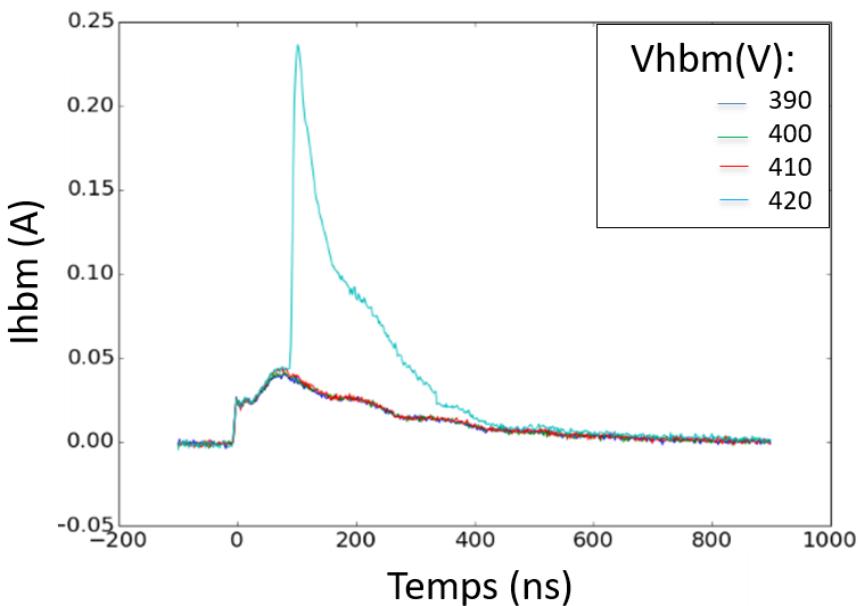


Figure 67: I_{hbm} pour différentes tensions V_{hbm} sur MZD lors du test HBM.

3.2.1.3. Test TLP sur les planar-MESFET avec canal bloqué

Afin d'étudier les comportements électriques de ces composants pour différentes configurations, des tests TLP ont été réalisés sur l'électrode de drain mais avec le canal bloqué par l'application d'une tension entre la grille et la source de -15V. Le courant de fuite statique mesuré correspond à celui d'un canal bloqué, proche de 0 A.

Les résultats lorsque le canal est bloqué sont différents de ceux dans lequel il est passant. En effet, il faut distinguer ici l'étude de défaillance du MZD, du MR et du MSD pour qui trois mécanismes de défaillance distincts se produisent comme laissent supposer les résultats de mesures TLP (Figure 68).

La tension maximale du stress soutenu par les composants est supérieure à celle avec le canal passant. Les résultats sont reproductibles pour MR et MZD. Dans le cas du MSD, la défaillance arrive encore pour une valeur de tension aléatoire autour de 250V.

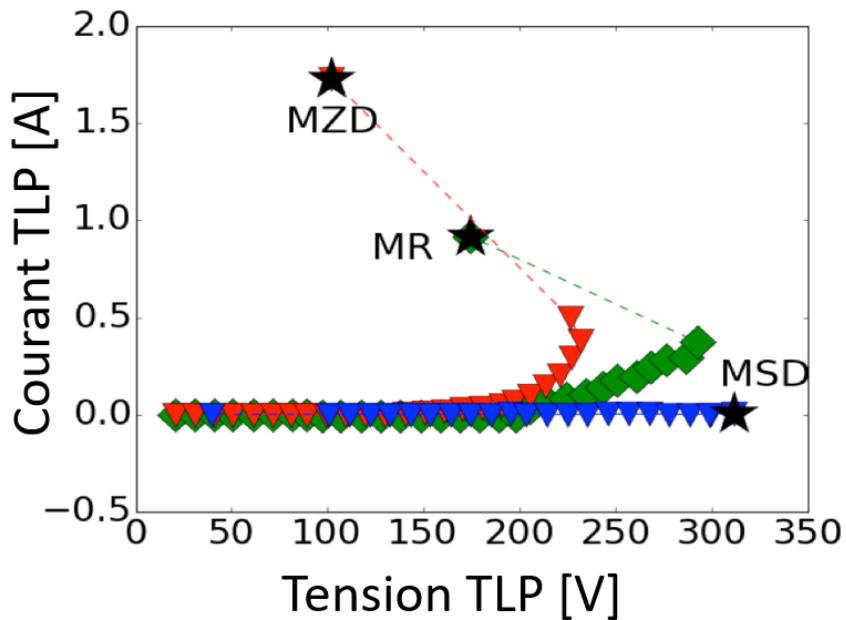


Figure 68: Itlp-Vtlp des trois planar-MESFET sur l'électrode de drain avec une tension de -15V appliquée sur la grille. Trois comportements distincts sont observés.

3.2.2. Observation des défauts créés après ESD sur planar-MESFET

Après une observation du comportement des différents MESFET, l'étude de défaillances est menée grâce à la caméra EMMI et une analyse Lock-in thermographie, qui nous a permis de classer les défaillances en deux catégories. Ces différents mécanismes sont étudiés premièrement en configuration passante sur la défaillance du MZD, puis avec la défaillance de MR et MSD. Les résultats permettent ensuite de comprendre aussi les défaillances en configuration bloquée. Enfin diverses solutions sont proposées pour améliorer la robustesse de ces composants.

3.2.2.1. Observations au microscope

1/ Observations des défaillances lors du stress sur le drain avec grille flottante

Dans un premier temps les composants présentant un défaut après stress TLP sont visualisés avec successivement le MZD (Figure 69), le MR (Figure 70) et le MSD (Figure 71). Nous observons la similitude des défauts dans leur allure et dans leur positionnement. Ils sont en effet toujours localisés dans l'angle de l'électrode de drain, à la jonction avec les électrodes de grille et de body.

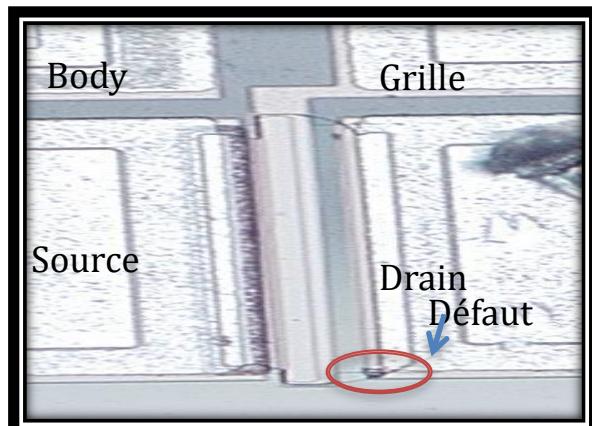


Figure 69: Photographie de MZD après stress TLP et la création d'un défaut dans l'angle de l'électrode de drain, proche de la grille.

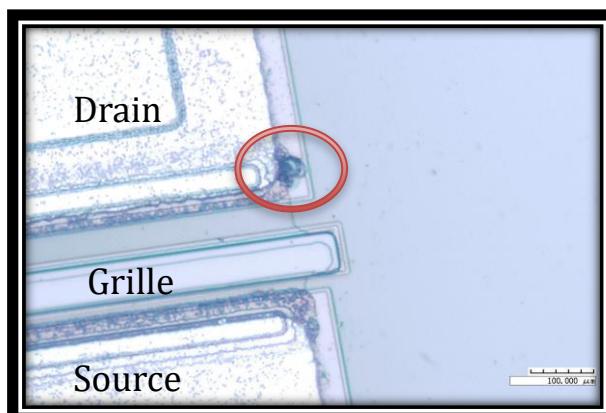


Figure 70: Photographie de MR après stress TLP et la création d'un défaut sur le côté de l'électrode de drain.

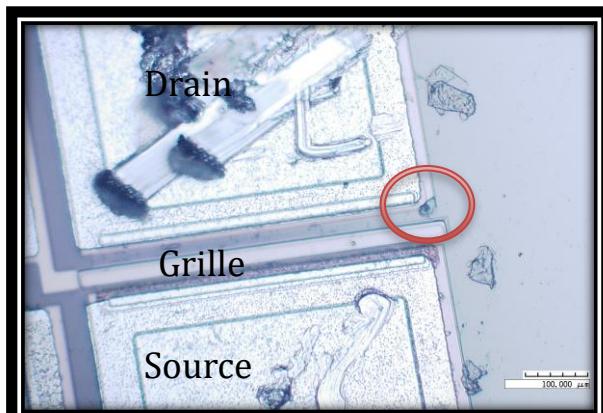


Figure 71: Photographie de MSD après stress TLP et la création d'un défaut entre les électrodes de drain et de grille.

2/ Observations des défaillances lors du stress sur le drain avec grille à -15V

Lorsque la grille est bloquée avec l'application d'une tension à -15V, le courant I_{DS} est proche de 0 A. La nature du défaut après un stress TLP semble différente du cas où la grille est laissée flottante. Pour MZD et MR, le défaut semble correspondre à un arc électrique entre l'électrode de drain et de grille. Pour le MSD, le défaut en revanche paraît bien similaire au défaut observé avec la grille flottante.

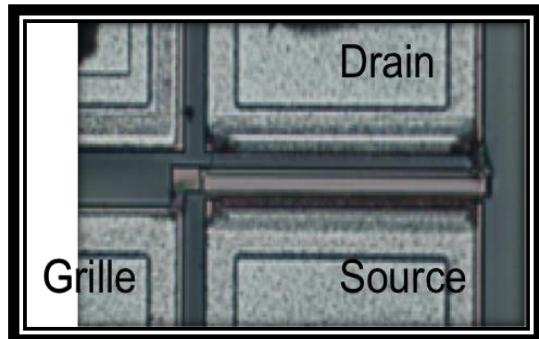


Figure 72: Photographie de MZD après stress TLP sur le drain avec la grille bloquée à -15V. Le composant a chauffé dans les deux coins de l'électrode de drain. Un défaut semble relié un coin de l'électrode de drain avec la grille.

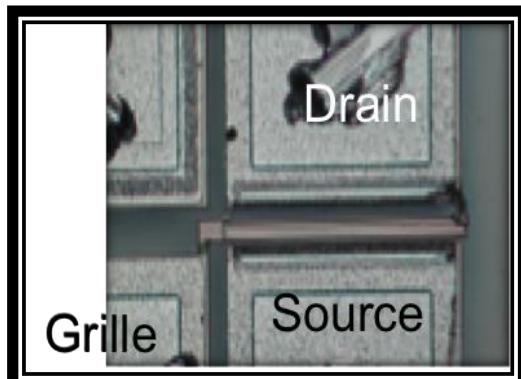


Figure 73: Photographie de MR après stress TLP sur le drain avec la grille bloquée à -15V. Un défaut relie l'électrode de drain avec la grille.

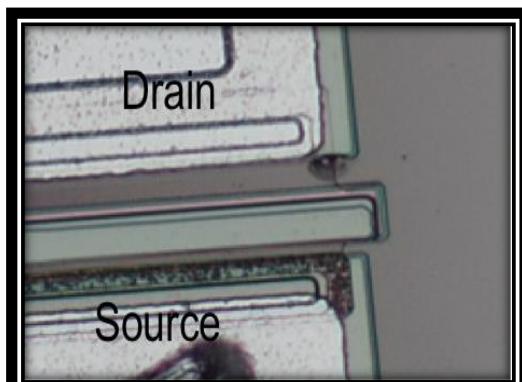


Figure 74: Photographie de MSD après stress TLP sur le drain avec la grille bloquée à -15V. Un défaut est créé juste sous l'électrode de drain.

A première vue, les défaillances pourraient être assez similaires. La caméra EMMI est ensuite utilisée pour observer la défaillance créée.

3.2.2.2. Etude avec la caméra EMMI

La caméra EMMI comme présentée dans le chapitre 2, permet de capter les émissions lumineuses du composant lors du stress et de les superposer sur l'image du composant initialement relevée. La mesure est réalisée sur MR, avec sa grille et son body à un potentiel flottant, dans une enceinte close, avec une tension drain-source de 20V.

Le résultat montre que la totalité de la grille est active lors d'une mesure statique (Figure 75). En effet des photons sont émis tout le long de la grille lors de son transfert d'énergie entre le drain et la source comme le montre l'émission de lumière bleu clair.

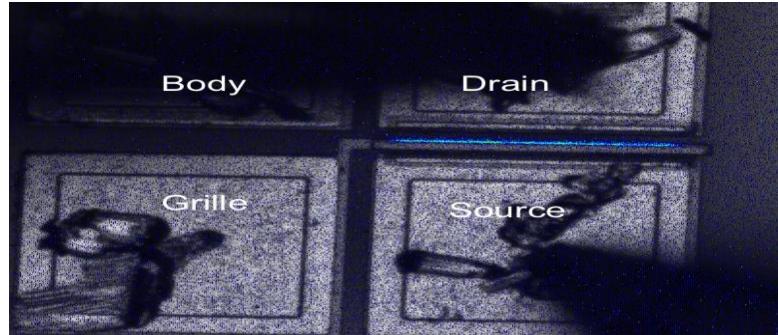


Figure 75: Image de référence du MR avec une tension $V_{ds}=20V$. En bleu correspond l'analyse EMMI superposé sur l'image.

Concernant le stress TLP sur le MESFET, il est difficile de collecter des informations car le stress ne dure que 100 ns. Une image a néanmoins été obtenue (Figure 76) en récupérant les émissions au cours du test et montre clairement une émission de photons dans l'angle du composant, là où expérimentalement la défaillance se produit comme le montre la Figure 77. Cela permet de déduire qu'un fort champ électrique est localisé entre les électrodes de drain et de grille, et qu'un phénomène de recombinaison fort est présent pour libérer des photons. Toutefois comme l'indique l'image, les deux extrémités de l'électrode de grille sont soumises à ce phénomène de recombinaison.

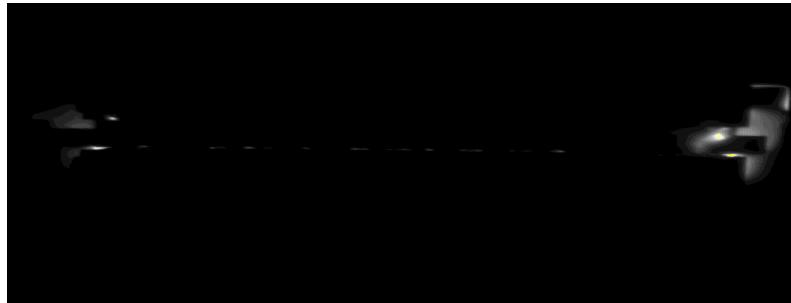


Figure 76: EMMI pendant le test destructif du MESFET.

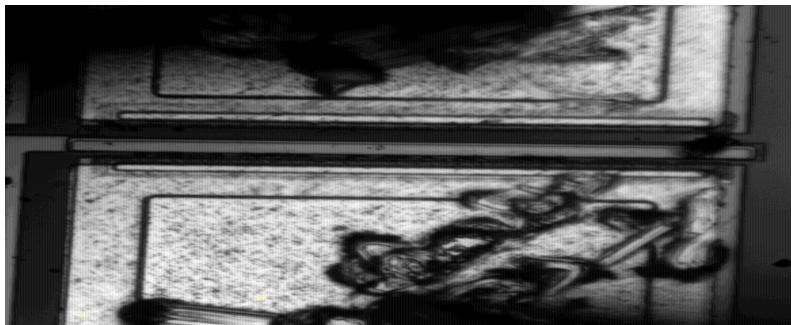


Figure 77: photographie du MR après test TLP.

Pour l'étude sur les autres composants, la caméra EMMI a eu un problème technique la rendant indisponible pour la suite des mesures. Nous avons donc décidé d'utiliser un autre outil de visualisation de défaillance : la caméra infrarouge.

3.2.2.3. Etude avec la caméra Lock-in thermographie

Une observation des composants avant et après stress TLP est menée sur les composants testés grille flottante avec une analyse Lock-in thermographie. Cette analyse

- Chapitre 3 Etude ESD et radiatifs sur MESFET SiC

réalisée dans le cadre du Widelab avec le CNM et J. Leon, J. Perpinya, et M. Vellvehi, permet la détection de la défaillance en interne du composant [IBA07]. En effet l'idée est de polariser le composant avec un signal électrique sinusoïdal tout en enregistrant ses émissions thermiques. Chaque pixel du film est alors traité individuellement au moyen d'une fonction de corrélation [BRE10]. Le résultat est observé en fréquentiel sous la forme d'une phase et d'une amplitude, ce qui permet de retracer l'image initiale avec le niveau d'émission infrarouge correspondant à chaque pixel lors du passage d'électrons dans le composant. Il est ainsi possible de déterminer des zones d'anomalies, par exemple des zones pour lesquelles le travail des pixels est plus important après stress qu'avant.

Dans un premier temps les composants sont caractérisés électriquement puis via la lock-in thermographie afin d'obtenir une image de référence. Des stress HBM sont ensuite effectués jusqu'à la défaillance des composants (450Vhbm pour MR et MSD et 1500Vhbm pour MZD) et les mesures de Lock-in thermographie sont faites à nouveau.

Lorsque les composants n'ont pas encore été stressés, les résultats sont similaires pour les trois MESFET : ils montrent une uniformité de l'amplitude des pixels avec une agitation localisée sous l'électrode de grille. La représentation en phase confirme ce résultat (Figure 78).

Après stress, les résultats de la lock-in thermographie en amplitude de MR et MSD sont identiques quels que soient les stress et ne montrent aucune variation en comparaison à sa représentation initiale. Il est donc difficile de repérer la présence d'un défaut alors que ce dernier est visible physiquement (Figure 79).

Concernant MZD, aucune modification n'est repérée avant défaillance pour un stress allant jusqu'à 1250 Vhbm. En revanche pour un stress de 1500 Vhbm, une défaillance apparaît physiquement et sa représentation Lock-in thermographie est différente (Figure 80). Une variation plus importante de l'amplitude des pixels est observée au niveau de la défaillance. De plus, sa représentation en phase semble indiquer une défaillance plus en profondeur (Figure 81).

L'étude de la Lock-in thermographie permet donc de différencier le mécanisme de défaillance de MZD, qui est un défaut en profondeur, en comparaison de celui correspondants à MR et MSD.

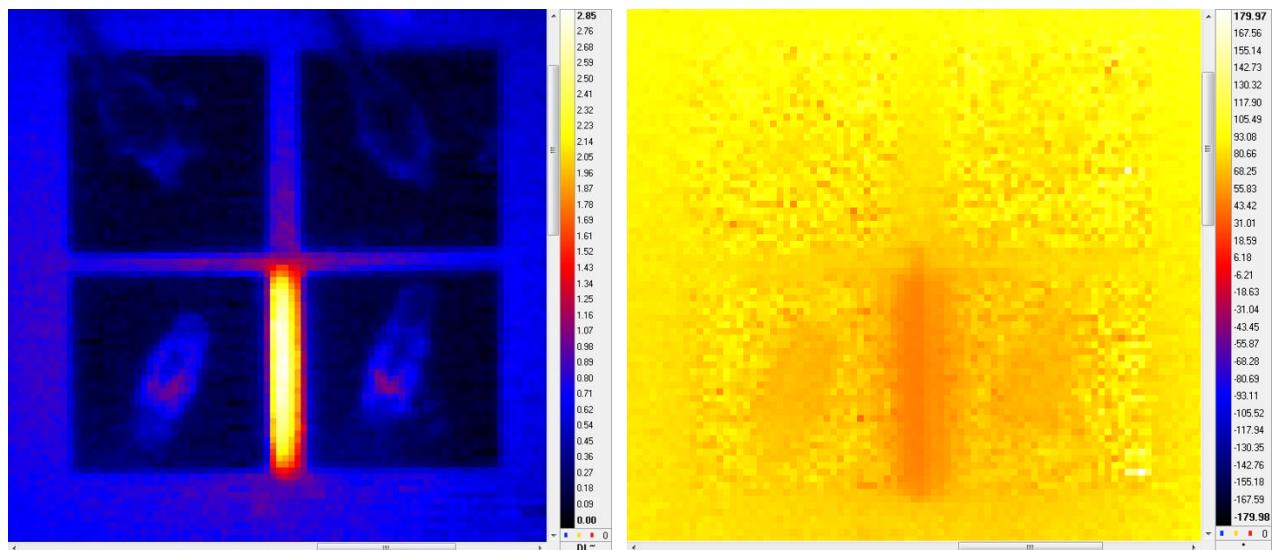


Figure 78: Image obtenue après analyse Lock-in thermographie de MR avant et après stress destructif HBM.
Aucune différence n'est observée entre les deux images.

- Chapitre 3 Etude ESD et radiatifs sur MESFET SiC

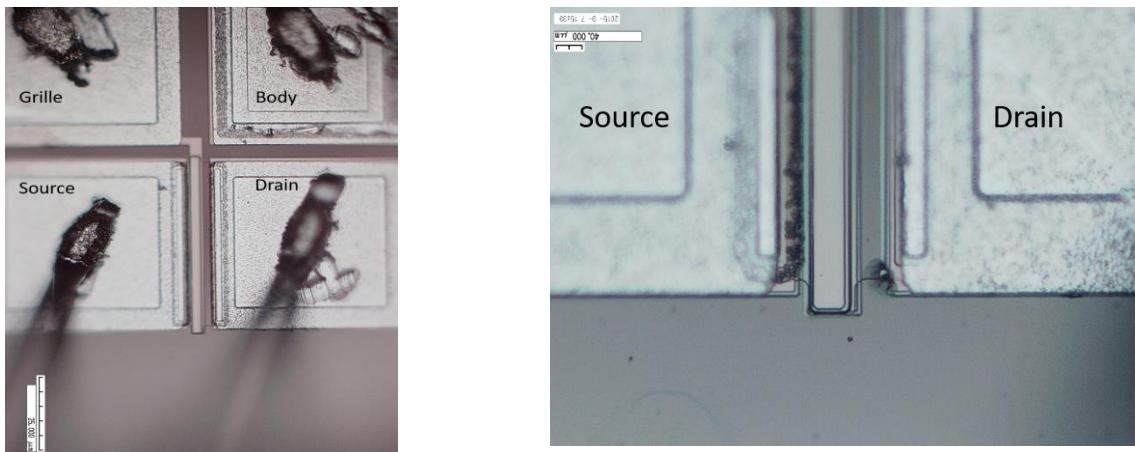


Figure 79: Photographie de MR avant et après stress destructif HBM.

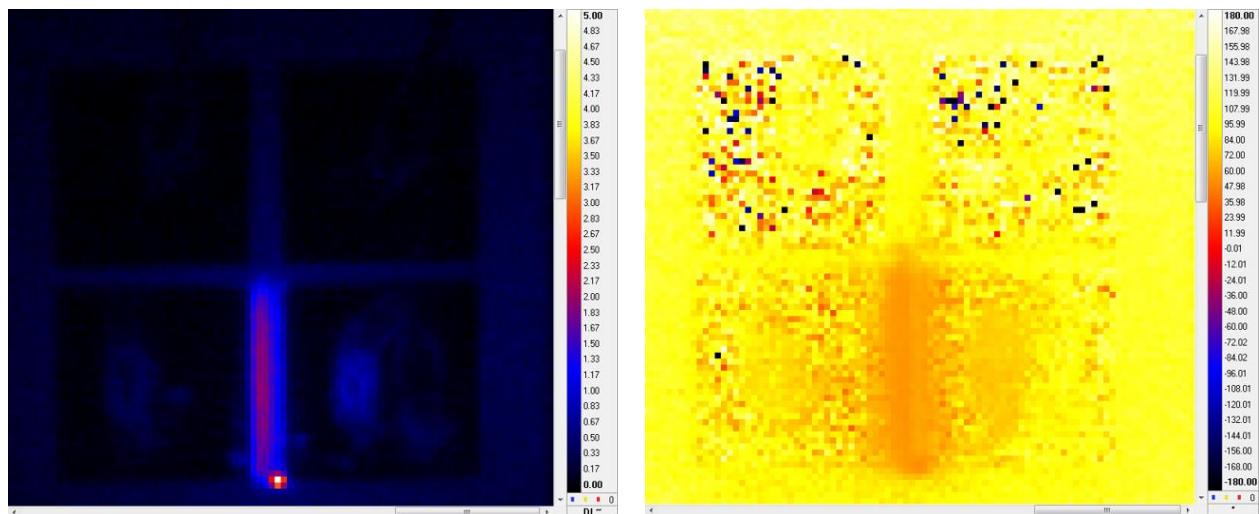


Figure 80: Image obtenue après analyse Lock-in thermographie de MZD avant et après stress destructif HBM. Le composant défaillant présente un travail de pixel plus important autour de la défaillance.

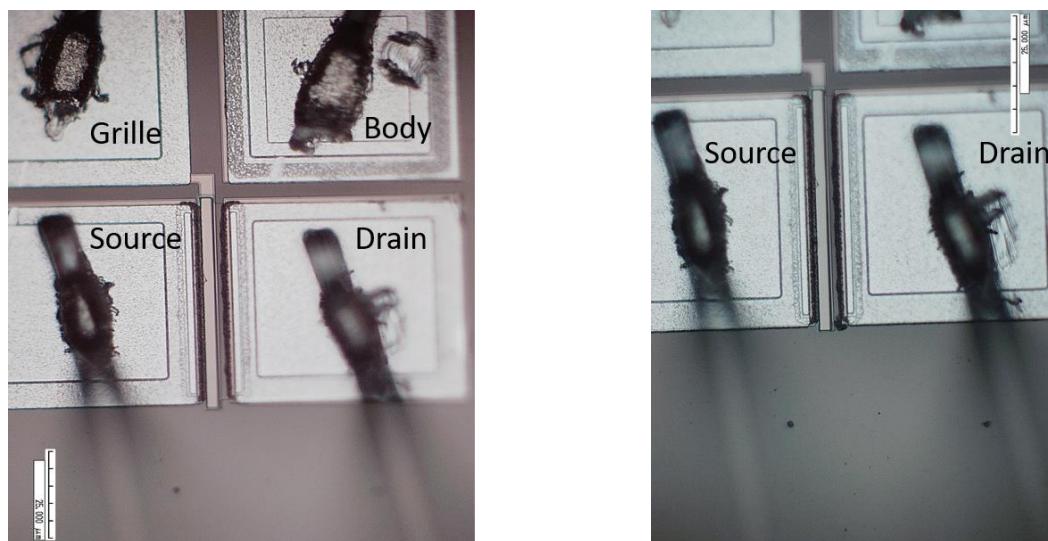


Figure 81: Photographie de MZD avant et après stress destructif HBM.

Nous allons maintenant déterminer les différents procédés de défaillance pour le MZD et pour les MR et MSD. Nous utilisons pour cela la simulation TCAD Sentaurus ainsi qu'une analyse FIB et MEB.

3.2.3. Explication des défaillances après test TLP sur planar-MESFET

Dans un premier temps nous allons étudier les défaillances dans le cas où l'électrode de grille est laissée flottante. Comme l'analyse de Lock-in thermographie l'a confirmé, il existe bien un processus différent entre MR-MSD et MZD. L'analyse du masque de gravure et des images obtenues par le MEB, après une opération FIB, permet de mettre en évidence une faiblesse technologique du composant concernant l'oxyde de passivation. La défaillance du MZD est ensuite étudiée, avec l'influence de la diode Zener sur le comportement électrique du MZD. Une photographie après une opération FIB est analysée pour identifier la nature de la défaillance du MZD. Les différents comportements observés lorsque le canal est bloqué sont analysés et des explications sur les mécanismes de défaillances sont avancées.

3.2.3.1. Claquage de l'oxyde pour MR/MSD

L'étude de la défaillance des MR et des MSD met en avant une faiblesse de la technologie du SiC : le choix de son oxyde d'isolation. En effet, l'image du composant MR ou MSD défaillant suite à une opération FIB, a permis d'observer la création du trou dans le composant (Figure 82). Ce trou semble être uniquement en surface et non en profondeur, à la différence du trou créé sur MZD. La défaillance a ici fait fondre le métal de l'électrode de drain et l'oxyde à la surface du SiC est perforé.

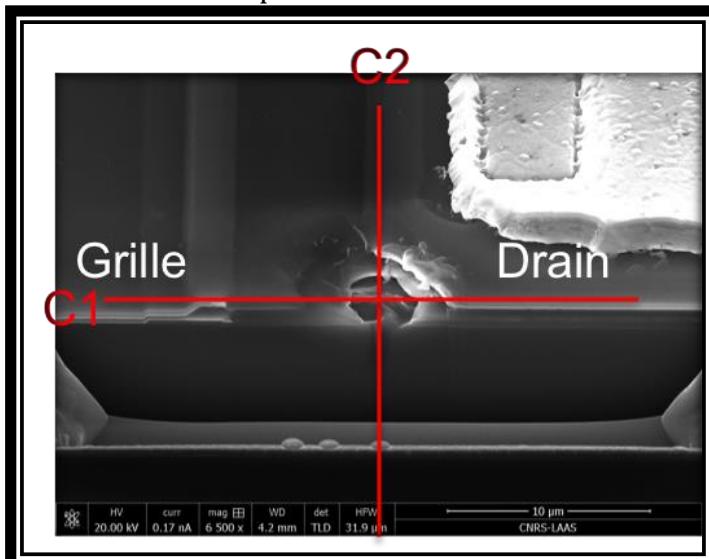


Figure 82: Image MEB d'une coupe FIB sur MSD après test TLP destructif. Ce trou ressemble à un cratère.

Comme nous l'avons vu, le défaut est localisé dans tous les cas de manière identique. Mais en comparant l'image MEB pour MR et MSD avec le schéma de la coupe technologique selon l'axe C1, Figure 83, et C2, Figure 84, il semble que le métal 2 du drain recouvre le diélectrique de passivation du body P⁺ (Figure 85). Ainsi lors de la défaillance, un lien direct entre le potentiel le plus haut et le potentiel le plus faible du composant est créé.

Or le champ électrique de rupture du SiO₂ est à température ambiante autour de 10 MV/cm [WOL06]. Mais lorsque le composant chauffe, ce champ critique diminue et devient proche de 3-4 MV/cm à partir de 250 °C [REN03]. Associé à une épaisseur de 0,5 μm, la

robustesse du diélectrique constraint la robustesse du composant à fonctionner à une tension inférieure à 200V. Le dépôt sur chaque composant peut également varier légèrement, ce qui explique les valeurs de tensions de défaillance comprises entre 150 V et 250 V pour chaque test.

La simulation avec un critère d'arrêt à 3 MV/cm confirme que la défaillance provoquée est liée à un champ électrique supérieur à celui supportable par l'oxyde de passivation, le SiO₂. Avec cette contrainte, la simulation s'arrête autour de 310 V.

Maintenant que l'explication de la défaillance pour MR/MSD a été éclaircie, nous allons étudier la défaillance de MZD en commençant par établir l'influence de la diode Zener dans le mécanisme de défaillance.

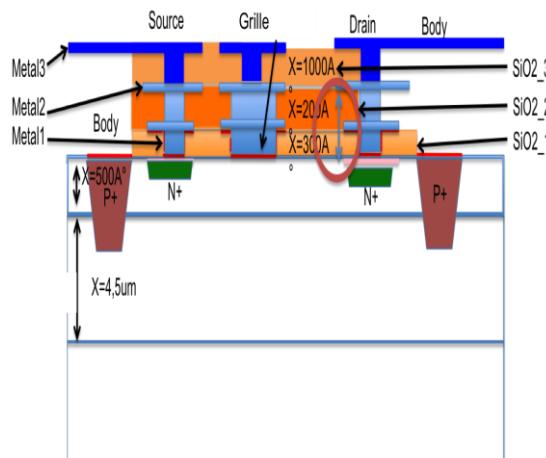


Figure 83: Coupe schématique selon C1 du MESFET.

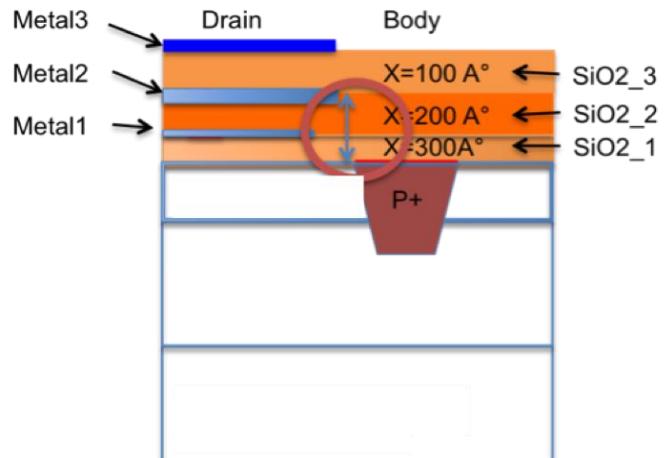
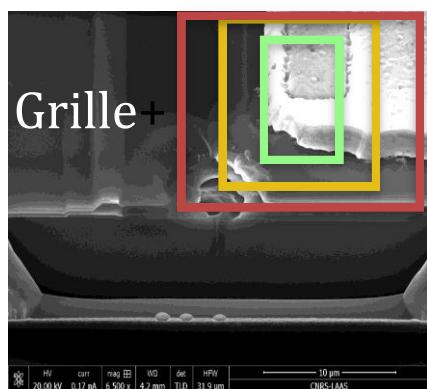


Figure 84: Coupe schématique selon C2 du MESFET.



- Via
- Metal 1
- Metal 2
- contact

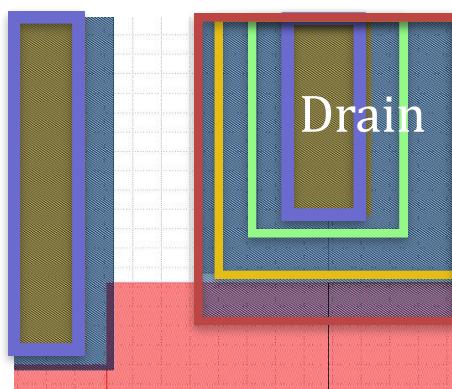


Figure 85: Comparaison entre la photographie du MSD après FIB et le Layout du composant ; la défaillance se produit là où le champ électrique est le plus fort, entre le body à 0V et le métal de Drain à haut potentiel.

3.2.3.2. Participation au mécanisme de défaillance de la diode Zener pour MZD

La seule différence entre les trois MESFET provient de la diode Zener sur l'électrode de drain qui se déclenche en inverse autour de 20-30 V d'après la littérature [ISH11]. Cette diode est censée conduire seulement lors d'une ESD, car dans son fonctionnement usuel le MESFET est prévu pour une plage de tensions de fonctionnement entre 0 et 15 V. Si une tension dépasse la valeur de déclenchement de la diode Zener, les électrons sont alors évacués par la diode Zener, à travers le body.

En effet, lors d'un sur-courant transitoire, le composant peut reprendre son fonctionnement normal, à condition évidemment qu'il ne soit pas détruit. La diode Zener

présente l'avantage de ne pas être détruite lors de sa conduction inverse. Cette protection peut donc être réutilisée tant que le composant n'est pas détérioré.

Pour le MZD, le composant est détruit lors du test TLP seulement pour une valeur de courant au-delà de 1 A. Mais la diode Zener peut-elle être responsable d'autant de courant sans être détruite ? Elle a donc été caractérisée seule en statique, puis en TLP.

Dans un premier temps le composant est polarisé entre le drain et le body. Les électrodes de grille et de source sont laissées flottantes car d'après la simulation, cette configuration ne laisse pas d'électrons migrer vers les électrodes de grille et de source. La pratique confirme cette hypothèse car le résultat est similaire même si une tension est appliquée sur la grille. En effet la tension flottante sur les électrodes de source et de grille rend le potentiel du canal plus élevé que le chemin du body. Ainsi tous les électrons sont dirigés vers le body.

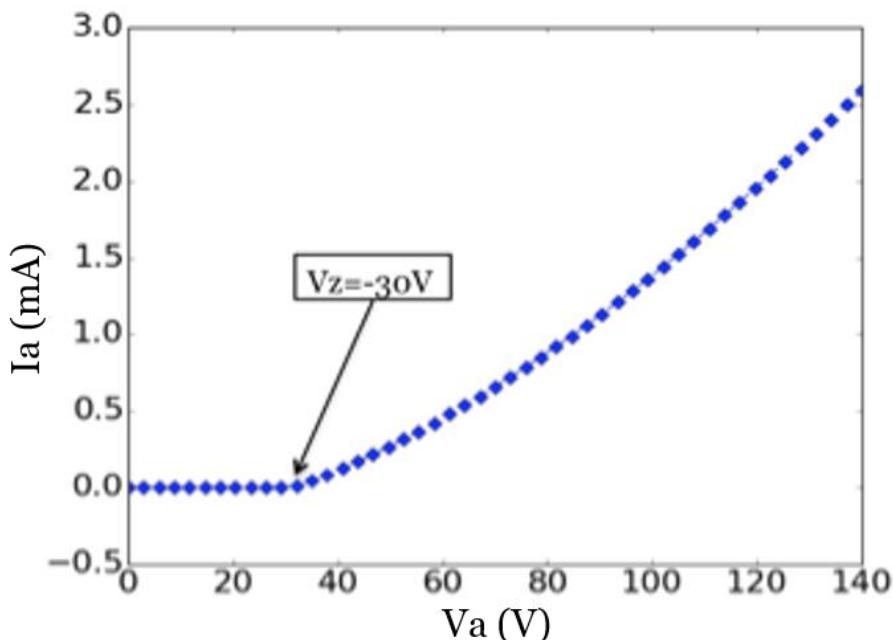


Figure 86: I-V diode Zener.

Sur la Figure 86, la tension seuil de la diode Zener lors de la mesure statique inverse est effectivement autour de 30 V. Le courant mesuré est de l'ordre de 1,5 mA pour une tension de 115 V et 2,5 mA pour une tension de 130 V, correspondant à la tension de défaillance du MZD. Ces courants paraissent bien trop faibles pour détruire le composant à eux seuls. La diode Zener semble donc être responsable de l'augmentation du courant dans le MZD bien qu'elle ne transfère qu'un faible courant incapable de détruire le composant.

Des mesures TLP sont ensuite réalisées sur cette diode Zener. Le composant est placé dans l'enceinte du TLP et la jonction drain-body est testée (Figure 87) en laissant les autres électrodes flottantes. Une légère augmentation du courant est observée à partir de 150 V. Le courant n'augmente fortement qu'à partir de 200 V. Cela se traduit pour une valeur de courant inférieure à 20 mA pour 300 V. La défaillance lors de ce test TLP se produit pour une valeur relevée à 80 mA pour 450 V. Ce n'est donc pas la diode Zener qui est responsable de la destruction du MZD détruit à 120 V et 1 A.

La défaillance après stress drain-body semble de plus physiquement différente de celle observée après stress drain-source (Figure 88). Elle paraît surfacique et va logiquement de l'électrode de drain jusqu'à l'électrode body. Le défaut paraît être lié au

claquage de l'oxyde suite à l'application d'un trop fort champ électrique entre les deux électrodes. Il s'avère donc d'une nature différente à celui observé sur le MZD.

La diode Zener joue donc un rôle dans le mécanisme de défaillance mais n'est pas responsable directement du défaut sur MZD. La défaillance est physiquement différente, et le courant passant à travers la diode Zener est trop faible pour être destructif. De plus, même avec une résistance très forte sur le body, calculée autour de $10\text{ k}\Omega$, le courant n'évolue pas de manière si importante. Il existe donc un autre phénomène responsable de l'accroissement brutal du courant dans le composant. La conduction de la diode Zener semble permettre le déclenchement d'une structure parasite qui serait alors responsable de l'augmentation brutale du courant.

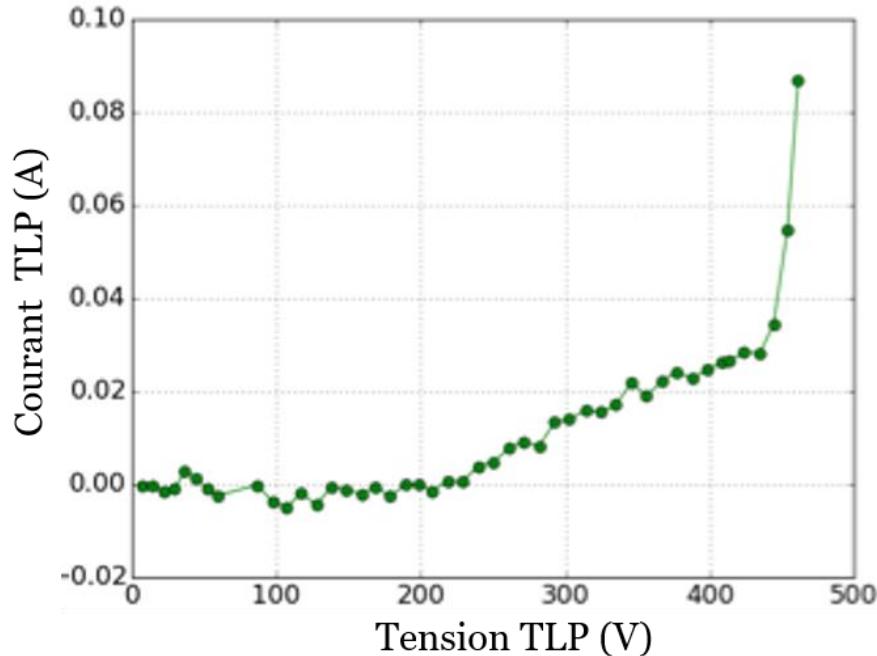


Figure 87: I_{TLP} - V_{TLP} de la jonction Zener seule sur MZD.

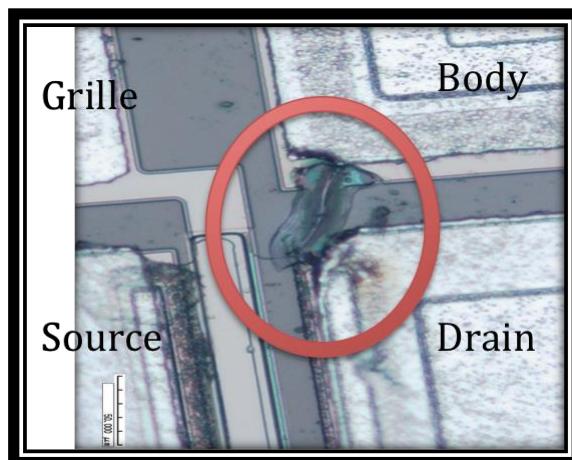


Figure 88: image MEB de la défaillance observée après test TLP sur la Zener seule. Un défaut différent de la défaillance après stress entre drain et source est observé.

3.2.3.3. Observation du parcours du courant dans MZD lors du stress ESD

Afin de déterminer, le mécanisme de défaillance lié au MZD, nous avons réalisé une coupe FIB sur le composant au niveau du défaut. Des observations avec le MEB sont

réalisées au cours de l'expérience bien que de la matière retirée avec le FIB recouvre légèrement le trou créé dans le SiC créé par la défaillance. Des trous sous le métal de l'électrode de drain sont alors observés et ne ressemblent pas aux trous du MR/MSD. En effet il s'agit ici de trous qui semblent aller en profondeur dans le SiC mais sans détériorer le métal de l'électrode. Plusieurs chemins semblent se dessiner pour faire passer le courant au lieu d'un cratère unique.

La Figure 89 montre ainsi un trou passant profondément, à plus de 10 µm, dans le composant et reliant l'électrode de drain à la source en passant sous la grille. Les résultats TLP laissent penser que la défaillance est engendrée par l'augmentation locale de température liée à l'augmentation du courant suite au déclenchement d'un transistor parasite. Une augmentation du courant non destructive est en effet observé sur le composant. Mais au-delà d'un courant supérieur à 1A, la température interne du composant devient trop élevée et le SiC se sublime.

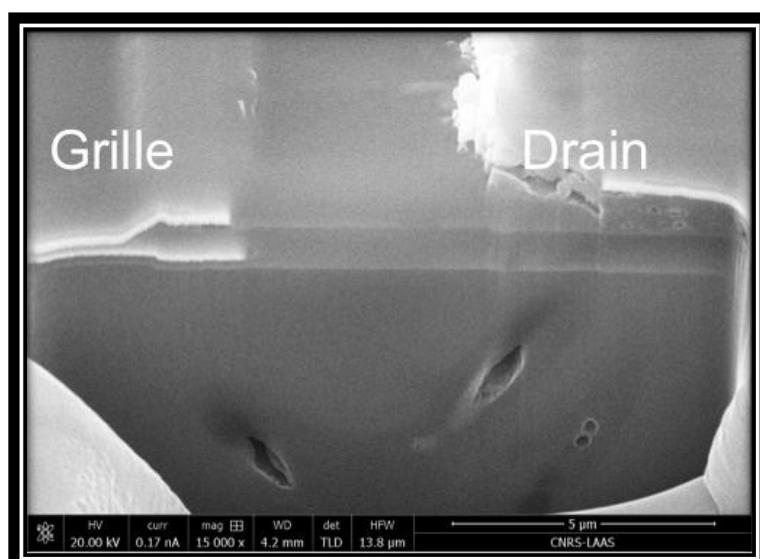


Figure 89: Image MEB du MZD défaillant après coupe au FIB. Des trous sont observés, partant de l'électrode de drain jusqu'à celle de grille.

L'hypothèse d'un transistor parasite NPN reliant l'électrode de drain à la source en passant par le body est envisagée. Pour vérifier cette hypothèse, la simulation TCAD Sentaurus est utilisée.

3.2.3.4. Présence d'un transistor parasite dans MZD grâce à TCAD Sentaurus

Afin de confirmer la présence d'un transistor parasite NPN, une mesure avant l'augmentation du courant, à 10V, et une autre autour de 100V sont sélectionnés sur la simulation TLP du planar-MESFET. La tension de déclenchement étant de 30V, cela permet de comparer, dans la Figure 90, la densité de courant totale à l'intérieur du composant avant et après avalanche.

Ainsi avant l'avalanche, l'essentiel du courant d'électron circule dans le canal N, avec une légère émission sous l'électrode de body. En revanche, à 100 V, bien que le même courant passe toujours à travers le canal N, une grande partie passe à travers le body, à la limite avec le substrat. Ce courant va en effet de l'électrode de source, dopée N, au substrat dopé P, et ressort sous l'électrode de drain, dopée N. Ainsi se forme un transistor NPN parasite.

Pour vérifier en simulation le résultat, une coupe de la densité de trous sous l'électrode de source est effectuée. Il est possible alors de voir clairement une différence entre le composant stressé à 10V et celui à 100V. Dans le premier cas, les trous sont tous contenus dans l'épitaxie P selon le dopage de référence, même si un léger décalage correspondant à la zone de charge d'espace est observé. En revanche après l'augmentation du courant, la courbe montre clairement que les trous ont envahi le canal N. La conséquence est le déclenchement de la jonction N-P ce qui justifie le déclenchement du transistor.

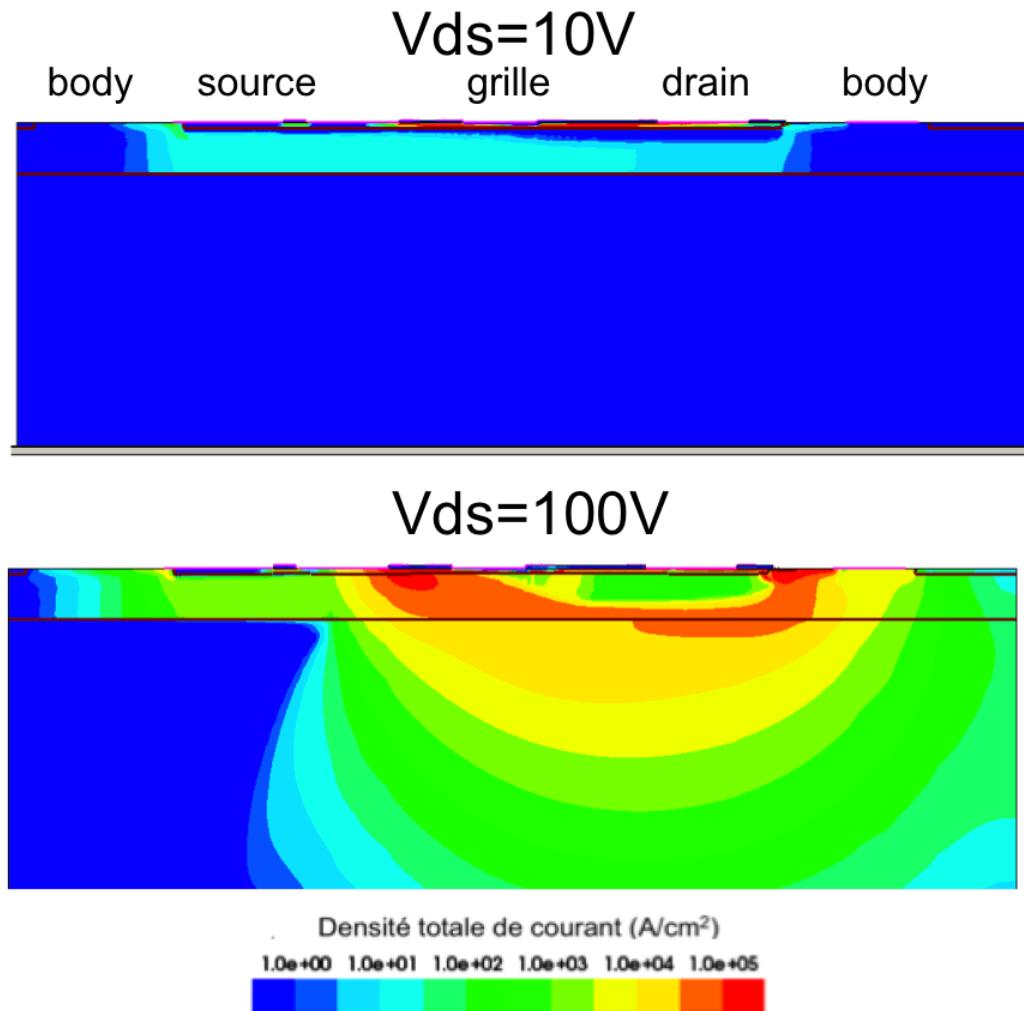


Figure 90: Densité totale de courant d'électron dans le MZD simulé. Pour une tension de 100V, le courant passe à travers l'épaisseur P.

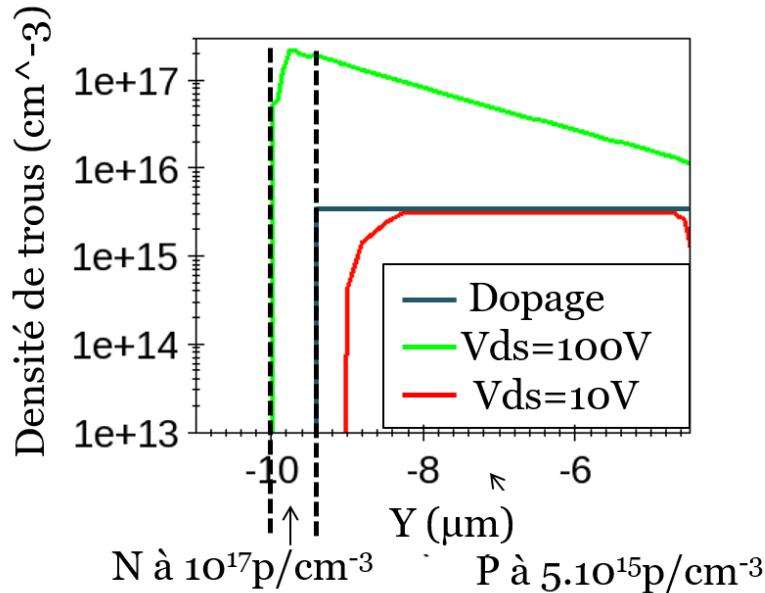


Figure 91: Coupe de la densité de trous sous l'électrode de source du MZD simulé.

Une autre preuve du transistor parasite est la confirmation par la simulation d'une augmentation du taux de génération/recombinaison uniquement sous les électrodes de grille et de source, dans la base du transistor parasite (Figure 92). Un taux allant jusqu'à $1.10^5 \text{ cm}^{-3}/\text{s}$ est déterminé par simulation. Cette valeur justifie le déclenchement du NPN mais n'est finalement pas suffisamment élevée pour justifier une auto-polarisation du transistor dans le composant. Un déclenchement transitoire du transistor parasite est donc observé, d'où le retour à un fonctionnement normal après le stress ESD.

La présence du transistor parasite comme dans le cas du mesa-MESFET est donc justifiée. Il se déclenche avec la diode Zener et avec l'injection de porteurs sous l'électrode de source. Cet excédent de porteurs permet alors de polariser en direct la jonction N-P et d'injecter un courant électrique dans l'épitaxie P. Ce phénomène amplifie largement le courant jusqu'à la défaillance du composant.

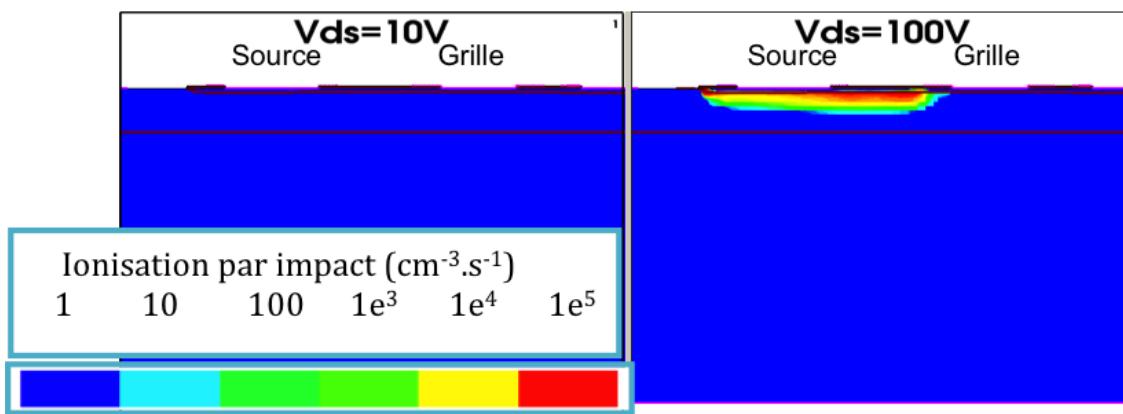


Figure 92: Simulation de la génération produite par l'avalanche sous l'électrode de source du MZD.

3.2.3.5. Défaillance MESFET grille bloquée

Comme nous l'avons vu Figure 68, contrairement à l'étude grille flottante, les trois transistors soutiennent des tensions plus importantes et ont des mécanismes distincts de défaillance. Seul le transistor MSD réagit au stress TLP de manière similaire, avec un défaut

associé au claquage du diélectrique. Pour les deux autres cas, nous allons essayer de fournir une explication.

1/ Analyse de défaillance pour MZD lorsque le canal est bloqué

Avec une tension de -15V appliquée sur la grille du MZD, avec un contact de body flottant et avec une mesure drain source, les mesures de courant pour des tensions inférieures à 200 V ne représentent que le courant de fuite. Lorsque la diode Zener commence à conduire en inverse, après 200V (Figure 87), les porteurs sont envoyés depuis le drain vers la source en passant par la couche P+. La diode formée par le P+ du body avec le canal N injecte en direct les porteurs sous la source. Néanmoins le déclenchement du transistor parasite n'est pas aussi immédiat que lorsque le canal est passant car il faut que le niveau de porteurs injectés devienne suffisant pour créer une différence de potentiel nécessaire au déclenchement du transistor parasite.

Le courant va ainsi croître jusqu'à l'observation d'une défaillance, qui se produit pour une puissance équivalente ($P=U*I=250*0,6=150W$) à celle de la défaillance du MZD avec grille flottante. Il s'agit donc là aussi d'une limitation de la robustesse aux ESD par le déclenchement du transistor parasite.

Toutefois l'augmentation soudaine du courant dans le composant lorsque la grille est bloquée se produit pour une tension supérieure en comparaison à celle lorsque la grille est passante. En effet, il semblerait que le potentiel du body, initialement flottant, augmente simultanément avec celui du drain comme le montrent les résultats de simulation (Figure 93).

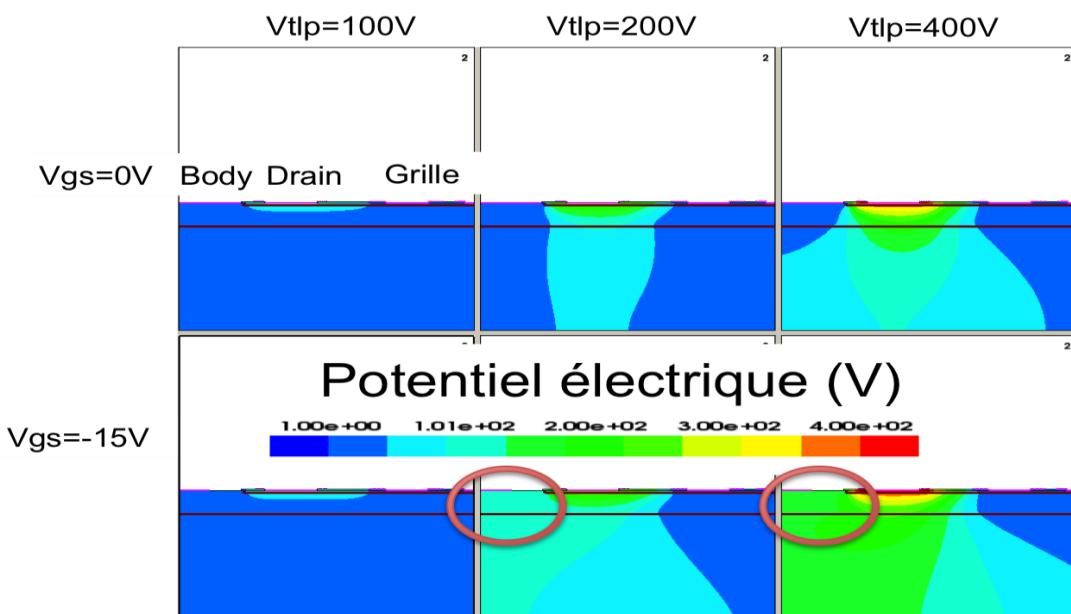


Figure 93: Simulation pour différentes tensions (100V, 200V, 400V) du potentiel à la jonction drain-body sur MR.

La seule différence qui peut indiquer l'augmentation du potentiel dans le body est la conduction d'une forte densité de trous dans le body du fait de la polarisation de la grille Schottky, comme le montre la Figure 94. Cette densité de trou dans le Body va ainsi retarder le déclenchement de la différence de potentiel du transistor parasite en fonctionnement Off ainsi que le claquage du diélectrique pour MR.

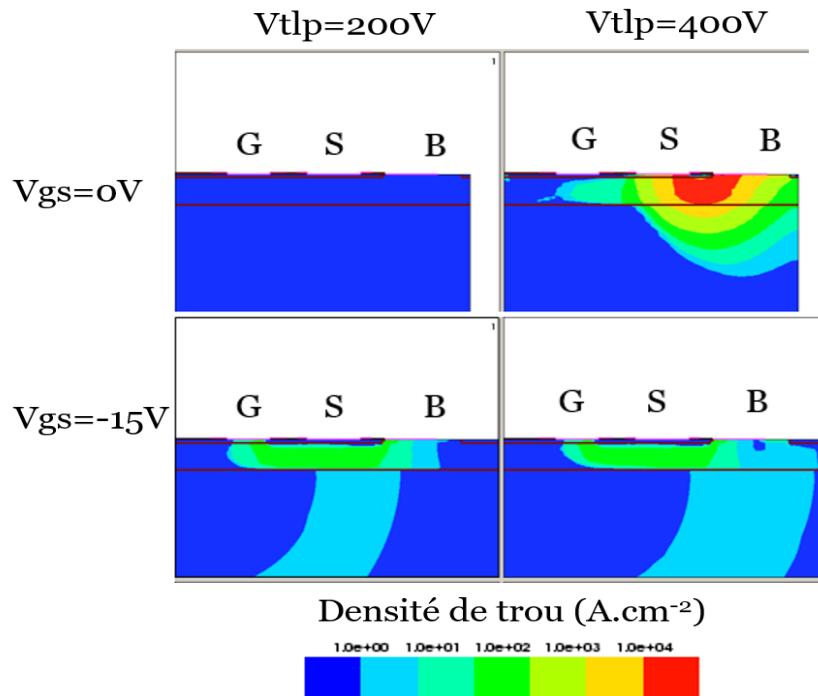


Figure 94: Densité de trou pour différentes V_{tlp} lorsque MR est passant ou bloqué

2/ Observations des défaillances sur MR lors du stress sur le drain avec grille à -15V

Dans le cas du test TLP sur MR avec grille bloquée, ce n'est plus le diélectrique qui limite la robustesse ESD.

Le canal étant bloqué, le potentiel électrique sous l'électrode de drain augmente. Lorsque ce potentiel devient supérieur à la tension inverse de la diode N/P⁺, des trous sont injectés sous la source. Cela crée une différence de potentiel entre le canal et l'épitaxie P, déclenchant le transistor parasite.

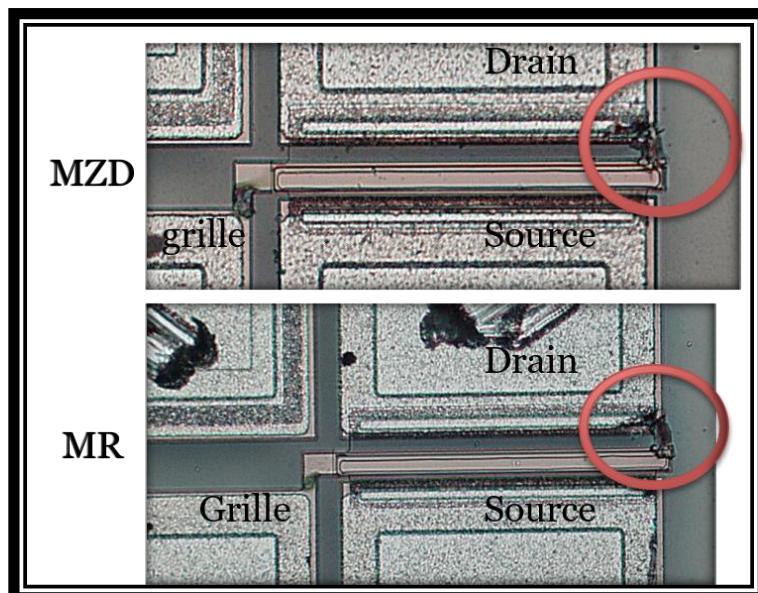


Figure 95: Photographie des défaillances sur MZD et MR lors d'un test TLP sur le drain avec $V_{gs} = -15V$.

Pour justifier cette hypothèse, les photographies des défaillances (Figure 95) et leur robustesse en puissance semblent similaires. Le chemin utilisé par les trous pour

déclencher le transistor est lui différent, d'où la différence de pente lors de l'augmentation du courant. La différence de déclenchement entre les composants MZD et MR est donc relative au déclenchement des diodes Zener et PN avec le body comme le montre la Figure 96.

Cette défaillance ne se produit pas pour MSD. En effet MR a un dopage N⁺ sous l'électrode de drain au lieu d'un contact Schottky, ce qui permet la conduction pour une plus faible tension de drain.

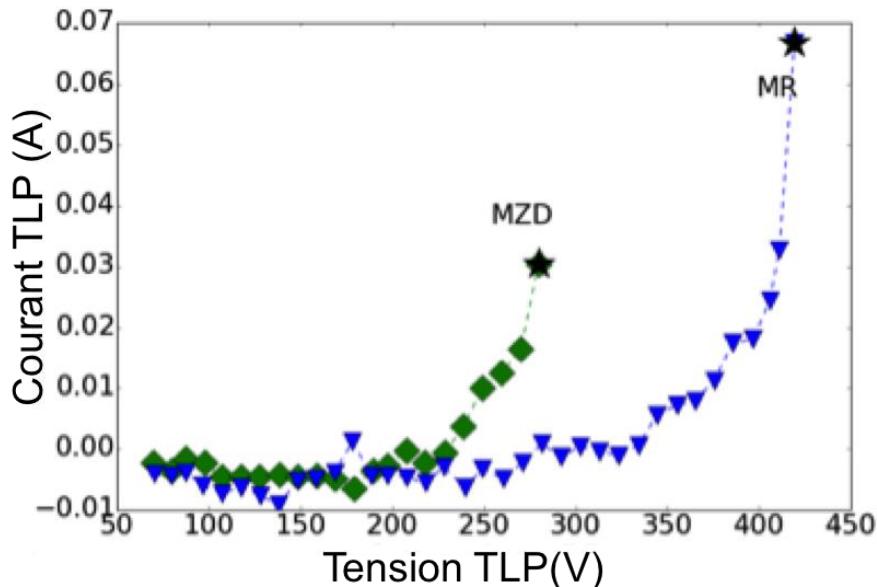


Figure 96: Itlp-Vtlp de MZD et MR avec stress sur le drain et canal bloqué.

3.2.4. Solutions proposées pour augmenter la robustesse aux ESD sur les planar-MESFET

Dans cette partie, des conseils de conception sont donnés afin d'optimiser les performances en termes de robustesse ESD. Ces conseils se limitent à améliorer de quelques dizaines de volts la robustesse aux ESD en améliorant sa structure.

Premièrement, d'après les études menées sur le mesa-MESFET, ou les planar-MESFET, le champ électrique se concentre principalement sur les angles du composant. Cette répartition est donc un facteur important à prendre en compte lors de la phase de conception de composants. Cela nécessite en conséquence d'éviter la conception d'angles droits pour les zones susceptibles de recevoir un fort champ électrique et donc d'y privilégier les arrondis. De plus, la distance entre l'ouverture de contact du drain et l'électrode de grille doit être homogène ou au mieux plus importante au niveau de l'angle car lors d'une ESD, le champ électrique est focalisé sur l'angle du composant et le courant prend le chemin le moins résistif. Il est donc crucial de ne pas négliger cet aspect pour la suite des travaux de conception.

Deuxièmement, l'oxyde intermétallique claque car la différence de potentiel est maximale à cet emplacement, du fait de la superposition d'un potentiel fort (électrode de drain), sur un potentiel faible (électrode de body). Il semble possible d'éviter cette superposition, et donc de retarder considérablement le claquage précoce du diélectrique.

Enfin comme il a été démontré, le MZD devient défaillant à la suite de l'augmentation du courant grâce au déclenchement du transistor bipolaire parasite. Ce transistor parasite prend place entre les électrodes de drain et de source, en passant par le

body comme l'indique la Figure 97. Simuler le comportement de ce transistor revient en fait à le modéliser par une succession de transistors en parallèle se déclenchant l'un après l'autre avec l'augmentation du courant et en fonction du potentiel transmis via la diode Zener donc via le body.

Le premier transistor se déclenchant dans l'angle du composant, du fait d'un chemin plus court, cette représentation permet de comprendre pourquoi la défaillance apparaît premièrement dans l'angle de l'électrode de drain.

Ainsi en homogénéisant la résistance du P⁺ enterré, il serait possible de déclencher simultanément tous ces transistors parasites. Pour cela une solution serait de métalliser la surface de P⁺ reliée à l'électrode de body. Cela permettrait en effet d'homogénéiser le potentiel appliqué à l'électrode de body et d'uniformiser le déclenchement de ce transistor parasite pour une valeur critique supérieure.

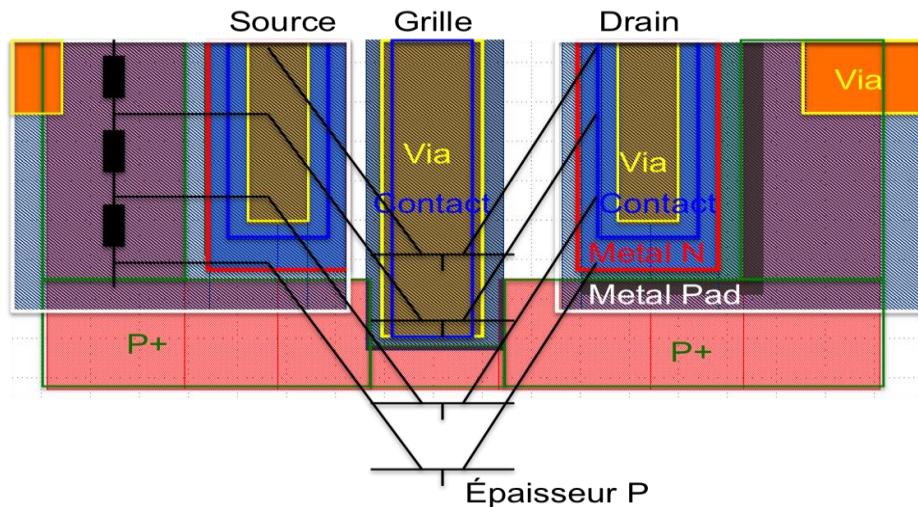


Figure 97: Modélisation du transistor parasite se déclenchant lors d'une ESD sur le MZD. Avec la métallisation du body, il serait possible d'homogénéiser le déclenchement des transistors parasites.

3.2.5. Conclusion sur la robustesse de planar-MESFET SiC face aux ESD

L'étude des défaillances sur les planar-MESFET a montré des résultats intéressant que l'on pourrait relier aux observations de P. Denis, avec la création d'une fissure suite à un fort champ électrique [DEN14]. Comme il a été montré sur le MESFET en SiC après un test TLP, plusieurs facteurs limitent les capacités de robustesse ESD de ces transistors :

- Une conception non adaptée,
- Un problème du claquage de l'oxyde de passivation
- Le déclenchement d'un transistor bipolaire parasite dans la structure.

Les paramètres de conception des composants peuvent être optimisés dans le cas présent afin d'obtenir une meilleure robustesse ESD. Toutefois, les résultats montrent qu'il est d'ores et déjà possible de considérablement augmenter (gain de 100W) la robustesse ESD du planar-MESFET en ajoutant une protection qui ne modifie pas ses propriétés électriques et qui ne prend pas d'espace, ne pèse rien, et qui est facilement intégrable.

- Chapitre 3 Etude ESD et radiatifs sur MESFET SiC

L'ajout d'une diode Zener sur l'électrode de drain semble en effet être une solution parfaitement adaptée pour garantir une efficacité suffisante, avec un passage du 1A au 1C de la classification JEDEC sur la robustesse ESD des composants (Tableau 1). Ainsi l'ajout de cette diode Zener intégrée sans conséquences électriques apparentes ne peut qu'améliorer la durée de vie de ces transistors.

3.3. Positionnement et ouverture de cette étude ESD sur MESFET SiC

Nous avons vu dans les sections précédentes quelle était la nature de la défaillance, et quels étaient les mécanismes amenant à cette défaillance. Dans cette partie, une comparaison de la robustesse ESD des composants en SiC avec ceux en silicium est effectuée. D'autres matériaux diélectriques intermétalliques comme l'HfO₂ ou l'Al₂O₃ sont comparés par simulation. Enfin la robustesse du contact Schottky de la grille est étudiée et comparée à la robustesse d'une diode Schottky SiC. Pour clôturer l'étude de fiabilité du planar-MESFET, une mise en application est proposée à travers l'intégration de planar-MESFET dans une fonction totem-pole.

3.3.1. Progrès et inconvénients de l'étude ESD sur SiC face au silicium

L'étude réalisée permet d'affirmer une certaine sensibilité du SiC aux ESD. Pour comparer cette sensibilité au silicium, il faudrait réaliser un composant équivalent mais le SiC offre la possibilité de réaliser des composants qui auront à taille égale, un courant de fonctionnement et une tenue en tension nettement supérieurs. La simulation du test TLP et de la structure en silicium en remplaçant dans notre composant le SiC par du silicium n'est donc pas pertinente.

Ces différences comportementales entre semi-conducteurs impliquent en effet une conception différente et une transformation des éléments passifs des circuits sur lesquels seront intégrés ces composants. Ces éléments passifs étaient jusqu'aujourd'hui adaptés pour les composants en silicium. L'environnement des circuits doit donc être modifié, tout comme l'environnement des composants. Typiquement dans ce travail, la robustesse de l'oxyde SiO₂ a été mis en avant comme susceptible de limiter les usages théoriques du SiC, alors que d'autres oxydes sont peut-être mieux adaptés.

Concernant la fiabilité électrique, ces différences de comportement électrique nécessitent une adaptation des normes de qualification internationale car les densités de courant ne sont pas équivalentes pour des composants de même taille.

Pour répondre au problème du claquage de l'oxyde intermétallique, des simulations ont été réalisées avec divers oxydes sur le SiC.

3.3.2. Choix du diélectrique intermétallique pour le SiC

L'application d'un champ électrique trop élevé sur l'oxyde de passivation provoque une défaillance restreignant le domaine de fonctionnement du composant. Les composants

- Chapitre 3 Etude ESD et radiatifs sur MESFET SiC

SiC, susceptibles de tenir un fort champ électrique (2-3 MV/cm) ont leurs performances limitées par la défaillance de leur matériau diélectrique placé au-dessus, ici le SiO₂

D'autres matériaux ont donc été simulés afin de remplacer le SiO₂, sur la même structure. Les matériaux Al₂O₃ et HfO₂ ont semblé être des candidats intéressants car ils possèdent un champ de rupture plus élevé ainsi qu'une constante diélectrique équivalente ou supérieure comme le rapporte le Tableau 6 [TAU16] [REN03]. Actuellement, le couplage de plusieurs matériaux afin d'augmenter l'épaisseur de dépôt d'oxyde, est en train d'être réalisé afin d'améliorer les performances de l'oxyde sur le SiC [LIN15].

En effet les dépôts de ces oxydes sur le SiC, ne sont habituellement pas réalisés avec un dépôt par vapeur chimique (CVD) comme le SiO₂ mais se font par dépôt par couche atomique (ALD). Cela limite l'épaisseur de dépôt à la centaine de nanomètre [TAN07]. C'est pourquoi notre simulation est ici adaptée avec un oxyde de 100 nm au lieu de 500 nm pour le SiO₂. Le but de cette simulation est ainsi de comparer la robustesse ESD du diélectrique de passivation du composant.

Afin de simuler ces matériaux, qui ne sont pas définis par défaut dans le simulateur, il convient de créer des fichiers de paramètres en modifiant la valeur du gap et la valeur de la constante diélectrique, basés sur les valeurs du Tableau 6 [cf Annexe Fichier Paramètre Al₂O₃ et HfO₂].

Lors de la simulation, un critère d'arrêt sur le champ électrique maximal dans le diélectrique a été fixé. Ce critère a été actif concernant le SiO₂ et le HfO₂ avec un arrêt de la simulation. La simulation de l'Al₂O₃ est arrêtée manuellement autour de 800V avec une légère augmentation du courant à partir de 500 V (Figure 98).

L'Al₂O₃ semble être une solution prometteuse concernant des applications où une haute fiabilité est nécessaire et où la taille du composant permet un dépôt d'oxyde inférieur à 100 nm. Il avait déjà été révélé pour les radiations en 2011 une forte diminution de la concentration en pièges grâce à l'utilisation de cet oxyde [USM11]. Enfin, des composants sont déjà réalisés par une entreprise australienne, Sillanna, mais le coût supplémentaire à la fabrication reste un frein majeur sur un marché qui est toujours orienté sur le faible coût.

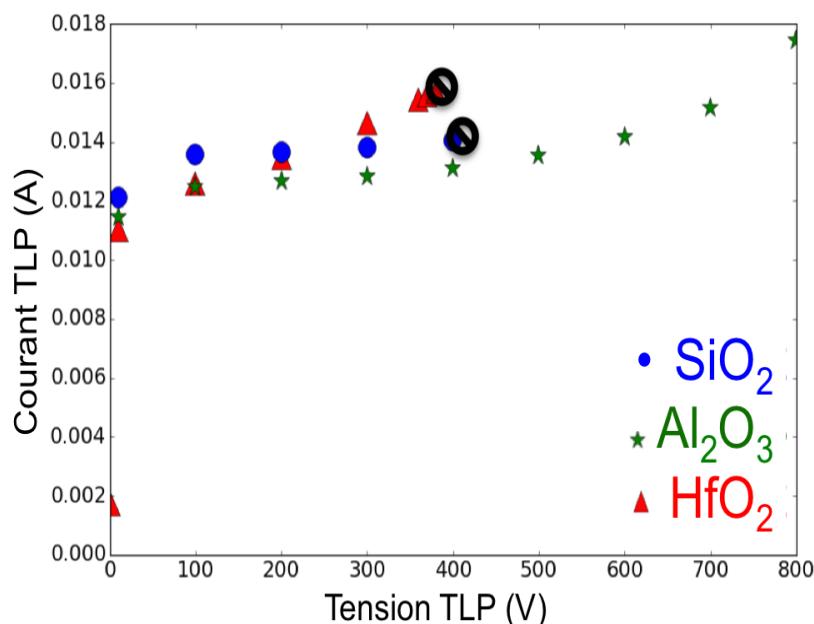


Figure 98: Simulation Itlp-Vtlp sur un MESFET SiC avec différents diélectriques de passivation. Seul Al₂O₃ supporte une tension au-delà de 450V.

- Chapitre 3 Etude ESD et radiatifs sur MESFET SiC

Matériaux	ϵ_R	Champ de claquage (MV/cm)
SiO ₂	10	3
Al ₂ O ₃	9	12
HfO ₂	20	6,8

Tableau 6: Propriétés de matériaux diélectriques.

Nous notons de plus dans cette simulation que la constante diélectrique influe fortement sur la répartition du champ électrique dans l'oxyde et dans le SiC (Figure 99). Le HfO₂ permet ainsi de tenir un courant supérieur même si une défaillance apparaît pour une tension équivalente.

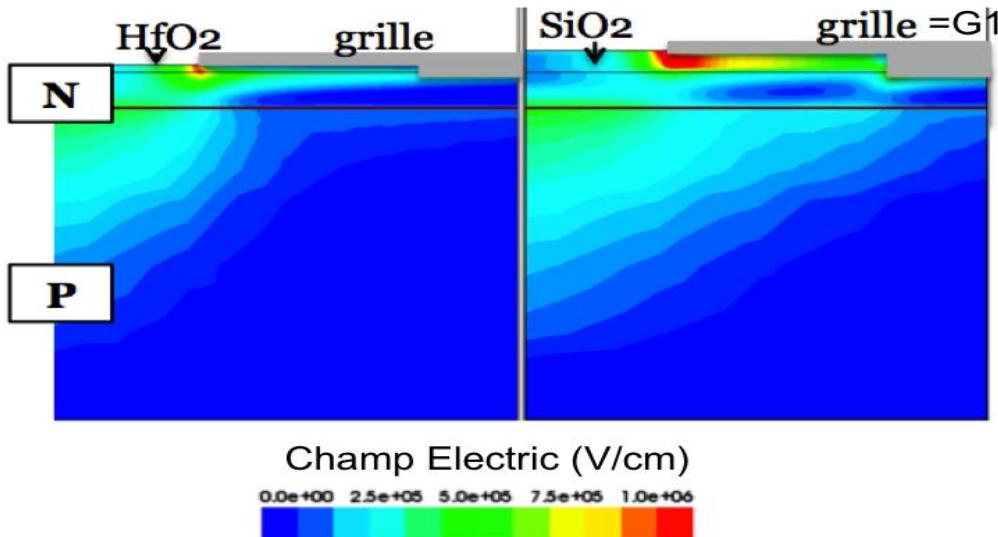


Figure 99: Comparaison entre le HfO₂ et le SiO₂ sur la répartition du champ électrique dans le MESFET SiC à V_{TLP}=200V.

3.3.3. Etude ESD du contact Schottky sur le SiC

Comme cela a été présenté auparavant, une diode Schottky disponible sur la même plaquette de SiC, et présentant une structure technologique identique à celle des composants précédemment étudiés, va permettre d'étudier la fragilité aux ESD du contact Schottky en SiC. Les résultats sont comparés avec la robustesse ESD du contact Schottky de la grille des planar-MESFET. Seuls les résultats et l'interprétation des défaillances après stress TLP sont commentés. L'étude des mécanismes de défaillance n'est pas menée pour ces diodes même si des suppositions sont établies.

Dans un premier temps la diode Schottky est étudiée suite à un stress négatif puis positif. Ensuite sa réponse électrique en fonction de la température est présentée. Nous concluons cette étude sur la robustesse Schottky avec l'étude et la comparaison du stress TLP sur la grille du MESFET.

3.3.3.1. Etude de stress aux ESD sur une diode Schottky SiC

1/ Polarisation en inverse de la diode Schottky SiC

Nous avons réalisé des tests TLP sur les diodes Schottky. En polarisation inverse, les résultats après le test TLP sont convaincants pour la robustesse aux ESD puisqu'il est nécessaire d'appliquer une tension d'au moins 600 V avant de d'observer une défaillance

- Chapitre 3 Etude ESD et radiatifs sur MESFET SiC

comme le montre la Figure 100. Les tests ont ici été fait à température ambiante, avec la pointe de test sur la cathode et l'autre sur l'anode. La tension de défaillance n'est cependant pas reproductible et le composant est détruit pour des niveaux de tensions dispersés entre 650V et 900V.

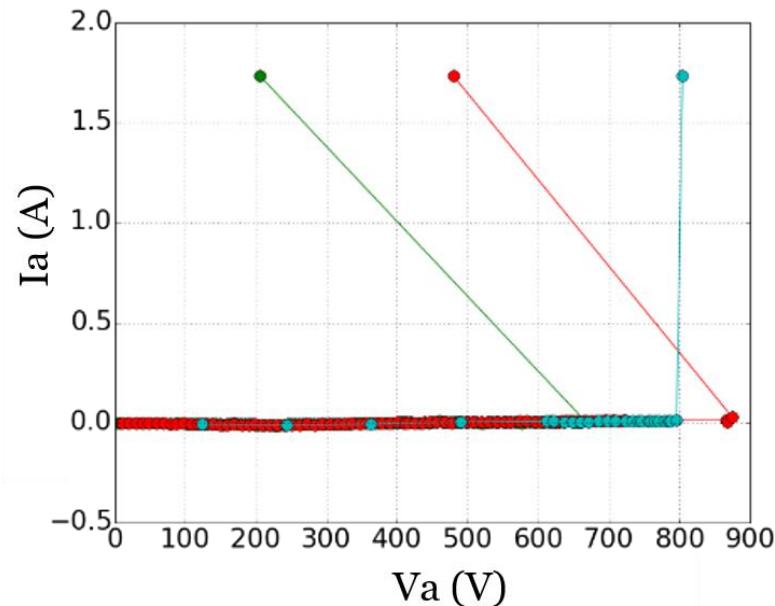


Figure 100: Itlp-Vtlp lors de stress TLP sur trois diodes Schottky en SiC polarisées en inverse. Aucun courant n'est supporté avant la défaillance subite.

L'observation des défaillances créées par le test TLP révèle pour chacune une défaillance se situant dans le coin de l'anode du composant (Figure 101). La conception de cet angle est pourtant légèrement arrondie afin de garantir une meilleure robustesse ESD. Sur la photographie, une trace d'arc électrique semble aller du coin de l'anode à la cathode. De plus, dans la coupe FIB réalisée en Figure 102, la défaillance est observée seulement en surface du composant. Le mécanisme de défaillance identifié correspond vraisemblablement au claquage du diélectrique.

Une solution pour améliorer la robustesse de ces composants serait d'augmenter l'épaisseur du dépôt d'oxyde car plus cette épaisseur est grande, plus la tension de claquage devra être grande. L'ajout de cet oxyde permet de modifier la répartition des porteurs dans le canal et donc sa tenue en tension. Un compromis doit donc être trouvé entre la tenue en tension statique et celle face aux ESD.

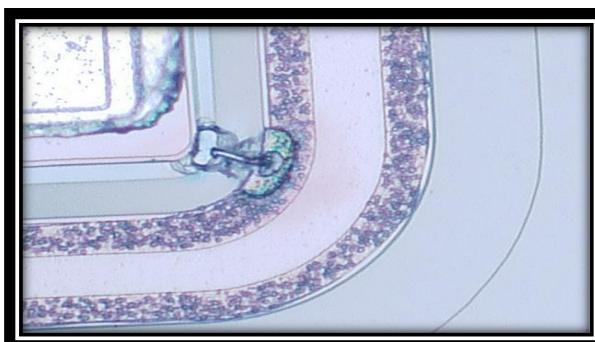


Figure 101: Zoom sur la défaillance engendrée après un stress TLP sur une diode Schottky SiC polarisée en inverse.

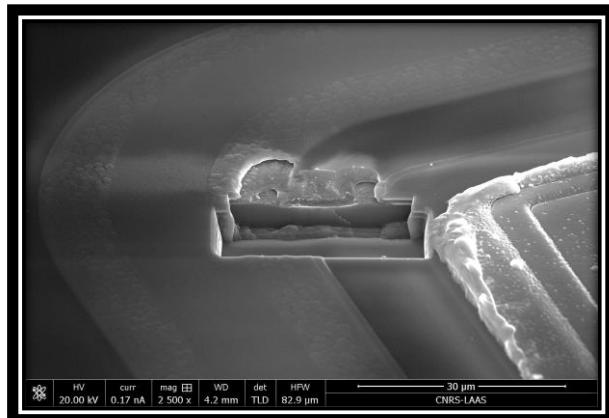


Figure 102: Image MEB après coupe FIB de la diode Schottky SiC stressé en TLP jusqu'à sa dégradation physique. L'arc créé semble superficielle.

2/ Polarisation en direct de la diode Schottky SiC

Lors de l'application d'une tension positive sur l'anode de la diode, donc en configuration directe, les défaillances se produisent pour des tensions dispersées autour de 200-250 V. La caractéristique est parfaitement reproductible jusqu'à la défaillance comme le montre la Figure 103.

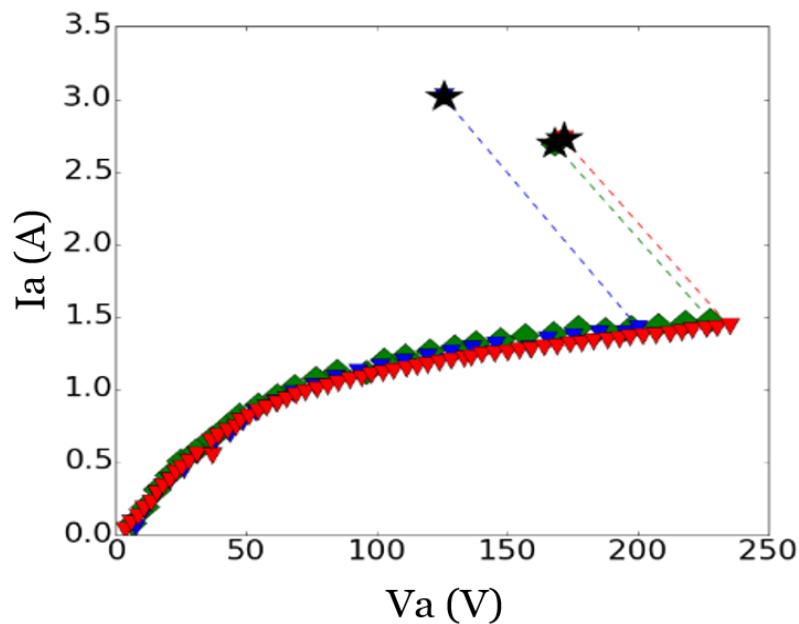


Figure 103: Itlp-Vtlp pour 3 diodes Schottky SiC polarisées en direct.

La Figure 104 montre le relevé Itlp-Vtlp pour une seule diode, avec l'observation de la saturation du courant vers 100 V, du fait que les porteurs aient atteint leur vitesse limite. Ce niveau de saturation dépend de la taille du canal, de la résistance diffusée entre le contact Schottky et le contact ohmique et de l'équilibre entre le potentiel électrique et la mobilité des porteurs.

Cette figure permet aussi de visualiser le retournement soudain de la tension aux bornes du composant ainsi que l'augmentation du courant après le stress TLP destructif. Cela implique une chute soudaine de la résistance dans le canal N du composant, probablement liée à la destruction physique de l'oxyde intermétallique du composant.

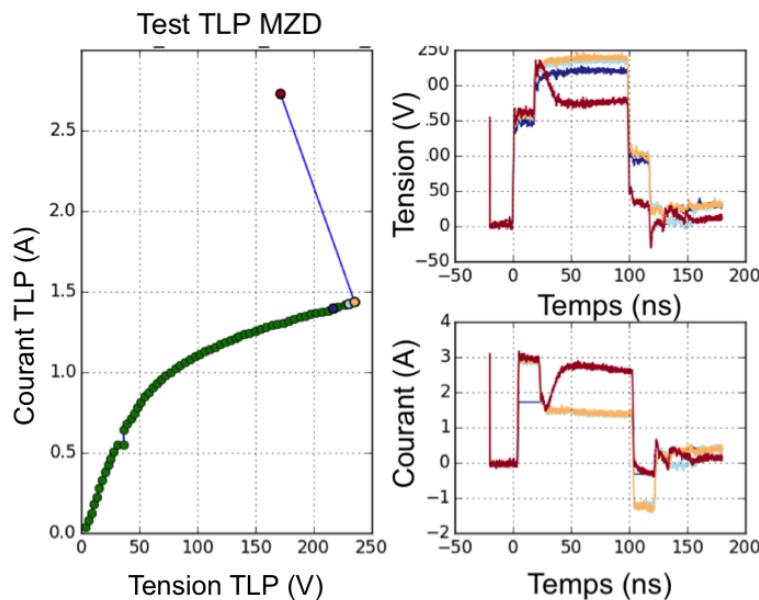


Figure 104: Relevé du courant et de la tension pendant un stress TLP sur l'anode d'une diode Schottky en SiC. L'évolution du courant et de la tension au cours de la défaillance du composant est relevé pendant la dernière mesure (en rouge)

Lors du stress positif, les défauts occasionnés sont tous localisés à l'extrémité des électrodes d'anode (Figure 105). L'étendue des zones physiquement dégradées est plus ou moins importante et traduit la valeur de courant après défaillance.

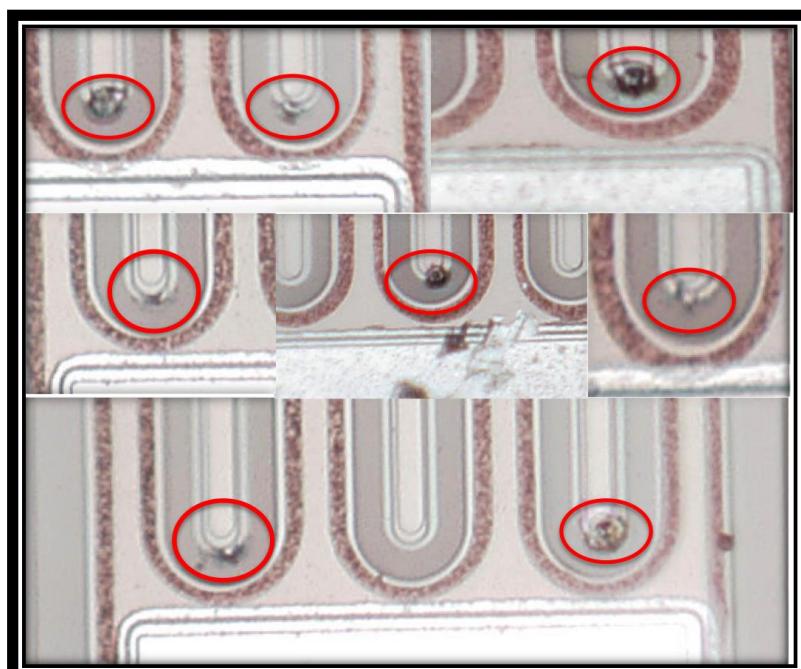


Figure 105: Photographie après défaillance suite à un stress TLP sur l'anode de six diodes Schottky.

L'observation des photographies de la coupe FIB des défauts de la diodes Schottky après stress TLP (Figure 106), confirme la similitude des défaillances avec le cas du planar-MESFET. Ces défauts ne sont pas en profondeur mais seulement en surface comme nous avons pu l'observer pour la défaillance du diélectrique inter-métallique.

Le masque de la diode semble pourtant optimisé avec des interconnexions arrondies. Néanmoins, malgré l'homogénéité de la distance entre ouverture de contact de l'anode et

métal de cathode, le champ électrique se répartit tout de même en premier lieu au bout des doigts.

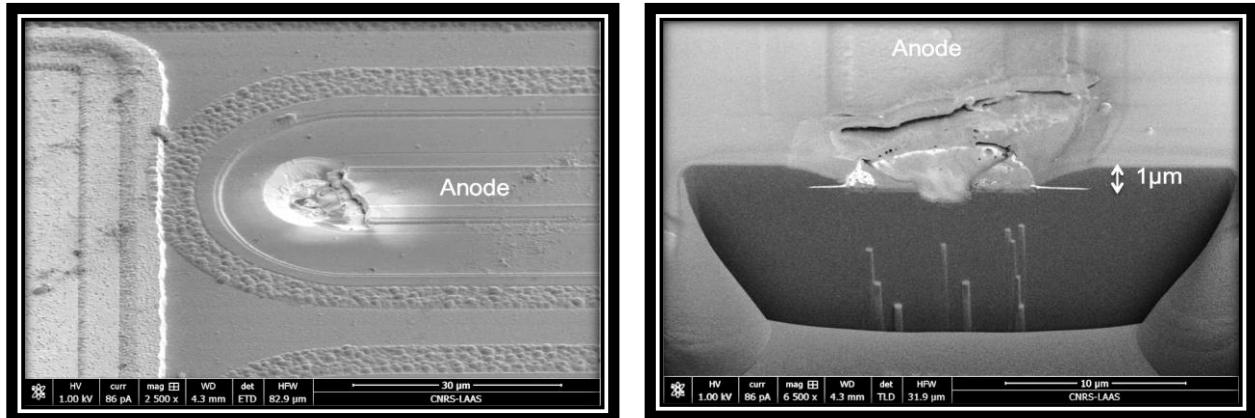


Figure 106: Visualisation au MEB du défaut après stress TLP destructif sur l'anode d'une diode Schottky en SiC. À gauche la vue de dessus et à droite la vue après analyse FIB.

3.3.3.2. Etude ESD sur une diode Schottky en SiC en fonction de la température

Comme il est indiqué dans le chapitre 1, le SiC possède d'excellentes caractéristiques thermiques. Afin d'utiliser cette diode en environnement sévère, l'influence des ESD avec un changement de température a été étudiée (de 20 à 200 °C).

Avec l'élévation de la température, la tension de seuil en direct de la diode diminue [LEO13]. Ce constat paraît cohérent car l'activité des porteurs est alors plus importante ce qui rend le passage des porteurs plus facile. Lors de mesures statiques, une augmentation de la résistance série avait également été remarquée.

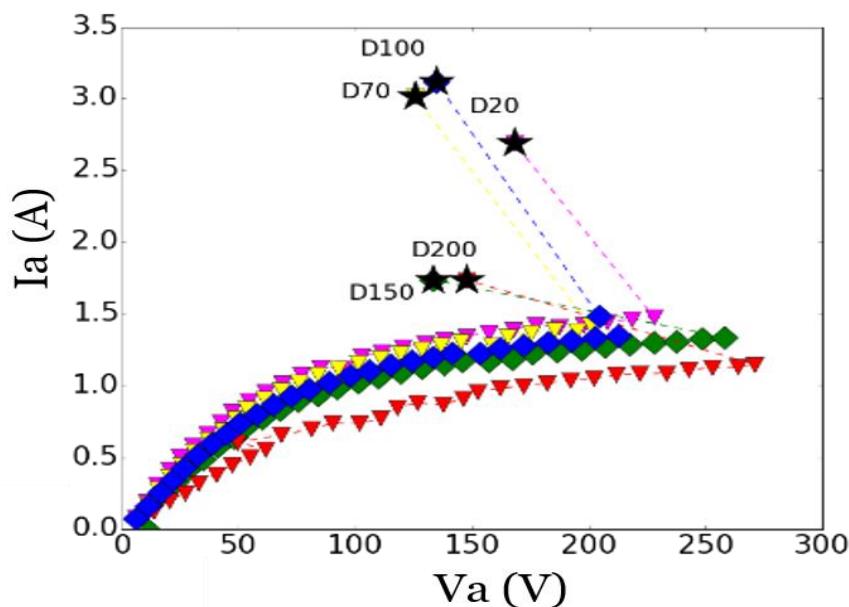


Figure 107: Etude TLP d'une diode Schottky SiC, à 20 °C, à 70 °C, à 100 °C, à 150 °C et à 200 °C. Une légère diminution du courant de saturation est observée avec l'augmentation de la température.

Lors du test TLP, il semble qu'une légère augmentation de la tension de défaillance en fonction de la température soit observée bien que ce résultat peut être mis en doute à cause de la dispersion des valeurs de tension de claquage relevée précédemment (Figure 107). Toutefois en termes de puissance supportée, les valeurs recensées sont voisines, ce qui signifie que la température n'influe pas sur la robustesse ESD des composants en SiC:

- A $T=70\text{ }^{\circ}\text{C} \Rightarrow P=200*1.4=280\text{ Wtlp}$
- A $T=100\text{ }^{\circ}\text{C} \Rightarrow P=210*1.3=273\text{ Wtlp}$
- A $T=150\text{ }^{\circ}\text{C} \Rightarrow P=250*1.2=300\text{ Wtlp}$
- A $T=200\text{ }^{\circ}\text{C} \Rightarrow P=280*1=280\text{ Wtlp}$

La défaillance observée semble pour chaque expérience, correspondre au claquage de l'oxyde de passivation. Une hypothèse serait que la température dans ce matériau augmente localement, entraînant la diminuer de la valeur seuil de son champ de rupture ($T>250\text{ }^{\circ}\text{C}$) [WEI14]. Ainsi pour une tension moindre que celle initialement prévue, le diélectrique céderait pour une tension moindre. Le SiO_2 ne peut supporter une valeur de champ supérieure à 3 MV/cm au-delà de $250\text{ }^{\circ}\text{C}$ [REN03].

3.3.3.3. Etude TLP sur la grille du planar-MESFET en SiC

Des stress ont été réalisés sur le contact de grille du planar-MESFET. Les résultats ne sont montrés ici que pour le MESFET de référence (MR), mais ils sont identiques sur les trois composants puisque la structure stressée est identique, avec les deux pointes de test posées seulement sur les électrodes de grille et de source et avec celles de body et de drain laissées à un potentiel flottant.

Les résultats obtenus sur la robustesse du contact Schottky intégré dans le MESFET sont reproductibles (Figure 108), mais ils ne sont pas totalement comparables avec ceux de la diode Schottky seule, du fait d'une longueur de résistance diffusée différente (2050 μm vs 20 μm). Ils indiquent une défaillance du contact de grille Schottky pour 100 V et 0,2 A (environ 20Wtlp de tenue en puissance) en direct et -220 V avec peu de courant en inverse comme pour les défaillances de MR et MSD avec stress sur le drain.

Lors du stress positif sur la grille (Figure 109, a)), deux défaillances sont apparues :

- La première concerne la métallisation de la grille, qui sous une forte température semble se retirer.
- La seconde est la création d'une défaillance jusque-là non observée. Une tâche noire est apparue lors du stress destructif entre la grille et la source du composant. Cette tâche pourrait correspondre à la focalisation du courant au milieu du métal de grille. En effet du fait de l'homogénéité apportée par cette métallisation, le champ électrique semble se concentrer sur le milieu de la grille, où la résistance de l'électrode est la plus faible. Une défaillance apparaît alors à cette localisation.

Lors du stress négatif en revanche, il n'y a pas de doute quant à la nature du défaut après chaque défaillance avec une puissance de défaillance similaire au claquage du diélectrique, et une trace visible retracant l'impulsion d'un arc électrique (Figure 109). L'électrode de grille est en effet à fort potentiel et l'électrode de source à faible potentiel ce qui est propice au déclenchement de l'arc destructeur.

- Chapitre 3 Etude ESD et radiatifs sur MESFET SiC

Même si le mécanisme de défaillance est le même que pour le stress sur l'électrode de drain, il est intéressant de noter que les défaillances après stress TLP sur la grille se sont produites en direct pour des valeurs de puissance TLP sept fois plus faibles que pour la défaillance du drain, passant de 150W_{TLP} à 20 W_{TLP}.

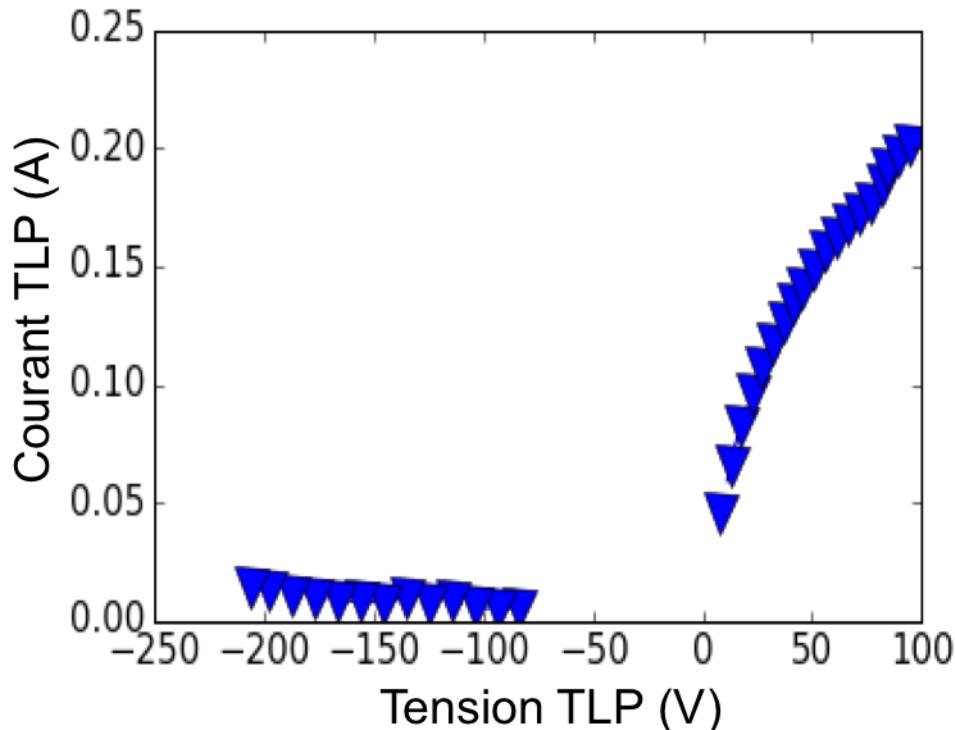


Figure 108: Stress TLP direct et inverse sur la grille du planar-MESFET SiC de référence (MR).

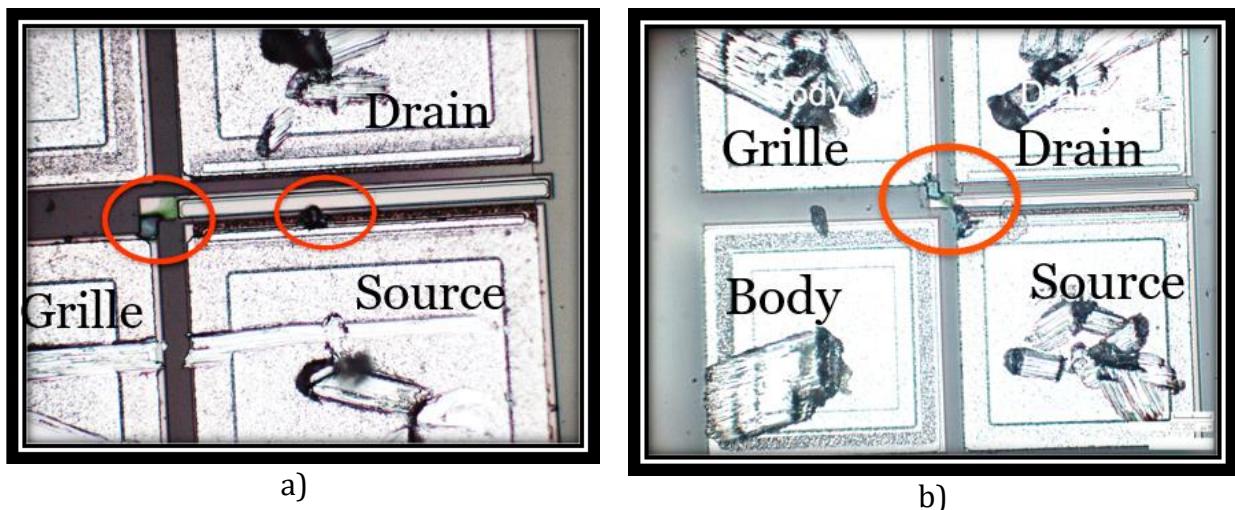


Figure 109: Photographie du défaut créé sur MR après stress TLP sur la grille : a) stress positif b) stress négatif.

3.3.4. Analyse de la robustesse lors de l'intégration du MESFET dans un circuit

Le planar-MESFET étudié dans ce travail a été conçu afin de réaliser des composants dont le niveau de courant est adaptable. Ainsi la structure du planar-MESFET est parfaitement adaptée pour fournir un courant de sortie, qui dépendra du nombre de transistors connectés en parallèle. Plusieurs fonctions électroniques ont ainsi été conçues à

partir du planar-MESFET et sont intégrées à la puce test, comme un oscillateur, une paire différentielle ou la fonction totem-pôle (Figure 110).

C'est la fonction totem-pôle que nous avons choisi de tester du fait de sa structure propice à l'étude. En effet, étudier l'oscillateur à anneaux revient à étudier la robustesse du premier transistor donc d'une cellule unique. La fonction de comparateur est difficile à étudier car elle n'est pas optimisée pour cela et ne présente aucune prise de contact pour réaliser les mesures.

La fonction totem-pôle est un driver de sortie qui permet de convertir un niveau de tension en un autre niveau. A la différence d'une fonction push-pull, le circuit est composé avec deux transistors de même type (NPN ou PNP). Dans notre étude, ces transistors sont des BUFFER MESFET, eux même constitués par la mise en parallèle de douze cellules élémentaires de MESFET (sans aucune diode de protection additionnelle), ce qui fait une largeur totale de canal de 6144 µm avec une largeur de grille de 4994 µm. Cette fonction est ici utilisée pour fournir la quantité de courant nécessaire à la grille de MESFET de puissance. Cette fonction totem-pôle fournit pour $V_{ds}=12V$ un courant de sortie $I_{ds}=300mA$ avec V_{gs} flottant et $I_{ds}=0,7 \mu A$ pour $V_{g1s}=V_{g2s}=-16V$ (canal bloqué) [MOG13]. L'électrode de body a disparu lors de l'intégration du composant.

L'agencement de cette fonction donne la possibilité de tester chacun des deux BUFFER MESFET indépendamment, même si les grilles sont laissées flottantes (Figure 111). Le banc TLP est utilisé à température ambiante pour stresser le MESFET Buffer seul, entre le drain D1A et le point de test PMA et la fonction complète du totem pole, donc avec un stress TLP appliqué entre le drain D1A et la source S2A et avec les autres électrodes laissées flottantes (Figure 111, a).

Le résultat en Figure 112 montre une meilleure robustesse ESD pour le totem pole en entier comparé au MESFET buffer seul. En effet pour ce dernier, le courant augmente « anormalement » dès qu'un planar-MESFET présente une détérioration, soit autour de 150V. En revanche pour la fonction entière, le test est reproductible et le composant continue de fonctionner alors que des défaillances successives apparaissent physiquement. Le test a été arrêté manuellement pour la fonction entière bien que la mesure entre chaque stress n'indique qu'une variation de 6% de la mesure originale.

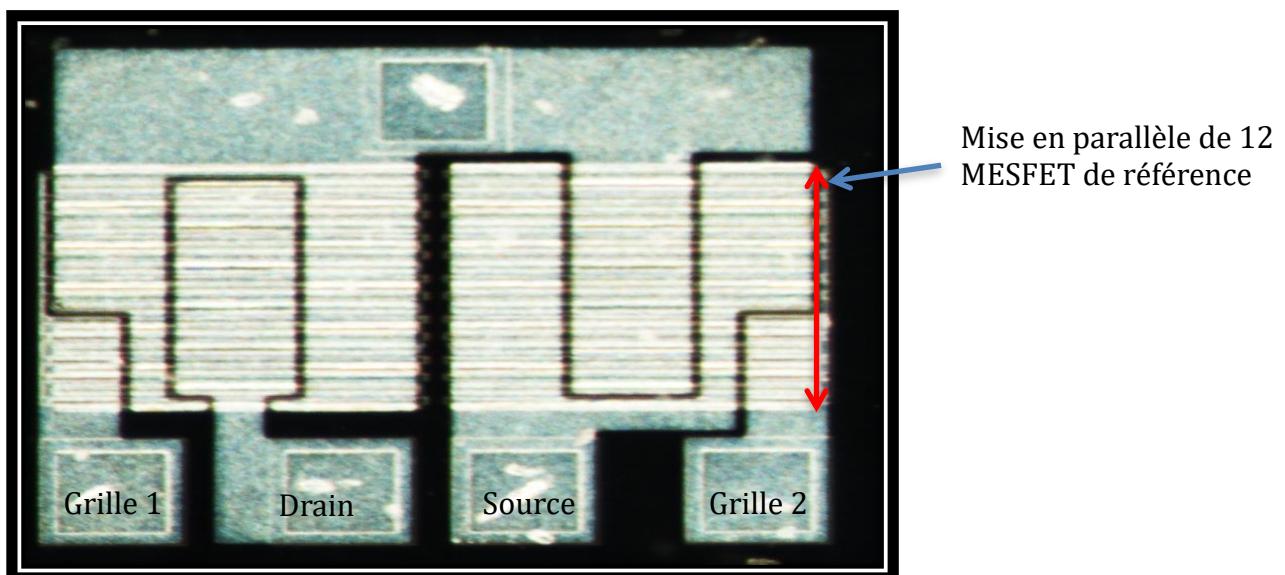
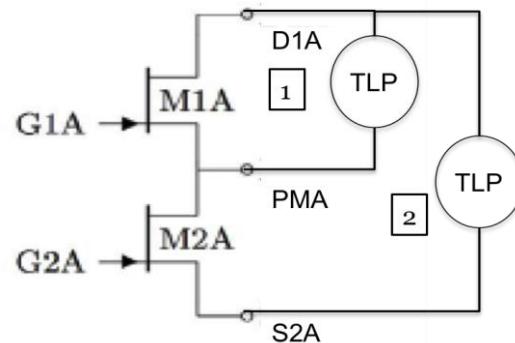
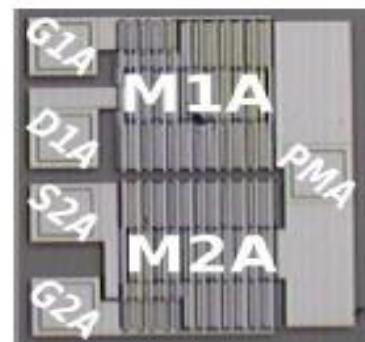


Figure 110: photographie de la fonction totem-pôle en SiC.



a) Schéma électrique



b) Photographie

Figure 111: Schéma électrique et photographie de la fonction totem-pole, constitué de 2*12 cellules MESFET en parallèle.

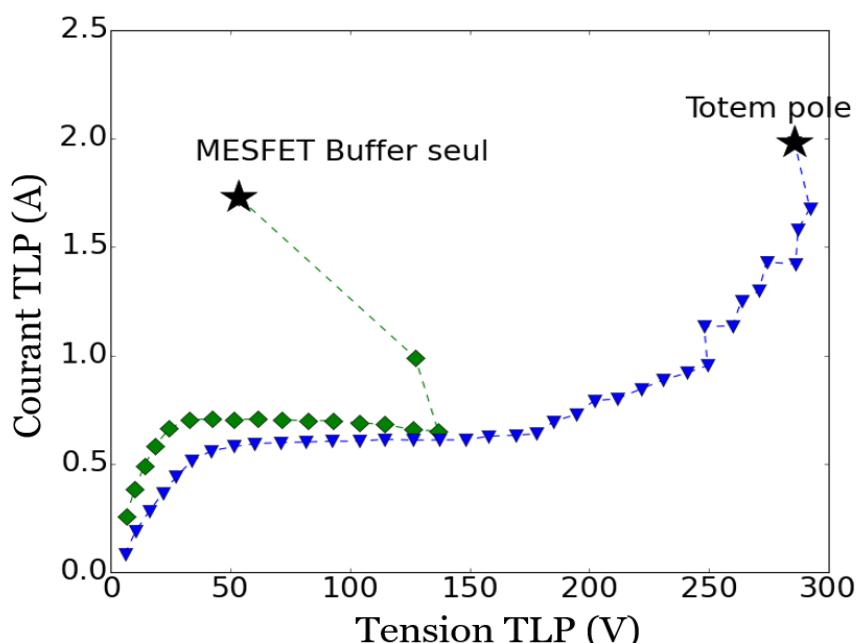


Figure 112: Test TLP sur Totem pole entier ou sur une cellule buffer seule ; l'étoile indique l'apparition d'une défaillance physique. La fonction totem pole soutient plus de stress que les MESFET Buffer seul.

La fonction totem-pôle semble supporter une certaine puissance autour de 500 W_{tlp} bien qu'elle présente des défaillances physiques. Cette puissance est bien supérieure à celle soutenue par une cellule unique de planar-MESFET. Ce résultat pointe un des avantages de la parallélisation des cellules pour l'augmentation de la robustesse.

Concernant la défaillance observée durant le test, il semblerait que l'oxyde de chaque cellule claque petit à petit avec l'augmentation du stress électrique (Figure 113). Ainsi chaque augmentation du courant au-delà de 250 V dans le relevé I_{tlp}-V_{tlp} correspond à la défaillance d'une cellule. Lorsqu'une cellule ne fonctionne plus, des pertes sont créées mais la fonction globale est préservée.



Figure 113: Défaillance observée après stress TLP sur totems pole en SiC.

Comme il a été présenté dans cette thèse, remplacer le MESFET de référence (MR) par le MESFET avec une diode Zener sur le drain (MZD) permettrait d'améliorer d'au moins 100 W_{TLP} la robustesse ESD du composant. Ce constat n'est confirmé que pour une cellule unique car l'intégration de cette cellule dans un circuit n'a pas pu être réalisée et testée. Ce remplacement aurait permis de réellement comparer l'amélioration pour la robustesse ESD que pouvait apporter cette nouvelle architecture de MESFET.

Il est effectivement possible de constater un effet inverse à celui escompté, c'est-à-dire d'observer une diminution de la robustesse ESD lors de l'intégration du MZD. En effet la diode Zener se déclenchant à 30 V en direct et 115 V en TLP, il est malheureusement possible que toutes les cellules du totem-pole réagissent ainsi et détériorent le fonctionnement du composant pour des valeurs de stress électrique plus faibles.

Nous allons voir par la suite si l'intégration d'une diode Zener sur l'électrode de drain s'avère compatible avec la protection contre les irradiations d'ions lourds.

3.4. Analyse de la tenue aux radiations du MESFET SiC

La robustesse aux ESD ne garantit en aucun cas celle aux radiations, même si des similitudes dans la constante de temps du stress et dans les procédés de défaillance peuvent être relevés. En effet, comme il a été vu lors du chapitre 1, certains mécanismes de défaillance sont proches comme par exemple le phénomène de burnout (SEB), correspondant à l'augmentation du courant engendré par le déclenchement d'un transistor bipolaire parasite et détruisant le composant par effet thermique. Or, c'est ce même phénomène qui intervient dans notre étude TLP sur les MESFET. C'est pourquoi il serait intéressant d'analyser si l'ajout de la diode Zener sur l'électrode de drain, efficace pour l'amélioration de la robustesse aux ESD, améliore la tenue aux radiations. Un travail de simulation a donc été réalisé afin d'étudier l'influence de la diode Zener sur le planar-MESFET lors d'événements singuliers radiatifs liés aux ions lourds.

Dans un premier temps, nous allons commenter différents résultats déjà obtenus sur le mesa-MESFET, puis les résultats de simulation sur le MZD permettront de conclure

après comparaison avec la simulation du MSD sur l'intérêt de l'ajout de la diode Zener et l'intérêt du SiC pour la tenue aux radiations.

3.4.1. Tenue aux radiations de mesa-MESFET en SiC

Concernant la tenue aux radiations des MESFET SiC, des tests expérimentaux avec des protons et des neutrons ont été réalisés et présentés dans la thèse de M. Alexandru [ALE13]. Une robustesse bien supérieure à celle du silicium a été observée. Aucun test aux ions lourds n'a cependant été réalisé sur les mesa-MESFET.

La thèse de M. Alexandru traite d'irradiations de protons réalisées à différentes énergies sur les diodes Schottky et sur les mesa-MESFET de l'étude. Ces tests sont été menés au HZDR, « the Institute of Ion Beam Physics and Material Research » en Allemagne. Les composants ont été irradiés à différentes énergies (100MeV, 60MeV et 15MeV) avec une fluence de $1,6 \cdot 10^{11}$ p/cm². Les résultats montrent que ces irradiations n'ont pas d'influence sur le comportement électrique du composant. Seul l'énergie la plus faible perturbe ce fonctionnement avec l'observation d'une légère augmentation de la hauteur de barrière de la diode Schottky et donc une diminution du courant de fuite [ALE14]. Cet effet est finalement positif pour le transfert du courant mais n'est observé que pour des irradiations à faible puissance.

Toutefois, aucun effet singulier n'a été observé même si le test radiatif a permis de valider la bonne robustesse du contact Schottky fait de tungstène sur le SiC. Concernant les mesa-MESFET, les tests de protons étaient initialement prévus pour 4 fluences différentes mais au-delà de $5 \cdot 10^{12}$ p/cm², les mesures n'ont pas pu être réalisées à cause du boîtier non adapté et du niveau d'activation de l'irradiation. Les tests ont donc été réalisés avec des fluences trop faibles pour observer des événements singuliers sur le mesa-MESFET.

Pour avoir plus de précisions sur l'influence des irradiations sur le comportement électrique, M. Alexandru a utilisé le logiciel SRIM (Stopping and Range of Ions in Matter [STO13]) afin de visualiser la trace de la particule dans le composant. Ces résultats montrent qu'au-delà d'une puissance de 10 MeV, les protons pénètrent en profondeur dans le composant jusqu'à atteindre son extrémité. Cette valeur correspond à la puissance limite pour laquelle l'irradiation améliore les performances électriques du composant [FL013].

Dans notre travail, nous étudions seulement l'influence des ions lourds sur le planar-MESFET, grâce aux simulations TCAD Sentaurus qui permettent de comparer la tenue aux radiations de ces composants et d'observer si la structure d'amélioration de la robustesse ESD est efficace pour la robustesse radiative.

3.4.2. Tenue des planar-MESFET face aux irradiations d'ions lourds

En raison du délai et du coût important des études expérimentales, seules des simulations avec TCAD Sentaurus ont été menées. Ces simulations ont permis de tester la robustesse aux ions lourds des planar-MESFET et de déterminer leur zone de sécurité (SOA) et de sensibilité. Notre travail est de plus focalisé sur l'étude spécifique d'ions lourds car ces particules semblent être les plus pertinentes à étudier par rapport aux composants SiC [ABB14] [LIN11]. D'autre part, l'apport de la diode Zener intégrée sur l'électrode de drain est évaluée.

3.4.2.1. Paramétrage de simulation d'irradiations aux ions lourds

Dans le cas d'une irradiation sur un interrupteur de puissance à grille isolée, il est commun d'observer soit la destruction de la grille, soit le déclenchement d'un transistor parasite

Lors de la simulation, il est ainsi nécessaire d'appliquer une tension nominale sur le drain, ainsi qu'une tension de blocage sur la grille, afin d'observer ces défaillances. Avant l'impact ionisant, le courant de drain correspond à son courant de fuite de référence. Après l'impact, soit le courant revient à sa valeur originale, soit un courant significatif est maintenu, traduisant la défaillance du composant.

En regardant les résultats de la simulation Ids-Vds en statique (Figure 25), les conditions de simulation choisies sont une tension Vds de 20V et une tension Vgs de -15V. L'électrode de body reste initialisée à zéro volt pour toutes les simulations. Dans TCAD Sentaurus, les ions lourds sont simulés dans la catégorie Physic{} dans laquelle il est possible de définir plusieurs critères comme le range, le LET, la direction (horizontale ou verticale), l'instant de collision, et bien sûr sa localisation dans la structure. Il est possible de définir également le diamètre de l'ion pénétrant lequel sera choisi de manière arbitraire $d=0,05 \mu\text{m}$. En effet, S. Kuboyama [MIZ14] montre que seul le LET et le range influencent le déclenchement d'une structure parasite et non la nature et la taille de la particule ionisante. Quelques paramètres physiques sont également à ajouter comme la possibilité de recombinaison radiative, ou la possibilité de tracer les charges générées par les ions lourds. Lors de la simulation, la radiation est appliquée après 1 ns et dure 300 ns ou jusqu'à son arrêt manuel.

Seules les équations de Poisson, de continuité des électrons et de continuité des trous sont résolues du fait d'un temps de simulation excessif. En effet le maillage de la structure est resserré au niveau de la trace ionisante, et les temps de simulations pouvant durer 3 semaines, il n'est pas envisageable de simuler le calcul de la température.

3.4.2.2. Résultat des simulations d'irradiation aux ions lourds sur le planar-MESFET

Les radiations pouvant survenir de toutes les directions dans le composant, il n'y a pas de localisation préférentielle définie pour la pénétration de la radiation. Comme il est difficilement envisageable d'étudier toutes les orientations de pénétration, nous allons nous focaliser sur des configurations latérales dans un premier temps puis horizontales. Afin de faciliter la lecture des graphes, les valeurs en x et y dont les résultats sont les plus significatives sont représentées en Figure 114.

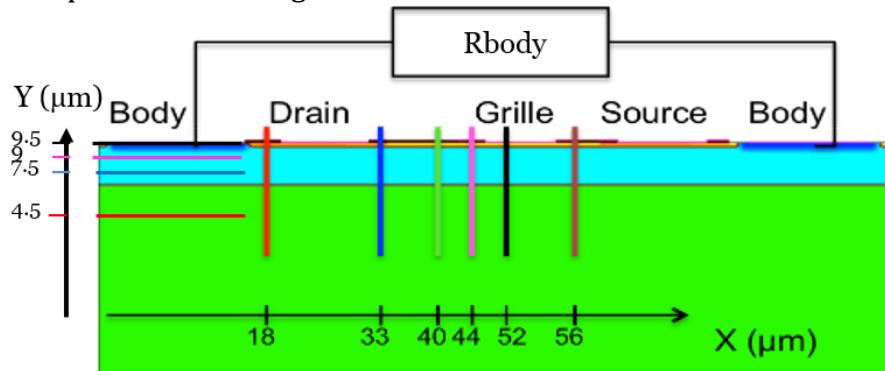


Figure 114: Légende des radiations verticales et horizontales.

1/ Irradiations verticales

Dans un premier temps, nous étudierons le comportement électrique lorsque le composant n'est pas polarisé, donc avec toutes ces électrodes à la masse et pour une irradiation d'un LET de $5 \text{ keV}.\mu\text{m}^{-1}$ avec un range de $5 \mu\text{m}$ puis de $15 \mu\text{m}$.

Des courants transitoires dont l'amplitude et la durée dépendent de la localisation de l'irradiation sont relevés dans la Figure 115. Le courant atteint au maximum 80 mA pour un range de $5 \mu\text{m}$ et 30 mA pour un range de $15 \mu\text{m}$. Aucun déclenchement parasite n'a en revanche été détecté car le courant revient à son état initial après l'impact ionisant.

Nous remarquons donc que pour des ranges élevés, les pics de courant sont plus importants. De plus, certaines localisations sont plus sensibles que d'autres. En particulier dans la zone à fort champ électrique entre les métaux de drain et de grille, pour $x=33 \mu\text{m}$, $x=40 \mu\text{m}$ et $x=52 \mu\text{m}$.

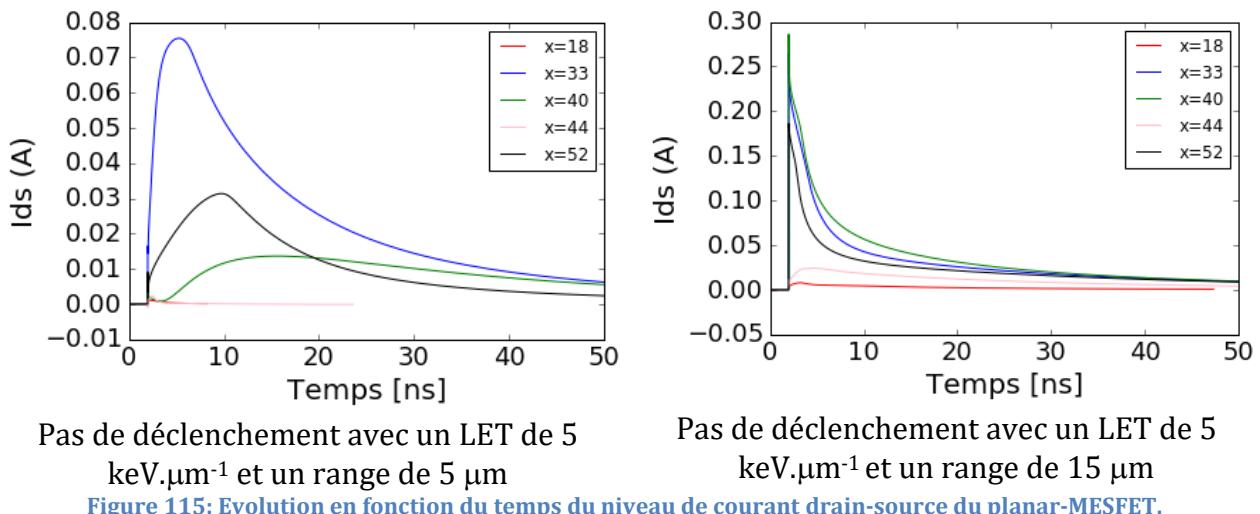


Figure 115: Evolution en fonction du temps du niveau de courant drain-source du planar-MESFET.

Lorsque le courant est polarisé, comme initialement défini et pour un LET de $1 \text{ keV}.\mu\text{m}^{-1}$, avec un range de $1 \mu\text{m}$, nous retrouvons une fois de plus des courants transitoires parasites lors de l'irradiation (Figure 116). Cette configuration de simulation servira pour la suite de référence. Au cours de la simulation, un pic de 70 mA est relevé, avec un courant qui revient plus rapidement à sa valeur d'origine que lorsque le composant n'est pas polarisé.

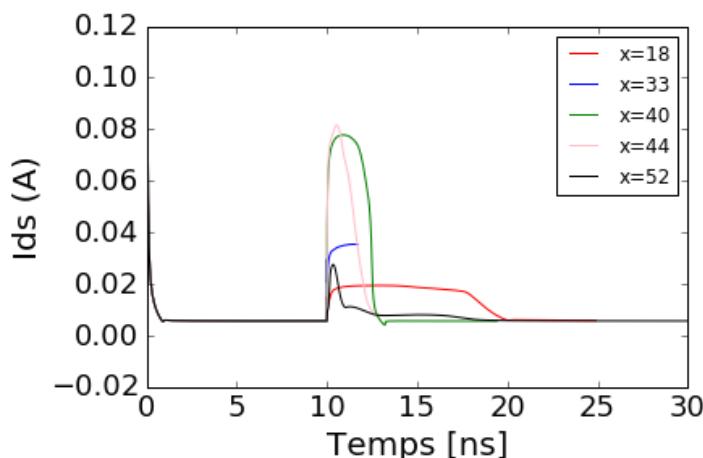


Figure 116: Simulation d'ion lourd sur MZD avec $V_{ds}=20\text{V}$, avec un LET de $1 \text{ keV}.\mu\text{m}^{-1}$ et un range de $1 \mu\text{m}$. Seul des changements transitoires et non destructifs sont observés.

- Chapitre 3 Etude ESD et radiatifs sur MESFET SiC

Pour un range de 15 μm , traversant entièrement le canal N et l'épaisseur P, et toujours avec un LET de 1 $\text{keV}.\mu\text{m}^{-1}$, le courant tarde à retrouver sa valeur d'origine pour $x=33 \mu\text{m}$. Ce résultat s'apparente au déclenchement d'un SEB pour cette irradiation même si le temps de simulation n'a pas permis de le prouver. En effet nous n'avons pas réussi à faire converger la simulation pour une durée supérieure et nous ne pouvons statuer sur le cas (Figure 117).

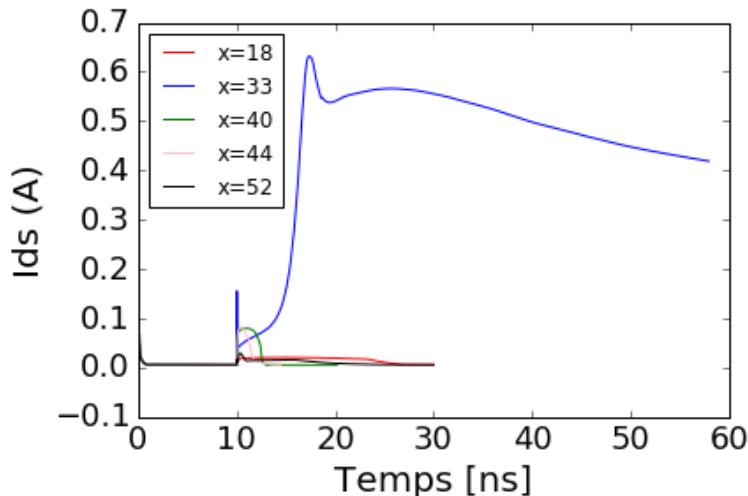


Figure 117: Simulation d'ion lourd sur MZD avec $V_{DS}=20\text{V}$, avec un LET de $1 \text{ keV}.\mu\text{m}^{-1}$ et un range de $15 \mu\text{m}$. La radiation en $x=33$ peut constituer un problème pour l'intégrité du composant.

Cependant, au regard des résultats de la Figure 119, et au regard des résultats déjà obtenus par S. Onoda [ONO11], nous pouvons nous avancer en considérant qu'il s'agit bien d'un déclenchement SEB. Toutefois et contrairement à ce que pensait S. Onoda, notre étude montre que le range a une influence sur le déclenchement du SEB car ce paramètre est le seul à avoir été modifié par rapport à la simulation de référence.

De plus, l'irradiation en $x=33 \mu\text{m}$, c'est-à-dire entre le drain et la grille, est sans conteste la localisation la plus problématique pour la fiabilité du composant. Elle correspond à la zone sensible lors d'une ESD, où apparaît un défaut lors du stress.

Par la suite, il semble pertinent de faire varier le LET afin de visualiser le déclenchement d'un SEB. Ainsi pour le même range, un LET de 50 $\text{keV}.\mu\text{m}^{-1}$ est appliquée (Figure 118).

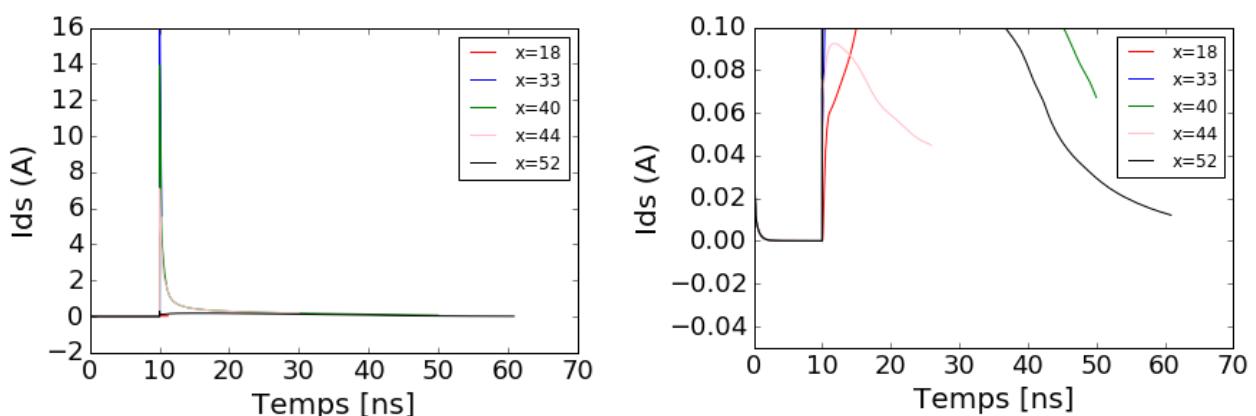


Figure 118: Simulation d'ion lourd sur MZD avec $V_{DS}=20\text{V}$, avec un LET de $50 \text{ keV}.\mu\text{m}^{-1}$ et un range de $15 \mu\text{m}$. Durant quelques nanosecondes, un courant de 16A peut détruire le composant.

Malgré un courant de drain très élevé pour $x=44 \mu\text{m}$ ($\text{Ids}>4\text{A}$), il n'y a pas de déclenchement de structure parasite, avec un courant qui revient à sa valeur d'origine. Cependant d'un point de vue thermique, un tel niveau localisé de courant devrait conduire à la destruction du composant. Pour $x=33 \mu\text{m}$ et $x=40 \mu\text{m}$, la simulation arrête d'ailleurs de converger. De même, un emballement thermique devrait être observé dans une simulation prenant en compte l'effet thermique. Enfin sur ces résultats, seule l'aire entre la grille et le drain est sensible au déclenchement aux radiations d'ions lourds.

Comme le montre la Figure 119, le courant créé par l'irradiation s'évacue à travers les différentes électrodes du composant. Le courant parasite ne créé par un SEB à travers l'épitaxie P mais traverse cette épaisseur pour aller dans le substrat. En prenant en compte l'effet thermique dans les simulations, la création de porteurs par avalanche thermique entraîne sans doute le déclenchement du même transistor parasite que pour les ESD et donc la destruction du composant par effet thermique.

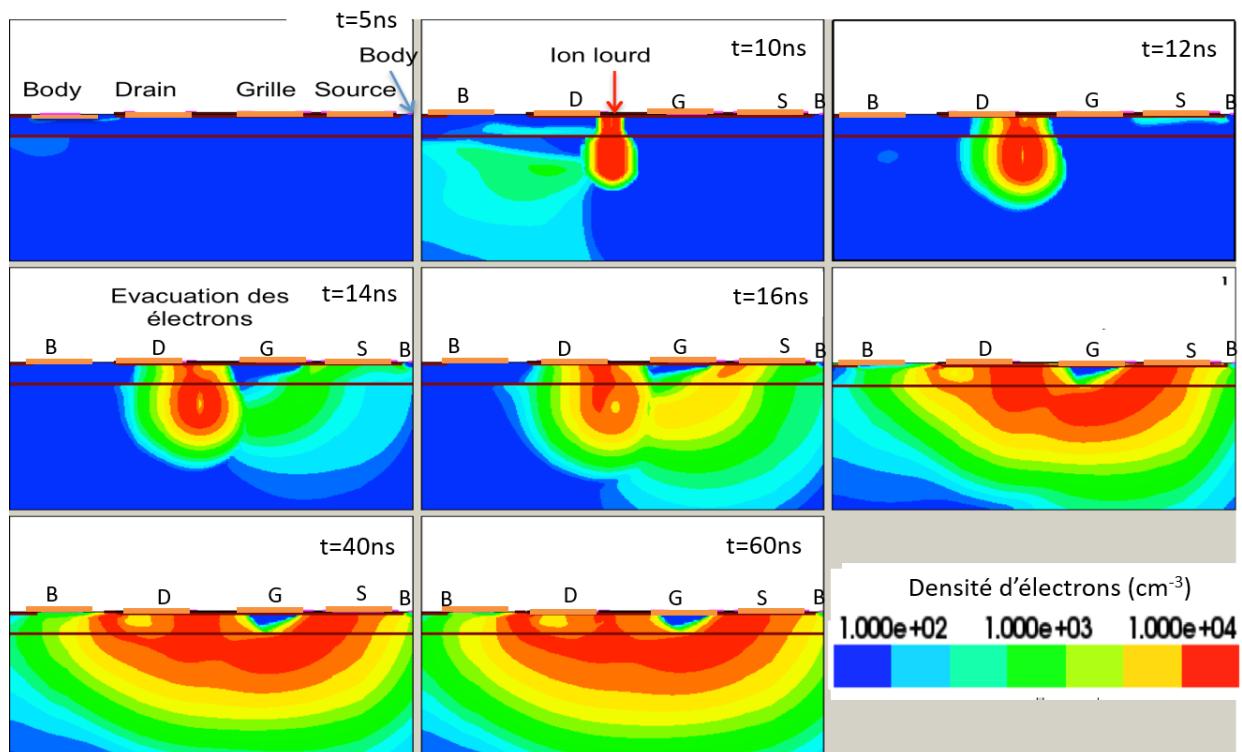


Figure 119: Répartition de la densité totale de courant dans MZD pour $x=33\mu\text{m}$ lors d'une radiation par ion lourd avec un LET de $1 \text{ keV}.\mu\text{m}^{-1}$ et un range de $15 \mu\text{m}$.

2/ Irradiations horizontales

Pour effectuer l'étude lors d'irradiation horizontale, seule l'orientation de la particule ionisante a été modifiée. Dans un premier temps, les paramètres de référence appliqués sont un range de $1 \mu\text{m}$ et un LET de $1 \text{ keV}.\mu\text{m}^{-1}$.

Comme dans le cas précédent, bien qu'un courant transitoire autour de 10 mA soit observé pour différentes localisations horizontales d'impact (Figure 120), le composant ne semble pas présenter de structure parasite et le courant semble revenir à sa valeur d'origine.

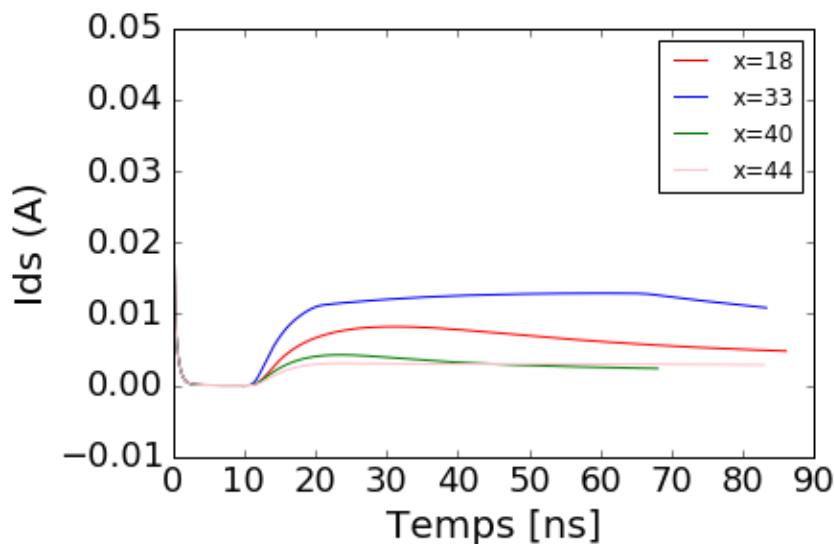


Figure 120: Simulation d'une radiation horizontale d'un ion lourd sur MZD avec $V_{DS}=20V$, avec un LET de 1 $\text{keV.}\mu\text{m}^{-1}$ et un range de 1 μm .

Un Range de 10 μm et un LET de 20 $\text{keV.}\mu\text{m}^{-1}$ ont été utilisés afin d'observer un courant non négligeable dans le composant. Les résultats montrent que les radiations les plus significatives avec un courant allant jusqu'à 1,6A sont celles localisées en $Y=7,5 \mu\text{m}$ puis en $Y=4,5 \mu\text{m}$ (Figure 121).

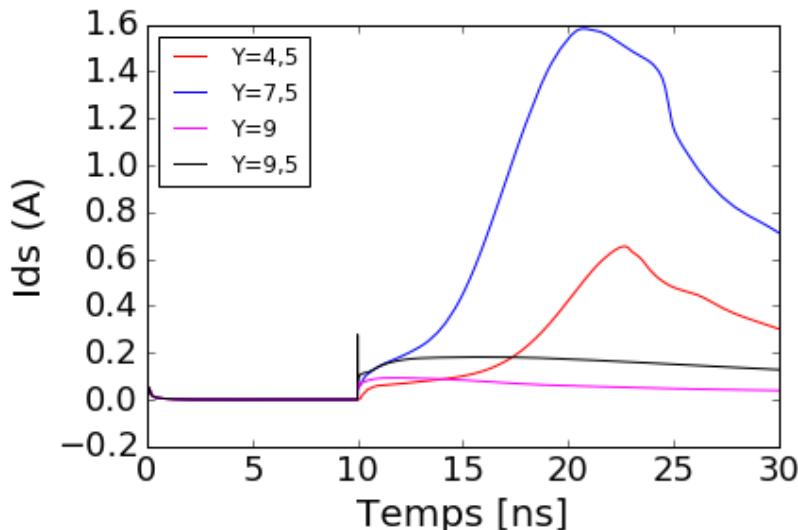


Figure 121: Simulation d'une radiation horizontale d'un ion lourd sur MZD avec $V_{DS}=20V$, avec un LET de 20 $\text{keV.}\mu\text{m}^{-1}$ et un range de 10 μm .

Comme lors d'irradiations verticales, la température n'est pas prise en compte dans ces simulations, ce qui ne permet de corrélérer les résultats de simulation avec la littérature et la présence de SEB. L'irradiation dans l'épitaxie P, pour $y=7,5 \mu\text{m}$, semble la localisation horizontale la plus sensible du composant.

3/ Comparaison de robustesse aux irradiations pour MZD et MSD

Afin d'évaluer l'intérêt de la diode Zener pour l'amélioration de la tenue en tension aux irradiations d'ions lourds, les résultats pour MSD sont comparés avec la simulation de référence pour MZD.

Le résultat de la simulation avec un LET de $1 \text{ keV}.\mu\text{m}^{-1}$ et un range de $1 \mu\text{m}$ est exactement similaire (Figure 122) au résultat obtenu pour MZD (Figure 116). La diode Zener n'apporte donc aucun élément de protection supplémentaire contre les irradiations avec un courant toujours évacué par les électrodes. Cette structure d'amélioration de la robustesse ESD n'est donc pas compatible pour l'amélioration de la tenue aux ions lourds lors d'irradiation.

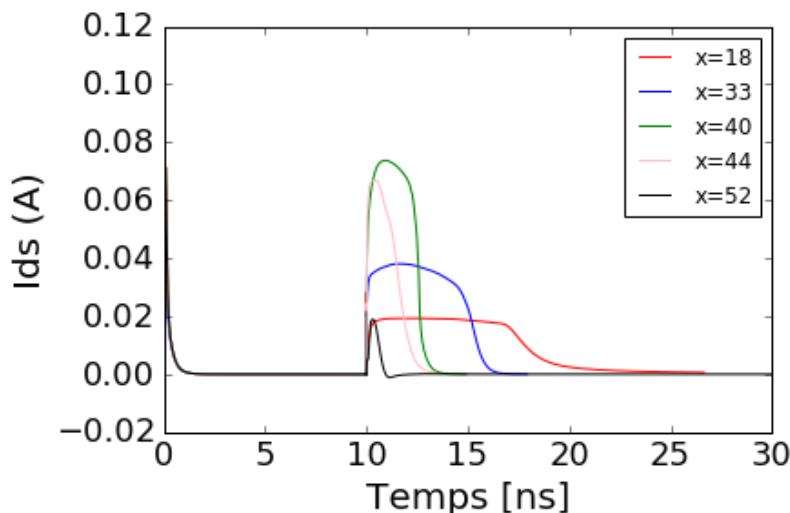


Figure 122: Simulation d'ion lourd sur MSD avec $V_{ds}=20\text{V}$ avec un LET de $1 \text{ keV}.\mu\text{m}^{-1}$ et un range de $1 \mu\text{m}$.

3.4.2.3. Conclusion sur la robustesse aux ions lourds de planar-MESFET en SiC

D'après la bibliographie, la robustesse aux irradiations des MESFET en SiC est meilleure que celle des MESFET en silicium, avec peu d'effets observés pour des fluences allant jusqu'à 1.10^{12} p/cm^2 .

Toutefois même si la section efficace n'a pu être expérimentalement déterminée, le travail de simulation a pu mettre en avant une zone de sensibilité lors de l'irradiation, avec un fort courant transitoire observé à partir d'un certain range et d'un certain LET :

- Pour les irradiations verticales, c'est sans surprise qu'une fragilité apparaît entre les électrodes de grille et de drain : c'est la zone critique pour la fiabilité lors de stress ESD.
- Pour les irradiations horizontales, la sensibilité est accrue pour des radiations intervenant dans l'épaisseur de dopage P.

Les charges créées sont évacuées à travers le substrat et les électrodes mais le chemin observé serait peut-être différent en prenant en compte l'influence de la température et pour corrélérer avec la littérature et le déclenchement d'un SEB. Le courant observé après l'interaction avec l'ion lourd est très important et peut amener à la destruction du composant mais le déclenchement d'un SEB se traduisant par le déclenchement d'un transistor parasite comme celui des ESD, à travers l'épitaxie P, n'est pas prouvé ici. La simulation, qui pour des raisons de complexité n'a pas pris en compte la température, ne permet pas de statuer sur la tenue aux irradiations d'ions lourds du composant.

De plus, la protection mise en place pour améliorer la robustesse aux ESD n'apporte aucune amélioration face aux irradiations d'ions lourds. En effet l'interaction avec la particule pouvant survenir dans toutes les parties du composant, il est difficile de créer une protection localisée comme pour les ESD.

Conclusion

Tout au long de ce travail, des résultats expérimentaux ont été mêlés à des résultats de simulation afin de valider l'étude des mécanismes de défaillance sur les MESFET SiC. L'utilisation d'outils de caractérisation comme la caméra EMMI, la Lock-in thermographie, le FIB couplés à la simulation du composant via TCAD Sentaurus ont permis d'identifier et de comprendre différents mécanismes de défaillance propres au carbure de silicium. Les études expérimentales couplées à celles par simulation ont permis de se passer d'étude statistique et ont mis en avant les divers mécanismes de défaillance dans le SiC suite à des stress ESD.

Dans un premier temps, l'étude sur le composant mesa-MESFET a clairement démontré que l'augmentation du courant dans le composant lors d'un stress ESD était responsable de l'élévation locale de la température. Cette augmentation de courant est liée au déclenchement d'un transistor parasite, limitant la robustesse ESD du composant. La propriété de sublimation du SiC a ainsi été identifiée comme une cause ultime de destruction du composant. Cette propriété du SiC différencie l'étude des mécanismes de défaillances de ces composants vis-à-vis de ceux en silicium. En effet la mesure du courant de référence n'est pas ici un critère suffisant pour détecter une anomalie lors des test ESD comme pour l'étude de composant en silicium car la signature électrique de défaillance n'est pas aussi franche [SAL05]. L'étude a aussi démontré l'importance de la conception pour la robustesse ESD, avec l'importance de l'angle du composant lors de la répartition du champ électrique dans le composant. Des règles de conception avec une amélioration et un compromis sont donc proposées afin d'augmenter la robustesse ESD des composants en SiC.

Concernant le planar-MESFET, des protections intégrées dans la structure du composant ont été testées pour l'amélioration de la robustesse ESD. L'apport considérable, sans coût et sans perturbation du fonctionnement électrique statique ou dynamique, de l'addition d'une diode Zener sur l'électrode de drain permet au composant de soutenir une puissance TLP nettement plus importante. Le composant passe alors d'un statut 1A à 1C dans la qualification JEDEC ESD, ce qui garantit son utilisation la plus courante (en laboratoire) sans défaillances. De plus, cette protection est intéressante car elle est contenue dans le masque de conception du composant et limite l'ajout de protections externes lourdes et couteuses à mettre en œuvre.

Malgré cette protection, une défaillance est toujours possible. L'étude de fiabilité a mis en évidence deux mécanismes distincts liés soit au déclenchement d'un transistor parasite, soit au claquage du diélectrique de passivation. Ces défaillances ont pu être discriminées grâce à l'utilisation de la Lock-in thermographie, qui est une étape innovante pour la détection de défaillance ESD, et qui a été démontrée pour la première fois au cours des présents travaux.

Pour le MESFET avec la diode Zener sur le drain, une amélioration du déclenchement du transistor parasite est proposée avec la répartition des porteurs dans l'électrode de body à travers sa métallisation.

Pour les deux autres planar-MESFET, la défaillance du diélectrique intermétallique limite les performances des composants en carbure de silicium. En effet, le SiO_2 ne peut supporter les mêmes contraintes physiques que le carbure de silicium. Les résultats de simulations et les recherches bibliographiques laissent penser que l' Al_2O_3 pourrait être un

- Conclusion

candidat prometteur pour remplacer le SiO₂ sur les composants dont une fiabilité supérieure est requise.

De plus, l'étude TLP sur le contact Schottky du MESFET et sur une diode Schottky a été limitée par cette même défaillance liée à la tenue en tension du diélectrique intermétallique. La configuration du contact Schottky sur le MESFET présente une robustesse aux ESD plus faible que celle du contact ohmique de drain (20W<150W) bien que l'origine de la défaillance soit similaire. La robustesse ESD de la diode est en revanche plus importante du fait d'une conception optimisée avec des jonctions circulaires.

Enfin, des simulations ont été réalisées afin de tester la tenue aux ions lourds de ces structures et afin de comparer si la solution pour l'amélioration de la robustesse ESD était compatible. Malheureusement, il ressort des résultats de simulation que l'ajout de la diode Zener n'apporte aucune amélioration sur la robustesse du composant suite à une irradiation d'ions lourds.

Le modèle de simulation choisi pour ce test ne prend toutefois pas en compte la température et les résultats obtenus ne permettent pas de confirmer le déclenchement d'un SEB, comme observé dans la littérature, bien qu'un fort courant transitoire soit créé dans la structure.

La conclusion de ces travaux sur la tenue aux radiations est que, même sans possibilité d'expérimenter les irradiations directement sur le composant, il semble que les composants SiC, d'après l'étude bibliographique, aient une meilleure tenue en tension face aux ions lourds que ceux en silicium, mais moindre que ceux de la technologie GaN. Cela est lié au large gap qui requiert une énergie supérieure pour créer la mise en conduction des électrons dans le composant lors d'une radiation ionisante.

Pour aller plus loin, le planar-MESFET avec la diode Zener est prêt pour être intégré dans différentes applications, soit comme dans un driver intégré de composant de puissance, soit dans des environnements à haute température pour lequel ses performances [MOG13] et sa robustesse aux ESD et aux irradiations ont été confirmées. Il aurait été bénéfique de pouvoir implémenter le composant protégé dans une fonction électronique afin de pouvoir comparer la différence de robustesse ESD avec les MESFET de référence. Seule des suppositions sur son comportement sont actuellement possibles et de nouveaux tests permettraient de valider l'influence de cette amélioration sur la robustesse ESD de circuits plus complexes.

Les perspectives de ces travaux seraient la création d'une figure de mérite permettant d'obtenir un niveau de robustesse par rapport aux besoins requis. Cela semble être une étape importante pour le développement des composants à semi-conducteur grand gap.

De plus, concernant les irradiations aux ions lourds, la simulation en prenant en compte la température avec le modèle « hydrodynamic » et le test physique sur les planar-MESFET permettrait de confirmer les résultats obtenus dans ce manuscrit et d'enrichir le logiciel TCAD Sentaurus sur ce domaine.

Il serait envisageable aussi d'utiliser la lock-in thermographie pour l'étude d'autres composants à semi-conducteur grand gap. Une voie qui a été ouverte dans cette étude et qui serait intéressante de poursuivre. L'utilisation de nouvelles méthodes de détection de défaillance pour les composants en SiC est aussi possible.

Enfin des solutions prometteuses pour l'amélioration de la robustesse ESD et radiative ont été proposés pour des composants en silicium [ZER14] [COU15] et doivent être étudiés pour le SiC. La réalisation de composant avec de Al₂O₃ comme diélectrique

- Conclusion

intermétallique serait également une perspective intéressante à tester pour l'amélioration commune de la robustesse.

Pour clore ce travail, les résultats de l'étude de fiabilité sont prometteurs pour le développement de la technologie du SiC et répondent à des interrogations sur ses mécanismes de défaillance. Des études sont également encore nécessaires sur la fiabilité ESD et radiative des différents composants du SiC.

Bibliographie

- [ABB13] C. Abbate, G. Busatto, F. Iannuzzo, S. Mattiazzo, A. Sanseverino, L. Silvestrin, F. Velardi, "Single Event Effects Induced by Heavy Ion irradiation in SiC Power devices", Appolo workshop, Roma, december 2013
- [ABB14] C. Abbate, G. Busatto, P. Cova, N. Delmonte, F. Giuliani, F. Iannuzzo, A. Sanseverino, and F. Velardi, "Thermal damage in SiC Schottky diodes induced by SE heavy ions," *Microelectronics Reliability*, vol. 54, no. 9–10, pp. 2200–2206, Sep. 2014.
- [ABB15] C. Abbate, G. Busatto, F. Iannuzzo, S. Mattiazzo, A. Sanseverino, L. Silvestrin, D. Tedesco, and F. Velardi, "Experimental study of Single Event Effects induced by heavy ion irradiation in enhancement mode GaN power HEMT," *Microelectronics Reliability*, vol. 55, no. 9–10, pp. 1496–1500, Aug. 2015.
- [AKA14] I. Akasaki, H. Amano, and S. Nakamura, "Blue LEDs—Filling the world with new light," Nobel Prize Lecture. Stockholm: The Nobel Foundation. Available at http://www.nobelprize.org/nobel_prizes/physics/laureates/2014/popular-physicsprize2014. 2014.
- [ALA08] E. Al Alam, A. Cazarré, F. Morancho, K. Isoird, Y. Cordier. "Le Nitrure de Gallium : un Matériau d'Avenir pour la Conception de Composants de Puissance Haute Tension et Haute Température", MGE 2008 4ème Colloque Matériaux du Génie Electrique, May 2008, TOULOUSE, France. 4 p., 2008.
- [ALE13] M. Alexandru, "4H-SiC integrated circuits for high temperature and harsh environment applications", Universitat politecnica de Catalunya, Centre Nacional de Microelectronica (Spain), 2013.
- [ALE14] M. Alexandru, M. Florentin, A. Constant, B. Schmidt, P. Michel, and P. Godignon, "5MeV Proton and 15MeV Electron Radiation Effects Study on 4H-SiC nMOSFET Electrical Parameters," *IEEE Transactions on Nuclear Science*, vol. 61, no. 4, pp. 1732–1738, Aug. 2014.
- [AME02] A. Amerasekera and C. Duvvury, Front Matter and Index. Wiley Online Library, 2002.
- [AND14] T. J. Anderson, A. D. Koehler, J. D. Greenlee, B. D. Weaver, M. A. Mastro, J. K. Hite, C. R. Eddy, F. J. Kub, and K. D. Hobart, "Substrate-Dependent Effects on the Response of AlGaN/GaN HEMTs to 2-MeV Proton Irradiation," *IEEE Electron Device Letters*, vol. 35, no. 8, pp. 826–828, Aug. 2014.
- [APP79] J. A. Apples and H. M. J. Vaes, "High voltage thin layer device (RESURF devices)," in Proc. IEDM, vol. 25, pp. 238–241, 1979.
- [ARB12] H. Arbess, "Structures MOS-IGBT sur technologie SOI en vue de l'amélioration des performances à haute température de composants de puissance et de protections ESD," Université Paul Sabatier-Toulouse III, 2012.
- [ARO82] N. D. Arora, J. R. Hauser, and D. J. Roulston, "Electron and Hole Mobilities in Silicon as a Function of Concentration and Temperature," *IEEE Transactions on Electron Devices*, vol. ED-29, no. 2, pp. 292–295, 1982
- [AUT10] J. Autran, "Effets des radiations sur l'électronique au niveau atmosphérique et terrestre", REE n°3, mars 2010
- [ASA12] H. Asai, K. Sugimoto, I. Nashiyama, Y. Iide, K. Shiba, M. Matsuda, and Y. Miyazaki, "Terrestrial Neutron-Induced Single-Event Burnout in SiC Power Diodes", *IEEE Transactions on Nuclear Science*, vol. 59, no. 4, pp. 880–885, Aug. 2012.
- [AST12] G. Astre, "Fiabilité des dispositifs HEMT en technologie GaN", these de l'Université Paul-Sabatier-Toulouse III, 2012.
- [BAL08] B.J. Baliga, "Fundamentals of Power Semiconductor Devices", Springer, 2008.
- [BER32] H. Bergson, "Les Deux Sources de la morale et de la religion", 1932.
- [BER96] K. Bergman, "Le carbure de silicium – la base des semi-conducteurs de haute puissance futurs", revue ABB, 1996.
- [BEN06] Z. Benzarti, "Qualification des Nitrures de Gallium pour les dispositifs optoélectroniques : application aux diodes électroluminescentes bleues", thèse de la faculté des sciences de Tunis, Novembre 2006.
- [BON00] JM. Bonnet-Bideau, "Radiation cosmique: danger dans l'espace", CEA DAPNIA, Saclay, 2000.
- [BOS01] G. Boselli, "On high injection mechanisms in semiconductor devices under ESD conditions", 2001.
- [BOI04] B. Boittiaux, "Le transistor à effet de champ à jonctions (JFET)", Lille, Polytech'Lille, 2004.
- [BRA14] J-C. Brandelero, B. Cougo, T. Meynard, N. Videau, O. Goualard, X. Bonnin, H. Schneider, "Evaluation des pertes par commutation pour la conception des convertisseurs et applications des composants grand gap", présentation au Symposium de Génie Electrique-Electronique de Puissance du Futur, SGE 2014, Cachan (FRANCE), Juillet 2014.
- [BRE09] M. Brezeanu, "Diamond Schottky structures," in *Semiconductor Conference*, 2009. CAS 2009. International, 2009, vol. 1, pp. 15–25.

- Bibliographie

- [BRE10] O. Breitenstein, W. Warta, M. Langerkamp, "Lock-in thermography : basics and use for evaluating electronic devices and materials" 2nd ed Berlin, heidelberg : Springer-Verlag ; 2010
- [BUC13] S. Buchner, N. Roche, A. Khachatrian, J. Warner, D. McMorrow, F. Miller, S. Morand, V. Pouget, C. Larue, V. Ferlet-Cavrois, P. Adell, G. Allen, D. Aveline, F. El Mamouni, H. Kettunen, A. Zanchi, Y. Lotfi, S. Hisano, C. Hafer, D. Kerwin, "Comparison of Single Event Transients Generated by Pulsed Lasers at NRL, IMS, EADS, JPL and Aeroflex", RADLAS 2013 "Matériaux semi-conducteurs à grand gap: le carbure de silicium (SiC)", Techniques de l'ingénieur réf E1990, août 2012
- [CAL11] B. Callanan, "Application considerations for silicon carbide MOSFETs", Cree, January 2011.
- [CAR15] F. Carcenac, "Cours sur le Microscope à Balayage Electronique", LAAS, formation interne, septembre 2015.
- [CAT13] Catrene Scientif Committe Working Group, "Integrated power & energy efficiency, power devices technologies, simulatinos, assebly and circuit topographies enabling high energy efficiency applications", 2012.
- [CHA87] H-R. Chang, B-J. Baliga, J-W. Kretchmer et P-A.Piacente, "Insulated Gate bipolar trnistor (IGBT) with a trench gate structure", à l'IEDM 87, 1987.
- [CHA12] S. Charnvanichborikarn, M. T. Myers, L. Shao, and S. O. Kucheyev, "Interface-mediated suppression of radiation damage in GaN," Scripta Materialia, vol. 67, no. 2, pp. 205–208, Jul. 2012.
- [CHA14] B. Chabot, "Analysis of the global electricity production up to 2013 with a focus on the contribution from renewables", in Renewables international, 2014.
- [CHE99] P.Chevalier, "transistors à effet de champ à hétérojonctions sur matériaux III-V pour applications hyperfréquences", Polytech'Lille, 1999.
- [CHE12] Shih-Hung Chen, A. Griffoni, P. Srivastava, D. Linten, S. Thijs, M. Scholz, M. Denis, A. Gallerano, D. Lafontenee, A. Concannon, V. A. Vashchenko, P. Hopper, S. Bychikhin, D. Pogany, M. Van Hove, S. Decoutere, and G. Groeseneken, "HBM ESD Robustness of GaN-on-Si Schottky Diodes", IEEE Transactions on Device and Materials Reliability, vol. 12, no. 4, pp. 589–598, Dec. 2012.
- [CHE14] S.A. Chevtchenko, M. Schulz, E. Bahat-Treidel, W. John, S. Freyer, P. Kurpas, J. Würfl, "Effect of gate trench fabrication technology on reliability of AlGaN/GaN heterojunction field effect transistors", Published in Microelectronics Reliability Volume 54, Issues 9–10, Pages 2191–2195, September–October 2014,
- [CIV09] G. Civrac, "Vers la réalisation de composants haute tension, forte puissance sur diamant CVD. Développement des technologies associées", Thèse de Doctorat : 2009, LAAS
- [CRE07] Cree, "Silicon Carbide (SiC) MESFET Reliability", application note, 2007
- [COU14] B. Courivaud, "Développement et réalisation de nouvelles structures de protection contre les décharges électrostatiques", Université Paul Sabatier – Toulouse III, 2014
- [CUL90] P. Cultrera, "Médecine Aérospatiale" ouvrage collectif sous la direction de J. COLIN, Expansion Scientifique Française, 1990, ISBN:2-70461333-8
- [CRO05] M. Crozon, "Quand le ciel nous bombarde", Ed Vuibert, 2005
- [DEL16] N. Delerue "Accélérateurs de particules: principes & limitations", cours au LPSC, LAL Orsay, 2016.
- [DEN14] P. Denis, P. Dherbécourt, O. Latry, C. Genevois, F. Cuvilly, M. Brault, and M. Kadi, "Robustness of 4H-SiC 1200V Schottky diodes under high electrostatic discharge like human body model stresses: An in-depth failure analysis," Diamond and Related Materials, vol. 44, pp. 62–70, Apr. 2014.
- [DEV10] A. Devie, D. Tournier, P. Godignon, M. Vellvehi, J. Montserrat, X. Jordà, "Fabrication and Testing of 4H-SiC MESFETs for Analog Functions Circuits", ICSCRM, Oct 2009, Nürnberg, Germany. 645 - 648, pp.1159-1162, 2010
- [DIA12] M. Diatta, D. Trémouilles, E. Bouyssou, R. Perdreau, C. Anceau et al. "Understanding the Failure Mechanisms of Protection Diodes During System Level ESD: Toward Repetitive Stresses Robustness", IEEE Transactions on Electron Devices, Institute of Electrical and Electronics Engineers, 2012, 59 (1), pp.108 - 113.
- [DUB95] J-Y. Duboz, "Matériaux semi-conducteurs à grand gap II-V à base de gaN", ED. Techniques de Ingénieur, 1995.
- [ECO15] R. Ecoffet, "Radiation effects on components at space level", présentation orale à ESREF 2015.
- [RTE14] RTE, "Evolution de la consommation française d'électricité", www.edf.fr, données de 2014, vu en octobre 2016.
- [EKO02] A. Ekoue, "Caractérisations électriques et physico-chimiques des oxydes sur Carbure de Silicium: Application à une technologie MOSFETs," CEA-LETI, 2002.
- [EIS32] A. Einstein, "Lettre d'Albert Einstein à Sigmund Freud", Postdam, le 30/07/1932
- [ELI16] C. Elisar, C. Rouzie, "GaN technology for Space application", Oral présentation in nanoRun 2016 10/2014, [en ligne] consulté le 23/08/2015, http://www.lemonde.fr/planete/article/2014/10/23/les-cordes-magnetiques-clefs-des-eruptions-solaires_4510964_3244.html

- Bibliographie

- [ESC07] L. Escoubas, "Composants pour l'optoélectronique et le photovoltaïque", campus Saint Jérôme, assemblée générale de l'IMNP, 2007
- [ESM03] K. Esmark, H. Gossner, W. Stadler, "Simulation Methods for ESD Protection development", Avril 2003
- [FAB13] J. Fabre, "Caractérisation de modules MOSFET-SiC en vue de leur utilisation future dans des convertisseurs ferroviaires", présentation au JCCE2013, SEEDS, St Nazaire 2013
- [FAY05] A. Fayyaz and A. Castellazzi, "Performance and robustness testing of SiC power devices," in Power Electronics, Machines and Drives (PEMD 2012), 6th IET International Conference on, 2012, pp. 1–5.
- [FLO13] M. Florentin, M. Alexandru, A. Constant, P. Godignon, "10 MeV proton irradiation effect on 4H-SiC nMOSFET electrical parameters", Conference Paper in Materials Science Forum 806 · June 2013
- [FOU14] S. Foucart, "Comment anticiper les éruptions solaires" 10/2014, [en ligne] consulté le 23/08/2015, http://www.lemonde.fr/planete/article/2014/10/23/les-cordes-magnetiques-clefs-des-eruptions-solaires_4510964_3244.html
- [FRA14] Fraunhofer, "Cool systems with SiC and GaN", 2014
- [FRE32] S. Freud, "Lettre de Sigmund Freud à Albert Einstein", Vienne, en septembre 1932
- [FUN13] S. Funk, T. Tanaka, U. Chiyama, "Detection of the characteristic Pion-Decay signature in Supernova remnants", in Science, Vol. 339 no. 6121 pp. 807-811, 15 February 2013
- [GAO07] Y. Gao, A. Q. Huang, Q. Zhang, S. Krishnaswami, et A. K. Agarwal, "Analysis of operational degradation of SiC BJT characteristics," in Power Semiconductor Devices and IC's, 2007. ISPSD'07. 19th International Symposium on, 2007, pp. 121–124.
- [GRE2000] B.M. Green, K.K. Chu, E.M. Chumbes, J.A. Smart, J.R. Shealy, L.F. Eastman. IEEE Electron. Dev. Lett., 268 (2000).
- [GRE14] R. Grézaud, "Commande de composants grand gap dans un convertisseur de puissance synchrone sans diodes," Université Grenoble Alpes, 2014.
- [GOD11] P. Godignon, X. Jorda, M. Vellvehi, X. Perpina, V. Banu, D. Lopez, J. Barbero, P. Brosselard, and S. Massetti, "SiC Schottky Diodes for Harsh Environment Space Applications," IEEE Transactions on Industrial Electronics, vol. 58, no. 7, pp. 2582–2590, Jul. 2011.
- [GUI05] N. Guitard, F. Essely, D. Trémouilles, M. Bafleur, N. Nolhier et al. "Different Failure signatures of multiple TLP and HBM Stresses in an ESD robust protection structure", Microelectronics Reliability, Elsevier, 2005, 45 (9), pp.1415-1420.
- [HAL10] A. Hallén, M. Nawaz, C. Zaring, M. Usman, M. Domeij et M. Östling, "Low-temperature annealing of radiation-induced degradation in 4H-SiC bipolar junction transistors," IEEE Electron Device Lett., vol.31,pp.707-709, 2010.
- [HAM11] Y. Hamieh. "Caractérisation et modélisation du transistor JFET en SiC à haute Température". Thèse de l'INSA de Lyon, 152 p., 2011.
- [HAM13] S. Hamady, F. Morancho, B. Beydoun, P. Austin, et M. Gavelle, "Normally-Off AlGaN/GaN HEMT using fluorine implantation below the channel", 20th International Science Conference Advanced Research for Better Tomorrow, Mars 2014
- [HAM14] H. Hamad, C. Raynaud, P. Bevilacqua, D. Tournier, B. Vergne, and D. Planson, "Optical beam induced current measurements based on two-photon absorption process in 4H-SiC bipolar diodes," Applied Physics Letters, vol. 104, no. 8, p. 082102, Feb. 2014.
- [HAR05] R. D. Harris, A. J. Frasca, and M. O. Patton, "Displacement damage effects on the forward bias characteristics of SiC Schottky barrier power diodes," IEEE Transactions on Nuclear Science, vol. 52, no. 6, pp. 2408–2412, Dec. 2005.
- [HAT08] T. Hatayama, S. Hino, N. Miura, T. Oomori, and E. Tokumitsu, "Remarkable Increase in the Channel Mobility of SiC-MOSFETs by Controlling the Interfacial SiO₂ Layer Between Al₂O₃ and SiC," IEEE Transactions on Electron Devices, vol. 55, no. 8, pp. 2041–2045, Aug. 2008.
- [HP4142B] Spécification HP4142B, General Information.
- [HUA12] R. Huang, "Conception, suivi de fabrication et caractérisation électrique de composants en haute tension en SiC", thèse soutenue à l'INSA de LYon en juin 2012.
- [IBA07] C. Ibarra-Castanedo, M. Genest, J.-M. Piau, S. Guibert, A. Bendada, and X. P. Maldague, "Active infrared thermography techniques for the nondestructive testing of materials," Chapter XIV of the book: "Ultrasonic and Advanced Methods for Nondestructive Testing and Material Characterization", ed. Chen CH, pp. 325–348, 2007.
- [IAE16] International Energy Agency, "Energy Technology Perspectives 2016", 2016.
- [INF14] Infineon, "Infineon to acquire International Rectifier", the 21 august 2014.
- [ISH07] R. Ishii, H. Tsuchida, K. Nakayama, et Y. Sugawara, "20V-400A SiC Zener Diodes with Excellent Temperature Coefficient", dans Power Semiconductor Devices et IC's, 2007. ISPSD'07. 19th International Symposium on, 2007, pp. 277–280.

- Bibliographie

- [ISH11] R. Ishii, H. Tsuchida, K. Nakayama, and Y. Sugawara, "20V-400A SiC Zener Diodes with Excellent Temperature Coefficient", in Power Semiconductor Devices and IC's, 2007. ISPSD'07. 19th International Symposium on, 2007, pp. 277–280.
- [ESD10] ESD Association, "Fundamentals of Electrostatic Discharge", in 2010.
- [ESD12] ESD Association, "For Electrostatic Discharge Sensitivity Testing, Human Body Model (HBM) – ComponentLevel", avril 2012.
- [JOA13] C. Joaquim, "Les nanosciences, aux limites de l'invisible", 2013
- [JOH96] L. I. Johansson, F. Owman, et P. Mårtensson: "High-resolution core-level study of 6HSiC (0001)", Phys. Rev. B, vol. 53, p. 13793, 1996.
- [KOC13] L. Koch-Miramond, B. Pire, "RAYONNEMENT COSMIQUE - Rayons cosmiques", Encyclopædia Universalis [en ligne], consulté le 23/08/2015, <http://www.universalis.fr/encyclopedie/rayonnement-cosmique-rayons-cosmiques/>
- [KUB07] S. Kuboyama, C. Kamezawa, Y. Satoh, T. Hirao, and H. Ohyama, "Single-Event Burnout of Silicon Carbide Schottky Barrier Diodes Caused by High Energy Protons," IEEE Transactions on Nuclear Science, vol. 54, no. 6, pp. 2379–2383, Dec. 2007.
- [LAC09] L. Lachèze, "Etude et simulation physique des effets parasites dans les HEMTS AlGaN/gaN", thèse de l'Université de bordeaux, 2009.
- [LAC09] B. Langlais, "Un bouclier pour la vie", têtes chercheuses, CNRS Nantes, 2007.
- [LEO13] J. León, X. Perpiñà, V. Banu, J. Montserrat, M. Berthou, M. Vellvehi, P. Godignon, X. Jordà, « Temperature effects on the ruggedness of SiC Schottky diodes under surge current », ESREF 2014, BERLIN
- [LET99] P. Leturq, "Physique des semi-conducteurs de puissance", issu des "Technique de l'ingénieur", df3102, 10/11/1999.
- [LID16] A. Lidow, "GaN technology for High reliability applications", Oral présentation in NanoRun 2016
- [LIN15] R.-X. Jia, L.-P. Dong, Y.-X. Niu, C.-Z. Li, Q.-W. Song, X.-Y. Tang, F. Yang, and Y.-M. Zhang, "Energy-band alignment of atomic layer deposited $(\text{HfO}_2)^x(\text{Al}_2\text{O}_3)^{1-x}$ gate dielectrics on 4H-SiC," Chinese Physics B, vol. 24, no. 3, p. 038103, Mar. 2015.
- [LOU15] R. Louil, "Exagan va industrialiser ses composants électroniques en nitrite de gallium", article publié sur le site internet www.usine-digitale.fr, publié le 29 juin 2015 et consulté le 3 mars 2016.
- [LU10] B. Lu, E. L. Piner, and T. Palacios, "Breakdown mechanism in AlGaN/GaN HEMTs on Si substrate," 2010, pp. 193–194.
- [LUU09] A. Luu, "Méthodologie de prédition des effets destructifs dus à l'environnement radiatif naturel sur les MOSFETs et IGBTs de puissance," Université de Toulouse, Université Toulouse III-Paul Sabatier, 2009.
- [LUD00] A. W. Ludikhuize, "A review of RESURF technology," in Proc. 12th ISPSD, pp. 11–18, Mai 2000.
- [LUO03] Z. Luo, T. Chen, J. D. Cressler, D. C. Sheridan, J. R. Williams, R. A. Reed, and P. W. Marshall, "Impact of proton irradiation on the static and dynamic characteristics of high-voltage 4h-sic jbs switching diodes," IEEE Transactions on Nuclear Science, vol. 50, no. 6, pp. 1821–1826, Dec. 2003.
- [LUO04] Z. Luo, T.Chen, A. C. Ahyi, A. K. Sutton, B. M. Haugerud, J. D. Cressler, D. C. Sheridan, J. R. Williams, P. W. Marshall, and R. A. Reed, "Proton radiation effects in 4H-SiC diodes and MOS capacitors," IEEE Transactions on Nuclear Science, vol. 51, no. 6, pp. 3748–3752, Dec. 2004.
- [MAT09] H. Mathieu, H. Fanet, "Physique des semiconducteurs et des composants électroniques", 6^{ème} edition, DUNOD, 2009
- [MAT10] D. Mathiot, "Dopage et Diffusion dans le Silicium", Institut d'électronique du Solide et des Systèmes, Strasbourg, 2010
- [MED16] MediaPart et l'agence reuters, "Infineon rachète la division Wolfspeed de Cree", www.mediapart.fr, article du 14 juillet 2016, Septembre 2016.
- [MEN14] G. Meneghesso, A. Bauer, B. Ferreira, J. Gann, R. Gillon, T. Harder, E. Hoene, J. Lorenz, P. Moens, M. Ostling, J. Popovic, J. Sonsky, R. Stevens, S. Stoffels, "Integrated power & energy efficiency", CATRENE, 2014
- [MIL03] J.W. Milligan, J.H. Henning, S.T. Allen, A. Ward, P. Parikh, R.P. Smith, A. Saxler, Y. Wu and J. Palmour, "Transition of SiC MESFET technology from discrete transistors to high performances MMIC Technology", Cree, Durham, 2003.
- [MIZ14] E. Mizuta, S. Kuboyama,T. Kambara, and T. Tamura, "Evaluation of single Event Damage on SiC power MOSFET", dans Atomic & Solid State Physics, 2014
- [MOG14] J.-F. Mogniotte, "Conception d'un circuit intégré en SiC appliqué aux convertisseurs de moyenne puissance", Institut d'Optique Graduate School, thèse de l'INSA de Lyon, 2014.
- [MOR11] H. Morel, "Le carbure de silicium, SiC et les matériaux à grands gaps WBG" Lyon, Ampère Lab, 2011
- [NAL99] F. Nallet, D. Planson; K. Isoird; M. L. Locatelli; J. P. Chante, "Comparison of static, switching and thermal behavior between a 1500 V silicon and silicon carbide bipolar diodes", Semiconductor Conference, 1999. CAS '99 Proceedings. 1999 International, 1999

- Bibliographie

- [NOL05] N. Nolhier, "Méthodologie de conception des protections des circuits intégrés contre les décharges électrostatiques", Habilitation à diriger des recherches, Université Paul Sabatier-Toulouse III, 2005
- [NGO97] L. T. Ngo, "Optimisation et réalisation d'une périphérie planar haute tension a poche", INP de Grenoble-INPG, Ph.D. thesis, 1997.
- [NGU11] D. M. Nguyen, "Conception et caractérisation de diodes en SiC pour la détermination des coefficients d'ionisation," Lyon, thèse de l'INSA de Lyon, 2011.
- [NGU16] V-S. Nguyen, T-H. Le, F. Sarrafin, D. Colin, N-D. To, N. Rouger, P. Lefranc, B. Allard, Y. Lembeye, J-D. Arnould J-C Crebier, "Contributions aux circuits de commande gate-driver dédiés à la haute température et aux très fortes vitesses de commutation", présentation au Symposium de Génie Electrique 2016 à Grenoble, 2016.
- [NOB15] S. Noblecourt, F. Morancho, K. Isoird, P. Austin, J. Tasselli. "An improved junction termination design using deep trenches for superjunction power devices", International Conference Mixed Design of Integrated Circuits and Systems (MIXDES 2015), Jun 2015, Torùn, Poland. 2015.
- [ODE09] S. Odenwald, NASA, 03/2009, "The day the sun brough darkness", [en ligne] consulté le 23/08/2015, http://www.nasa.gov/topics/earth/features/sun_darkness.html
- [OHY05] H. Ohyama, K. Takakura, K. Uemura, K. Shigaki, T. Kudou, T. Matsumoto, M. Arai, S. Kuboyama, C. Kamezawa, E. Simoen, and C. Claeys, "Radiation source dependence of device performance degradation for 4H-SiC MESFETs," Superlattices and Microstructures, vol. 40, no. 4–6, pp. 632–637, Oct. 2006.
- [OLD12] T. Oldham at the NASA Electronic Parts and Packaging Program (NEPP) Electronics Technology Workshop (ETW), NASA Goddard Space Flight Center in Greenbelt, MD, June 11-13, 2012 and published on nepp.nasa.gov.
- [ONO11] S. Onoda, T. Makino, S. Ono, S. Katakami, M. Arai, T. Ohshima, "Spatial, LET and range dependence of enhanced charge collection by single ion struike in 4H-SiC MESFET", in RADEC, PA-3, 2011.
- [OT14] D. Othman, "Etude d'interrupteur de puissance en carbure de silicium et potential d'utilisation dans les convertisseurs aeronautiques", Paris, ENS Cachan, 2014.
- [PIN07] X. Ovren, H. Lendenmann, S. Linder, B. Bijlenga, "L'électronique à pleine puissance", revue ABB, 2000.
- [PIN07] M. Pinard, "Convertisseurs de puissance - Commande - Description - Mise en oeuvre", L'usine nouvelle, DUNOD, 2007.
- [PON96] G-E. Ponchak, "II. Metal-Semiconductor junctions", GaAs MMIC reliability Assurance Guideline ForSpace Applications, p.24, 1996.
- [RAY07] C. Raynaud, "Propriétés physiques et électroniques du carbure de silicium", Dans "Techniques de l'ingénieur", d3119, le 10/05/2007.
- [PAN13] Panasonic, "Panasonic develops a 600V gallium Nitride (gaN) power transistor with its stable switching operations ", in Applied Power Electronis Conference2013, in Long Beach (US), march 2013.
- [PAJ89] D. Pajani, Mesure par thermographie infrarouge. Lyon : ADD Editeur, 1989.
- [POU10] V. Pouget, "Tools for measuring the SEE response of devices and providing inputs to the model – Laser facilities", présentation à RADPRED 2010
- [RIS07] D. Risaletto, "Caractérisation électrique en commutation de diodes haute tension en carbure de silicium", Lyon, thèse de l'INSA, 2007
- [REN03] F. Ren, J-C. Zopler, "Wide Energy Bandgap Electronic Devices", ISBN : 978-981-238-246-7, book published by World Scientific, in 2003.
- [QIA11] M. Qiao, X. Hu, H. Wen, M. Wang, B. Luo, X. Luo, Z. Wang, B. Zhang, and Z. Li, "A novel substrate-assisted RESURF technology for small curvature radius junction," in Power Semiconductor Devices and ICs (ISPSD), 2011 IEEE 23rd International Symposium on, 2011, pp. 16–19.
- [USM11] M. Usman, A. Hellén, "Radiation hard dielectric for 4H-SiC: A comparison between SiO₂ and Al₂O₃", IEEE electron device letters, vol 32, no 12, décembre 2011
- [SAL05] C. Salamero, "Méthodologie de prédition du niveau de robustesse d'une structure de protection ESD à l'aide de simulation TCAD", thèse de l'Université Paul Sabatier – Toulouse III, 2005
- [SAN15] Sanken electric, "Next Generation Power Semiconductors - Commitment to GaN / SiC Development", consulté le 2/11/15
- [SCH04] L. Scheick, L. Selva, and H. Becker, "Displacement damage-induced catastrophic second breakdown in silicon carbide Schottky power diodes," IEEE Transactions on Nuclear Science, vol. 51, no. 6, pp. 3193–3200, Dec. 2004.
- [SDE14] Sdevice_ug.pdf, Sentaurus Device User Guide A-2014.8
- [SER08] N. Servagent, "Physique des semi-conducteurs: Fondamentaux", Nantes, école des mines, 2008
- [SEY04] Th. Seyller, "Passivation of hexagonal SiC surfaces by hydrogen termination", in Journal of Physics: Condensed Matter, vol. 16, p. 1755, 2004.
- [SIN06] R. Singh: "Reliability and performance limitations in SiC power devices", in Microelectronics Reliability, vol. 46, p. 713, 2006.

- Bibliographie

- [STM15] STMicroelectronics, "SiC MOSFETs – The real breakthrough in high voltage switching", in journal, February 2015.
- [STM16] STMicroelectronics, "STMicroelectronics reveals advanced silicon-carbide power devices to accelerate automotive electrification", in Genova, May 2016.
- [STO13] R.E. Stoller, M.B. Toloczko, G.S. Was, A.G. Certain, S. Dwaraknath, F.A. Garner, "On the use of SRIM for computing radiation damage exposure", in Nuclear Instruments and Methods in Physics research Section : Beam interactions with materials and atoms, Volume 3-10, pages 74-80, September 2013.
- [SUN13] S. Sundaresen, S. Jeliazkov, B. Grummel, R. Singh, "10kV SiC BJTs – static, switching and reliability characteristics ", in the 25th ISPSD, Kanazawa, 2013.
- [TAN07] C. M. Tanner, Y.-C. Perng, C. Frewin, S. E. Saddow, and J. P. Chang, "Electrical performance of Al₂O₃ gate dielectric films deposited by atomic layer deposition on 4H-SiC," Applied Physics Letters, vol. 91, no. 20, p. 203510, 2007.
- [TAN13] Z. Tan, Q. Jiang, Y. Lu, S. Huang, S. Yan, X. Tan, K.J. Chen, "600-V Normally Off SiN/AlGaN/gaN MIS-HEMT with large gate swing and low current collapse", IEEE Electron device letters, vol 34, No 11, Nov. 2013.
- [TAR08] J-G. tartarin, "la technologie GaN et ses applications pour l'électronique robuste, haute fréquence et de puissance", LAAS, Novembre 2008.
- [TAU16] A. Taube et al., "Characterization of Al₂O₃/4H-SiC and AL₂O₃/SiO₂/4h-SiC MOS Structure", Bulletin of the Polish Academy of Sciences Technical Sciences, vol. 64, n° 3, janvier 2016.
- [TAZ07] A. Tazzoli, F. Danesin, E. Zanoni, and G. Meneghesso, "ESD robustness of AlGaN/GaN HEMT devices", in the 29th EOS/ESD, decembre 2007.
- [TEX14] Texas instrument, "Electrostatic Discharge (ESD)", Application report, June 2014.
- [THI12] F. Thion, "Conception de protections périphériques applicables aux diodes Schottky réalisées sur diamant monocrystallin", Lyon, INSA 2012.
- [THE09] Loïc Théolier, Hicham Mahfoz-Kotb, Karine Isoird, Frédéric Morancho, "A new junction termination technique: The Deep Trench Termination (DT²)", 21st International Symposium on Power Semiconductor Devices & IC's (ISPSD), 2009., Jun 2009, Barcelona, Spain. pp.176-179, 2009.
- [TOM15] S.Tomoyuki, S.Nishida, K.Hamada et T.Hiroshi, "Analysis of Neutron induced Single event burnout in SiC power MOSFETs", Toyota Central R&D Labs., University of Tsukuba, ESREF 2015
- [TOU07] D. Tournier, Composants de Puissance en Sic. Ed. Techniques Ingénieur, 2007.
- [TOU03] D. Tournier, "Conception, Réalisation et Caractérisation d'un composant limiteur de courant commandé en carbure de silicium et son intégration système", thèse de l'INSA de Lyon, 2003.
- [UED06] H. Ueda, M. Sugimoto, T. Uesugi, T. kachi, "wide-bandgap semi-conductor devices for automobile application", GaN, vol. 790, p1-8, 2006.
- [USM13] M. Usman, C. Henkel, and A. Hallén, "HfO₂/Al₂O₃ Bilayered High-k Dielectric for Passivation and Gate Insulator in 4H-SiC Devices", ECS Journal of Solid State Science and Technology, vol. 2, no. 8, pp. N3087-N3091, 2013.
- [VOL09] P.-N. Volpe, "Réalisation de composants unipolaires en diamant pour l'électronique de puissance," Université Joseph-Fourier-Grenoble I, 2009.
- [WEI14] L. Wei, M-L. Locatelli, S. Diahama, C-D. Pham, G. Grosset, L. Dupuy, "Propriétés diélectriques à haute température de couches de SiO₂ déposés par PECVD TEOS", SGE14, Paris ENS Cachan, 2014
- [WOL06] M. Wolborski, Kungliga Tekniska högskolan, and Laboratory of Solid State Electronics, "Characterization of dielectric layers for passivation of 4H-SiC devices," Laboratory of Solid State Electronics, Department of Microelectronics and Applied Physics, Royal Institute of Technology (KTH), Stockholm, 2006.
- [WOR08] C. J. Wort and R. S. Balmer, "Diamond as an electronic material," Materials Today, vol. 11, no. 1, pp. 22–28, 2008.
- [WUR14] J. Würfl, « Tutorial drift and reliability mechanisms in GaN based power devices for high voltage switching applications : the current understanding, ESREF Berlin 2014
- [ZAN13] A. Zanchi, S. Buchner, Y. Lotfi, S. Hisano, C. Hafer, and D. B. Kerwin, "Correlation of Pulsed-Laser Energy and Heavy-Ion LET by Matching Analog SET Ensemble Signatures and Digital SET Thresholds," IEEE Transactions on Nuclear Science, vol. 60, no. 6, pp. 4412–4420, Dec. 2013.
- [ZER13] M. Zerarka, "Étude des régimes extrêmes de fonctionnement en environnement radiatif des composants de puissance en vue de leur durcissement pour les applications aéronautiques et spatiales", thèse de l'Université de Toulouse, Université Toulouse III-Paul Sabatier, 2013.
- [ZHA08] Y. Zhang, "Development oh 4H silicon carbide JFET based power integrated circuit", University of New Jersey, october 2008
- [ZHA10] L. Zhang, Y. Zhang, Y. Zhang, and C. Han, "Neutron radiation effect on 4H-SiC MESFETs and SBDs," Journal of Semiconductors, vol. 31, no. 11, p. 114006, Nov. 2010.

Résumé

Résumé de la thèse (Français)

Alors que les besoins en énergie électrique ne cessent d'augmenter, que les applications électroniques se multiplient et que les sources d'énergie fossiles s'épuisent, nos sociétés ont besoin de solutions de gestion de l'énergie toujours plus performantes. Dans ce contexte, le marché de l'électronique de puissance connaît aujourd'hui un renouveau avec l'arrivée des composants dit « grand gap ». Ainsi le carbure de silicium (SiC) est un semi-conducteur très étudié afin de repousser les limites atteintes aujourd'hui par les composants de puissance en silicium.

Néanmoins, ces futures générations de composants de puissance requièrent d'être qualifiées vis-à-vis de la robustesse aux décharges électrostatiques (ESD) qui sont responsables de nombreuses défaillances électriques. Ces composants ont également besoin d'avoir une tenue aux radiations suffisante pour garantir leur bon fonctionnement dans des systèmes embarqués notamment spatiaux ou aériens. Les concepteurs ont donc besoin de solutions pratiques, qui pourraient être communes, pour optimiser la fiabilité et connaître les mécanismes de défaillance propres à cette technologie.

Dans ces travaux, l'étude des mécanismes de défaillance de transistors MESFET SiC fournis dans le cadre de la collaboration avec le laboratoire Ampère et le CNM, capables de fonctionner à haute température (200 °C), a été menée en corrélant mesures et simulations TCAD. Des tests ESD (Test Line Pulse et Human Body Model) ont été réalisés et simulés sur ces composants. Ainsi, les défaillances observées ont pu être analysées ; l'utilisation de la thermographie infrarouge active a été évaluée en tant qu'outil d'analyse de défaillance.

Il a été démontré sur un composant MESFET l'efficacité d'une structure de protection sans coût additionnel et sans perturbation des performances statiques du composant. En effet, l'ajout d'une diode Zener sur l'électrode de drain permet au composant de dériver le courant additionnel à une agression ESD et de passer ainsi de la classe 1A de la classification JEDEC ESD HBM à la classe 1C. L'analyse de défaillance a démontré clairement une limite liée au claquage des diélectriques intermétalliques. L'étude a également permis de mettre en évidence un second mécanisme de défaillance correspondant au déclenchement d'une structure parasite. Le défaut observé est alors lié à la sublimation sous forte température du SiC qui laisse un trou dans le semi-conducteur. Cela complique la détection électrique d'une défaillance dans le composant car la défaillance ne modifie pas clairement les caractéristiques électriques. Nous avons alors démontré que la thermographie infrarouge active permet de discriminer entre ces deux types de défaillance (dégradation de l'oxyde ou du SiC). Enfin, l'étude par simulation démontre que la structure de protection proposée contre les ESD n'augmente ni ne dégrade la tenue aux radiations aux ions lourds. Les résultats ne permettent pas de conclure sur une défaillance du composant face à ce stress.

Dans l'ensemble, les résultats obtenus démontrent qu'assurer la robustesse aux ESD et aux radiations des composants en SiC reste aussi problématique que pour les composants en silicium. Des solutions de protections sont envisageables contre les agressions ESD. Les mécanismes de défaillance sont assez similaires à ceux observés pour le silicium, mais présentent des spécificités liées aux propriétés intrinsèques du SiC (sublimation, fort champ de rupture). Pour le cas des radiations, aucune conclusion ne peut

- Résumé

être tirée pour le moment. Dans l'ensemble l'étude ne met pas en évidence de phénomène qui pourrait compromettre la future utilisation de ces technologies. Toutefois, assurer la robustesse de ces technologies n'apparaît pas plus simple que pour les composants en silicium.

Résumé de la thèse (4000 caractères) (anglais)

World is nowadays consuming electric power for so many applications that it becomes fundamental to take into consideration his management. For this reason, wide bandgap semi-conductors are used to move forward into the electronic efficiency. Indeed Silicon-Carbide (SiC) presents better physical properties than Silicon with a better tradeoff between the internal resistance and the breakdown voltage and a bigger range of temperature.

However, the devices developed with this technology needs qualification and reliability expertise for being integrated in embedded circuit. With the electronic miniaturization, devices become more sensible. For this reason, ESD and radiation experiment have to be lead in order to qualify the harsh environment ability of this technology and his maturity against stress conditions.

In this work, several SiC MESFET working in harsh environment (over 200 °C) and coming from the collaboration with the Ampère laboratory and the CNM laboratory are experimentally tested. Their internal electrical behavior during ESD and heavy ion radiation is simulated with TCAD Sentaurus.ESD tests (Test Line Pulse and Human Body Model) are run on these devices. Failures are analyzed and Lock-in thermography was validated as failure analysis device.

An internal protection structure without over-cost and without perturbations on static performances was demonstrated. A Zener diode was added on the drain electrode and gives possibility to derivate an ESD over current. The robustness is therefore increase from 1A to 1C in the JEDEC HBM Classification. The failure analysis indicates two failures mechanism: one related to the intermetallic dielectric, the other to the sublimation of SiC with the triggering of a parasitic structure. The hole created bring difficulties for the analysis because electrical signature doesn't correspond to Silicon failure signature. Lock-in thermography was then used for separating the defect nature. Eventually, the efficient protection against ESD has no impact on the radiation robustness. A conclusion is not possible with the simulation results of heavy ion radiation.

Globally, even if the failure mechanisms are specific to the SiC due to his properties (sublimation, high critical field), results on ESD and radiations robustness are still a problem like for Silicon devices. However some improvements against ESD problems are possible but a protection for both radiation and ESD is difficult to create on these MESFET.

The study doesn't condemn the SiC uses for the future. However, some works have still to be done in order to fully understand and to increase the capacity of SiC

Résumé de la thèse (1000 caractères) (français)

La gestion de l'énergie électrique est au cœur des enjeux environnementaux. L'éclosion de semi-conducteurs à grand gap comme le carbure de silicium (SiC) permet la réalisation de composants aux performances supérieures à celles des composants en silicium pour l'électronique de puissance. Toutefois, le comportement de ces dispositifs lors de décharges électrostatiques (ESD) ou lors de radiations est mal connu et nécessite des études spécifiques.

Dans ces travaux, plusieurs composants MESFET SiC ont ainsi été testés face aux ESD et l'étude des mécanismes de défaillance a montré soit la défaillance de l'oxyde de passivation, soit la sublimation du SiC suite au déclenchement d'une structure parasite. L'intégration d'une diode Zener sur le drain du MESFET a ainsi été testée et validée comme protection ESD. La simulation démontre que la protection est inefficace par rapport à la tenue aux radiations d'ions lourds.

Assurer la robustesse de ces technologies n'apparaît pas plus simple que pour les composants en silicium. Des solutions sont toutefois envisageables pour aider les concepteurs à améliorer la robustesse aux ESD, bien que des études supplémentaires restent à mener.

Résumé de la thèse (1000 caractères) (anglais)

Power management is nowadays crucial with the global warming and the electronic needs of the society. Wideband gap semi-conductors like Silicon Carbide (SiC) are emerging in power electronic landscape because of their better properties in comparison with Silicon. Nevertheless reliability and knowledge about internal physic during electrostatic discharge (ESD) or radiation event is still missing and need specific studies.

In this work, several SiC MESFET have been tested and results show two mains failure mechanism. First the passivation oxide clamping, and secondly the SiC sublimation induced by a parasitic structure in the device. An ESD protection was tested and validated. Unfortunately, this solution isn't efficient for heavy ion protection. Indeed, no impact on the radiation robustness is noticed on the MESFET during a radiation event.

SiC ESD reliability doesn't look better than for Silicon devices. ESD robustness improvements are proposed in this work even if integration of this MESFET is still required to validate the improvement.

Annexe Histoire

L'histoire des sciences est fondamentale pour apprendre le fonctionnement et l'utilisation des différents dispositifs ou outils présent dans ce travail. Une partie historique des découvertes a donc été ajoutée.

- Alternatif ou continu ? Convertisseur ?

L'utilisation de convertisseur s'est imposée du fait du développement de 2 types de réseau électrique. En effet le choix d'utiliser les deux réseaux a nécessité de pouvoir passer d'un réseau à l'autre. Ces développements datent du XIX^e siècle, avec le conflit entre Nikola Tesla, « savant fou » et défenseur du réseau alternatif, et Thomas Edison, riche industriel et producteur de réseau continu. L'industriel ne voulut pas accepter le réseau alternatif et une guerre commerciale fit rage durant quelques années. L'histoire retient les actes de cruauté de T. Edison qui fit kidnapper tous les chats des quartiers environnants dans ses usines pour exercer des tests électriques. Le moment le plus critique fut sans doute celui de la chaise électrique, précédé de la mise en mort en direct d'un éléphant de zoo. Au final, chaque réseau possède ses avantages et une électronique de conversion s'est imposée à la société pour plus de sécurité et moins de pertes énergétiques. L'utilisation des deux réseaux déboucha sur le besoin de convertisseur pour passer d'un réseau à l'autre et de l'électronique de puissance pour limiter les pertes énergétiques durant la conversion.

Il est néanmoins intéressant de remarquer que les convertisseurs étaient électromécaniques jusque dans les années soixante. Ce n'est qu'avec l'émergence des semi-conducteurs que ces convertisseurs, basés sur un couplage entre énergie électrique et mécanique, ont été remplacés par des convertisseurs statiques, basés sur des systèmes électroniques avec des diodes, des transistors et d'autres composants électroniques.

- Histoire de la Silicon Valley :

Le silicium est le semi-conducteur le plus couramment utilisé pour l'électronique. Il est aujourd'hui amusant de noter qu'au moment de la découverte des semi-conducteurs, le premier matériau utilisé fut le germanium, ce qui avait failli créer la « Germanium Valley » en Californie (US). Plusieurs paramètres comme la gestion thermique ou son oxydation facilitée ont rendu le silicium beaucoup plus utile pour l'informatique ; la région, initialement productrice de pruneaux, est devenue avec le développement de l'informatique la « Silicon Valley ». En effet, R. Schotkley, inventeur du premier transistor en 1952, lança dans cette région la production de masse d'ordinateur avec Intel puis IBM. La période de l'après-guerre, la demande de progrès du confort de vie, de rapidité et de miniaturisation sont autant de facteurs qui ont conduit à rendre le silicium indispensable aux yeux de la société actuelle ; R. Schotkley a été un précurseur de la révolution matérielle que nous connaissons actuellement en initiant le développement technologique et idéologique de cette région dont la production actuelle d'idées novatrices continue à envahir le monde (Google, Apple, Facebook, Couchsurfing, etc.).

- SiC :

C'est en 1905 que le chimiste français H. Moissan découvre la première trace de SiC sur une météorite écrasé sur Terre. C'est ensuite en 1912 que H. Baumhauer découvre les polytypes du SiC qui permettent, notamment, son exploitation en électronique. Il faut néanmoins attendre 1955, à une époque où les besoins militaires et spatiaux sont

- Annexes

importants, pour que Lely, avec sa technique d'exploitation du cristal, puisse obtenir des substrats exploitables électroniquement car la qualité du matériau était jusque-là extrêmement faible. Néanmoins ce n'est qu'avec la société Cree à partir de 1989 que des composants en SiC sont réalisés.

• ESD et électrostaticité:

Depuis l'antiquité, des phénomènes d'attraction ou de répulsion entre corps ont été observés. Le terme électricité signifiait alors l'électrostaticité.

En effet, l'électrostatique est la branche de la physique qui étudie les phénomènes créés par des charges électriques statiques pour l'observateur comme par exemple les forces qu'exercent les charges électriques avec la loi de Coulomb qui veut que la force F créée par une charge Q sur une autre charge q est proportionnelle au produit de ces deux charges et est inversement proportionnelle au carré de la distance les séparant. Bien que ces forces semblent faibles, à cause de leur intensité, les charges positives et négatives sont forcées d'être quasi exactement à l'équilibre et les forces d'attraction et de répulsions s'annulent à l'échelle macroscopique. Les forces d'origine électrostatique sont extraordinairement puissantes et permettent en réalité aux objets solides de ne pas s'interpénétrer et d'avoir une bonne cohésion

En 1752, suite aux travaux du savant anglais William Gilbert (1544-1603) qui développa les concepts de répulsion et d'attraction des charges et inventa la boussole, Benjamin Franklin prouva que la foudre était un phénomène de nature électrique, que les pointes présentaient des propriétés physiques naturelles permettant la réalisation de paratonnerre, et qu'il existait un courant positif et négatif qui devait s'équilibrer à chaque instant.

Ce n'est que plus tard, notamment avec l'invention de la batterie électrique par Luigi Galvani puis Alessandro Volta en 1800, que la différenciation se fit entre l'électricité et l'électrostaticité. Au lieu de frotter pour charger, la pile produit par réaction chimique spontanément des charges. En 1820, André Ampère appela ce déplacement global des charges au sein d'une section de conducteur par unité de temps le courant électrique.

• Radiations :

C'est à partir de 1895, avec la découverte des rayons inconnus appelés rayons X par Roentgen, puis en 1896 avec la découverte de Pierre et Marie Curie sur la radioactivité naturelle, que les radiations sont évoquées.

La preuve de la perte d'énergie et de la désintégration dans l'atmosphère des particules les plus grosses comme les protons ou les ions lourds est dans l'histoire même de la découverte des rayons cosmiques. En effet, Pierre et Marie Curie, ainsi que la communauté scientifique de l'époque, pensaient qu'une radioactivité naturelle provenait du sol et faisait perdre des charges dans leurs instruments de mesure. Mais en 1910, T. Wulf monte en haut de la tour Eiffel pour mesurer le taux de radiation, qu'il trouve plus important en haut qu'en bas de la tour. En 1912, V. Hess justifia cette mesure lors d'un séjour en montgolfière à 5000km d'altitude. L'intensité des radiations décroît à mesure que l'on se rapproche du niveau de la mer.

• Ceinture de van Allen :

Avant 1958, des scientifiques norvégiens tels que K. Birkeland et C. Størmer avaient déjà supposé que des ions et des électrons puissent être capturés par le champ magnétique

- Annexes

terrestre. Cependant, ils pensaient que les particules capturées lors d'une éruption solaire formaient un anneau se désagrégant rapidement après l'éruption, comme pour Jupiter.

La découverte de ces ceintures de radiation a été, par la suite, attribuée à James Alfred Van Allen qui, avec ses étudiants, a été le premier scientifique à confirmer leur existence, également en 1958. Les sondes spatiales Explorer 1, Explorer 3, Explorer 4 et Pioneer 3, ont fourni les données confirmant l'existence des ceintures puis ont permis leur cartographie.

L'idée que la ceinture intérieure de rayonnement provient de neutrons projetés hors de l'atmosphère fut indépendamment proposée à la fin de 1958, par trois chercheurs : S. Fred Singer (U. du Maryland), Paul Kellogg (U. du Minnesota) et S.N. Vernov (URSS). Elle a été confirmée en 1959 par le tir d'une fusée dans la ceinture des radiations, munie d'un film photographique spécial enregistrant le tracé des protons de grande énergie.

L'appellation de Van Allen réfère spécifiquement aux ceintures de radiation de la Terre. Cependant, des ceintures similaires ont été détectées autour d'autres planètes, dont Jupiter, Saturne, Mercure, Uranus et Neptune et étoiles. Le Soleil n'a lui aucune ceinture durable puisqu'il n'a pas de champ magnétique global avec dipôle stable. La plus importante est celle de Jupiter, détectée en 1955 par des signaux radio, mais mal interprétée alors.

• Diode

En 1874, K-F. Braun, chercheur allemand, établit que la galène (sulfure de plomb) ne respecte pas la loi d'Ohm ; dans certaines conditions, elle ne conduit pas l'électricité de la même manière selon le sens dans lequel on applique une tension. Cet appareil est aujourd'hui connu sous le nom de diode à pointe, bien que le terme diode n'ait été proposé qu'en 1919 pour la diode à vide. K-F Braun s'intéressa aux phénomènes électriques rapides. Pour pouvoir les étudier, il développa en 1897 un tube cathodique particulier, dit « tube de Braun ». Il reçut le prix Nobel en 1909 pour ses travaux avec G. Marconi sur les dispositifs radio.

À la même époque, recherchant à améliorer la détection des ondes radio, J. Fleming mettait au point le premier tube électronique, la diode à vide, dont la cathode, chauffée, émet des électrons que l'anode peut capter, tandis que le contraire n'est pas possible.

C'est à l'époque du premier essor de l'électronique, autour des industries du téléphone et de la radio, que les ingénieurs adoptent le terme de diode pour un tube électronique à deux électrodes, tandis que la triode, inventée en 1906, en a trois.

La diode à semi-conducteur au germanium ou au silicium vient remplacer les tubes à vide après la Seconde Guerre mondiale. Leur chute de tension dans le sens direct (sens passant) est moins élevée à courant égal. De plus, elles sont plus pratiques à mettre en œuvre, n'exigeant pas de courant de chauffage. Cependant, les diodes à vide persistent tant que le tube électronique reste l'élément actif des appareils : elles fournissent une tension compatible avec les autres tubes, ainsi que l'alimentation des circuits.

Le développement des semi-conducteurs mena rapidement à la miniaturisation des composants et au développement de l'oscilloscope, des téléviseurs, puis des premiers écrans d'ordinateurs. Il existe aujourd'hui de nombreuses variétés de diodes exploitant les caractéristiques de la jonction P-N, ou, dans le cas des diodes électroluminescentes, des propriétés annexes du matériau.

• Méthode de résolution par élément finis :

En analyse numérique, la méthode des éléments finis (MÉF, ou FEM pour finite element method en anglais) est utilisée pour résoudre numériquement des équations aux

- Annexes

dérivées partielles. Celles-ci peuvent par exemple représenter analytiquement le comportement dynamique de certains systèmes physiques (mécaniques, thermodynamiques, acoustiques, etc.). Concrètement, cela permet par exemple de calculer numériquement le comportement d'objets même très complexes, à condition qu'ils soient continus et décrits par une équation aux dérivées partielles linéaire : mouvement d'une corde secouée par l'un de ses bouts, comportement d'un fluide arrivant à grande vitesse sur un obstacle, déformation d'une structure métallique, etc.

La méthode des éléments finis est apparue avec l'analyse des structures, née vers 1850. Les premières études menées sur la résistance des matériaux dans des conditions de petites déformations ont permis d'obtenir des systèmes simples résolus « manuellement », notamment par Maxwell, Castigliano et Mohr. La formalisation, ainsi que le concept mathématique d'élément fini, sont apparus bien plus tard, vers 1940, avec la définition posée par Newmark, Henikoff, McHenry et Courant.

Pour rappel, en analyse vectorielle, l'équation de Poisson (célèbre mathématicien français de XIX^e siècle) est une équation aux dérivées partielles du second ordre. Pour l'électromagnétisme, l'équation se traduit par la relation avec l'opérateur Laplacien du potentiel, de la distribution connue des charges et de la permittivité relative du vide.

- Microscope à balayage électronique (MEB) :

En 1926, M. Knoll a démontré que des champs électromagnétiques pouvaient être utilisés comme des lentilles électromagnétiques établissant ainsi les principes fondateurs de l'optique électronique géométrique. C'est ensuite à partir de leurs travaux sur les rayons cathodiques pour les oscilloscopes que M. Knoll et M. Von Ardenne inventent le microscope à balayage électronique. Ainsi, ce n'est qu'en 1938 qu'apparut le tout premier prototype qui permet de réaliser des images représentant la topographie ou le contraste chimique à partir d'une sonde composée d'électrons.

Depuis, une compétition mondiale a émergé sur l'amélioration de l'optique électronique, sur les sources d'électrons, et sur la modélisation des interactions électron-matière. Cette évolution technique accroît la précision des images et des échelles nanométriques deviennent observables. Ils sont aujourd'hui entièrement numériques, automatisés et optimisés pour être ergonomes.

- La thermographie infrarouge :

En 1800, l'astronome William Herschel est le premier à découvrir que la lumière n'est pas toujours visible à l'œil nu. Au cours d'une expérience d'optique, Herschel fait passer de la lumière solaire blanche à travers un prisme de façon à la décomposer en rayons lumineux de différentes couleurs. Il mesure ensuite la température de chacune des couleurs produites et constate que celle-ci augmente du bleu vers le rouge. En plaçant son thermomètre juste après les rayons de couleur rouge, là où aucune lumière n'est visible, il mesure la température la plus élevée. Il vient ainsi de prouver qu'il existe de la lumière qui ne peut être vue par les yeux juste au-delà de la lumière rouge : c'est la lumière infrarouge.

En 1880, le chimiste britannique William de Wiveleslie Abney est le premier à prendre une photographie infrarouge. En 1942, la compagnie Eastman Kodak brevette la première pellicule sensible à l'infrarouge produisant des photos en « fausses couleurs ». La première caméra infrarouge pour usage industriel est, quant à elle, mise en marché en 1968 par la compagnie suédoise AGA/Bofors; on l'utilise pour trouver des défauts dans les lignes électriques.

Annexe Impédance

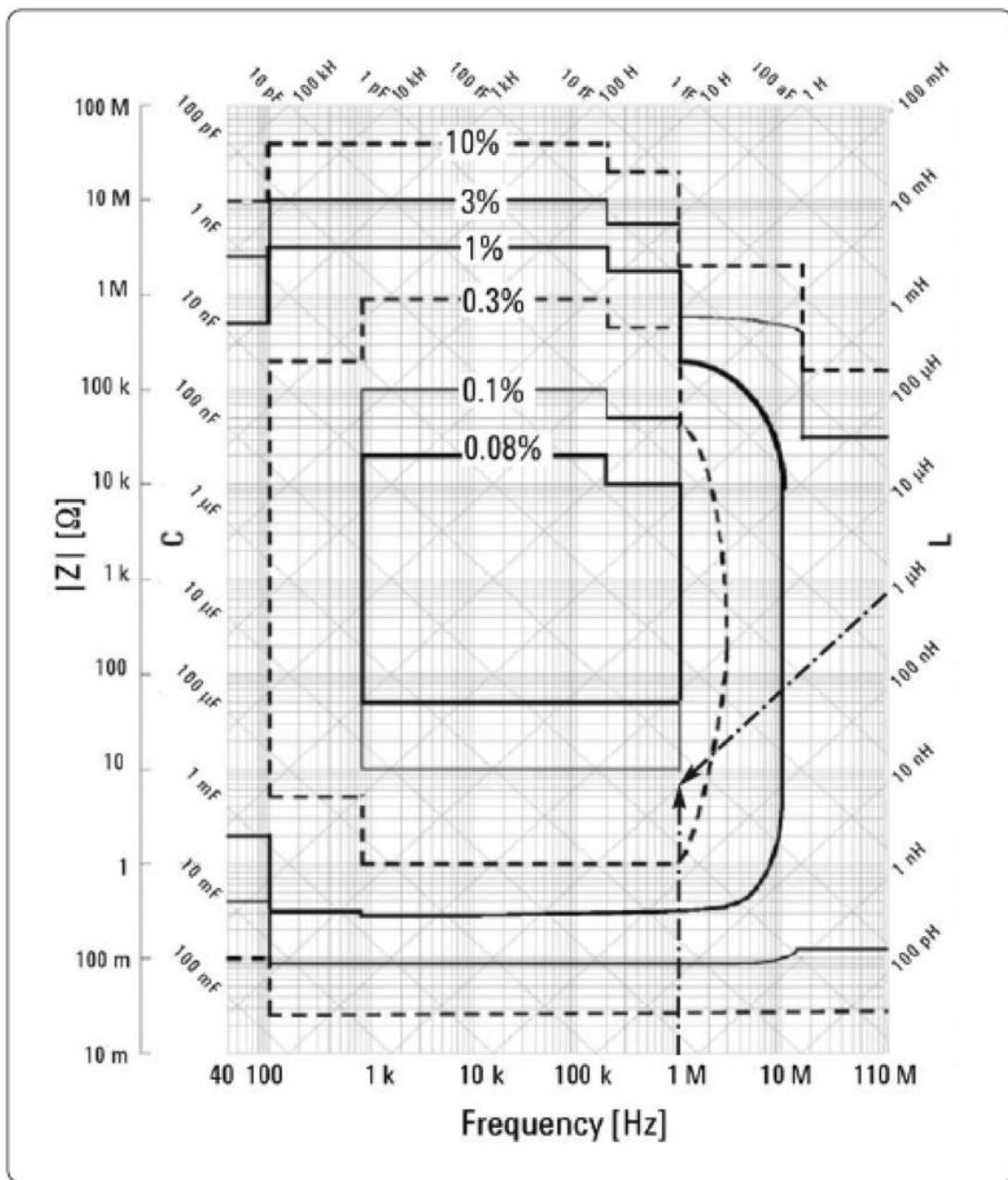


Figure 1-21. Example of measurement accuracy indicated on a reactance chart

Spécifications concernant la précision des mesures avec l'analyseur d'impédance 4294A.

ANNEXE HP4142B

Specifications (8 of 18)

HP 41421B Source/Monitor Unit (SMU) 40µV-100V/20fA-100mA

Measures current when operating as a voltage source; measures voltage when operating as a current source. The following table lists the HP 41421B's source and measurement ranges, resolution, and accuracy specifications.

Voltage Range	Setting Resolution	Measurement Resolution	Accuracy	Maximum Current
±2V	100µV	40µV	±0.05%±1mV	100mA
±20V	1mV	400µV	±0.05%±10mV	
±40V	2mV	800µV	±0.05%±20mV	
±100V	5mV	2mV	±0.05%±50mV	50mA
				20mA
Current Range	Setting Resolution	Measurement Resolution	Accuracy ^{1, 2}	Maximum ³ Voltage
±1nA	50fA	20fA	±1%±(0.1+0.2Vo/100)%±5pA	100V
±10nA	500fA	200fA		
±100nA	5pA	2pA		
±1µA	50pA	20pA	±0.5%±(0.1+0.2Vo/100)%	100V
±10µA	500pA	200pA		
±100µA	5nA	2nA		
±1mA	50nA	20nA	±0.2%±(0.1+0.2Vo/100)%	100V (Io ≤20mA)
±10mA	500nA	200nA		
±100mA	5µA	2µA		

¹ ±n% of specified output or measurement value, ±n% of range value.

² Vo is output voltage.

³ Io is output current.

B: Specifications

Annexe Fichier paramètre SiC

Ci joint les représentations de l'état de phase des composants MESFET SiC avant et après stress TLP destructif. Aucune variation n'est observée pour les trois composants. Seul les représentations en phase de MR et MZD sont fournis.

```
Material = "Nickel"{
Kappa
{ * Lattice thermal conductivity
* kappa(Si) = 1 / ( Si_a + Si_b * T + Si_c * T^2 )
    Si_a    = 0.01 # [K cm/W]
    Si_b    = 6.0000e-04 # [cm/W]
    Si_c    = 6.0000e-07 # [cm/(W K)]
}

}
```

*coefficients d'ionisation constants en temperature en mettant hbar ohmega egal a 1 au lieu de 0.12eV

```
*****
*          Model Parameters:          *
*****
Material = "SiliconCarbide" {
***** Dielectric Constant: *****
Epsilon
{ * Ratio of the permittivities of material and vacuum
```

```
* epsilon() = epsilon
    epsilon      = 9.78 # [1]
}
***** Lattice Heat Capacity: *****
```

```
LatticeHeatCapacity
{ * lumped electron-hole-lattice heat capacity
* cv() = cv + cv_b * T + cv_c * T^2 + cv_d * T^3
    cv      = 2.12 # [J/(K cm^3)]
    cv_b   = 0.0000e+00# [J/(K^2 cm^3)]
    cv_c   = 0.0000e+00# [J/(K^3 cm^3)]
    cv_d   = 0.0000e+00# [J/(K^4 cm^3)]
}
***** Thermal Conductivity: *****
```

```
Kappa
{ * Lattice thermal conductivity
* kappa(Si) = 1 / ( Si_a + Si_b * T + Si_c * T^2 )
    Si_a    = 0.01 # [K cm/W]
    Si_b    = 6.0000e-04 # [cm/W]
    Si_c    = 6.0000e-07 # [cm/(W K)]
}
***** Incomplete Ionization *****
```

- Annexes

```

* Nd,ion = Nd / ( 1 + g_D n/nt ); nt = NC exp(-E_D/kT)    if Nd < NdCrit   *
* Na,ion = Na / ( 1 + (1/g_A) p/pt ); pt = NV exp(-E_A/kT) if Na < NaCrit   *
* where E_D = E_D_0 - alpha_D * (Nd + Na)^^(1/3)           *
*      E_A = E_A_0 - alpha_A * (Nd + Na)^^(1/3)           *
*****
```

Ionization

{

```

E_P_0      = 0.070      # [eV]
alpha_P     = 0        # [eV cm]
g_P        = 2        # [1]
Xsec_P     = 1e-12 # 4.0000e-12      # [cm^2/sec]
E_B_0      = 0.190      # [eV]
alpha_B     = 0.0000e+00# [eV cm]
g_B        = 4        # [1]
Xsec_B     = 1e-12 # 5.0000e-17      # [cm^2/sec]
```

}

```
***** Bandgap / Bandgap Narrowing / Intrinsic Density: *****
```

```
* nieff = ni exp( deltaEg/(2 kT) ), ni = (Nc(T) Nv(T))^^(1/2) exp( -Eg/(2kT) ) *
```

```
*****
```

Bandgap

{ * Eg = Eg0 + dEg0 + alpha Tpar^2 / (beta + Tpar) - alpha T^2 / (beta + T)

* dEg0(<bgn_model_name>) is a band gap correction term. It is used together with

* an appropriate BGN model, if this BGN model is chosen in Physics section

* Parameter 'Tpar' specifies the value of lattice

* temperature, at which parameters below are defined

* Chi0 is electron affinity.

```

Chi0  = 3.8  # [eV]
Bgn2Chi = 0    # [1]
Eg0   = 3.26 # [eV]
dEg0(Bennett) = 0.0000e+00# [eV]
dEg0(Slotboom) = 0.0000e+00# [eV]
dEg0(OldSlotboom) = 0.0000e+00# [eV]
dEg0(delAlamo) = 0.0000e+00# [eV]
alpha  = 3.3000e-04 # [eV K^-1]
beta   = 0.0000e+00# [K]
Tpar   = 0.0000e+00# [K]
```

}

eDOSMass

{

* For effective mass specification Formula1 (me approximation):

* or Formula2 (Nc300) can be used :

Formula = 2 # [1]

* Formula1:

* me/m0 = [(6 * mt)^2 * ml]^(1/3) + mm

* mt = a[Eg(0)/Eg(T)]

* Nc(T) = 2(2pi*kB/h)_Planck^2*me*T)^3/2 = 2.540e19 ((me/m0)*(T/300))^3/2

a = 0.1905 # [1]

ml = 0.9163 # [1]

- Annexes

```

        mm    = 0.0000e+00# [1]
* Formula2:
* me/m0 = (Nc300/2.540e19)^2/3
* Nc(T) = Nc300 * (T/300)^3/2
    Nc300 = 1.6800e+19# [cm-3]
}

hDOSMass
{
* For effective mass specification Formula1 (mh approximation):
* or Formula2 (Nv300) can be used :
    Formula      = 2    # [1]
* Formula1:
* mh = m0*{[(a+bT+cT^2+dT^3+eT^4)/(1+fT+gT^2+hT^3+iT^4)]^(2/3) + mm}
* Nv(T) = 2(2pi*kB/h_Planck^2*mh*T)^3/2 = 2.540e19 ((mh/m0)*(T/300))^3/2
    a      = 0.443587  # [1]
    b      = 0.003609528   # [K^-1]
    c      = 0.0001173515   # [K^-2]
    d      = 1.263218e-06   # [K^-3]
    e      = 3.025581e-09   # [K^-4]
    f      = 0.004683382   # [K^-1]
    g      = 0.0002286895   # [K^-2]
    h      = 7.469271e-07   # [K^-3]
    i      = 1.727481e-09   # [K^-4]
    mm    = 0    # [1]
* Formula2:
* mh/m0 = (Nv300/2.540e19)^2/3
* Nv(T) = Nv300 * (T/300)^3/2
    Nv300 = 3.300e+19 # [cm-3]
}
***** Mobility Models: *****
* mu_lowfield^(-1) = mu_dop(mu_max)^(-1) + mu_Enorm^(-1) + mu_cc^(-1)      *
* Variable = electron value , hole value # [units]                         *
***** ConstantMobility:
{* mu_const = mumax (T/T0)^(-Exponent)
    mumax      = 9.4700e+02 , 1.2400e+02 # [cm^2/(Vs)]
    Exponent    = 1.962 , 1.424 # [1]
    mutunnel    = 0.05 , 0.05 # [cm^2/(Vs)]
}
DopingDependence:
{
* For doping dependent mobility model three formulas
* can be used. Formula1 is based on Masetti et al. approximation.
* Formula2 uses approximation, suggested by Arora.
    formula      = 1 , 1    # [1]
* If formula=1, model suggested by Masetti et al. is used:
* mu_dop = mumin1 exp(-Pc/N) + (mu_const - mumin2)/(1+(N/Cr)^alpha)
*           - mu1/(1+(Cs/N)^beta)

```

- Annexes

```

* with mu_const from ConstantMobility
  mumin1      = 0 , 15.9 # [cm^2/Vs]
  mumin2      = 0 , 15.9 # [cm^2/Vs]
  mu1         = 0 , 0    # [cm^2/Vs]
  Pc          = 0.0000e+00 , 0.0000e+00 # [cm^3]
  Cr          = 1.9400e+17 , 1.7600e+19 # [cm^3]
  Cs          = 0.0000e+00 , 0.0000e+00 # [cm^3]
  alpha        = 0.61 , 0.34 # [1]
  beta         = 0 , 0    # [1]
* If formula=2, model suggested by Arora is used:
* mu_dop = muminA + mudA/(1.+(N/N00)^AA),
* where muminA=Ar_mumin*(T/T0)^Ar_alm; mudA = Ar_mud*(T/T0)^Ar_ald
* N is net doping
* N00=Ar_N0*(T/T0)^Ar_alN; AA = Ar_a*(T/T0)^Ar_ala
  Ar_mumin    = 0 , 15.9 # [cm^2/Vs]
  Ar_alm       = 0 , 0    # [1]
  Ar_mud       = 947 , 124 # [cm^2/Vs]
  Ar_ald       = 1.964 , 1.424 # [1]
  Ar_N0        = 1.94e+17 , 1.76e+19 # [cm^(-3)]
  Ar_alN       = 0 , 0    # [1]
  Ar_a         = 0.61 , 0.34 # [1]
  Ar_ala       = 0 , 0    # [1]
}

HighFieldDependence:
{ * Caughey-Thomas model:
* mu_highfield = ( (alpha+1)*mu_lowfield ) /
*   ( alpha + ( 1 + ( (alpha+1)*mu_lowfield*E/vsat)^beta )^(1/beta) )
* beta = beta0 (T/T0)^betaexp.
  beta0 = 0.84 , 0.84 # [1]
  betaexp = 0 , 0    # [1]
  alpha = 0 , 0    # [1]
* For vsat either Formula1 or Formula2 can be used.
  Vsat_Formula= 1 , 1 # [1]
* Formula1 for saturation velocity:
*   vsat = vsat0 (T/T0)^(-Vsatexp)
* (Parameter Vsat_Formula has to be not equal to 2)
  vsat0 = 2.100e+07 , 2.1000e+07 # [1]
  vsatexp = 0.5 , 0.5 # [1]
* Formula2 for saturation velocity:
*   vsat = A_vsat - B_vsat*(T/T0)
* (Parameter Vsat_Formula has to be equal to 2)
  A_vsat = 1.0700e+07 , 8.3700e+06 # [1]
  B_vsat = 0.0000e+00 , 0.0000e+00 # [1]
  vsat_min = 5.0000e+05 , 5.0000e+05 # [1]
}

HighFieldDependence_aniso:
{ * Caughey-Thomas model:
* mu_highfield = ( (alpha+1)*mu_lowfield ) /
*   ( alpha + ( 1 + ( (alpha+1)*mu_lowfield*E/vsat)^beta )^(1/beta) )

```

- Annexes

```

* beta = beta0 (T/T0)^betaexp.
beta0 = 1.109 ,      1.213 # [1]
betaexp      = 0.66 ,      0.17 # [1]
alpha   = 0.0000e+00 ,      0.0000e+00 # [1]

* Smoothing parameter for HydroHighField Caughey-Thomas model:
* if Tl < Tc < (1+K_dT)*Tl, then smoothing between low field mobility
* and HydroHighField mobility is used.
    K_dT = 0.2 , 0.2 # [1]
* Transferred-Electron Effect:
* mu_highfield = (mu_lowfield+(vsat/E)*(E/E0_TrEf)^4)/(1+(E/E0_TrEf)^4)
    E0_TrEf      = 4.0000e+03 ,      4.0000e+03 # [1]
    Ksmooth_TrEf = 1 , 1 # [1]

* For vsat either Formula1 or Formula2 can be used.
    Vsat_Formula= 1 , 1 # [1]
* Formula1 for saturation velocity:
*     vsat = vsat0 (T/T0)^(-Vsatexp)
* (Parameter Vsat_Formula has to be not equal to 2)
    vsat0 = 1.0700e+07 ,      8.3700e+06 # [1]
    vsatexp = 0.87 ,      0.52 # [1]
* Formula2 for saturation velocity:
*     vsat = A_vsat - B_vsat*(T/T0)
* (Parameter Vsat_Formula has to be equal to 2)
    A_vsat = 1.0700e+07 ,      8.3700e+06 # [1]
    B_vsat = 0.0000e+00 ,      0.0000e+00 # [1]
    vsat_min = 5.0000e+05 ,      5.0000e+05 # [1]
}

***** Recombination Models: *****

* Variable = electron value , hole value # [units] *
*****



Scharfetter * relation and trap level for SRH recombination:
{ * tau = taumin + ( taumax - taumin ) / ( 1 + ( N/Nref )^gamma )
  * tau(T) = tau * ( (T/300)^Talpha ) (TempDep)
  * tau(T) = tau * exp( Tcoeff * ((T/300)-1) ) (ExpTempDep)
    taumin      = 0.0000e+00 ,      0.0000e+00 # [s]
    taumax      = 5.0000e-07 ,      1.0000e-07 # [s] 2.5e-6 , 0.5e-6 #
    Nref   = 1.0000e+30 ,      1.0000e+30 # [cm^(-3)] 1e17 , 3e17 #
    gamma      = 0.3 , 0.3 # 1 ,      1 # [1]
  * Talpha= -1.5000e+00 ,      -1.5000e+00 # [1]
  * Tcoeff = 2.55 ,      2.55 # [1]
  * Etrap  = 0.0000e+00# [eV]
}

Auger * coefficients:
{ * R_Auger = ( C_n n + C_p p ) ( n p - ni_eff^2 )
  * with C_n,p = (A + B (T/T0) + C (T/T0)^2) (1 + H exp(-{n,p}/N0))
    A      = 5.0000e-31 ,      2.0000e-31 # [cm^6/s]
    B      = 0.0000e+00 ,      0.0000e+00 # [cm^6/s]
    C      = 0.0000e+00 ,      0.0000e+00 # [cm^6/s]

```

- Annexes

```

H      = 0.0000 ,    0.0000      # [1]
N0     = 1.0000e+18 ,    1.0000e+18 # [cm^(-3)]
}

vanOverstraetendeMan * Impact Ionization:
{ * G_impact = alpha_n n v_drift_n + alpha_p p v_drift_p
  * with alpha = gamma a exp(-b gamma/E) for E<E0 (low) and E>E0 (high)
  * with gamma = tanh(hbarOmega/(2kT0)) / tanh(hbarOmega/(2kT))
    a(low)= 4.2000e+05 ,    1.6300e+07 # [1/cm]
    a(high)     = 4.2000e+05 ,    1.6300e+07 # [1/cm]
    b(low)= 1.670e+07 , 1.670e+07 # [V/cm]
    b(high)     = 1.670e+07 , 1.670e+07 # [V/cm]
    E0      = 4.0000e+05 ,    4.0000e+05 # [V/cm]
    hbarOmega = 1.0 , 1.0   # [eV]
}
OkutoCrowell * Impact Ionization - used for Konnstantinov modelisation of SiC:
{ * G_impact = alpha_n n v_drift_n + alpha_p p v_drift_p
  * with alpha = a (1+c(T-300)) E^gamma exp[-(b (1+d(T-300)) /E )^delta]
    a      = 2.78e6 , 3.51e6      # [1/cm]
    b      = 1.05e7 , 1.03e7      # [V/cm]
    c      = 3.0500e-04 , 5.3500e-04 # [1/K] * Temperature coefficients not
modified from default
    d      = 6.8600e-04 , 5.6700e-04 # [1/K] * Temperature coefficients not
modified from default
    gamma  = 0      , 0          # [1]
    delta   = 1.37   , 1.09      # [1]
}
}

Electrode = "top_schottky" {
BarrierTunneling
{ * Non Local Barrier Tunneling
  * G(r) = g*A*T/kB*F(r)*Pt(r)*ln[(1+exp((E(r)-Es)/kB/T))/(1+exp((E(r)-Em)/kB/T))]
  * where:
    * Pt(r) is WKB approximation for the tunneling probability
    * g = As/A, As is the Richardson constant for carriers in semiconductor
    * A is the Richardson constant for free electrons
    * F(r) is the electric field
    * E(r) is carrier energy
    * Es is carrier quasi fermi energy in semiconductor
    * Em is carrier fermi energy in metal
      g      = 2.1e-5 , 0.66e-5      # [1]
      mt     = 0.5 , 0.5      # [1]
}
}
```

Annexe Fichier paramètre Al₂O₃

Ci dessous les modifications ajoutées au fichier paramètre pour les simulations faisant intervenir le diélectrique Al₂O₃.

```
Material = "Oxide" {
    Epsilon
    {
        epsilon      = 9.1  # [1]
    }

    Epsilon_aniso
    {
        epsilon      = 9.1  # [1]
    }

    Bandgap
    {
        Chi0      = 3.28 # [eV] Constante dielectrique
        Bgn2Chi   = 0    # [1]
        Eg0       = 8.8  # [eV] bandgap
        dEg0(Bennett) = 0.0000e+00# [eV]
        dEg0(Slotboom) = 0.0000e+00# [eV]
        dEg0(OldSlotboom) = 0.0000e+00# [eV]
        dEg0(delAlamo) = 0.0000e+00# [eV]
        alpha     = 3.3000e-04 # [eV K^-1]
        beta     = 0.0000e+00# [K]
        Tpar     = 0.0000e+00# [K]
    }
}
```

Annexe Fichier paramètre HfO₂

Ci dessous les modifications ajoutées au fichier paramètre pour les simulations faisant intervenir le diélectrique HfO₂.

```
Material = "HfO2" {

    Epsilon
    {
        epsilon      = 20   # [1]
    }

    Epsilon_aniso
```

- Annexes

```
{  
    epsilon      = 20  # [1]  
}  
  
Bandgap  
{  
    Chi0  = 3.28 # [eV] Constante dielectrique  
    Bgn2Chi = 0   # [1]  
    Eg0   = 6    # [eV] bandgap  
    dEg0(Bennett) = 0.0000e+00# [eV]  
    dEg0(Slotboom) = 0.0000e+00# [eV]  
    dEg0(OldSlotboom) = 0.0000e+00# [eV]  
    dEg0(delAlamo) = 0.0000e+00# [eV]  
    alpha = 3.3000e-04 # [eV K^-1]  
    beta  = 0.0000e+00# [K]  
    Tpar  = 0.0000e+00# [K]  
}  
}
```