

<i>CHAPITRE 2 Conceptions et réalisations d'une bibliothèque de composants MEMS RF en vue d'une intégration « Above IC »</i>	71
Introduction.....	72
I. Composants MEMS RF en vue d'une intégration « Above IC »	72
1. Considérations mécaniques	73
2. Les procédés d'activation.....	75
3. Les Types de contact des MEMS	79
1) Micro-commutateurs ohmiques.....	79
(1) Définition et principe	79
(2) Champs d'applications	80
2) Les MEMS RF capacitifs	81
(1) Principe.....	81
(2) Champs d'applications	82
4. Les types de configuration de MEMS RF	83
5. Autre familles de MEMS RF	85
6. Comparaisons avec les technologies Semi-conducteur.....	86
1) Les avantages présentées par les MEMS RF	86
2) Les inconvénients et limites actuels des MEMS RF	87
II. Conception et Réalisation de capacités « série » et « parallèle » commutables MEMS RF - Développement d'une bibliothèque de MEMS RF ..	88
1. Topologie retenue en vue d'une intégration « Above IC »	89
1) Choix technologiques.....	89
(1) Couche de la transition « MEMS / IC » : un polymère.....	89
(2) La structure de la capacité variable MEMS RF	91
2) Choix liés à la conception radiofréquence	91
2. Modèle électrique des MEMS RF série	93
3. Conceptions des capacités variables MEMS RF	97
1) Les capacités variables séries MEMS RF	98
2) Les capacités variables parallèles MEMS RF	100
4. Fabrication des MEMS RF.....	102
1) Développement technologique des résistances intégrées.....	102
2) Le procédé technologique de MEMS RF compatible « above IC ».....	105

5.	Caractérisations des MEMS RF du « Run 1 »	110
1)	Analyses des mesures.....	110
2)	Modifications à apporter pour le Run 2	112
6.	Caractérisation des MEMS RF issus du « Run 2 »	114
1)	Caractérisations technologiques.....	114
2)	Caractérisations radiofréquences sous pointes.....	116
(1)	Capacités variables MEMS RF séries	116
(2)	Capacités variables MEMS RF parallèles	122
(3)	conclusions	123
3)	Etude sur l'actionnement des membranes.....	124
4)	Conclusions	125
III.	Conclusions	125

<i>CHAPITRE 3 Intégration des MEMS RF avec le circuit SiGe.....</i>	131
Introduction.....	132
I. Présentation des différentes techniques d'assemblage existantes	132
1. Approche par fils de soudure : « Wire Bonding ».....	133
2. Le report Flip-chip	134
3. Approche monolithique dite « Above IC »	136
4. Conclusions	138
II. Pré-Validation du concept de LNA reconfigurable à l'aide de circuits « tests » spécifiques	139
1. Prise en compte des éléments parasites dus à l'assemblage des technologies BiCMOS/MEMS RF	140
(1) En technologie BiCMOS de STMicroelectronics	140
(2) En technologie MEMS du LAAS.....	141
2. Conception des circuits à 2,45GHz et 5GHz.....	141
3. Caractérisation des circuits « tests »	142
III. Techniques d'assemblage mises en place en vue d'intégrer les MEMS au circuit SiGe	145
1. L'assemblage par fils de soudure ou « Wire Bonding »	145
2. Etude préliminaire de la technique de report Flip-Chip	148
1) Intégration de la fabrication des plots dans la filière technologique de MEMS RF	148
2) Réalisation et tests de reports	149
3. Etude préliminaire de l'intégration monolithique « hybride ».....	155
4. Conclusions sur l'assemblage	157
IV. Caractérisations RF du LNA avec MEMS assemblés par fils de soudure	160
1. Résultats à 2,45 GHz.....	160
2. Résultats à 5,5 GHz.....	161
V. Transfert technologique et discussions	163
VI. Conclusions	164

Bibliographie: 166

<i>Conclusion générale.....</i>	<i>169</i>
---------------------------------	------------

Introduction générale

Les circuits électroniques utilisés actuellement dans les applications radiofréquences comme la téléphonie mobile et ses multitudes de protocoles (GSM, DCS, UMTS..., etc) ou bien encore les réseaux locaux sans fils (Wifi, Bluetooth) requièrent des composants de plus en plus performants tant en termes de rapidité que de critères fréquentiels. Ainsi pour satisfaire les spécifications exigeantes de tous ces protocoles de télécommunication, les concepteurs ont à leur disposition plusieurs technologies basées sur des filières différentes et sur deux types de structures de transistors : CMOS et Bipolaire. Alors que les transistors MOS restent essentiellement utilisés dans les applications numériques, les transistors bipolaires sont eux les principaux composants actifs des circuits radiofréquences analogiques. Pour cela et dans un premier temps, les filières technologiques III-V étaient plébiscitées pour leurs très bonnes performances fréquentielles avec des fréquences de coupure pouvant atteindre plus de 300 GHz. Cependant leur coût de fabrication est un frein au développement des réseaux sans fil, tout comme leur incompatibilité avec les technologies silicium, qui leur interdit d'être directement intégrées avec les transistors CMOS. Afin de palier à ces défauts, des filières silicium hautes fréquences ont été développées grâce à l'ajout de germanium dans la Base qui permet ainsi la création d'hétérostructures. Les performances actuelles de ces technologies permettent aux transistors bipolaires de dépasser des fréquences de transition supérieures à 200 GHz ainsi qu'une intégration aisée avec les transistors CMOS. La filière BiCMOS allie donc les avantages des deux types de transistors.

A l'heure actuelle la performance intrinsèque n'est plus le seul paramètre à considérer pour juger un module radiofréquence. Le nombre de protocoles fréquentiels pouvant être traités par le module est devenu primordial. Ainsi la majorité des téléphones portables actuellement sur le marché proposent de couvrir la plupart des bandes de fréquences avec des téléphones tri ou quadri-bandes tout en ajoutant la plupart du temps des fonctionnalités tel que le BLUETOOTH. Cette tendance impose donc la multiplication des circuits de réception et d'émission radiofréquences afin de traiter chacune de ces fréquences. Cela se traduit par une augmentation de la surface des puces radiofréquences allant donc à contre sens de la tendance menant vers toujours plus de miniaturisation. Afin de palier à cette problématique, il est

opportun de créer des circuits reconfigurables, capables suivant le choix de l'utilisateur de fonctionner sur une bande de fréquences bien précise. Mais pour cela il est nécessaire de dessiner de nouvelles architectures basées sur l'apport de composants spécifiques tels que des varactors ou des commutateurs qui permettent de modifier les caractéristiques radiofréquences des circuits. Ces composants peuvent être issus non seulement des filières silicium classiques mais aussi d'une nouvelle filière apparue lors de ces quinze dernières années, la filière MEMS RF. Cette technologie apporte de nombreux avantages tant en consommation qu'en performances et notre objectif de thèse est d'utiliser cette filière pour réaliser un circuit reconfigurable à deux fréquences d'utilisation. La réalisation d'un tel circuit sous entend de développer une technique d'intégration entre la technologie Silicium et la filière MEMS RF afin de minimiser les pertes dues aux interconnexions. Pour cela nous proposerons une approche « post procédé » nommée « Above IC ».

Lors du premier chapitre, nous présenterons les caractéristiques des différents composants permettant d'introduire la notion de reconfigurabilité dans les circuits radiofréquences et ce pour les filières technologiques silicium classiques et pour la filière MEMS RF. De cette étude, nous montrerons tout l'intérêt d'employer la technologie MEMS RF, et nous présenterons alors le concept d'un amplificateur faible bruit reconfigurable aux fréquences HIPERLAN et BLUETOOTH grâce à l'utilisation de capacités variables MEMS. Ce projet est basé sur l'association des technologies Silicium avec la technologie MEMS RF puisque tous les autres composants du circuit mis à part les capacités MEMS seront réalisés dans une technologie développée par STMicroelectronics. Nous déterminerons donc les valeurs requises des différents composants semi-conducteurs comme MEMS RF et nous établirons dès lors le dessin des masques du circuit intégré.

Le chapitre 2 sera consacré à la conception électromagnétique et à la fabrication des capacités variables MEMS RF nécessaires au fonctionnement du circuit reconfigurable. Dans un premier temps, nous donnerons les définitions permettant de mieux apprécier la filière MEMS RF puis nous établirons une présentation des composants existants avant de justifier nos choix de conception. Nous établirons ensuite une bibliothèque de composants comprenant non seulement les éléments utiles pour notre amplificateur mais aussi d'autres pouvant être utilisés dans de futures réalisations. Puis nous présenterons le procédé technologique avant de discuter sur les résultats obtenus.

Enfin, dans le chapitre 3, nous présenterons différentes techniques d'assemblages entre les composants intégrés et les composants MEMS RF et notamment la technique « Above

IC ». Nous ferons un bilan des travaux que nous avons effectués dans ce domaine et nous présenterons les caractéristiques de modules complets réalisant la fonction d'amplificateur reconfigurable aux fréquences 5,5 GHz et 2,45 GHz.

Nous concluons cette thèse par un bilan de nos résultats obtenus et présentons des perspectives suite au travail réalisé durant cette étude.

CHAPITRE 1

ARCHITECTURES DE CIRCUITS

RECONFIGURABLES A BASE DE MEMS RF

Introduction

De nos jours, la multiplication des bandes de fréquences impose, si l'on veut conserver de faibles coûts de fabrication tout en miniaturisant toujours plus, de modifier l'approche de conception des circuits analogiques radiofréquences. Les techniques et architectures actuelles deviendront vite obsolètes et il semble impératif de repenser la conception des systèmes radiofréquences afin que ceux-ci apportent toujours plus de fonctionnalités.

La notion de reconfigurabilité sera sans aucun doute un élément prépondérant des futures architectures. En effet l'intégration de cette notion peut permettre de concevoir une seule chaîne de réception radiofréquences pouvant traiter suivant le choix de l'utilisateur, plusieurs normes de télécommunication. Bien sur, la reconfigurabilité n'est pas limitée au seul domaine fréquentiel mais peut être aussi appliquée à d'autres fonctionnalités, comme par exemple, son utilisation pour augmenter ou réduire la puissance d'émission d'un émetteur/récepteur de téléphonie mobile suivant la distance le séparant de la station de base la plus proche.

Dans cette perspective, nous présenterons au cours de ce chapitre le concept d'un amplificateur faible bruit reconfigurable aux fréquences HIPERLAN et BLUETOOTH. Pour cela nous analyserons les divers composants pouvant permettre d'introduire la notion de reconfigurabilité dans les circuits radiofréquences et nous citerons quelques exemples de réalisation. Nous présenterons ensuite nos choix technologiques, en proposant d'associer la technologie SiGe développée par STMicroelectronics avec la filière innovante MEMS RF développée au LAAS-CNRS. Nous montrerons alors tout l'intérêt d'utiliser les technologies SiGe par rapport aux filières silicium et AsGa et nous constaterons un peu auparavant que la filière MEMS RF permet de réaliser des composants aux performances radiofréquences supérieures à leurs homologues semi-conducteurs. Nous proposerons d'associer ces deux technologies au moyen d'une intégration monolithique dite « above IC », qui consiste à réaliser les composants de la filière MEMS en post procédé sur la plaquette contenant les circuits SiGe.

Au final nous établirons les valeurs des différents composants de l'amplificateur faible bruit reconfigurable en fréquence et nous présenterons le dessin des masques de la partie du circuit intégré en technologie SiGe.

I. Les circuits reconfigurables

1. Chaîne de réception RF et intérêts de la reconfigurabilité

L'engouement actuel pour les communications sans fil grand public comme la téléphonie mobile avec le GSM, le GPRS, et l'UMTS ou bien les communications entre divers appareils électroniques (Bluetooth, WIFI,...) imposent à l'industrie d'innover afin d'améliorer les performances et réduire les coûts de production. En effet les modules hyperfréquences doivent de plus en plus présenter non seulement des performances électriques sans cesse améliorées (bruit, linéarité, consommation) mais aussi des fonctionnalités nouvelles (réglages, reconfigurabilité, fonctionnement multi-standard) ainsi que des compacités améliorées et des coûts de fabrication les plus réduits possibles. Les perspectives apportées par l'utilisation des technologies SiGe permettent d'envisager la réalisation de circuits intégrés jusqu'aux fréquences millimétriques mais cela ne suffira certainement pas pour satisfaire aux exigences du futur.



Figure I. 1 : Photographie d'un téléphone portable muti-fonctions

De nos jours les téléphones portables sont devenus multi fonctions (Figure I. 1) avec lecteur de musique mp3, console de jeux, agenda et bien sur toutes les fonctions liées aux radiofréquences. La Figure I. 2 propose une vue de l'intérieur de ce téléphone portable avec les différents blocks correspondants aux diverses fonctions. Nous pouvons constater que les parties électroniques traitant les communications radiofréquences occupent près d'un tiers de

la surface disponible, ce qui démontre l'intérêt de travailler sur ces architectures afin de gagner sur la surface occupée.

1. Baseband Processor
2. Power Manager
3. Memory
4. VCO
5. RF Transceiver
6. Power Amplifier
7. Antenna Switch
8. Imaging DSP
9. Memory
10. Audio CODEC
11. FM Radio
12. Bluetooth
13. SIM Card

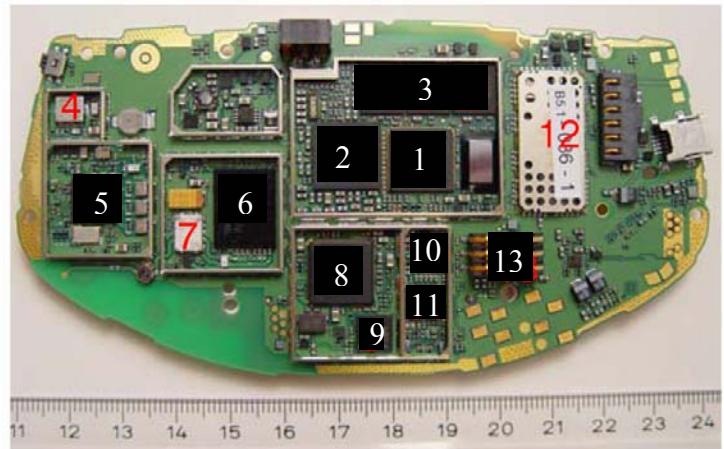


Figure I. 2: Intérieur d'un téléphone mobile multi fonctions.

Mais pour cela il faut comprendre pourquoi ces circuits occupent autant de surface et une partie de la réponse est donnée sur la Figure I. 3, qui présente le schéma électrique d'un module de réception RF bi-bande GSM / DCS. Nous pouvons constater que la plupart des composants (LNA, PA, SAW FILTER,...) sont présents deux fois, c'est-à-dire qu'une chaîne de réception RF propre est attribuée à chaque bande de fréquence. Il est donc intéressant d'envisager des architectures où ces composants seraient reconfigurables et permettraient un fonctionnement sur l'une ou l'autre bande fréquentielle [1]..[5] (ces dernières ne sont jamais utilisées en même temps mais plutôt par alternance suivant la disponibilité des réseaux). Nous aurions alors un gain significatif en terme de surface occupée qui se traduirait par une minimisation du coût de fabrication, dans la limite où les nouvelles architectures soient d'un coût équivalent aux anciennes. Cet aspect de reconfigurabilité sera d'autant plus attrayant que de nouvelles normes fréquentielles font leur apparition (UMTS, GPRS, 3G,...) et que les nouveaux récepteurs devront donc gérer non pas deux fréquences mais sans doute plus de quatre fréquences avec toutes les conséquences en terme de surface occupée.

Pour optimiser cette surface occupée, on pourrait simplement profiter des progrès technologiques réalisés chaque jour en microélectronique qui consistent à réduire la taille des composants élémentaires. Mais dans le futur, nous serions alors confronté à une limitation technologique. On peut aussi songer en introduisant de nouveaux composants à optimiser les

récepteurs RF avec le développement de nouvelles architectures reconfigurables qui apporteraient de réels avantages en matière de performance.

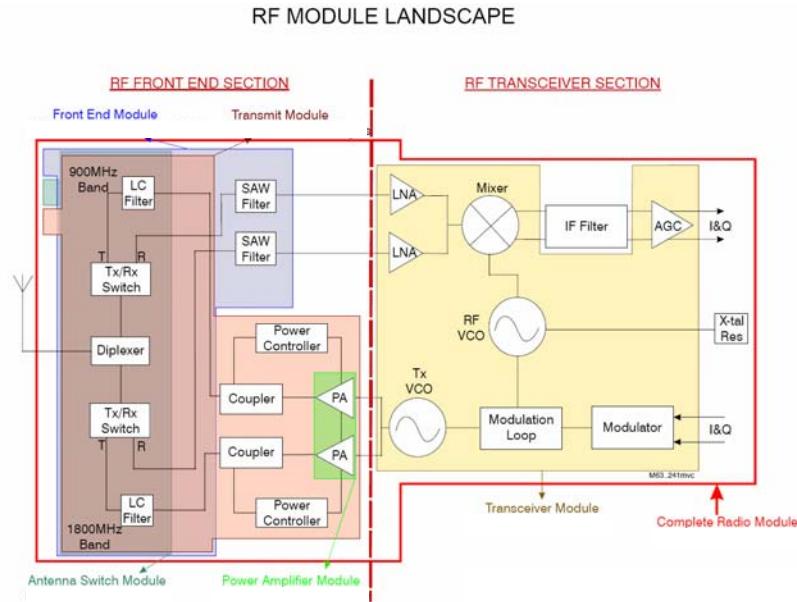


Figure I. 3 : Schéma électrique d'un récepteur RF bi-bande.

Pour ces nouvelles topologies reconfigurables, deux approches peuvent être considérées. La première consisterait à introduire des commutateurs permettant la commutation du signal RF vers les différents éléments de la chaîne de réception RF ou bien de commuter le signal entre divers réseaux d'adaptation. Comme le montre la figure 1.3 où l'on peut voir les deux commutateurs Tx/Rx, leur utilisation est déjà mise en œuvre et donne satisfaction.

La deuxième approche serait d'introduire des composants variables (capacités ou inductances) au niveau même des éléments de la chaîne de réception RF, qui modifieraient le fonctionnement de ces circuits en modifiant les caractéristiques des réseaux d'adaptation.

Quelque soit la méthodologie retenue, les composants introduits devront donc être variables et compatibles avec les procédés technologiques des circuits intégrés à base d'hétérostructures SiGe. Nous allons présenter dans le paragraphe suivant quelques composants permettant d'aller dans le sens de la reconfigurabilité des circuits radiofréquences.

2. Composants permettant d'introduire la fonction de reconfigurabilité

Afin d'introduire la notion de reconfigurabilité et pouvoir définir de nouvelles architectures, de nombreux composants sont disponibles sur le marché. L'objectif de ces paragraphes est d'expliciter et d'évaluer ces différentes technologies. Nous présenterons en premier lieu des composants issus des filières microélectroniques classiques tels que des commutateurs FET ou bien des Diodes PIN et ensuite nous verrons les performances actuelles des composants MEMS RF en présentant quelques réalisations comme des commutateurs ou des varactors. Pour finir nous porterons quelques conclusions sur ces composants.

1) Les composants intégrés

Il existe de nombreuses publications présentant des commutateurs ou des capacités variables réalisés sur des filières technologiques classiques comme les technologies AsGa ou SiGe. Nous allons commencer notre étude par les commutateurs de signaux radiofréquences. Comme nous l'avons vu précédemment sur la figure 1.3, des commutateurs sont déjà utilisés dans les chaînes de réception RF et sont en charge de commuter le signal RF entre la chaîne de réception et celle de transmission (d'où leur dénomination Switch Tx/Rx). La première famille de commutateurs RF est constituée par les diodes PIN [6]..[8]. Ces composants sont très souvent utilisés dans les systèmes RF et peuvent couvrir des plages fréquentielles allant des fréquences HF aux fréquences millimétriques. Leurs bonnes performances leur ont permis d'être utilisés autant dans les applications à faible consommation que dans les applications fortes puissances telles que les applications militaires. La Figure I. 4 présente deux configurations de commutateurs à base de diodes PIN [9], une configuration série et une configuration parallèle. Dans le cas du commutateur série, la diode PIN présente une faible impédance lorsqu'elle est polarisée et permet ainsi le passage du signal RF sans perturbation. Lorsque la diode n'est pas polarisée ou polarisée en inverse, elle présente une forte impédance causant la réflexion du signal RF. En ce qui concerne le commutateur parallèle, le fonctionnement est l'inverse du fonctionnement série: lorsque la diode est polarisée, elle présente une faible impédance et le signal est alors réfléchi, tandis que lorsqu'elle est non polarisée ou polarisée négativement, le signal RF peut passer.

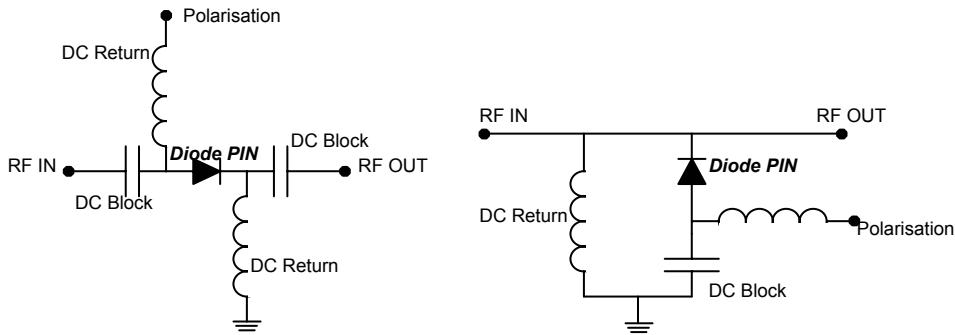


Figure I.4 : Commutateurs RF simple série et parallèle à base de diode PIN

De nos jours, de nombreux travaux ont permis de réaliser des diodes PIN sur divers substrats tels que les substrats SiGe [10] ou GaAs [11], ce qui rend leur intégration aisée dans les circuits intégrés. Concernant les performances, les diodes PIN présentent en général des pertes d'insertion de l'ordre de 0,4 à 0,6 dB, une isolation inférieure à -20dB pour des fréquences inférieures à 2 GHz et des temps de commutation très courts de l'ordre de la dizaine de nanosecondes. La surface occupée par un commutateur à base de diode PIN est inférieure à 1mm². Le principal inconvénient des diodes PIN est leur forte consommation avec un courant consommé de l'ordre du mA.

Il est évident que ces performances ne feront qu'évoluer et des études actuelles montrent la possibilité de faire des diodes à hétérojonction de type AlGaAs/GaAs [12] qui présentent des pertes d'insertion inférieur à 0,3 dB.

De manière similaire aux diodes PIN, les commutateurs à base de FET [13]..[16](Field Effect Transistor) sont disponibles commercialement pour diverses applications sans fil et donc diverses plages de fréquences allant jusqu'aux fréquences millimétriques. Généralement conçus sur substrat AsGa, les commutateurs FET sont utilisés dans des applications nécessitant un grand degré d'intégration de type commutateur « Single Pole N Throw » (SPNT avec N égal à 2, 4, 6 ou 8) comme des décodeurs ou des drivers logiques [9]. Les FET comme les diodes PIN sont également utilisés dans les systèmes RF nécessitant des commutateurs de signaux RF et leur performances sont assez similaires. En effet ils présentent une isolation de l'ordre de 22 dB à 2 GHz et des pertes d'insertion inférieures à 1dB pour des fréquences inférieures à 3 GHz. Les avantages de ces commutateurs sont surtout un temps de commutation plus faible, de l'ordre de la nanoseconde et une consommation en courant très inférieur aux commutateurs à diode PIN avec un courant consommé de l'ordre du μA.

Pour finir avec les commutateurs semi-conducteurs, nous citerons le travail de Carlo Tinella [17] qui a publié un commutateur d'antenne Tx/Rx pour les spécifications BLUETOOTH avec une technologie MOSFET sur substrat SOI (Silicon On Insulator). Les bonnes performances de ce commutateur sont une isolation de -50 dB à 2,45 GHz, des pertes d'insertion de l'ordre de 0,7dB, un temps de commutation de 10 ns et une surface occupée qui n'est que de 0,02 mm². Le principal inconvénient de ce commutateur est sa dépendance vis-à-vis du substrat SOI qui impose de le rapporter sur le « front end » réalisé quant à lui en technologie AsGa ou SiGe.

Les filières technologiques actuelles possèdent de nombreux exemples de capacités variables (varactors) avec autant de diversité que les micro-commutateurs. En effet comme pour ces derniers, les varactors se présentent sous la forme de deux familles, ceux basés sur les technologies MOS et ceux basés sur le fonctionnement de type Diode. Les varactors sont essentiellement utilisés dans des modules VCO [18] (Voltage Control Oscillator) ou ils permettent de réajuster la fréquence centrale de fonctionnement. Parmi la filière MOS, on distingue plusieurs catégories de varactors suivant le domaine de fonctionnement du transistor, soit en mode accumulation, soit en mode déplétion, soit en mode inversion [19]. Leur échelle de variation peut atteindre 500 % de la valeur initiale pour une variation de tension de l'ordre de 2,5 V et pour une valeur de coefficient de qualité autour de 15, mais des varactors sur substrat SOI [20] peuvent présenter des coefficients de qualité bien supérieurs. De manière générale, les varactors MOS sont supérieurs aux diodes varicap [21], [22] tant en terme de consommation que de bruit de phase et de variation. L'avantage principal de ces types de varactors est la compatibilité avec les filières microélectroniques actuelles, étant eux même réalisés dans ces filières. Pour inconvénients, ils présentent celui que tout composant actif possède : consommation en courant ainsi qu'un facteur de qualité assez faible.

2) Les MEMS RF

La technologie MEMS RF (Micro Electro Mechanical System) est une technologie émergente en comparaison avec celle des semi conducteurs et présente des caractéristiques et des fonctionnalités intéressantes en vue de l'intégration du principe de reconfigurabilité dans une chaîne de réception RF [23], [24]. Ces microsystèmes radiofréquences peuvent, sous

l'effet de forces extérieures, proposer un déplacement mécanique qui engendre alors des modifications de leurs propriétés électriques et radiofréquences. Cette filière s'est développée avec l'essor des procédés technologiques tridimensionnels apparus avec le micro-usinage du silicium et d'autres matériaux. Comme pour les composants semi conducteurs, il existe dans la filière MEMS RF un grand nombre d'exemples de commutateurs et de capacités variables et nous allons maintenant détailler les performances de deux d'entre eux.

La littérature est riche de nombreux exemples de commutateurs de signaux RF basés sur la technologie MEMS RF [25], mais pour notre part nous présenterons dans ce paragraphe les performances du commutateur MEMS RF développé par LG-Korea (Figure I. 5) [26] qui présente de très bonnes performances dans une plage de fréquences inférieures à 10 GHz (plage qui correspond aux bandes de fréquences actuellement utilisées pour les communications sans fil grand public). Il s'agit d'un commutateur de type capacitif, dont la fréquence de fonctionnement a été optimisée par l'ajout d'inductances intégrées au commutateur et dont la tension de commande est de l'ordre de 15 V. Il est à noter que la plupart des commutateurs MEMS RF, comme celui-ci, ne consomment pas de courant, ce qui induit que ses composants ne consomment aucune puissance par comparaison aux commutateurs semi-conducteur. Sur la bande 3-5 GHz, il présente une isolation égale à environ -40 dB, et des pertes d'insertion autour de 0,1 dB. Son temps de commutation est de l'ordre de la micro-seconde et la surface occupée est de $300 * 100 \mu\text{m}^2$. Comme on peut le remarquer, les performances RF sont bien meilleures que celles des commutateurs semi conducteurs. La plupart des composants MEMS RF présentent des performances RF équivalentes et la différence se situe souvent au niveau de la surface occupée, des temps de commutation, des tensions d'activation et des procédés technologiques pour les réaliser.

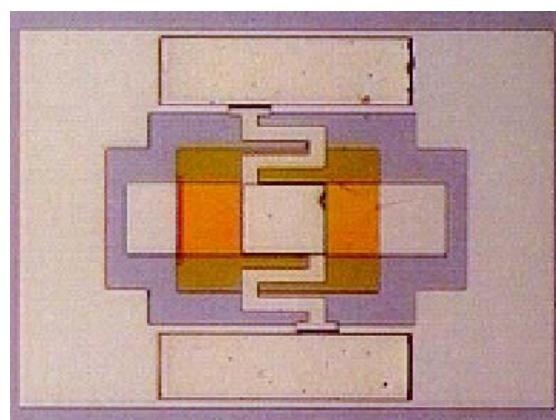


Figure I. 5 : Commutateur MEMS RF de LG-Korea [26]

Il est à noter que ce commutateur peut aussi être utilisé comme une capacité variable digitale (2 états), puisque, lorsqu'il n'est pas polarisé, le commutateur présente une capacité de l'ordre de 80 fF et, lorsqu'il est sous tension, il présente une capacité de 50 pF, cela correspond à un ratio de 625.

La figure suivante (Figure I. 6) présente une capacité variable analogique développée par Young et Boser [27]. Elle permet une variation de capacité comprise entre 2,1 et 2,45 pF pour une tension d'activation comprise entre 0 et 6V. Le facteur de qualité mesuré est de l'ordre de $Q = 60$ à 1 GHz, ce qui est très compétitif par rapport aux composants discrets de type diode sur silicium ou AsGa. La surface occupée par ce varactor MEMS RF est de $200 \times 200 \mu\text{m}^2$. Comme pour le commutateur présenté précédemment, ce MEMS ne consomme aucun courant lorsqu'il est actif. Malgré sa faible variation de capacité, ce type de composant MEMS peut être utilisé pour reconfigurer ou ajuster en fréquence un VCO comme nous le montrerons dans les paragraphes suivants.

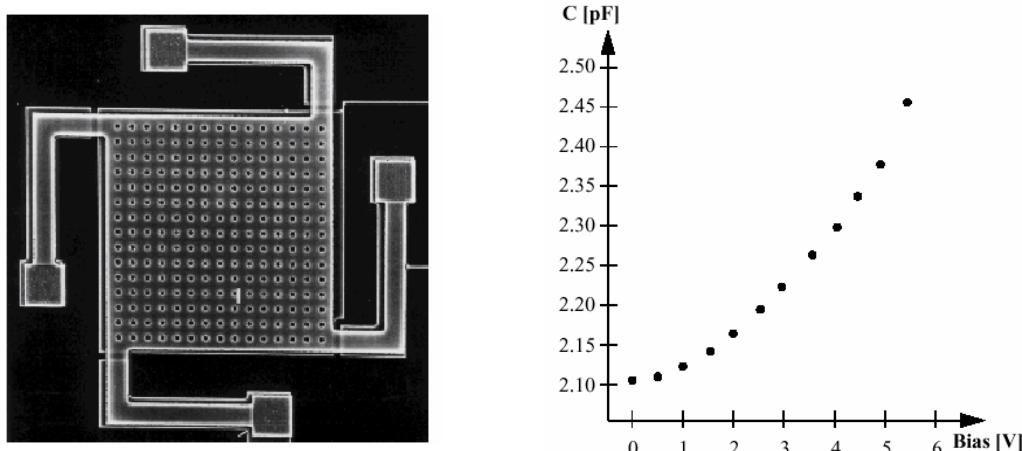


Figure I. 6 : Varactor MEMS développé par l'université de Californie, Berkeley [27]

3) Conclusions

Nous venons de présenter dans les deux paragraphes précédents les performances de commutateurs et de capacités variables développés dans les technologies semi-conducteurs et MEMS RF. Les Tableau 1. 1 et 1. 2 récapitulent l'ensemble des caractéristiques de ces composants. On peut noter les meilleures performances proposées par les MEMS RF par rapport aux composants discrets, alors même que les MEMS ne sont pas encore arrivés à

maturité au vue de la jeunesse de cette filière. Cet écart de performance est surtout remarquable au niveau des micro-commutateurs RF où les pertes d'insertion des MEMS RF sont divisées par trois par rapport aux meilleurs commutateurs semi-conducteurs. De ce fait, l'utilisation des MEMS RF pour introduire la fonction de reconfigurabilité dans les circuits de télécommunication sans fil grand public semble s'imposer [28].

Commutateurs	FET	Diode PIN	SOI CMOS	MEMS RF
Perte d'insertion	1 dB à 3 GHz	0,4 – 0,6 dB à 2GHz	0,7 dB à 2,45 GHz	0,1 dB à 4GHz
Isolation	22 dB à 2 GHz	20 dB à 2GHz	50 dB à 2,45 GHz	40 dB à 4GHz
Consommation	$\sim \mu\text{A}$	$\sim \text{mA}$		$\sim 0 \text{ mA}$ (électrostatique)
Tps de commutation	$\sim \text{ns}$	$\sim 100 \text{ ns}$	10 ns	$\sim \mu\text{s}$
Taille	$\sim 1\text{mm}^2$	$< 1 \text{ mm}^2$	0,02 mm ²	$100 * 300 \mu\text{m}^2$

Tableau 1. 1 : Récapitulatif des performances des commutateurs discrets et MEMS RF

Varactors	MOS variable capa	Diode varicap	MEMS RF
Variation	260%	335%	200%
Facteur de qualité	~ 30 à 1 GHz	20 à 1 GHz	> 60 à 1 GHz
Tension d'activation	$\sim 1,5 \text{ V}$	4 V	$\sim 5 \text{ V}$
Taille	Composant discret	Composant discret	$> 300 * 300 \mu\text{m}^2$

Tableau 1. 2 : Récapitulatifs des performances des différents types de varactors

On notera que les principaux avantages des MEMS RF sont une consommation en courant nulle, de faibles pertes d'insertion, des isolations élevées et des facteurs de qualité élevés. Par contre leur taille imposante et leur temps de commutation peuvent être un frein pour leur développement dans certaines applications.

3. Etat de l'art des circuits reconfigurables

Il existe plusieurs exemples de circuits reconfigurables, qu'ils soient actifs ou passifs et basés sur des composants semi-conducteurs ou MEMS RF. Nous allons les présenter au cours de ce paragraphe.

Les antennes

De nos jours, l'intérêt pour des antennes reconfigurables [29] [30] en fréquence est grandissant en vue des systèmes grand public multi-bandes ou des applications militaires.

Pour cela, des antennes à bande fixe, mais dont la fréquence centrale peut être accordée sur une grande plage de fréquences utiles, ont été développées au moyen de divers systèmes électroniques et notamment de MEMS RF, de diode PIN ou FET qui permettent de modifier la taille du dipôle antenne. D'autres paramètres des antennes peuvent être modifiés tel que la polarisation qui peut alors permettre d'utiliser la même bande de fréquence pour diverses émissions ou bien encore les caractéristiques du faisceau tels que le diagramme de rayonnement ou l'angle d'ouverture.

Les filtres

Les filtres accordables en fréquence centrale [31]..[35] ont par leur fonction un grand domaine d'applications à couvrir. Leur utilisation est primordiale dans l'optique de systèmes multi-bandes reconfigurables en apportant une réduction des coûts, une miniaturisation des surfaces occupées et une réduction de la consommation des circuits. En effet, dans le cadre d'un émetteur récepteur, les bandes de réception / transmission sont souvent très proches et l'utilisation de filtres reconfigurables s'avère alors judicieuse pour éviter d'utiliser un filtre par bande de fréquences. Nous citerons à titre d'exemple, le travail réalisé par Andrew R. Brown [36] avec un filtre accordable en fréquence grâce à l'utilisation de varactors de type diode. Ce filtre est accordable sur la bande de fréquence 700 MHz – 1,33 GHz, avec des pertes d'insertion inférieures à -3dB pour les fréquences supérieures à 1 GHz. Le Tableau 1. 3 présente les mesures de la fréquence centrale suivant la polarisation appliquée aux varactors de type diode ainsi que le produit d'intermodulation d'ordre 3 qui n'est jamais inférieur à 17 dBm. Nous constatons alors toutes les potentialités de ce type de filtre.

Polarisation (V)	Fréquence centrale F0 (MHz)	Produit d'intermodulation IIP3 (dBm)
5	720	24
7,5	830	28,1
10	970	17,9
15	1130	18,5
20	1220	23

Tableau 1. 3 : Caractéristique de la fréquence centrale du filtre en fonction de la polarisation des diodes varactors

Les travaux les plus récents présentent une structure composée de MEMS à contact capacitif et à contact ohmique, afin de réaliser un filtre « passe bas » reconfigurable aux fréquences 20 et 53 GHz [37]. La Figure I. 7 présente ce filtre et nous pouvons constater la

présence de cinq MEMS RF, deux à contact ohmique qui permettent de reconfigurer les inductances en modifiant leur longueur de ligne, et trois à contact capacitif permettant de réaliser des capacités commutables de différentes valeurs.

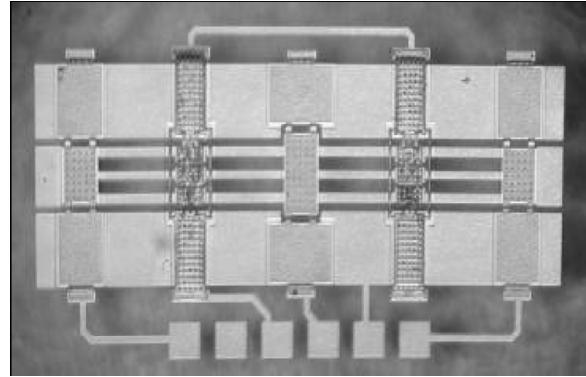


Figure I. 7 : Photographie du filtre passe bas reconfigurable composé de MEMS capacitifs et ohmiques [37]

Les résultats obtenus sont conformes aux simulations avec des pertes d'insertion dans les deux états inférieures à 1 dB sur toute la bande de fréquence et des pertes en retour (S_{11}) inférieures à -20 dB.

Dans l'utilisation des filtres, il est aussi intéressant de pouvoir modifier la bande passante du filtre dans le cas par exemple de récepteurs ayant à traiter plusieurs modulations fréquentielles suivant une bande de fréquences plus ou moins large. L'usage de circuits reconfigurables [38] [39] permet alors dans ce cas de ne plus utiliser un réseau de filtres adaptés pour chaque modulation et sélectionnés via un circuit de présélection mais d'utiliser un seul filtre que l'on reconfigure suivant le besoin.

Les amplificateurs faible bruit et de puissance

Les travaux sur les amplificateurs reconfigurables [40]..[44] sont bien plus rares par rapport aux publications portant sur les autres types de circuits. La principale raison vient de la complexité des réseaux d'adaptation imposée par la fonction du circuit qui nécessite une adaptation en bruit et en puissance. Comme nous l'avons vu précédemment, les commutateurs ou capacités variables des filières « semi-conducteur » présentent bien souvent des pertes d'insertion trop élevées qui sont en contradiction avec la fonction faible bruit des amplificateurs faible bruit. Quant à leur tenue en puissance, elle n'est pas dans tous les cas compatible avec les amplificateurs de puissance. L'insertion des MEMS dans les

amplificateurs n'est pas encore bien établie car les premiers démonstrateurs associant des MEMS avec des circuits actifs semi-conducteurs se sont plutôt portés sur des circuits de type oscillateur où l'apport des MEMS était une évidence, avec les varactors.

Les travaux réalisés sur les amplificateurs présentent deux aspects principaux, soit un gain variable, soit une fréquence de fonctionnement accordable. Dans les deux cas, le gain en surface occupé est indéniable et leur intérêt dans la réalisation de front-ends intelligents est très important. A titre d'exemple, nous citerons l'amplificateur faible bruit développé par Wen-Shen Wuen [45] qui permet la commutation entre les spécifications WLAN (802.11a) et HIPERLAN/2 grâce à l'utilisation d'une capacité variable sur base technologique MOS.

Les oscillateurs

Les oscillateurs sont les principaux éléments auxquels il est fait référence lorsque nous abordons le sujet de capacités variables. En effet, l'utilisation d'une capacité variable en lieu et place de la capacité du circuit résonant permet de réaliser des oscillateurs accordables en fréquence. De nombreux VCO (Voltage Controlled Oscillator) ont été réalisés [46] [47] dans ce sens avec des performances très intéressantes surtout ceux basés sur des varactors MEMS RF, car ces derniers présentent comme nous l'avons souligné précédemment de bons facteurs de qualité. Une étude [48] a porté sur la comparaison de deux VCOs reconfigurables à 5 GHz, l'un par l'apport d'un varactor de technologie MOS et l'autre par la présence d'un varactor MEMS RF. La Figure I. 8 présente l'évolution de la valeur de la capacité des deux composants en fonction de la tension.

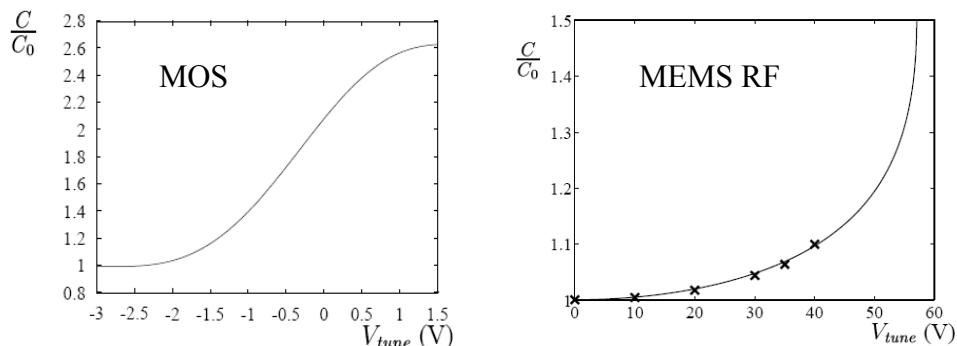


Figure I. 8 : Variation de la capacité en fonction de la tension pour un varactor MOS et un varactor MEMS RF

Nous pouvons ainsi constater que le varactor MOS présente une variation du ratio plus importante que la capacité variable MEMS RF et cette différence se retrouve au niveau de la variation de la fréquence centrale du VCO. Par contre en terme de bruit de phase à 100 kHz, nous avons dans le pire des cas -89 dBc/Hz pour le VCO à base de varactor MOS et -94 dBc/Hz pour celui avec MEMS RF, ce qui correspond à une différence de 5 dBc/Hz. Cette différence peut être expliquée par le facteur de qualité des deux composants, puisque le varactor MOS présente un facteur de qualité de 13 alors que le MEMS RF présente quant à lui un facteur de qualité autours de 50. Concernant la consommation, les deux circuits sont alimentés sous 3 V, le VCO à base de varactor MOS consomme 2,5 mA tandis que celui à base de MEMS RF ne consomme que 2 mA, ce qui représente un gain significatif de 20 %, non négligeable dans les systèmes radiofréquences fonctionnant sur batteries.

De nombreux exemples de circuits reconfigurables basés sur les composants présentés précédemment ont donc été réalisés. Comme nous l'avons déjà signalé, des FET ou des diodes PIN sont déjà utilisés comme commutateurs d'antenne Tx/Rx, des filtres reconfigurables, des amplificateurs et des antennes ont été réalisés sur la base de composants semi conducteurs ou avec des composants MEMS et enfin des VCOs (Voltage Control Oscillator), dont la fréquence centrale est ajustable par un varactor, ont été publiés. Au travers du dernier exemple cité, nous voyons le potentiel de la technologie MEMS RF et tout ce qu'elle peut apporter à la conception de circuits radiofréquences. Bien sur, s'agissant d'une technologie naissante, il faut encore beaucoup travailler pour la fiabiliser et la rendre compatible avec les technologies SiGe ou AsGa, mais là encore des travaux vont actuellement dans ce sens. Les MEMS RF sont donc une alternative très intéressante pour développer des circuits reconfigurables aux bandes de fréquences utilisées par le grand public et devrait permettre de concevoir des circuits plus complets tout en conservant la même surface occupée. Comme nous l'avons vu, les amplificateurs radiofréquences n'ont pas été très développés en terme de reconfigurabilité. Il existe à cela deux raisons principales : tout d'abord les résistances d'accès des composants semi-conducteurs sont un inconvénient pour la réalisation d'amplificateurs faible bruit reconfigurables, ensuite la complexité de conception des réseaux d'adaptation reconfigurables en entrée et en sortie font que les amplificateurs ne sont pas les candidats désignés pour réaliser des démonstrateurs basés sur la filière MEMS RF. Il nous paraît donc intéressant de démontrer que les amplificateurs faible bruit tout

comme les VCOs peuvent être reconfigurables en fréquence et ce malgré leurs spécificités sur la puissance et le bruit. De plus, l'intégration des MEMS RF avec le circuit intégré doit être aussi pris en compte afin de réduire les pertes qui peuvent être engendrées par les interconnexions et d'optimiser le placement de chacun des éléments pour occuper la plus petite surface possible. Pour cela, nous proposons de réaliser un amplificateur faible bruit reconfigurable à des fréquences actuellement très utilisées, grâce à l'apport de la technologie MEMS RF et avec une technologie d'intégration minimisant les pertes tout en optimisant la surface occupée.

4. Concept d'un amplificateur faible bruit reconfigurable aux fréquences

2,45 et 5,5GHz

Comme nous l'avons vu précédemment, les MEMS RF proposent un réel progrès en matière de performances et des possibilités de concevoir de nouvelles architectures de récepteurs radiofréquences. Notre objectif sera de concevoir et de réaliser un Amplificateur Faible Bruit (LNA, Low Noise Amplifier) reconfigurable aux fréquences BLUETOOTH (2,45 GHz) et HIPERLAN (5,5 GHz) grâce à l'utilisation de la technologie MEMS RF du LAAS-CNRS. Le concept s'appuiera sur l'utilisation de MEMS RF dans les réseaux d'adaptation en entrée et en sortie du LNA afin de modifier ceux-ci suivant l'état actif ou inactif des MEMS RF comme le montre la Figure I. 9 et permettre ainsi un fonctionnement à 2,45 GHz ou 5,5 GHz.

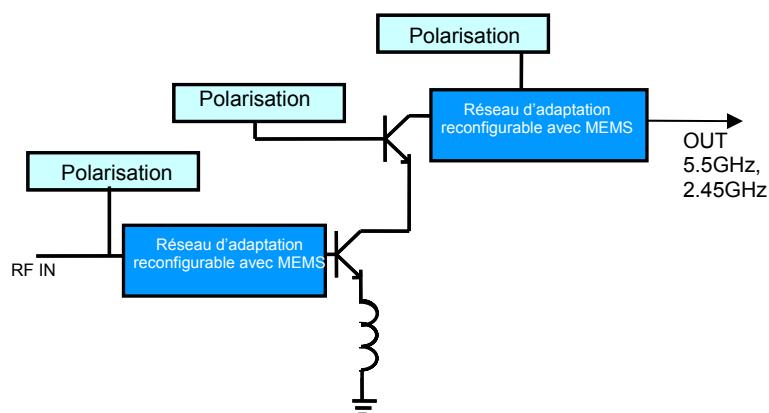


Figure I. 9 : Schéma de principe du LNA reconfigurable aux fréquences 2,45 et 5,5 GHz

1) Réseaux d'adaptation reconfigurables basés sur la technologie MEMS RF

Afin de modifier les impédances des réseaux d'adaptation, nous avons le choix entre l'utilisation de commutateurs ou de capacités variables MEMS RF. Nous allons expliciter notre choix dans les quelques lignes suivantes.

Les commutateurs permettraient de sélectionner certains composants des réseaux d'adaptation pour ainsi réaliser l'adaptation quelque soit la fréquence de fonctionnement comme le présente le circuit de la Figure I. 10.

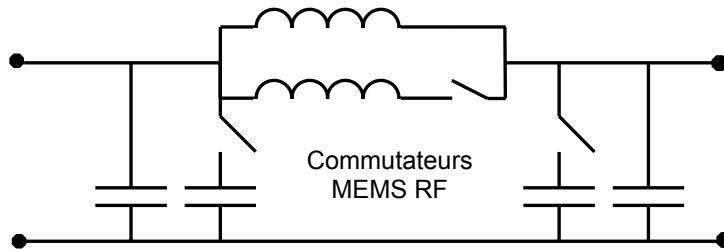


Figure I. 10 : Exemple d'un réseau d'adaptation reconfigurable en fréquence avec commutateurs MEMS

Les commutateurs MEMS RF permettent de connecter ou non des éléments passifs afin que ce réseau soit adapté à une fréquence f_0 ou bien à une autre fréquence f_1 . En effet lorsque les commutateurs sont actifs, nous voyons que deux capacités et une inductance se rajoute en supplément des éléments fixes du réseau et modifient ainsi l'impédance présentée par ce réseau d'adaptation. Par exemple, suivant l'état des MEMS RF (actif ou inactif), ce circuit peut dès lors permettre d'être adapté sous une charge 50Ω pour la fréquence f_0 ou bien la fréquence f_1 . Cette solution est attrayante par la simplicité de sa conception mais n'est pas optimisée en terme de surface occupée puisqu'il faudrait doubler tous les composants intervenant dans les réseaux d'adaptation.

Les capacités variables quant à elles permettent une toute autre utilisation. En effet il ne s'agira plus de commuter le signal RF, mais de modifier la valeur des impédances des réseaux d'adaptation en modifiant les valeurs des capacités variables. Ainsi en rajoutant une capacité variable en parallèle à une capacité standard, on va pouvoir moduler la valeur de la capacité totale. De même pour les inductances, on peut raisonner d'une manière similaire. En effet une inductance présente une partie imaginaire bien précise à une fréquence donnée. La mise en place d'une capacité variable aux bornes de cette inductance permet de modifier la

valeur de cette partie imaginaire sur l'ensemble du domaine fréquentiel et ainsi avoir l'équivalent d'une autre inductance à une autre fréquence. La Figure I. 12 illustre ce principe.

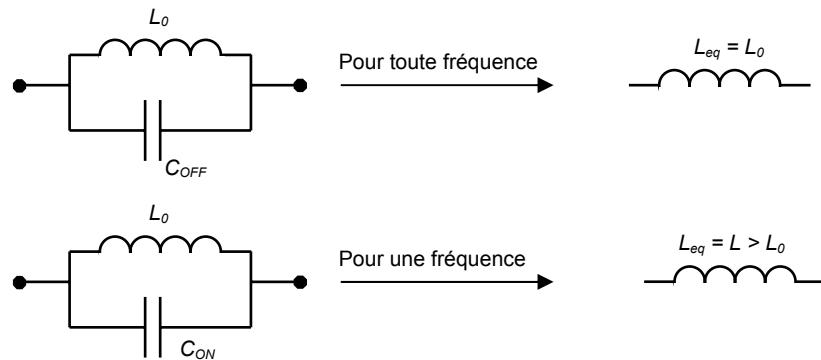


Figure I. 11 : Principe de l'association parallèle d'une inductance et d'une capacité variable

Avec $L_{eq} = \frac{L_0}{1 - L_0 C_0 \omega^2}$ et $C_0 = C_{ON}$ ou $C_0 = C_{OFF}$ suivant la position de la capacité MEMS

Si l'on considère une capacité variable qui présente à l'état « off » une valeur de capacité négligeable, alors le circuit équivalent à l'association des deux composants est l'inductance L_0 . Par contre, lorsque la capacité est à l'état « on » l'association de ces deux composants est équivalente à une inductance L_{eq} supérieure à L_0 pour une fréquence bien précise. Nous donnons un exemple concret sur la Figure I. 12, avec l'association parallèle d'une inductance de valeur 2,5 nH et d'une capacité variable MEMS qui permet d'avoir :

- lorsque le MEMS est à l'état « on » et présente une capacité égale à 0,85 pF, l'équivalent d'une inductance de 5 nH à la fréquence de 2,45 GHz
- sur la bande 1-10 GHz, une inductance équivalente à 2,5 nH lorsque le MEMS est à l'état « off » et qu'il présente une capacité inférieure à 30 fF.

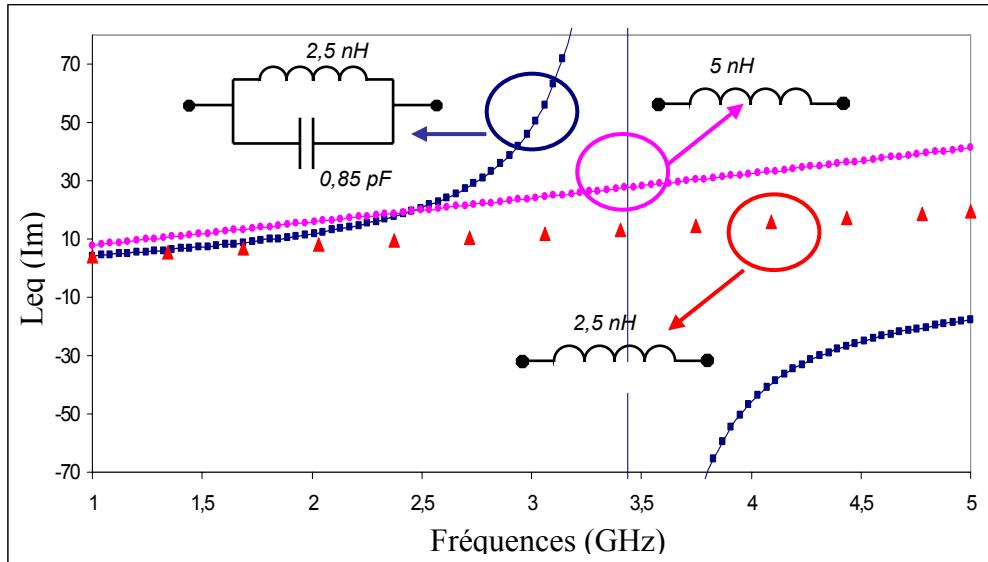


Figure I.12 : Comparaison de l'impédance d'un circuit LC avec une inductance simple en fonction de la fréquence

Notre concept de LNA reconfigurable en fréquence est similaire à cet exemple, nous souhaitons une commutation du circuit entre deux bandes de fréquences. Il ne sera donc pas nécessaire d'utiliser un varactor MEMS RF analogique, mais seulement des commutateurs capacitifs digitaux qui présenteront deux capacités, l'une forte (à l'état actif) et l'autre faible (à l'état inactif). Les MEMS seront réalisés dans une filière technologique spécifiquement développée au LAAS-CNRS.

2) Intégration envisagée du micro-système

Hormis les capacités variables MEMS RF, les autres éléments du circuit seront réalisés en technologie BiCMOS SiGe 0,25 µm proposée par STMicroelectronics, décrite au paragraphe II de ce chapitre. L'assemblage des deux technologies est une contrainte dont il faudra tenir compte pour ne pas dégrader les performances du futur circuit. Tout d'abord et dans le but d'optimiser la surface occupée, il est important que le circuit intégré et les MEMS RF partagent la même plaque. L'interface entre les deux technologies devra alors être à faibles pertes, avec des interconnexions optimisées et prises en compte dans le dessin des différents éléments. Pour cela nous proposons une approche « Above IC » qui consiste à réaliser en « post-procédé » la technologie MEMS RF sur la plaque silicium comprenant les circuits intégrés avec l'utilisation d'une couche de transition. La Figure I.13 illustre cet assemblage.

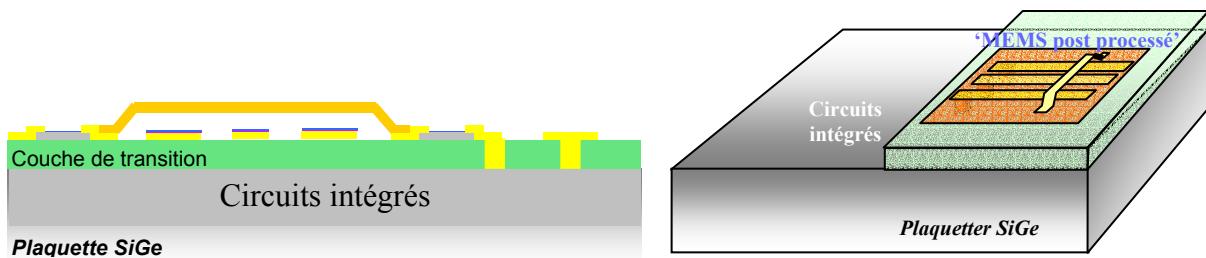


Figure I. 13 : Présentation de l'approche d'assemblage monolithique dite « Above IC »

La couche de transition devra présenter de bonnes performances radiofréquences et sera de type polymère tandis que les interconnexions seront réalisées grâce à des via au travers du polymère. Il est à noter que cette filière technologique devra être compatible avec la filière SiGe, surtout en terme de température afin de ne pas dégrader les composants intégrés.

Deux autres approches d'assemblage seront étudiées, notamment une approche classique par fils de soudure et une autre par Flip Chip que nous présenterons au chapitre 3.

Une autre problématique, due à l'assemblage des deux filières, est que l'utilisation des MEMS nécessitant de fortes tensions d'activation, il est important que celles-ci soient totalement indépendantes des lignes de propagation du signal RF afin d'éviter toute dégradation des composants intégrés. Pour cela nous utiliserons des structures MEMS à électrodes déportées permettant de décorrérer le signal RF de la commande des MEMS RF. Dans la perspective d'éviter que le signal RF ne se dissipe au travers des systèmes de commande, par le biais des différentes capacités parasites pouvant permettre sa transmission, nous concevrons des résistances de grande valeur afin de bloquer la propagation du signal RF aux points opportuns. Nous verrons ces deux études lors du chapitre 2, consacré à la réalisation des MEMS RF.

Nous venons de voir que notre module « amplificateur faible bruit reconfigurable » allait nécessiter deux filières technologiques bien distinctes, la filière SiGe et la filière MEMS RF. Le cœur de notre amplificateur sera réalisé en technologie SiGe qui, comme nous allons le présenter au cours du paragraphe suivant, possède de bonnes performances pour la réalisation de circuits radiofréquences au contraire des technologies silicium classiques, tout

en ayant un coût de fabrication bien moindre que les technologies III-V pouvant lui faire concurrence.

II. Technologie de circuit intégré retenue : BiCMOS SiGe

Nous verrons dans les paragraphes suivants le fonctionnement et les caractéristiques principales des transistors bipolaires à hétérojonctions SiGe [50], [51] qui sont à prendre en compte pour la réalisation d'un amplificateur faible bruit, tels, le gain en courant statique, le gain en courant dynamique, la fréquence maximale d'oscillation (f_{max}) et la fréquence de transition f_T , qui rentre directement en compte dans l'expression du facteur de bruit, caractéristique essentielle d'un amplificateur faible bruit. Nous verrons dans un premier temps les caractéristiques en courant statique et ensuite son fonctionnement sous un courant dynamique.

1) Principe général

Le transistor bipolaire est une structure verticale comprenant trois couches semi conductrices, Emetteur, Base et Collecteur qui sont respectivement dopés N, P et N ou bien P, N et P et qui sont séparées par deux jonctions. Son nom de « bipolaire » vient du fait que les électrons et les trous participent simultanément aux différents phénomènes de conduction. Grâce à leur bonne maîtrise et leur faible coût de fabrication, les technologies silicium sont actuellement les filières semi-conducteurs les plus utilisées avec un quasi-monopole industriel au niveau des applications grand public comme des applications de pointe. Cependant, pour répondre aux performances radiofréquences des technologies III-V, il était indispensable pour la filière Silicium d'évoluer et c'est dans ce sens que nous avons assisté au développement des hétérojonctions émetteur-base en technologie Silicium. Ainsi un important axe de recherche a porté sur des hétérostructures IV-IV sur la base d'un alliage $Si_{1-x}Ge_x$ afin de réaliser notamment des transistors bipolaires présentant de bonnes performances radiofréquences tout en conservant les qualités des filières silicium. Les évolutions sur ces dernières années permettent à ces hétérostructures d'être aussi performantes que les structures III-V, monopolisant ainsi le marché des télécommunications sans fil grand public. Dans le cas d'un TBH (NPN) à base de silicium-germanium, l'émetteur est en silicium dopé N+, la base est en

silicium-germanium avec un profil de germanium pouvant varier. Il existe plusieurs profils de concentration en germanium au niveau de la Base du TBH, un profil abrupt ou uniforme, un profil triangulaire et un profil trapézoïdal. Nous les avons représentés sur la Figure I. 14.

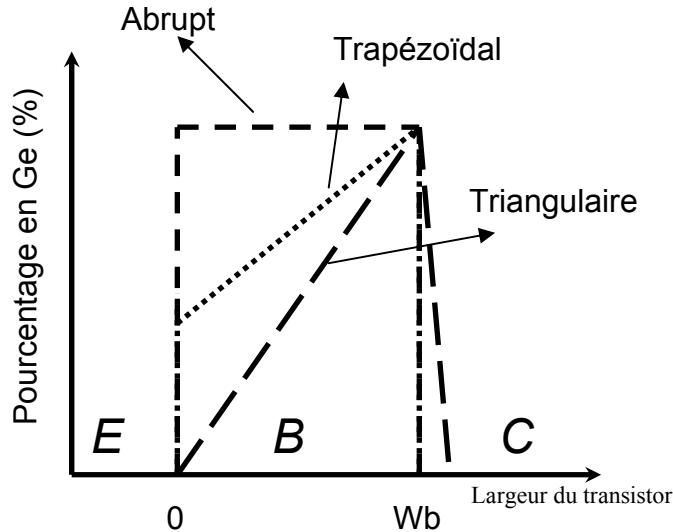


Figure I. 14 : Les différents profils de germanium dans la base d'un TBH

Nous présentons sur la Figure I. 15 le diagramme de bandes d'un TBH SiGe avec un profil triangulaire de germanium que nous comparons au diagramme de bande d'un transistor bipolaire silicium (BJT). Nous constatons dans le cas du TBH un rétrécissement progressif de la bande interdite de la base, qui s'opère de l'émetteur vers le collecteur et qui est dû à l'augmentation progressive de la concentration en germanium. Cela donne naissance à un champ électrique qui accélère les électrons en transit dans cette zone. Le temps de transit est alors plus petit, ce qui a pour conséquence d'améliorer nettement les performances fréquentielles du TBH par rapport à un BJT.

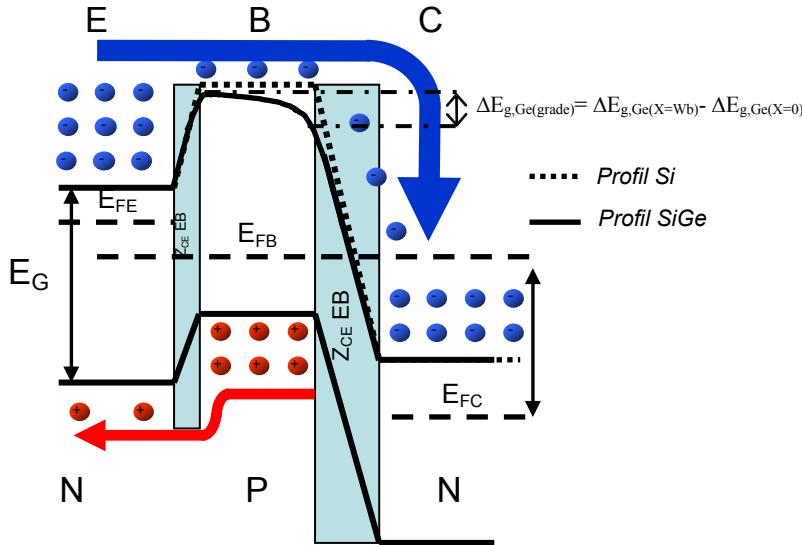


Figure I. 15 : Diagramme de bandes de transistors bipolaires Si à hétérojonction SiGe

L'hétérojonction SiGe induit une diminution de la barrière de potentiel dans la base au niveau de la bande de conduction avec un écart égal à $\Delta E_{g,Ge(X=Wb)}$ au niveau de la jonction base-collecteur et un écart $\Delta E_{g,Ge(X=0)}$ au niveau de la jonction émetteur-base par rapport à un transistor bipolaire silicium classique. La hauteur de la bande de valence reste quant à elle inchangée en comparaison avec un BJT. Par conséquent le courant collecteur sera plus important dans le cadre d'un HBT que celui d'un BJT. L'efficacité d'injection se trouve aussi quant à elle améliorée surtout lorsque le profil de germanium est de type abrupt. Nous pouvons donc écrire :

$$\left(\frac{I_{pe}}{I_{ne}} \right)_{TBH, SiGe} < \left(\frac{I_{pe}}{I_{ne}} \right)_{BJT}$$

avec I_{pe} et I_{ne} correspondant respectivement au courant de trous injectés de la base vers l'émetteur et au courant d'électrons injectés de l'émetteur vers la base.

Les TBHs dont la base est composée d'un profil en germanium trapézoïdal présentent les avantages des deux précédents profils avec une certaine concentration en germanium au niveau de la jonction émetteur-base qui augmente linéairement jusqu'à la jonction base-collecteur.

L'apport du germanium et la création de cette hétérojonction permettent de s'affranchir de deux problématiques imposées par les BJTs et situées aux niveaux du dopage et de la largeur de la base. En effet dans le cas d'un BJT, si on augmente le dopage pour

réduire la résistance de base, on dégrade alors le gain en courant ou bien si on diminue l'épaisseur de la base afin d'optimiser les performances radiofréquences, nous augmentons la résistance et dégradons pour autant la fréquence maximale d'oscillation (f_{\max}). L'insertion de l'hétérojonction permet de satisfaire d'un compromis intéressant puisque l'abaissement de la barrière de potentiel qui induit une augmentation du courant d'électrons permet de garder un gain élevé malgré l'augmentation du dopage dans la base pour réduire la résistance, et ce même pour de fines bases. Le temps de transit dans la base sera alors optimisé et permettra de réaliser des transistors aux performances radiofréquences très intéressantes.

2) Le transistor bipolaire à hétérojonction en régime statique

La Figure I. 16 présente les différents courants intervenants dans l'effet transistor qui permettent de définir certains paramètres comme l'efficacité d'injection d'émetteur, le facteur de transport de la base ou bien les gains en courant et ce pour des montages en émetteur ou base commune. Nous allons maintenant développer ces différents paramètres.

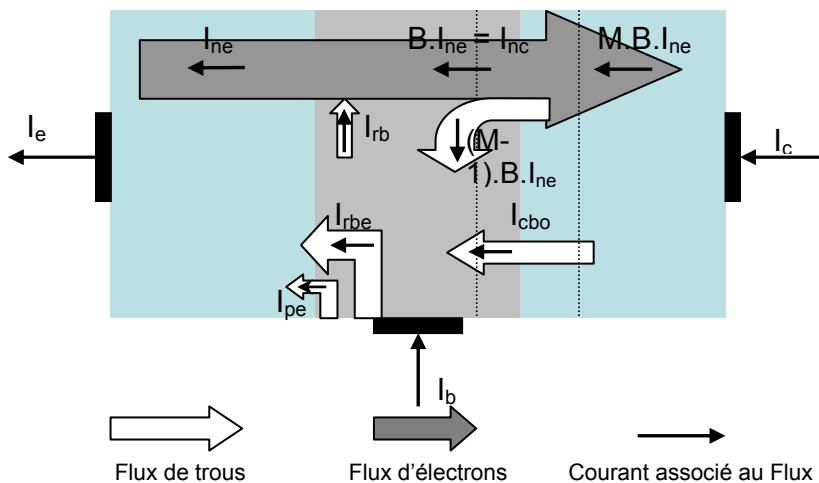


Figure I. 16 : les courants dans un transistor bipolaire

Avec :

I_{ne} le courant d'électrons injectés de l'émetteur dans la base sous l'effet de la polarisation directe de la jonction Base – Emetteur.

B. $I_{ne} = I_{nc}$ est associé à l'ensemble des électrons ayant traversé la base sans se recombiner et parvenant dans la zone de charge et d'espace de la jonction Base – Collecteur. B est dénommé le facteur de transport dans la base.

M.B. $I_{ne} = M \cdot I_{nc}$ est associé au flux d'électrons arrivant dans la zone quasi neutre de collecteur. M est défini comme le coefficient de multiplication des porteurs dans le collecteur.

I_{pe} est le courant associé aux trous injectés de la base dans l'émetteur sous l'effet de la polarisation en direct de la jonction Base – Emetteur.

I_{reb} correspond au courant dû à la recombinaison de certains trous injectés de la base vers l'émetteur dans la zone de charge d'espace Base – Emetteur.

I_{rb} correspond au courant de recombinaison dans la zone quasi neutre, négligeable si la longueur de diffusion est grande devant l'épaisseur de la base.

Les autres courants constituent des courants de fuite de la jonction Base – Collecteur.

L'efficacité d'injection d'émetteur γ est le rapport entre le courant des électrons injectés dans l'émetteur I_{ne} et le courant d'émetteur total I_e .

$$\gamma = \frac{I_{ne}}{I_e} = \frac{I_{ne}}{I_{ne} + I_{pe} + I_{rbe}} = \frac{1}{1 + \frac{I_{pe}}{I_{ne}} + \frac{I_{rbe}}{I_{ne}}} \quad \text{Equation I.1}$$

L'Equation I.1 montre que si l'on veut optimiser l'efficacité d'injection, il faut à la fois augmenter I_{ne} et réduire I_{pe} afin d'obtenir une valeur de γ très proche de 1. Or nous avons vu

précédemment que ce rapport était optimisé par la présence de l'hétérojonction avec $\frac{I_{pe}}{I_{ne}} \ll 1$.

Cependant il est nécessaire de minimiser le courant de recombinaison I_{rbe} dans la zone de charge d'espace émetteur-base pour optimiser le rapport $\frac{I_{rbe}}{I_{ne}}$. Ce courant varie en

$\exp\left(\frac{qV_{BE}}{nk_B T}\right)$ avec un coefficient d'idéalité « n » égal à 2, c'est-à-dire qu'il évolue moins vite

en fonction de la tension V_{BE} que le courant I_{pe} qui est fonction de $\exp\left(\frac{qV_{BE}}{k_B T}\right)$.

Nous avons ensuite le facteur de transport de la base, B, qui correspond au rapport entre le courant d'électrons sortant de la base et le courant d'électrons entrant dans la base. Il s'exprime donc par l'expression suivante :

$$B = \frac{I_{nc}}{I_{ne}} = \frac{I_{ne} - I_{rb}}{I_{ne}} = 1 - \frac{I_{rb}}{I_{ne}} \quad \text{Equation I.2}$$

Ce facteur doit être le plus proche de 1 et il nous faut donc minimiser le rapport $\frac{I_{rb}}{I_{ne}}$.

Une base étroite ainsi qu'une diminution du dopage de la base nous permettent d'aller dans ce sens.

Le facteur de multiplication dans la zone de charge d'espace de la jonction base-émetteur correspond à la multiplication que subit le courant d'électrons en traversant cette zone lorsqu'elle est polarisée en inverse. Il est défini comme le rapport entre le courant total collecteur sur le courant d'électrons dans le collecteur :

$$M = \frac{I_c}{I_{nc}} \quad \text{Equation I. 3}$$

qui est aussi donné par la relation :

$$M = \frac{1}{1 - \left| \frac{V_{BC}}{V_{br}} \right|^m} \quad \text{Equation I. 4}$$

où V_{BC} représente la tension base collecteur et V_{br} représente la tension d'avalanche et m un facteur intrinsèque au matériau.

Afin d'avoir une coefficient M proche de 1, il est nécessaire d'avoir une tension d'avalanche élevée, celle-ci étant inversement proportionnelle au dopage du collecteur, il est nécessaire de faiblement doper ce dernier.

Un transistor bipolaire peut être utilisé suivant trois configurations, en montage émetteur commun, en base commune et en collecteur commun, selon que l'émetteur, la base ou le collecteur est relié à la masse. Dans le cadre d'un montage émetteur commun, l'expression du gain statique d'un transistor bipolaire SiGe à hétérojonction suivant un profil abrupt s'exprime par la relation suivante :

$$\beta = \frac{(N_c N_v)_{SiGe}}{(N_c N_v)_{Si}} \frac{D_{nB} N_E w_E}{D_{pE} N_P w_B} e^{\Delta E_g / kT} \quad \text{Equation I. 5}$$

où N_c et N_v sont les densités effectives d'état des bandes de conduction et de valence des matériaux considérés.

D_{nE} et D_{nB} sont respectivement les coefficients de diffusion dans l'émetteur et dans la base.

N_E et N_P sont les dopages dans l'émetteur et dans la base.

w_E et w_B sont les épaisseurs d'émetteur et de base.

Dans le cadre d'un profil triangulaire, le gain peut alors se traduire en fonction du gain d'un transistor équivalent mais sans l'apport de germanium par la relation suivante [52]:

$$\frac{\beta_{SiGe}}{\beta_{Si}} = \frac{J_{C,SiGe}}{J_{C, Si}} = \eta \frac{(N_c N_v)_{SiGe}}{(N_c N_v)_{Si}} \frac{\Delta E_{g, Ge(grade)} / kT e^{\Delta E_{g, Ge(0)} / kT}}{1 - e^{-\Delta E_{g, Ge(grade)} / kT}} \quad \text{Equation I. 6}$$

avec $\eta = \frac{D_{nB(SiGe)}}{D_{nB(Si)}}$, k la constante de Boltzmann et T la température en Kelvin.

De la même manière, nous pouvons définir une relation entre la tension d'Early pour un BJT et celle pour un TBH SiGe à profil graduel, qui montre que ce paramètre est sensiblement amélioré par l'introduction de Ge :

$$\frac{V_{A,SiGe}}{V_{A,Si}} = e^{\Delta E_{g, Ge(grade)} / kT} \left[\frac{1 - e^{-\Delta E_{g, Ge(grade)} / kT}}{\Delta E_{g, Ge(grade)} / kT} \right] \quad \text{Equation I. 7}$$

Ainsi nous pouvons définir un facteur de mérite important des transistors bipolaires nommé le produit du gain en courant et de la tension d'Early et l'équation suivante montre que ce produit est nettement amélioré dans le cadre d'un HBT par rapport à un BJT :

$$\frac{(\beta V_A)_{SiGe}}{(\beta V_A)_{Si}} = \eta \frac{(N_c N_v)_{SiGe}}{(N_c N_v)_{Si}} e^{\Delta E_{g, Ge(0)} / kT} e^{\Delta E_{g, Ge(grade)} / kT} \quad \text{Equation I. 8}$$

3) Caractéristiques en régime dynamique d'un transistor bipolaire à hétérojonction SiGe

Deux grandeurs principales définissent le comportement dynamique d'un transistor bipolaire pour des applications micro-ondes, la fréquence de coupure du gain en courant notée f_T et la fréquence de coupure de gain en puissance notée f_{max} .

La fréquence de transition est la fréquence pour laquelle le gain en courant dynamique du transistor émetteur commun est égal à 1 et s'exprime par l'équation suivante :

$$f_T = \frac{1}{2\pi\tau_{ec}} = \frac{1}{2\pi} \left[\frac{1}{g_m} (C_{EB} + C_{CB}) + \tau_b + \tau_e + \tau_c \right]^{-1} \quad \text{Equation I. 9}$$

où C_{EB} , C_{CB} sont les capacités de jonction émetteur-base et collecteur-base et τ_{ec} est le temps de transit global de l'émetteur jusqu'au collecteur et peut s'exprimer par la relation :

$$\tau_{ec} = \tau_e + \tau_b + \tau_c + \tau_{cc} \quad \text{Equation I. 10}$$

où τ_e est le temps de transit de l'émetteur , τ_b est le temps de transit dans la base, τ_c est le temps de transit dans la zone de charge du collecteur et τ_{cc} le temps de charge du collecteur dans la région quasi neutre du collecteur.

A faible niveau de polarisation, le temps de charge de l'émetteur τ_e est le facteur dominant du temps de transit global τ_{ec} , mais son influence diminue avec l'augmentation du courant de collecteur d'où une augmentation de la fréquence de transition f_T . Pour des niveaux de courant moyen, τ_{ec} est constant et est égal à la somme des temps de transit de base et de collecteur ce qui induit un changement de pente de la courbe $f_T=f(I_c)$ jusqu'à la valeur maximale de f_T . Ensuite, pour des polarisations fortes, τ_{ec} étant dominé par les temps de transit dans la base et dans le collecteur qui augmentent avec l'élargissement de la zone effective de base, la fréquence de transition f_T décroît. Nous veillerons donc à polariser le transistor bipolaire à des niveaux de courant collecteur inférieurs ou égaux au courant donnant la valeur maximale de f_T . La Figure I. 17 présente ces trois régimes de fonctionnement.

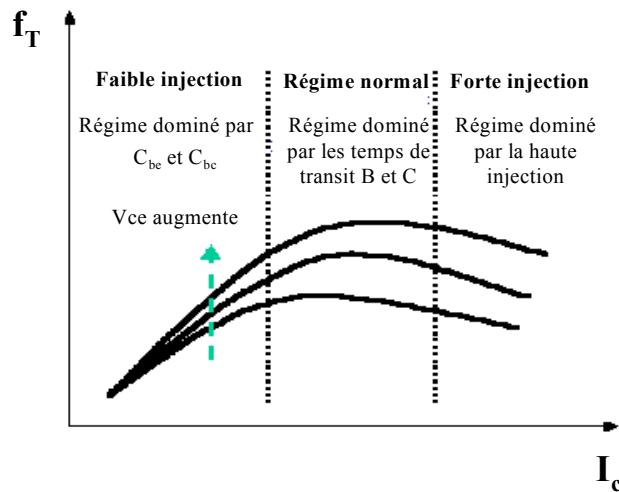


Figure I. 17 : Fréquences de coupure en fonction du courant collecteur.

Les comparaisons des valeurs des temps de transit d'un HBT SiGe avec un BJT de géométrie identique sont données par les équations suivantes où nous constatons que les temps de transit dans la base et dans l'émetteur sont sensiblement améliorés avec les hétérostructures. L'amélioration du temps de transit dans l'émetteur est quant à elle proportionnelle à l'amélioration apportée sur le gain du transistor par rapport à un BJT de structure équivalente (mêmes géométries et dopages).

$$\frac{\tau_{b,SiGe}}{\tau_{b,Si}} = \frac{2}{\eta} \left(\frac{kT}{\Delta E_{g,Ge(grade)}} \right) \left[1 - \frac{1 - e^{-\Delta E_{g,Ge(grade)} / kT}}{\Delta E_{g,Ge(grade)} / kT} \right] \quad \text{Equation I. 11}$$

$$\frac{\tau_{e,Si}}{\tau_{e,SiGe}} = \frac{\beta_{SiGe}}{\beta_{Si}} = \eta \frac{(N_c N_v)_{SiGe}}{(N_c N_v)_{Si}} \frac{\Delta E_{g,Ge(grade)} / kT e^{\Delta E_{g,Ge(0)} / kT}}{1 - e^{-\Delta E_{g,Ge(grade)} / kT}} \quad \text{Equation I. 12}$$

L'autre valeur importante pour caractériser les performances fréquentielles d'un transistor bipolaire est la fréquence maximale d'oscillation f_{max} pour laquelle le gain en puissance devient égal à 1 (0 dB). Elle est donnée dans la relation suivante :

$$f_{max} \approx \sqrt{\frac{f_T}{8\pi r_{bb} C_{BC}}} \quad \text{Equation I. 13}$$

où r_{bb} est la résistance distribuée de base qui peut être divisée en deux parties, la résistance intrinsèque de base et la résistance extrinsèque de base. C_{BC} représente la capacité totale Base

– Collecteur. Lorsque la jonction Base – Collecteur est polarisée en inverse on a $C_{bc}=C_{tc}$, (C_{tc} est la capacité de transition de la jonction Base – Collecteur).

Afin d'optimiser les performances fréquentielles, il sera nécessaire de minimiser ces temps de charge des jonctions Emetteur – Base et Collecteur – Base (pour f_T) et de minimiser la résistance de base et la capacité Base – Collecteur (pour f_{max}).

2. Présentation de la technologie SiGe de STMicroelectronics

Dans ce paragraphe, nous allons décrire de manière succincte la technologie utilisée pour nos travaux, la filière BiCMOS7 0,25 μm de STMicroelectronics.

Cette technologie est réalisée comme la plupart des technologie BiCMOS sur des substrats SiGe faiblement dopés avec une résistivité de l'ordre de $20 \Omega.\text{cm}$, ce qui permet d'obtenir des éléments passifs intégrés présentant des performances suffisantes pour nos applications. Ses caractéristiques sont une fréquence de coupure F_T égale à 70 GHz, une fréquence maximale d'oscillation f_{max} de l'ordre de 90 GHz ainsi qu'un facteur de qualité pour les inductances de 25. Les capacités MIM (Metal Insulator Metal) ont une capacité surfacique équivalente à 2 fF/ μm^2 alors que celles composées de Poly/Nwell ont une capacité surfacique de 5 fF/ μm^2 . Le facteur de bruit minimal des transistors bipolaires est de 0,5 dB.

Concernant les métallisations, cette filière propose 5 niveaux métalliques dont le dernier peut être en cuivre. Nous présentons leurs caractéristiques dans le tableau 1.3.

Niveau Métallique	Epaisseur (μm)	Résistivité ($\text{m}\Omega/\square$)
Métal 1	0,6	250
Métal 2	0,61	55
Métal 3	0,61	55
Métal 4	0,61	55
Métal 5	2,54	11,6

Tableau 1. 4 : Caractéristiques des niveaux métalliques de la filière BiCMOS7 de STMicroelectronics

III. Conception d'un amplificateur faible bruit reconfigurable en fréquence grâce à l'apport de la technologie MEMS RF

1. Paramètres radiofréquence à considérer

La conception d'un amplificateur faible bruit aux fréquences micro-ondes impose de tenir compte de nombreux éléments afin d'obtenir le meilleur circuit pour la bande de fréquences d'utilisation. Ces éléments sont essentiellement le facteur de bruit, le gain en puissance, le gain de compression et les produits d'inter-modulation. Nous allons voir dans les paragraphes suivants que la plupart vont être déterminant dans le choix des transistors bipolaires et de la polarisation du circuit.

1) Optimisation en bruit

Un amplificateur aux fréquences micro-ondes présente un bruit généré par deux sources de bruit qui sont le bruit de grenaille et le bruit de diffusion.

Le bruit de grenaille est du au passage des porteurs de charges au travers des différentes barrières de potentiel, induites par les deux jonctions dans le cas d'un transistor bipolaire. Des études ont montré qu'une jonction d'admittance Y, traversée par un courant (I) présentait une densité spectrale de bruit égale à

$$S(f) = 4kT\Re(Y) - 2qI \quad \text{Equation I. 14}$$

Le bruit de diffusion a pour origine l'interaction entre les électrons libres et les particules due au réseau cristallin. L'expression de la densité spectrale associée au bruit de diffusion est donnée par :

$$S_D(f) = 4kT\Re(Y) \quad \text{Equation I. 15}$$

où R(Y) représente la partie réelle de l'admittance du cristal et k la constante de Boltzmann.

Ainsi, dans un composant semi-conducteur comprenant des jonctions et des parties résistives, le bruit minimum observable est constitué de ces deux bruits. Nous n'évoquerons pas dans ce document les autres sources de bruit, essentiellement importantes aux basses fréquences et négligeables aux nôtres comme le bruit en 1/f.

Un moyen d'évaluer les performances en bruit d'un circuit semi-conducteur est d'étudier le paramètre nommé facteur de bruit et défini par la relation suivante :

$$NF_{dB} = 20 \log \left(\frac{\left(\frac{S}{B} \right)_E}{\left(\frac{S}{B} \right)_S} \right) \quad \text{Equation I. 16}$$

Où les rapports S/B représentent les rapports signal sur bruit en entrée et en sortie du circuit ou composant.

Pour un dispositif actif dont l'entrée est fermée sur une impédance réelle R_s , nous pouvons écrire que le facteur de bruit est égal à [53] :

$$F = F_{min} + \frac{R_n}{G_s} (Y_s - Y_{opt})^2 \quad \text{Equation I. 17}$$

où R_n est la résistance équivalente de bruit, G_{opt} est la conductance optimale qu'il faut présenter à l'entrée du dispositif pour que son facteur de bruit soit minimum et F_{min} représente le facteur minimum de bruit qui est donné dans le cadre d'un transistor bipolaire monté en émetteur commun par la relation suivante [54]:

$$NF_{min}(J_c) = 1 + \frac{n_b}{\beta} + \sqrt{\frac{2J_c}{V_T} (r_{ee} + r_{bb'}) \left(\frac{f^2}{f_T^2} + \frac{1}{\beta} \right) + \frac{n_b^2}{\beta}} \quad \text{Equation I. 18}$$

où J_c représente la densité de courant de collecteur, n_b représente le facteur de qualité de la jonction émetteur base, $(r_{bb'} + r_{ee})$ sont les résistances distribuées de base et d'accès d'émetteur d'un transistor unitaire (taille minimum d'un transistor pour une technologie donnée), f_T est la fréquence de transition et β représente le gain en courant continu et enfin $V_T = kT/q$.

Les deux équations précédentes montrent les paramètres à optimiser pour obtenir un facteur de bruit le plus faible possible. Ainsi on constate que la résistance équivalente de bruit devra être la plus faible possible pour optimiser le facteur de bruit, et comme le montre les simulations de la Figure I. 18, cette dernière dépend non seulement de la densité de courant traversant le collecteur du transistor monté en émetteur commun, mais elle dépend aussi de la

topologie du transistor au travers de sa taille et du nombre de doigts constituant l'émetteur et la base.

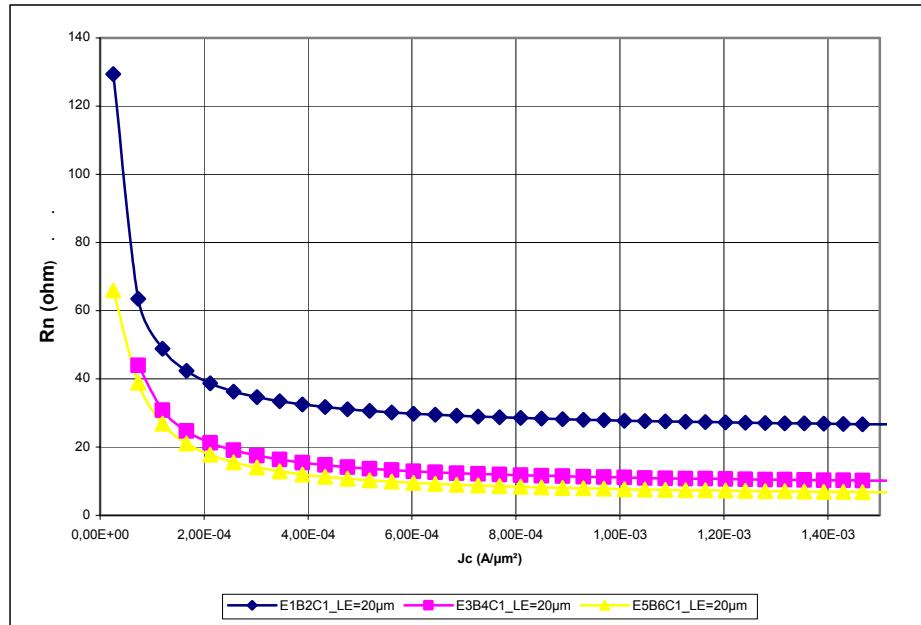


Figure I. 18 : Simulations de la résistance équivalente de bruit en fonction de la densité de courant de collecteur et de la topologie des transistors pour une fréquence de 5 GHz

Les transistors utilisés lors de ces simulations sont issus de la bibliothèque de la technologie BiCMOS 7 de STMicroelectronics et sont paramétrables. Ceux-ci possédaient une longueur de doigts égale à 20 μm . Les courbes montrent que la valeur de R_n est plus importante pour des petites structures de transistors comme le E1B2C1 qui comprend un doigt d'émetteur, deux doigts de base et un doigt de collecteur que pour des grosses structures telles que le transistor E5B6C1 qui comprend 5 doigts d'émetteur, 6 doigts de base et un doigt de collecteur. Nous constatons aussi la forte dépendance de R_n par rapport à J_c puisque la valeur de R_n diminue fortement avec l'augmentation de J_c . Cependant, à partir d'un certain seuil de densité de courant, la résistance équivalente en bruit reste constante. Pour minimiser R_n , il faut donc choisir une imposante topologie de transistor bipolaire ainsi qu'une densité de courant supérieure à $0,4 \text{ mA}/\mu m^2$.

Toujours dans le but de minimiser le facteur de bruit, un autre paramètre peut être optimisé, c'est le facteur de bruit minimum qui est donné par l'équation I. 18. La Figure I. 19 présente les simulations du facteur de bruit minimum en fonction de la densité de courant de collecteur et pour plusieurs topologies de transistors bipolaires. Plusieurs enseignements peuvent être déduits de ces simulations, et en premier lieu nous voyons une influence de la topologie des

transistors sur le facteur de bruit minimum. Nous constatons en effet que chaque topologie de transistor présente un optimum de la valeur NF_{min} pour différentes valeurs de la densité de courant collecteur. Ces courbes montrent aussi que pour des fortes valeurs de courant de polarisation, il sera conseillé d'utiliser des transistors bipolaires de taille importante alors que pour de faibles valeurs de courant de polarisation il est préférable d'utiliser de petits transistors.

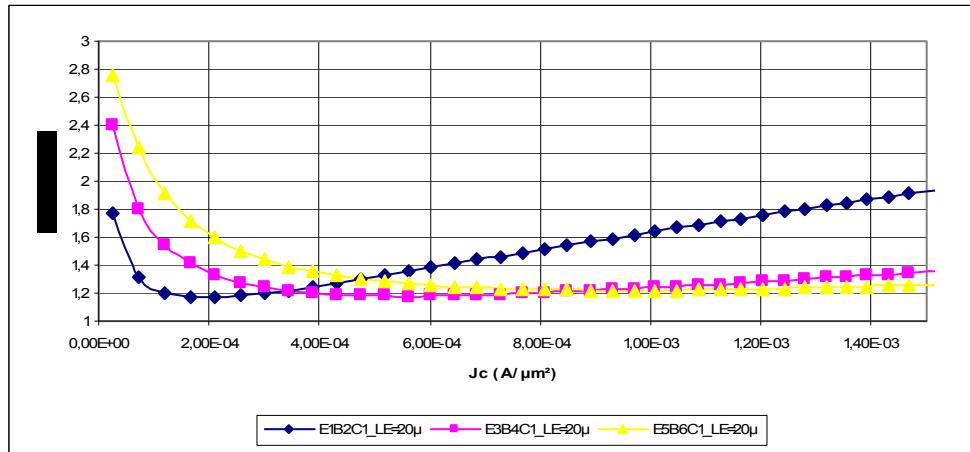


Figure I. 19 : simulations du facteur minimum de bruit en fonction de la topologie des transistors et de la densité de courant collecteur pour une fréquence de 5 GHz.

L'Equation I.17 montre l'importance du paramètre G_{opt} dans l'optimisation du facteur de bruit. Cette optimisation sera d'autant plus réussie que le paramètre G_{opt} sera proche de la valeur de la conductance placée en entrée du circuit. Dans notre approche, nous utilisons des charges 50Ω et il faudra donc que G_{opt} soit très proche de la valeur $1/50 S$. Nos études et simulations ont montré que la valeur de G_{opt} dépend surtout de la géométrie des transistors et très peu de la densité de courant collecteur et nous avons constaté, que plus la géométrie du transistor est imposante, plus la résistance optimale en bruit R_{opt} est faible alors que plus cette géométrie est petite, plus la valeur de la résistance optimale est élevée. Par conséquent notre choix se portera sur un transistor de taille intermédiaire.

Notre amplificateur faible bruit bi-bande utilisant deux plages de fréquences, HIPERLAN et BLUTOOTH, il serait intéressant de connaître l'évolution fréquentielle du facteur de bruit minimum d'un transistor bipolaire SiGe, afin de choisir le meilleur compromis pour notre amplificateur faible bruit. La Figure I. 20 montre cette évolution pour un transistor présentant 5 doigts d'émetteur, 6 doigts de base et un doigt de collecteur et pour une densité de courant collecteur égale à $0,4 \text{ mA}/\mu m^2$.

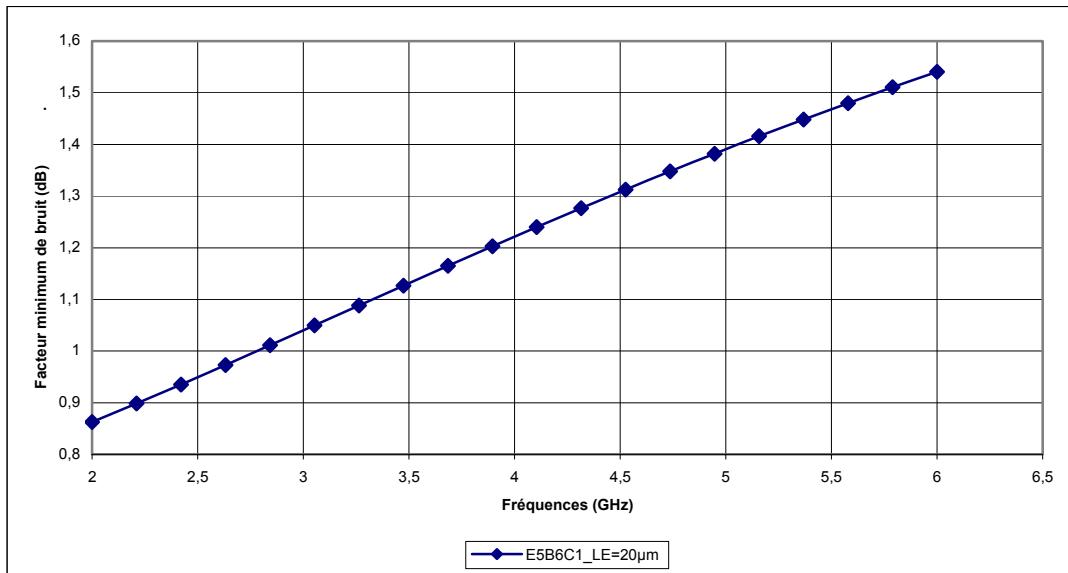


Figure I. 20 : Simulations fréquentielles du facteur minimum de bruit pour un transistor E5B6C1 et une densité de courant égale à $0,4 \text{ mA}/\mu\text{m}^2$

Comme cela était prévisible au vue de l' Equation I.18, le facteur minimum de bruit augmente avec la fréquence, et nous pouvons constater pour ce transistor une différence d'environ 0,5 dB entre nos deux fréquences d'étude. Ce phénomène devra être pris en compte lors du choix des transistors pour réaliser l'amplificateur faible bruit reconfigurable.

Nous venons de présenter les différents phénomènes de bruit intervenant dans la conception de circuits micro-ondes ainsi que leur facteur représentatif, le facteur de bruit, et nous avons présenté différentes études pour optimiser ce facteur qui ont montré l'importance des choix du courant de polarisation et de la topologie des transistors. Nous allons maintenant présenter une méthode d'adaptation en bruit et en puissance qui a été éprouvée par plusieurs travaux.

2) Adaptation en bruit et en puissance

Suite aux travaux présentés précédemment, nous avons optimisé le paramètre NF_{\min} et montré l'importance que l'impédance de source optimale en bruit soit proche de 50Ω . Cependant les choix effectués pour obtenir la valeur minimale de NF_{\min} impliquent souvent une valeur de Y_{opt} comprenant une partie imaginaire en plus de la partie réelle nécessaire pour réaliser l'adaptation en bruit sur 50Ω .

Concernant l'adaptation en puissance, l'Equation I.19 présente l'impédance en entrée Z_{in} du schéma simplifié « petits signaux » d'un transistor bipolaire (Figure I. 21). Nous constatons

que celle-ci est composée d'une partie réelle et d'une partie imaginaire, alors que pour être correctement adaptée elle doit présenter une partie réelle proche de 50Ω et une partie imaginaire de valeur nulle.

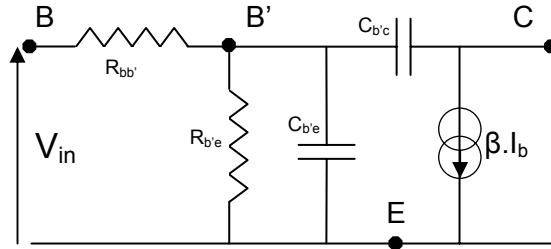


Figure I. 21 : Schéma équivalent simplifié en petits signaux du transistor bipolaire

$$Z_{in} = r_{bb'} + \frac{r_{bb'}}{1 + r_{bb'}^2 C_T^2 \omega^2} + \frac{1}{jC_T \omega} \quad \text{Equation I. 19}$$

Avec $C_T = C_{b'c} + C_{b'e}$

À nos fréquences de travail (entre 2 et 5 GHz) et pour un courant de polarisation de l'ordre du milliampère, le terme $\frac{r_{bb'}}{1 + r_{bb'}^2 C_T^2 \omega^2}$ peut être négligé car très proche de 0. L'impédance en entrée devient donc :

$$Z_{in} = r_{bb'} - \frac{j}{C_T \omega} \quad \text{Equation I. 20}$$

Sachant que la valeur de $r_{bb'}$ est petite, proche de 0, la partie réelle de cette impédance est très éloigné de 50Ω alors que la partie imaginaire dépendra de notre fréquence de travail (2,45 ou 5,5 GHz). Des études ont montré qu'il était possible de rapprocher la partie réelle de Z_{in} de la valeur 50Ω désirée en rajoutant une inductance de dégénérescence sur l'émetteur du transistor. L'impédance en entrée deviendrait alors :

$$Z_{in} = r_{bb'} - \frac{j}{C_T \omega} + jL_e \omega + \beta_{(j\omega)} jL_e \omega \quad \text{Equation I. 21}$$

Le gain en courant d'un transistor monté en émetteur commun peut s'exprimer en fonction du gain en courant d'un transistor monté en base commune et s'écrire sous la forme :

$$\beta_{(j\omega)} = \frac{1}{j \frac{\omega}{\omega_\alpha}} = \frac{1}{j \frac{\omega}{\omega_T}} \quad \text{Equation I. 22}$$

et l'impédance en entrée s'écrit donc :

$$Z_{in} = r_{bb'} + L_e \omega_T + j \left(L_e \omega - \frac{1}{C_T \cdot \omega} \right) \quad \text{Equation I. 23}$$

Ainsi pour obtenir une partie réelle de l'impédance égale à 50Ω , il suffit de rajouter sur l'émetteur une inductance égale à [54], [55]:

$$L_e = \frac{50 - r_{bb'}}{\omega_T}$$

sachant que $r_{bb'}$ peut être considéré comme négligeable.

Le paramètre R_{opt} que nous avons défini plus haut n'est pas affecté par la présence de L_e si cette dernière est non bruyante et sera toujours proche de 50Ω si le transistor a été convenablement choisi.

Pour ce qui est de la partie imaginaire de l'impédance d'entrée, il suffit pour la rendre nulle de connecter en entrée du transistor, sur la base, une inductance notée L_b de valeur :

$$L_b = \frac{1}{\omega^2 C_T} - L_e \quad \text{Equation I. 24}$$

Cette inductance a même pour effet d'annuler la réactance de l'impédance de bruit et ainsi d'avoir les deux impédances composées seulement de parties réelles de valeurs 50Ω .

Ce principe d'adaptation en bruit et en puissance sera repris lors de la conception de notre amplificateur faible bruit et est résumé sur la Figure I. 22 avec la présentation de l'évolution des deux impédances par rapport aux inductances L_e et L_b .

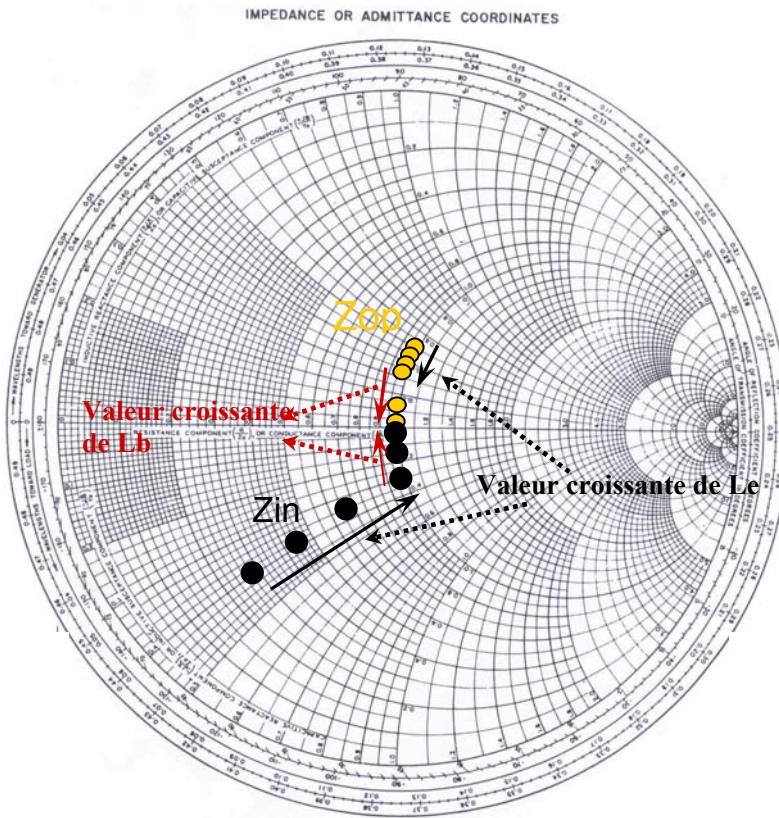


Figure I. 22 : Evolution des impédances Z_{opt} et Z_{in} en fonction des inductances L_e et L_b pour une fréquence donnée.

Il faut bien noter que ces adaptations sont effectuées pour une fréquence bien précise et que le choix des inductances est fonction de la fréquence de fonctionnement. Dans le cadre de notre amplificateur faible bruit bi-bande, il nous faudra donc modifier la valeur des impédances grâce à l'apport de la technologie MEMS RF afin de permettre un fonctionnement sur la bande HIPERLAN ou sur la bande BLUETOOTH.

3) Point de compression et Intermodulation

Nous allons dans un premier temps présenter le point de compression à 1 dB qui permet d'évaluer la linéarité d'un circuit vis-à-vis de la puissance du signal d'entrée qu'on lui injecte.

Supposons un système non-linéaire défini par

$$e_s(t) = a_1 e_i(t) + a_2 e_i^2(t) + a_3 e_i^3(t) \quad \text{Equation I. 25}$$

avec $e_i(t) = E_i \cos(\omega t)$ un signal sinusoïdal d'amplitude E_i et de pulsation ω .

La réponse en sortie du système sera alors

$$e_s(t) = \frac{a_2 E_i^2}{2} + \left[a_1 E_i + \frac{3a_3 E_i^3}{4} \right] \cos(\omega t) + \frac{a_2 E_i^2}{2} \cos(2\omega t) + \frac{a_3 E_i^3}{4} \cos(3\omega t) \quad \text{Equation I. 26}$$

Cette équation montre qu'en sortie du système non linéaire, nous avons une constante continue qui représente la valeur moyenne du signal en entrée, un signal de même fréquence que le signal d'entrée que l'on nomme le fondamental et enfin d'autres signaux dont les fréquences sont des multiples de celle du fondamental qui sont appelés les harmoniques. En fonctionnement linéaire (faible puissance du signal d'entrée), on considère que les harmoniques sont négligeables devant le fondamental et on peut alors définir le gain comme étant le facteur a_1 . Par contre lorsque le signal d'entrée croît, un phénomène de saturation apparaît et l'amplitude du fondamental change de pente alors que dans le même temps celui

des harmoniques augmente et le gain devient alors égal à $a_1 + \frac{3a_3 E_i^2}{4}$. Si on suppose que a_3

est de valeur négative, le terme précédent est une fonction décroissante et on définit le point de compression à 1 dB (P_{1dB}), le point pour lequel la valeur du gain s'éloigne de 1 dB de la valeur théorique en comportement linéaire. On retrouve ce paramètre sur la Figure I. 23 où la puissance en sortie est fonction de la puissance en entrée.

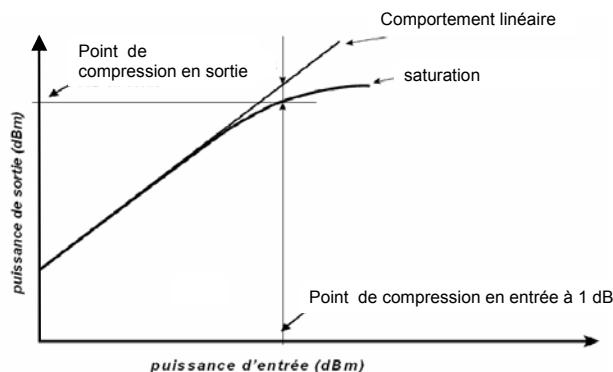


Figure I. 23 : Point de compression à 1dB d'un système non linéaire

Les phénomènes d'intermodulation sont issus du mélange de deux signaux sinusoïdaux, de même amplitude, de fréquences différentes au travers d'un système non linéaire.

Si on considère le signal d'entrée $e_i(t) = E_i \cos(\omega_1 t) + E_i \cos(\omega_2 t)$ avec $\omega_2 > \omega_1$ on obtient en sortie :

$$\begin{aligned}
 e_o(t) = & a_1 E_i [\cos(\omega_1 t) + \cos(\omega_2 t)] \\
 & + a_2 E_i^2 \left[1 + \frac{1}{2} \cos(2\omega_1 t) + \frac{1}{2} \cos(2\omega_2 t) + \cos(\omega_1 + \omega_2)t + \cos(\omega_1 - \omega_2)t \right] \\
 & + a_3 E_i^3 \left[\frac{9}{4} \cos(\omega_1 t) + \frac{9}{4} \cos(\omega_2 t) + \frac{1}{4} \cos(3\omega_1 t) + \frac{1}{4} \cos(3\omega_2 t) \right] \\
 & + a_3 E_i^3 \left[\frac{3}{4} \cos(2\omega_1 + \omega_2)t + \frac{3}{4} \cos(2\omega_1 - \omega_2)t + \frac{3}{4} \cos(2\omega_2 + \omega_1)t + \frac{3}{4} \cos(2\omega_2 - \omega_1)t \right]
 \end{aligned} \quad \text{Equation I.27}$$

On définit par produits d'intermodulation d'ordre n (IM_n) les signaux issus du mélange entre les fréquences des deux signaux et qui sont situés aux fréquences $f_n = mf_1 + nf_2$ avec $m+p=n$.

La représentation du spectre fréquentiel du signal de sortie (Figure I. 24) montre par leur proximité des deux signaux fondamentaux l'importance des produits d'intermodulation d'ordre 3. De part cette proximité, ils peuvent détériorer les valeurs des deux signaux fondamentaux.

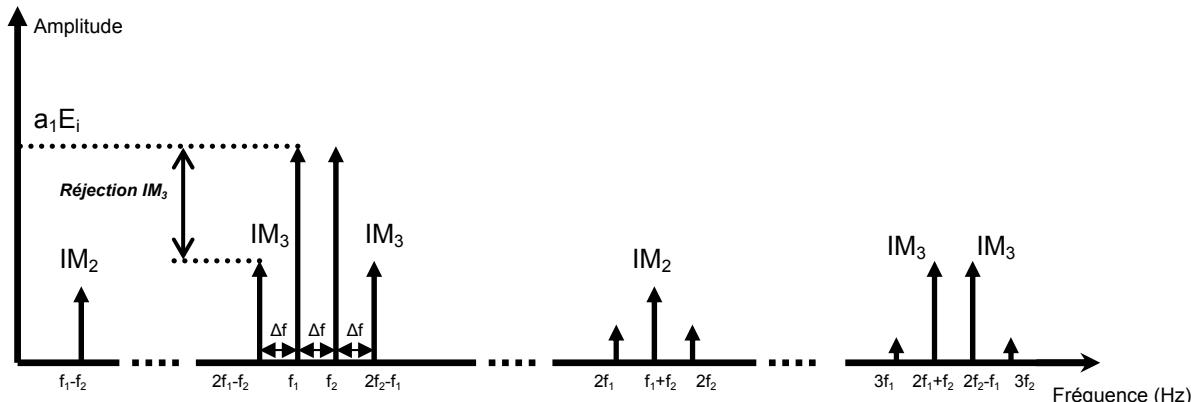


Figure I. 24 : Spectre fréquentiel d'un signal au sortie d'un système non linéaire.

Afin de quantifier ces produits d'intermodulation IM_3 , il a été défini le point d'interception d'ordre 3 ramené en entrée nommée IIP_3 . Il s'agit de la puissance du signal d'entrée pour laquelle l'amplitude des produits d'intermodulation d'ordre 3 en sortie est égale à celle du fondamental extrapolé par rapport à son comportement linéaire.

Les deux critères que nous venons de présenter P_{1dB} et IIP_3 permettent respectivement d'évaluer le niveau de signal d'entrée pour lequel la génération d'harmoniques n'est plus négligeable devant le fondamental et le niveau des produits d'intermodulation par rapport au fondamental c'est-à-dire la linéarité du système.

2. Conception et réalisation du circuit intégré

Nous venons de présenter les différents paramètres à prendre en compte lors de l'utilisation de transistors bipolaires pour réaliser des circuits radiofréquences. Nous avons vu le choix primordial de la topologie du transistor ainsi que celui du courant de polarisation et nous avons présenté une solution pour adapter en bruit et en puissance un circuit présentant dans son étage d'entrée un transistor bipolaire.

Il nous faut maintenant déterminer le type de topologie du circuit que nous utiliserons et pour cela nous serons influencé par la formule développée par Friis, qui donne le facteur de bruit d'amplificateurs montés en cascade:

$$NF = NF_1 + \frac{NF_2 - 1}{G_1} + \frac{NF_3 - 1}{G_1 G_2} + \dots + \frac{NF_n - 1}{G_1 G_2 \dots G_n}$$

Equation I. 28

Dans cette formule, NF_n et G_n sont respectivement le facteur de bruit et le gain de l'étage n.

L'étage 1 doit donc présenter le plus faible bruit possible tout en présentant un fort gain afin de minimiser l'influence en bruit des autres étages. Afin de satisfaire à ces conditions, nous avons opté pour une topologie Cascode [56], [57] pour le cœur du LNA. Elle présente plusieurs avantages comme un gain élevé, être faible bruit et unilatéral (faible coefficient de transmission en inverse ($S_{12} \text{ dB} << 0$)). De plus, c'est un montage très stable en fréquence. Le « Cascode » est un montage classique, dans lequel le premier transistor T1 monté en émetteur commun est directement connecté à l'émetteur du second transistor T2 monté lui en base commune. La sortie de l'amplificateur est prise sur le collecteur du transistor T2. Dans cette topologie, le courant de repos des deux transistors est sensiblement le même. Nous allons dans un premier temps détailler les spécifications de l'amplificateur reconfigurable aux fréquences HIPERLAN et BLUETOOTH et ensuite présenter les circuits proposés et leurs simulations pour les cas d'assemblages par fils de soudure et également « Above IC ».

1) Spécifications du LNA bi-bandes

Afin d'établir des repères lors de la conception de l'amplificateur faible bruit reconfigurable en fréquence, nous avons établi des spécifications minimales pour un

démonstrateur. Bien sur, ces spécifications sont relativement éloignées des performances actuelles des circuits fonctionnant seulement à l'une ou l'autre de ces fréquences, car comme nous venons de le montrer, le choix de la topologie des transistors est un compromis de performances pour nos deux fréquences d'utilisation.

Nous récapitulons dans le Tableau 1. 5 les différentes spécifications que nous nous sommes fixés pour la réalisation de l'amplificateur faible bruit reconfigurable en fréquences.

	IIP3	Nf	Gain	S11	S22	bande fréquentielle
5,5 GHz	-7 dBm	2-2,5 dB	15-20 dB	< -10 dB	< -10 dB	100 MHz
2,45 GHz	-7 dBm	1,8-2 dB	15-20 dB	< -10 dB	< -10 dB	300 MHz

Tableau 1. 5 : Récapitulatifs des spécifications sur le LNA reconfigurable en fréquence

2) Simulations sous ADS et schémas électriques

(1) Pour un assemblage du LNA à base de MEMS par fils de soudure

Le schéma électrique présenté sur la Figure I. 25 correspond au schéma électrique simplifié du LNA reconfigurable aux fréquences 2,45 GHz et 5,5 GHz et prévu pour un assemblage par fils de soudure. En effet nous avons tenu compte des éléments parasites induits par un assemblage par fil de soudure tels que les plots ou fils de soudure. Nous pouvons distinguer 2 parties distinctes, les circuits de polarisation ou sources actives qui sont des miroirs de courant et les deux transistors montés en Cascode avec leurs réseaux d'adaptation en entrée et en sortie. Les sources actives permettent d'alimenter les transistors en courant stabilisé en compensant les dérives thermiques.

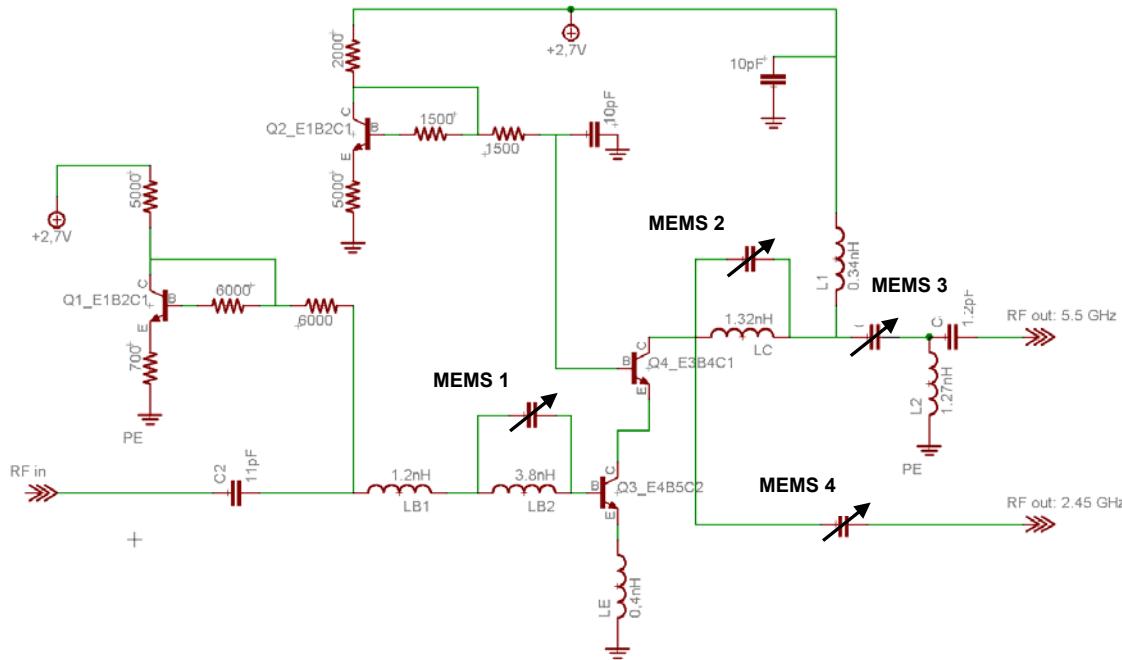


Figure I. 25 : Schéma électrique simplifié du LNA reconfigurable en fréquence. Assemblage par fils de soudure.

Ce circuit dispose de quatre commutateurs MEMS RF présents dans les deux réseaux d'adaptation d'entrée et de sortie et ce sont eux qui suivant leur état (activé ou inactivé) vont permettre l'adaptation de l'amplificateur faible bruit sur la fréquence 2,45 GHz ou sur la fréquence 5,5 GHz. Deux de ces MEMS RF sont montés en parallèle de l'inductance L_B et de l'inductance L_C permettant une modification de leur impédance, tandis que les deux autres sont utilisés comme simples capacités variables digitales. La présence des deux sorties n'est justifiée que par le fait que l'adaptation en sortie pour la fréquence 5,5 GHz est large bande et nécessitait plus de composants que l'adaptation à 2,45 GHz qui est plutôt bande étroite.

Le premier transistor est composé de 3 doigts d'émetteur, de 4 doigts de base et de 2 doigts de collecteur pour une longueur de doigt de 20 μm . Ce choix a été fait par rapport à l'adaptation en bruit et en puissance puisque c'est ce transistor qui conditionne les performances en bruit, en gain et en linéarité de l'amplificateur. En effet, le deuxième transistor fournit seulement l'isolation en inverse, ce qui a pour conséquence de rendre l'amplificateur unilatéral. Sa géométrie est composée de 3 doigts d'émetteur, 4 doigts de base et d'un doigt de collecteur, toujours pour une longueur de doigts de 20 μm . Le choix du premier transistor a été effectué afin que nous ayons un bon compromis en performances aux deux fréquences de travail.

La topologie d'adaptation en bruit et en puissance présentée auparavant est distinctement reconnaissable avec dans le rôle de l'inductance L_B le réseau composé de L_{B1} , de L_{B2} et du MEMS 1, alors que L_E est l'inductance de dégénérescence.

Les valeurs des différentes capacités des MEMS RF suivant la fréquence de fonctionnement sont données dans le Tableau 1. 6. Nous constatons que ces valeurs sont comprises entre 30 fF et 1 pF et que les MEMS RF fonctionneront en binôme.

Les adaptations et le choix des valeurs possibles pour les capacités MEMS RF ont été faits par rapport aux contraintes technologiques de la filière MEMS que nous expliciterons dans le chapitre II. Nous avons alors fixé des valeurs minimale et maximale de capacités MEMS qui correspondait respectivement à 30 fF et 1 pF. La valeur minimale fut choisie par rapport à son influence sur l'adaptation fréquentielle. En effet, en dessous d'une valeur de 40 fF, ces capacités présentent, pour nos fréquences de fonctionnement une forte valeur d'impédance et leur comportement peut alors être comparé à un circuit ouvert. La valeur maximale fut quant à elle choisie suivant des considérations technologiques et plus spécialement géométriques, au-delà de cette valeur, les MEMS RF auraient eu des tailles trop imposantes.

Adaptations	MEMS 1	MEMS 2	MEMS 3	MEMS 4
2,45 GHz	30 fF	1 pF	30 fF	770 fF
5,5 GHz	800 fF	30 fF	200 fF	30 fF

Tableau 1. 6 : Valeurs des capacités MEMS RF suivant l'adaptation fréquentielle souhaitée pour le LNA avec assemblage par fils de soudure.

Les performances simulées de ce circuit aux deux fréquences 2,45 GHz et 5,5 GHz sont respectivement présentées sur la Figure I. 26 et la Figure I. 27. Le circuit est polarisé par une tension de 2,7 V et consomme un courant de valeur 8 mA, ce qui correspond à une puissance consommée d'environ 22 mW.

A 2,45 GHz, nous constatons un décalage sur le paramètre S11 qui se justifie par le compromis réalisé sur le choix du transistor d'entrée et par les conditions que nous nous sommes fixés par rapport à la filière MEMS RF. Avec plus de liberté sur le dessin des MEMS RF nous pourrions ramener la fréquence de résonance à 2,45 GHz.

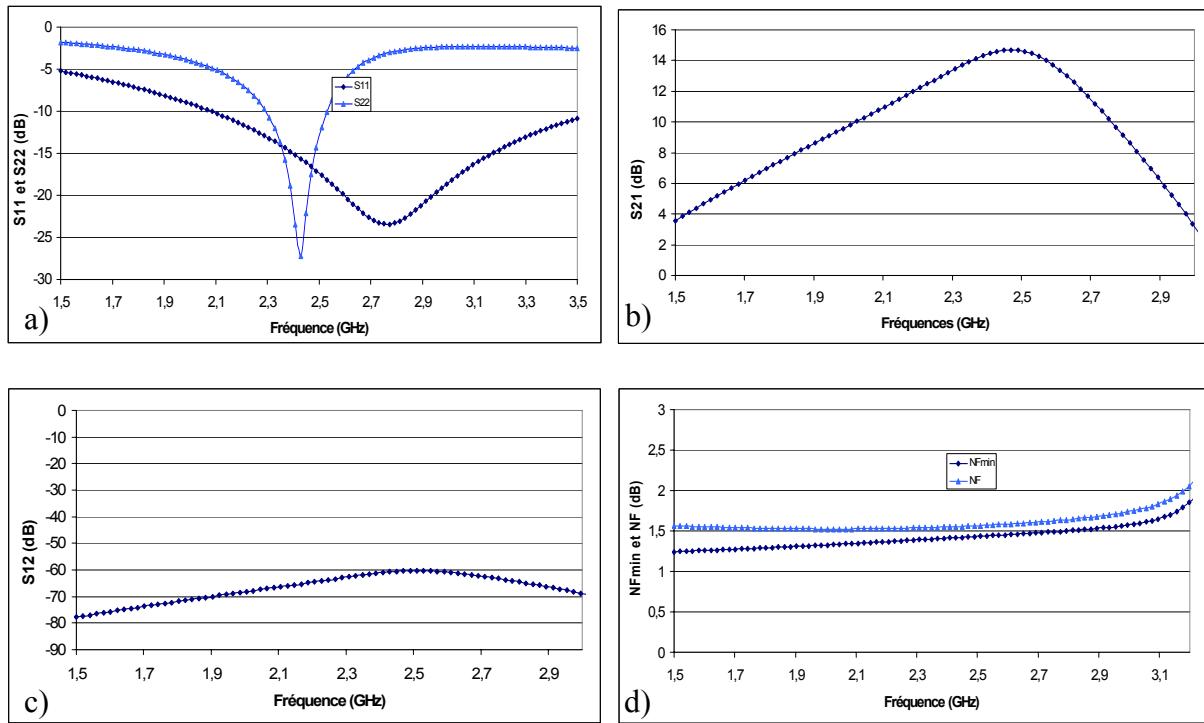


Figure I. 26 : a, b, c, d : Paramètres [S] et facteur de bruit simulés du LNA reconfigurable à 2,45GHz.
Assemblage par fils de soudure.

Le gain présenté est supérieur à 15 dB, tandis que le facteur de bruit est d'environ 1,5 dB et le coefficient de réflexion en sortie présente une valeur inférieure à -25 dB. Ces performances sont convenables et correspondent aux spécifications que nous avions fixé pour ce projet.

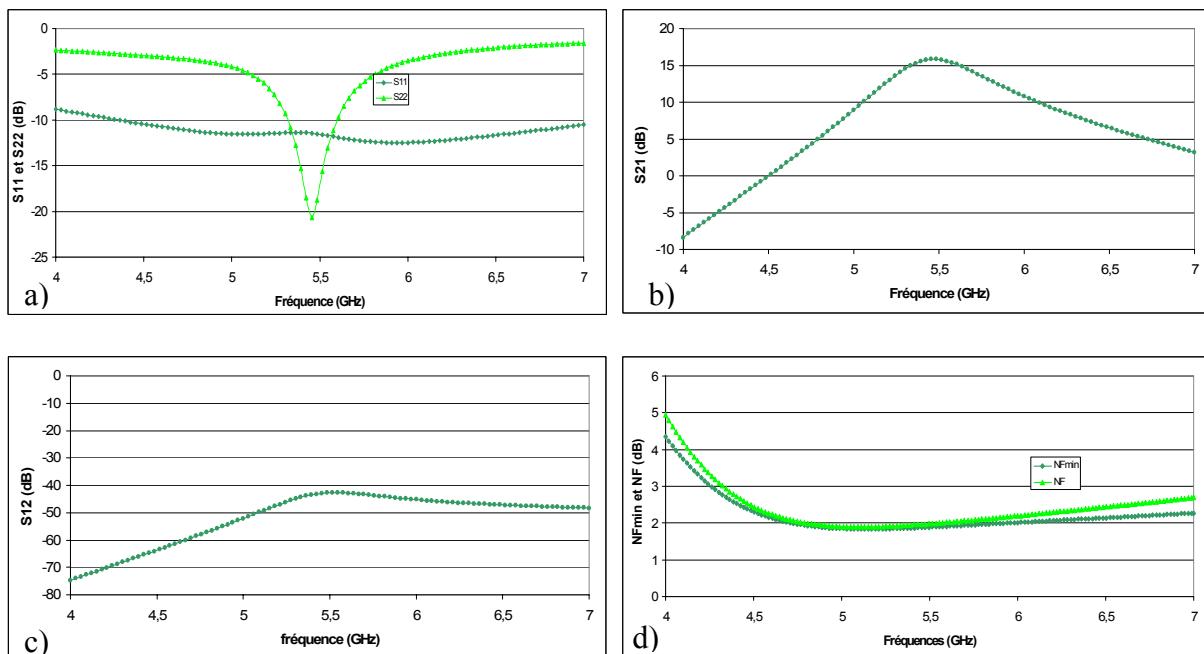


Figure I. 27 : a, b, c, d : Paramètres [S] et facteur de bruit simulés du LNA reconfigurable à 5,5GHz.
Assemblage par fils de soudure.

A 5,5 GHz le facteur de bruit est de 2 dB, le gain est d'environ 16 dB, et les paramètres de réflexion en entrée et en sortie ont des valeurs respectives d'environ -11 dB et -20 dB. Les valeurs des points de compression à 1dB pour les deux fréquences 2,45 GHz et 5,5 GHz sont respectivement de -17 dBm et -16 dBm avec des produits d'intermodulation d'ordre 3 respectifs égales à -8 dBm et -7 dBm.

Ces simulations démontrent la faisabilité de réaliser un amplificateur faible bruit reconfigurable en fréquence en ne modifiant que la valeur des capacités présentées par les MEMS RF.

(2) Pour un assemblage du LNA à base de MEMS de type « Above IC »

Un deuxième circuit tenant compte des paramètres apportés par un assemblage des MEMS de type « Above IC » a été simulé et est présenté sur la Figure I. 28. Nous voyons que le réseau d'adaptation en entrée diffère dans sa topologie et que les valeurs des composants ne sont pas les mêmes par rapport au schéma précédent. Cela démontre l'importance des considérations à faire autour des différents types d'assemblages. Les valeurs des capacités MEMS RF nécessaires sont répertoriées dans le Tableau 1. 1. Les performances (Figure I. 29et Figure I. 30) de ce circuit sont du même ordre que celui présenté précédemment et correspondent à nos spécifications. En effet nous avons pour les deux fréquences de fonctionnement du circuit, des coefficients de réflexion inférieurs à -15 dB, des gains supérieurs à 15dB, et un facteur de bruit de l'ordre 1,6 dB à 2,45 GHz et d'environ 2dB à 5,5GHz. Les circuits de polarisation et les transistors étant les mêmes, nous avons toujours une consommation de 22 mW sous une tension de 2,7 V. Le point d'intermodulation d'ordre 3 est de -6,5 dBm à 2,45 GHz et de -7 dBm à 5,5 GHz.

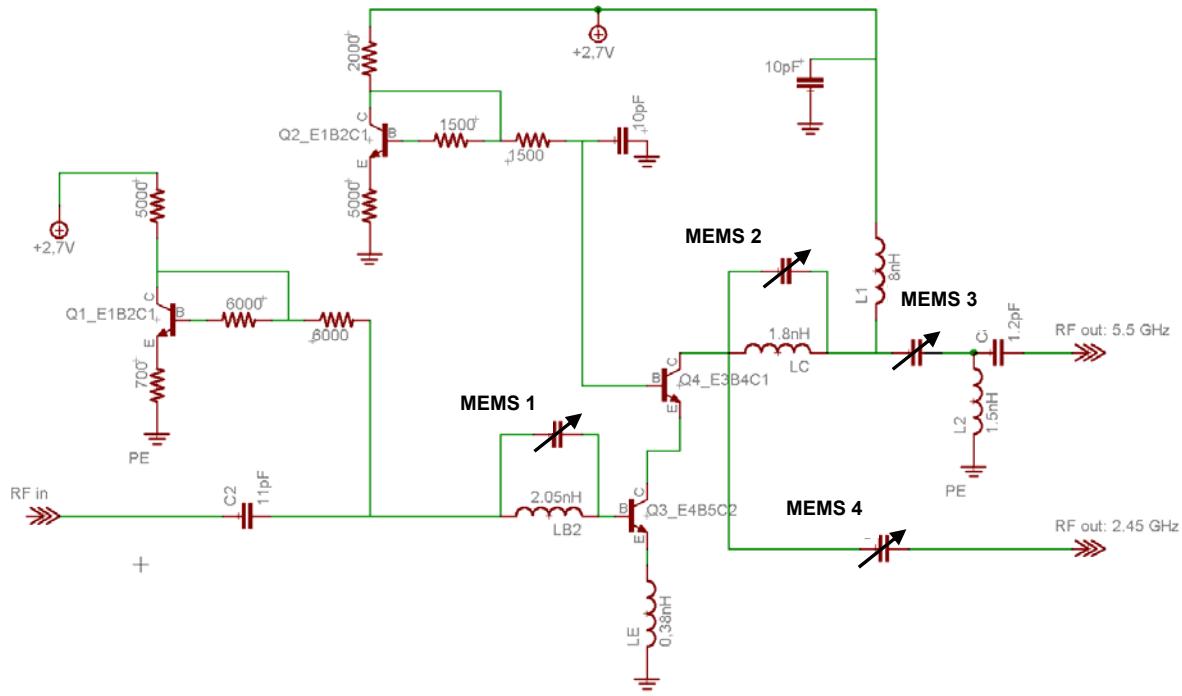


Figure I. 28 : Schéma électrique simplifié du LNA reconfigurable en fréquence pour un assemblage de type « Above IC ».

Adaptations	MEMS 1	MEMS 2	MEMS 3	MEMS 4
2,45 GHz	1 pF	1 pF	30 fF	1 pF
5,5 GHz	30 fF	30 fF	600 fF	30 fF

Tableau 1. 7 : Valeurs des capacités MEMS RF suivant l'adaptation fréquentielle souhaitée pour le LNA avec assemblage de type « Above IC ».

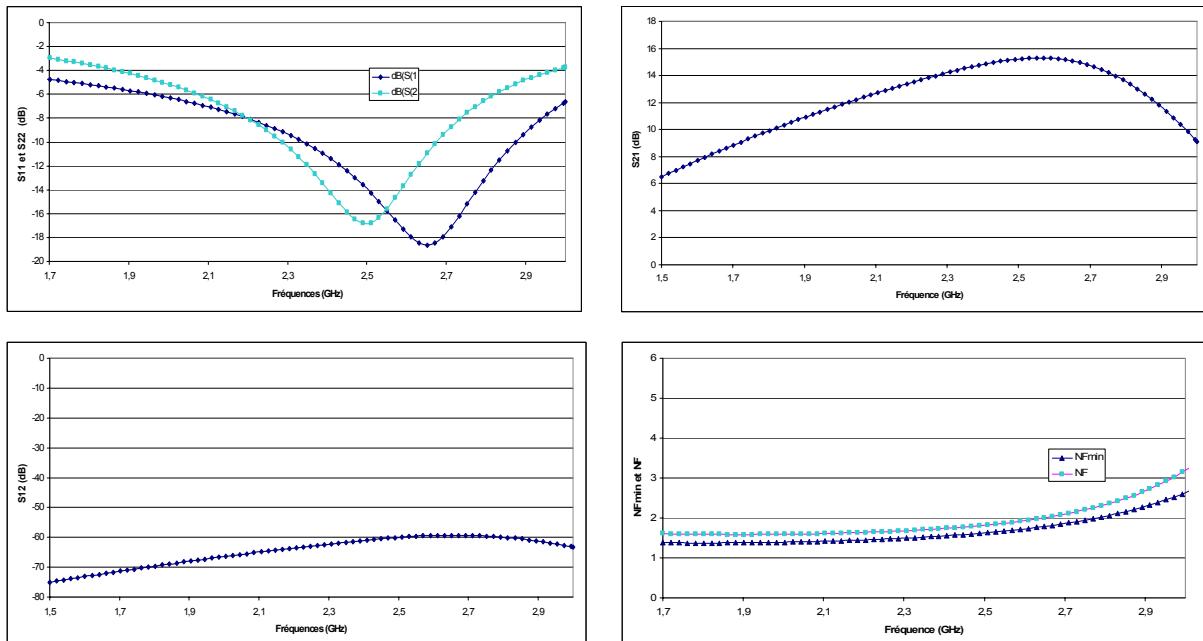


Figure I. 29 : a, b, c, d : Paramètres [S] et facteur de bruit simulés du LNA reconfigurable à 2,45 GHz. Assemblage de type « Above IC »

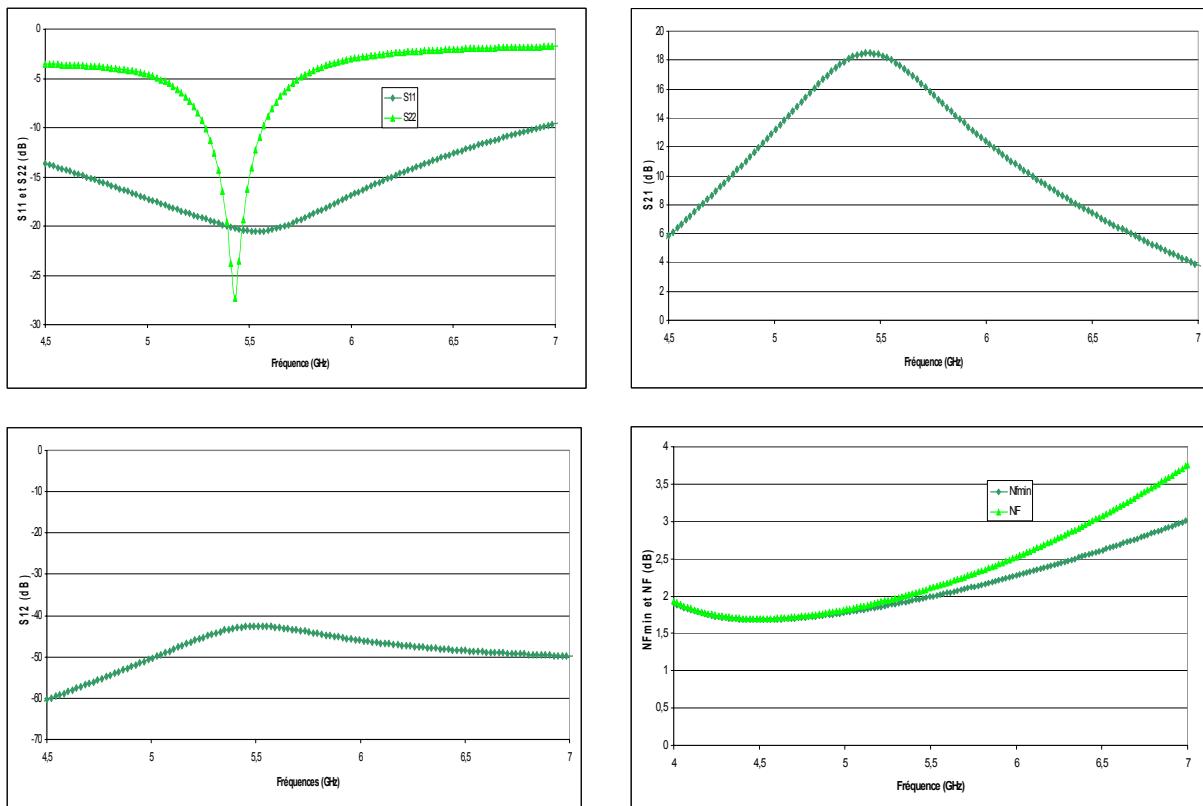


Figure I. 30 a, b, c, d : Paramètres [S] et facteur de bruit simulés du LNA reconfigurable à 5,5 GHz. Assemblage de type « Above IC »

3) Les différents éléments parasites à considérer

Nous venons de présenter les circuits des amplificateurs faible bruit pour deux types d'intégration (fils de soudure et Above IC) et leurs performances simulées. Il est à noter que ces simulations tiennent compte des éléments parasites ramenés par ces techniques d'assemblage et en premier lieu, les capacités des plots permettant les interconnexions. La taille de ces plots est une considération importante car, comme le présente la Figure I. 31, une variation des capacités rapportées par ces plots induit une grande variation de la fréquence d'adaptation. Nous voyons que plus la valeur de la capacité représentative du plot est grande, plus la fréquence de résonance diminue tout en dégradant les performances des circuits. Il nous faudrait des plots de petite taille, mais les règles de dessin nous impose une taille minimale de $55 \times 70 \mu\text{m}^2$, que nous avons donc choisie. Afin de connaître sa capacité équivalente, nous avons effectué des simulations électromagnétiques à l'aide du logiciel ADS MOMENTUM et nous avons trouvé une valeur de capacité équivalente à 52 fF, que nous avons donc prise en compte dans nos simulations.

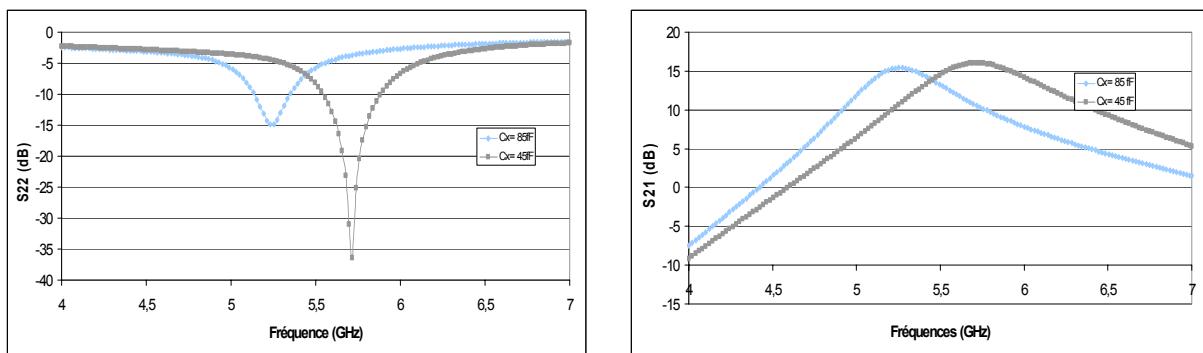


Figure I. 31 : a et b : Influence de la valeur de la capacité rapportée par les plots d'assemblage sur les fréquences de résonance

Concernant l'intégration par fils de soudure, nous avons pris en compte les fils en rajoutant dans le schéma électrique des inductances de 1 nH. Nous avons étudié l'impact d'une variation de cette valeur sur les performances du circuit. Elle est très faible si l'on reste dans une plage de 20 % autour de la valeur 1 nH.

4) Etude de la sensibilité des performances du LNA reconfigurable en

fréquence par rapport aux variations des valeurs des capacités MEMS RF

Ce paragraphe a pour objet de présenter les valeurs limites des capacités MEMS RF à leurs états actif ou inactif pour lesquelles les performances sont encore acceptables mais ne respectent plus automatiquement les spécifications établies précédemment comme par exemple un gain inférieur à 15 dB. Nous nous sommes basés sur la valeur de -10 dB pour les paramètres S11 et S22, la valeur de 15 dB pour le gain et des bandes fréquentielles de largeur minimale de 100 MHz à 2,45 GHz et 200 MHz à 5,5 GHz. Nous avons alors déterminé les valeurs des MEMS RF pour lesquelles le circuit est à la limite du fonctionnement souhaité et nous les avons reporté dans le Tableau 1. 8

	MEMS 1	MEMS 2	MEMS 3	MEMS 4
A 2,45 GHZ	$10 < C < 100 \text{ fF}$	$900 < C < 1050 \text{ fF}$	$10 < C < 150 \text{ fF}$	$600 < C < 1000 \text{ fF}$
A 5,5 GHZ	$650 < C < 1000 \text{ fF}$	$0 < C < 37 \text{ fF}$	$180 < C < 220 \text{ fF}$	$15 < C < 40 \text{ fF}$

Tableau 1. 8 : Valeurs des capacités MEMS pour lesquelles le circuit assemblé par fils de soudure est considéré comme fonctionnel

Comme nous pouvons le constater, nous avons une marge importante sur les valeurs des capacités MEMS nécessaires avec en moyenne une erreur tolérée autour ou supérieure à 20%.

Ainsi malgré les dispersions technologiques lors de la fabrication des MEMS RF, nous pouvons envisager le bon fonctionnement du circuit pour les deux fréquences.

5) Les dessins des masques des circuits intégrés

Nous présentons sur les Figure I. 32 et Figure I. 33, les dessins des masques réalisés sous CADENCE des deux circuits pour les deux types d'intégration (fils de soudure et « Above IC) où nous pouvons noter les différents composants présentés dans les schémas électriques équivalents. Nous constatons la surface importante occupée par les plots d'assemblage et leur localisation en périphérie du circuit afin de faciliter les opérations de soudure. La taille de ces circuits est de $2,5 * 1,1 \text{ mm}^2$.

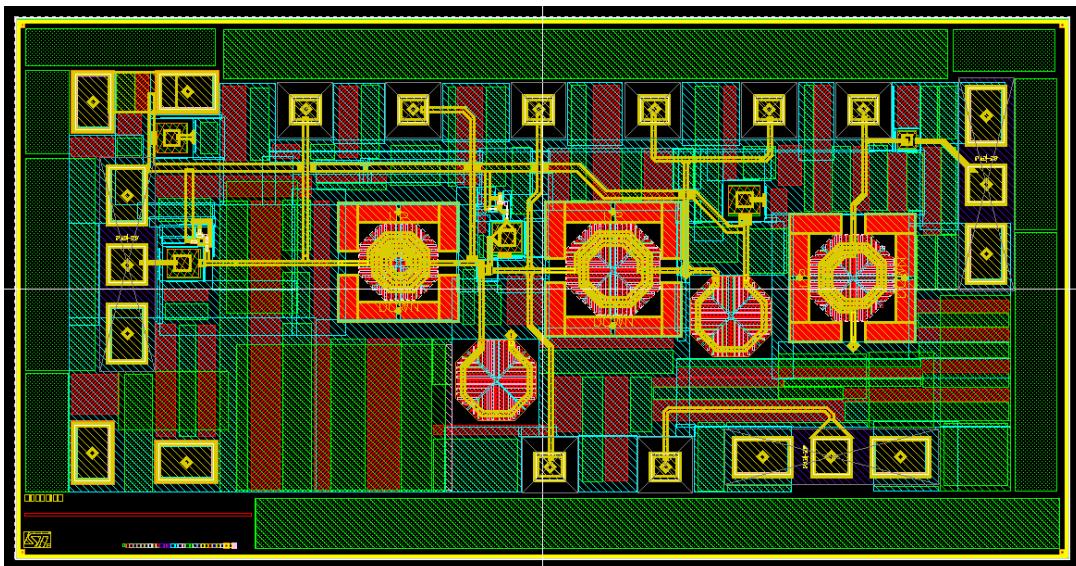


Figure I. 32 : Dessin des masques de l'amplificateur faible bruit reconfigurable pour un assemblage « Above IC »

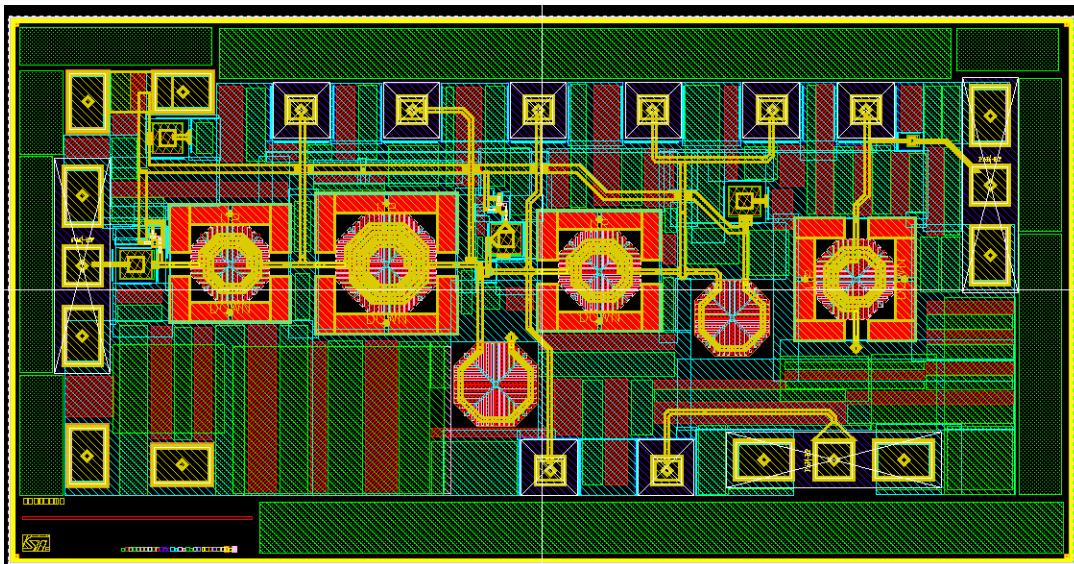


Figure I. 33 : Dessins des masques de l'amplificateur faible bruit reconfigurable pour un assemblage par fils de soudure

La Figure I. 34 présente une schématique du module avec MEMS RF, afin de donner un aperçu de la localisation de ces derniers par rapport au circuit intégré. Cette localisation est identique pour les deux types d'assemblages : par fils de soudure et intégration monolithique. Dans le cadre de l'assemblage par fils de soudure, ce choix a été effectué pour minimiser la longueur des fils et optimiser ainsi les inductances parasites. Pour l'intégration monolithique, le placement des MEMS RF juste au-dessus du circuit intégré impose de réaliser d'importantes simulations électromagnétiques afin d'étudier les couplages éventuels entre les deux technologies. Le placement des MEMS RF aux abords du circuit intégré nous affranchit de cette problématique.

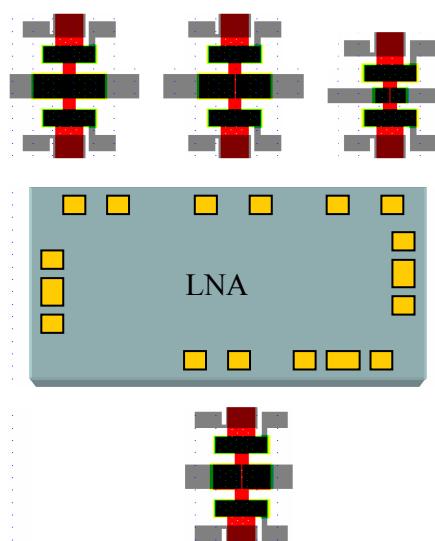


Figure I. 34 : Positionnement des MEMS RF par rapport au circuit intégré

IV. Conclusions

Le développement des nouvelles bandes de fréquences afin de répondre aux exigences des nouveaux moyens de communications radiofréquences imposent de revoir les architectures des circuits micro-ondes grand public si l'on veut pouvoir offrir des récepteurs plus petits, toujours plus performants et proposant de plus en plus de fonctions. Pour cela il semble que le passage par des circuits radiofréquences reconfigurables soit une solution très attractive comme nous l'avons présenté durant ce chapitre. Suite à cela nous avons vu les différents éléments intégrés ou de technologie MEMS RF permettant d'intégrer la fonction de reconfigurabilité et nous avons alors proposé de réaliser un amplificateur faible bruit reconfigurable aux fréquences HIPERLAN et BLUETOOTH mêlant technologie MEMS RF développée par le LAAS CNRS et filière BiCMOS SiGe développée par STMicroelectronics. L'association des deux filières technologiques a été abordée avec la présentation d'une approche « Above IC » qui consiste à réaliser la technologie MEMS RF en post-procédé sur une couche de polymère de transition déposée sur le wafer SiGe.

Afin de développer la partie de ce module réalisée en technologie BiCMOS 0,25 de STMicroelectronics, nous avons présenté les paramètres importants à prendre en compte lors du design de l'amplificateur. Ainsi nous avons considéré les paramètres des transistors bipolaires à hétérojonctions et nous avons présenté la topologie Cascode que nous avons retenue. Les différentes simulations avec le logiciel ADS nous ont alors montré la viabilité du projet et nous ont permis de déterminer les différentes valeurs des composants de la technologie SiGe, ce qui nous a conduit au design sous le logiciel CADENCE de deux layouts : un destiné à une intégration « Above IC » et l'autre à une intégration plus classique par fils de soudure. Ces simulations ont aussi permis de déterminer les valeurs des capacités des composants MEMS RF que nous allons présenter plus en détail dans le chapitre suivant avant de déterminer leurs caractéristiques électromagnétiques et géométriques nécessaires pour notre projet.

Bibliographie:

- [1] Yoshihara, Y.; Sugawara, H. Ito, H. Okada, K. Masu, K." Reconfigurable RF circuit design for multi-band wireless chip". Advanced System Integrated Circuits 2004. Proceedings of 2004 IEEE Asia-Pacific Conference on 4-5 Aug. 2004 Page(s):418 – 419
- [2] June-Ming Hsu Yung-Hui Chen Shin-Fu Chen Ming-Ching Kuo Peng-Un. "A SiGe WCDMA/DCS dual-band RF front-end receiver". Radio Frequency Integrated Circuits (RFIC) Symposium, 2003 IEEE 8-10 June 2003 Page(s):27 – 30
- [3] Hotti, M. Kaukovuori, J. Ryynanen, J. Kivekas, K. Jussila, J. Halonen, K. "A direct conversion RF front-end for 2-GHz WCDMA and 5.8-GHz WLAN applications". Radio Frequency Integrated Circuits (RFIC) Symposium, 2003 IEEE 8-10 June 2003 Page(s):45 – 48
- [4] Cho, T.B. Kang, D. Chun-Huat Heng Bang Sup Song." A 2.4-GHz dual-mode 0.18- μ m CMOS transceiver for Bluetooth and 802.11b". Solid-State Circuits, IEEE Journal of Volume 39, Issue 11, Nov. 2004 Page(s):1916 – 1926
- [5] Rossi, P. Liscidini, A. Brandolini, M. Svelto, F. "A variable gain RF front-end, based on a Voltage-Voltage feedback LNA, for multistandard applications". Solid-State Circuits, IEEE Journal of Volume 40, Issue 3, Mar 2005 Page(s):690 – 697
- [6] Yunus, N.A.M. Wagiran, R. Postoyalko, V. "Design of a microstrip SPDT PIN diode switch". Semiconductor Electronics, 2002. Proceedings. ICSE 2002. IEEE International Conference on 19-21 Dec. 2002 Page(s):465 - 469
- [7] Tanaka, S. Kimura, T. "A pin diode switch operating at multi-frequency bands". Microwave Symposium Digest, 2004 IEEE MTT-S International Volume 2, 6-11 June 2004 Page(s):1129 - 1132 Vol.2
- [8] Sun, C. Magers, J. Oldfield, W. Simmons, R. Liu, E. "An ultra wideband 0.04 to 40 GHz PIN diode transfer switch". Microwave and Millimeter Wave Technology, 2002. Proceedings. ICMMT 2002. 2002 3rd International Conference on 17-19 Aug. 2002 Page(s):1093 – 1096
- [9] AM. Street. "RF SWITCH DESIGN". How to Design RF Circuits (Ref. No. 2000/027), IEE Training Course 5 April 2000 Page(s):4/1 - 4/7
- [10] Tayrani, R. Teshiba, M. Sakamoto, G." A broadband (1-20 GHz) SiGe monolithic SPDT switch". Gallium Arsenide Integrated Circuit (GaAs IC) Symposium, 2002. 24th Annual Technical Digest 20-23 Oct. 2002 Page(s):255 – 258
- [11] Xinxing Yang Ersland, P. Hoag, D. ROCS. "Reliability of GaAs PIN switches for high frequency and high power applications". Workshop, 2004. [Reliability of Compound Semiconductors] 24 Oct. 2004 Page(s):135 - 149
- [12] Hoag, D. Brogle, J. Boles, T. Curcio, D. Russell, D. "Heterojunction PIN diode switch". Microwave Symposium Digest, 2003 IEEE MTT-S International Volume 1, 8-13 June 2003 Page(s):255 - 258 vol.1

- [13] Atsushi Kanda, Satoshi Kodama", Tomofumi Furuta*, Takumi Nittono*, Tadao Ishibashi", Masahiro Muraguchi. "High-Performance 19 GHz-Band GaAs FET Switches Using LOXI (Layered-Oxide-Isolation) – MESFETs". Gallium Arsenide Integrated Circuit (GaAs IC) Symposium, 1997. Technical Digest 1997., 19th Annual 12-15 Oct. 1997 Page(s):62 - 65
- [14] Masuda, M. Ohbata, N. Ishiuchi, H. Onda, K. Yamamoto, R. "High power heterojunction GaAs switch IC with P-1 dB of more than 38 dBm for GSM application". Gallium Arsenide Integrated Circuit (GaAs IC) Symposium, 1998. Technical Digest 1998., 20th Annual 1-4 Nov. 1998 Page(s):229 – 232
- [15] Takasu, H. Yamashita, E. "Impedance characterization of GaAs FET switches". Microwave Theory and Techniques, IEEE Transactions on Volume 40, Issue 7, July 1992 Page(s):1422 - 1429
- [16] Mizutani, H. Funabashi, N. Kuzuhara, M. Takayama, Y. "Compact DC-60-GHz HJFET MMIC switches using ohmic electrode-sharing technology". Microwave Theory and Techniques, IEEE Transactions on Volume 46, Issue 11, Part 1, Nov. 1998 Page(s):1597 – 1603
- [17] Carlo Tinella, Jean Michel Fournier, Didier Belot, and Vincent Knopik, "A High-Performance CMOS-SOI Antenna Switch for the 2.5–5-GHz Band", IEEE Journal of Solid-State Circuits, Vol. 38, NO. 7, July 2003
- [18] P. Andreani,S. Mattisson, "On the Use of MOS Varactors in RF VCO's", IEEE Journal of Solid-state circuits, VOL. 35, NO. 6, June 2000
- [19] A. S. Porret, T. Melly, C. Enz, E. A. Vittoz, "Design of High-Q Varactors for Low-Power Wireless Applications Using a Standard CMOS". Process IEEE Journal of Solid-State Circuits, Vol. 35, NO. 3, March 2000
- [20] T. Yan, G. Zhang, H. Shi, R. Huang, X. Zhang, "Wide Tuning Range MOS Varactors Based on SOI", 7th International conference on Solid-State and Integrated Circuits Technology, 2004. Proceedings. Volume 1, 18-21 Oct. 2004 Page(s):206 - 208 vol.1
- [21] P. Andreani, "A Comparison between Two 1.8GHz CMOS VCOs Tuned by Different Varactors", Proceedings of the 24th European Solid-State Circuits Conference, 1998. ESSCIRC '98. 22-24 Sept. 1998 Page(s):380 - 383
- [22] J. Maget, M. Tiebout, R. Kraus, "A Varactor with High Capacitance Tuning Range in Standard 0.25µm CMOS Technology", Proceeding of the 31st European Solid-State Device Research Conference, 2001. 11-13 September 2001 Page(s):187 - 190
- [23] E.R. Brown. "RF-MEMS switches for reconfigurable integrated circuits". Microwave Theory and Techniques, IEEE Transactions on Volume 46, Issue 11, Part 2, Nov. 1998 Page(s):1868 – 1880
- [24] DeNatale, J. "Reconfigurable RF circuits based on integrated MEMS switches". Solid-State Circuits Conference, 2004. Digest of Technical Papers. ISSCC. 2004 IEEE International 15-19 Feb. 2004 Page(s):310 - 311 Vol.1

- [25] J Jason Yao. "RF MEMS from a device perspective". *J. Micromech. Microeng.* 10 (2000) R9–R38
- [26] Park, J.Y. Kim, G.H. Chung, K.W. Bu, J.U. "Fully integrated micromachined capacitive switches for RF applications", *Microwave. Symposium Digest., 2000 IEEE MTT-S International Volume 1*, 11-16 June 2000 Page(s):283 - 286 vol.1
- [27] Young, D.J. Boser, B.E, "A micromachine-based RF low-noise voltage-controlled oscillator", *Custom Integrated Circuits Conference, 1997., Proceedings of the IEEE 1997 5-8 May 1997* Page(s):431 – 434
- [28] P.D. Grant and M.W. Denhoff, "A Comparison Between RF MEMS Switches and Semiconductor Switches". *MEMS, NANO and Smart Systems, 2004. ICMENS 2004. Proceedings. 2004 International Conference on 25-27 Aug. 2004* Page(s):460 – 46
- [29] Peroulis. D, Sarabandi. K, Katehi. L.P.B. "Design of reconfigurable slot antennas", *IEEE Transactions on Antennas and Propagation, Volume 53, Issue 2, Feb 2005* Page(s):645 – 654
- [30] Onat. S, Alatan. L, Demir. S. "Design of triple-band reconfigurable microstrip antenna employing RF-MEMS switches", *Antennas and Propagation Society International Symposium, 2004. IEEE Volume 2, 20-25 June 2004* Page(s):1812 - 1815 Vol.2
- [31] Malmqvist. R, Gustafsson. A, Alfredsson. M, Ouacha. A. "A tunable active MMIC filter for on-chip X-band radar receiver front-ends", *IEEE MTT-S International Microwave Symposium Digest, 2002 Volume 3, 2-7 June 2002* Page(s):1907 – 1910
- [32] Lakshminarayanan. B, Weller. T. "Tunable bandpass filter using distributed MEMS transmission lines", *IEEE MTT-S International Microwave Symposium Digest, 2003 Volume 3, 8-13 June 2003* Page(s):1789 - 1792 vol.3
- [33] Borwick. R.L, Stupar. P.A, DeNatale. J.F, Anderson. R, Erlandson. R. "Variable MEMS capacitors implemented into RF filter systems", *IEEE Transactions on Microwave Theory and Techniques, Volume 51, Issue 1, Part 2, Jan. 2003* Page(s):315 – 319
- [34] Hunter. I.C, Rhodes. J.D. "Electronically Tunable Microwave Bandstop Filters", *IEEE Transactions on Microwave Theory and Techniques, Volume 82, Issue 9, Sep 1982* Page(s):1361 – 1367
- [35] Auffray. D, Lacombe. J.L. "Electronically tunable band-stop filter", *IEEE MTT-S International Microwave Symposium Digest, 1988., 25-27 May 1988* Page(s):439 - 442 vol.1
- [36] Brown. A.R, Rebeiz. G.M. "A varactor-tuned RF filter", *IEEE Transactions on Microwave Theory and Techniques, Volume 48, Issue 7, Part 1, July 2000* Page(s):1157 – 1160
- [37] Sanghyo. Lee, Jong-Man. Kim, Jung-Mu. Kim, Yong-Kweon. Kim, Youngwoo. Kwon. "Millimeter-Wave MEMS Tunable Low Pass Filter With Reconfigurable Series Inductors and Capacitive Shunt Switches", *IEEE Microwave and wireless components letters, vol 15, N° 10, October 2005.*

- [38] Lugo. C, Thompson. D, Papapolymerou. J. "Reconfigurable bandpass filter with variable bandwidth at 5.8 GHz using a capacitive gap variation technique", 33rd European Microwave Conference, 2003. Volume 3, 7-9 Oct. 2003 Page(s):923 - 926 Vol.
- [39] Rauscher. C. "Reconfigurable bandpass filter with a three-to-one switchable passband width", IEEE Transactions on Microwave Theory and Techniques, Volume 51, Issue 2, Part 1, Feb. 2003 Page(s):573 – 577
- [40] Vaha-Heikkila. T, Rebeiz. G.M. "A 20-50 GHz reconfigurable matching network for power amplifier applications"; IEEE MTT-S International Microwave Symposium Digest, 2004 Volume 2, 6-11 June 2004 Page(s):717 - 720 Vol.2
- [41] Deltimple. N, Kerherve. E, Deval. Y, Jarry. P. "A reconfigurable RF power amplifier biasing scheme", The 2nd Annual IEEE Northeast Workshop on Circuits and Systems, 2004. NEWCAS 2004. 20-23 June 2004 Page(s):365 – 368
- [42] Dongjiang Qiao, Molfino. R, Lardizabal. S.M, Pillans. B, Asbeck. P.M, Jerinic. G. "An intelligently controlled RF power amplifier with a reconfigurable MEMS-varactor tuner" IEEE Transactions on Microwave Theory and Techniques, Volume 53, Issue 3, Part 2, March 2005 Page(s):1089 – 1095
- [43] Miras. A, Legros. E. "High-gain frequency-tunable low-noise amplifiers for 38-42.5-GHz band applications", Microwave and Guided Wave Letters, IEEE [see also IEEE Microwave and Wireless Components Letters] Volume 7, Issue 9, Sept. 1997 Page(s):305 – 307
- [44] Rossi. P, Liscidini. A, Brandolini. M, Svelto. F. "A variable gain RF front-end, based on a Voltage-Voltage feedback LNA, for multistandard applications", Journal of Solid-State Circuits, IEEE Volume 40, Issue 3, Mar 2005 Page(s):690 – 697
- [45] Wen-Shen Wuen, Kuei-Ann Wen. "Dual-band switchable low noise amplifier for 5-GHz wireless LAN radio receivers", The 2002 45th Midwest Symposium on Circuits and Systems, 2002. MWSCAS-2002. Volume 2, 4-7 Aug. 2002 Page(s):II-258 - II-261 vol.2
- [46] Ramachandran. D, Oz. A, Saraf. V.K, Fedder. G.K, Mukherjee. T. "MEMS-enabled reconfigurable VCO and RF filter", Radio Frequency Integrated Circuits (RFIC) Symposium, 2004. IEEE 6-8 June 2004 Page(s):251 – 254
- [47] Darrin. J. Young, Vincent. Malba, Jia-Jiunn. Ou, Anthony. F. Bernhardt, Bernhard. E. Boser "A Low-Noise RF Voltage-Controlled Oscillator Using On-Chip High-Q Three-Dimensional Coil Inductor and Micromachined Variable Capacitor", Solid-State Sensor and Actuator Workshop Hilton Head Island, South Carolina, June 8-11, 7998
- [48] Innocent, M. Wambacq, P. Donnay, S. Tilmans, H.A.C. De Man, H. Sansen, W. "MEMS variable capacitor versus MOS variable capacitor for a 5GHz voltage controlled oscillator". Solid-State Circuits Conference, 2002. ESSCIRC 2002. Proceedings of the 28th European 24-26 Sept. 2002 Page(s):487 – 490
- [49] Saias, D. Robert, P. Boret, S. Billard, C. Bouche, G. Belot, D. Ancey, P. "An above IC MEMS RF switch" Solid-State Circuits, IEEE Journal of Volume 38, Issue 12, Dec 2003 Page(s):2318 – 2324

- [50] P. Pouvil, "Composants semiconducteurs micro-ondes", Collection technologies, Masson.
- [51] P. Leturcq, G. Rey. "Physique des composants actif à semiconducteurs", Collection Dunod Université.
- [52] Cressler. J.D. "SiGe HBT technology: a new contender for Si-based RF and microwave circuit applications", Microwave Theory and Techniques, IEEE Transactions on Volume 46, Issue 5, Part 2, May 1998 Page(s):572 - 589
- [53] B. Van Haaren. "Etude des phénomènes de bruit électrique dans les transistors bipolaires micro-ondes à hétéronjonction Si/SiGe/Si", Doctorat de l'université Paul Sabatier, Toulouse, 1998.
- [54] Sorin P. Voinigescu, Michael C. Maliepaard, Jonathan L. Showell, Greg E. Badcock, David Marchesan, Michael Schroter, Peter Schvan, David L. Harame. "A Scalable high-Frequency Noise Model For Bipolar Transistors with Application to Optimal Transistor Sizing for Low Noise Amplifier design" IEEE Journal of Solid State Circuits. Vol. 32, No. 9. pp. 1430-1438. September 1997.
- [55] Osama Shana's, Ivan Linscott, and Len Tyler. "Frequency-Scalable SiGe Bipolar RF Front-End Design" IEEE Journal of Solid State Circuits. Vol. 36, No. 6. pp. 888-895. June 2001.
- [56] V. Erben, H. Schumacher, "Application of SiGe HBT in 5.8 and 10 GHz low noise amplifier," Electronics Letters, Vol. 34, No. 15, pp.1498-1500, July 1998.
- [57] Ray, B. Manku, T. Beards, R.D. Nisbet, J.J. Kung, W. "A highly linear bipolar 1 V folded cascode 1.9 GHz low noise amplifier" Bipolar/BiCMOS Circuits and Technology Meeting, 1999. Proceedings of the 1999 26-28 Sept. 1999 Page(s):157 - 160

CHAPITRE 2 Conceptions et réalisations

d'une bibliothèque de composants MEMS RF

en vue d'une intégration « Above IC »

Introduction

Nous avons déterminé lors du chapitre précédent les différentes valeurs des capacités MEMS RF nécessaires pour le bon fonctionnement de notre amplificateur faible bruit reconfigurable en fréquence. Nous allons dans ce chapitre concevoir et réaliser les structures répondant aux spécifications nécessaires mais nous en profiterons aussi pour développer une bibliothèque de condensateurs séries et parallèles afin de pouvoir offrir une grande variété de composants en vue de la réalisations de futurs systèmes reconfigurables.

Nous présenterons dans un premier temps les différentes topologies disponibles et utilisables et nous choisirons alors la plus appropriée pour notre amplificateur reconfigurable. De là nous commencerons la conception proprement dite avec la prise en compte des contraintes technologiques et radiofréquence. Nous élaborerons le schéma électrique équivalent des structures simulées électromagnétiquement afin de déterminer la géométrie des composants de notre bibliothèque. Place sera alors faite au procédé technologique que nous présenterons et optimiserons.

La dernière partie sera consacrée aux diverses caractérisations et nous les confronterons aux simulations effectuées et aux schémas électriques développés.

I. Composants MEMS RF en vue d'une intégration « Above IC »

Les MEMS (MicroElectroMechanical System) sont des composants issus des technologies semi-conducteurs et de la technologie du micro-usinage permettant la réalisation de systèmes complets sur une seule puce. Ce sont des systèmes microscopiques qui associent des éléments mécaniques, optiques, fluidiques, thermiques et électromagnétiques aux différentes fonctionnalités de l'électronique. Les premières études sur ces composants remontent aux années 70, alors que leur déploiement commercial débute dans les années 90 avec leur apparition dans des domaines variés tels que l'automobile avec les capteurs pour les systèmes « airbags », l'informatique grand public avec les imprimantes à technologie jet d'encre ou bien encore les domaines du médical, de l'optique et de la défense. Leurs potentialités permettent aux solutions à base de MEMS de simplifier la conception, de réduire les coûts, d'améliorer les performances, réduire la consommation en énergie et bien sur réduire la taille des systèmes.

Dans le domaine des radiofréquences, ces dernières années, les nombreuses publications des laboratoires ou des industriels sur les MEMS RF (Figure II. 1) ont fait de ces derniers des composants très intéressants pour les applications radiofréquences de demain. En effet, les MEMS RF présentent des avantages indéniables en matière de performances telles que les pertes d'insertion, la linéarité, mais aussi en terme de consommation par rapport à leurs homologues semi-conducteurs. Grâce à ces avantages, les MEMS peuvent devenir une technologie de choix pour le secteur des communications optiques et sans fil où les exigences rigoureuses de performance, de coût et de fiabilité conduisent les sociétés à rechercher un déploiement étendu des technologies de remplacement dans leurs réseaux optiques et sans fil.

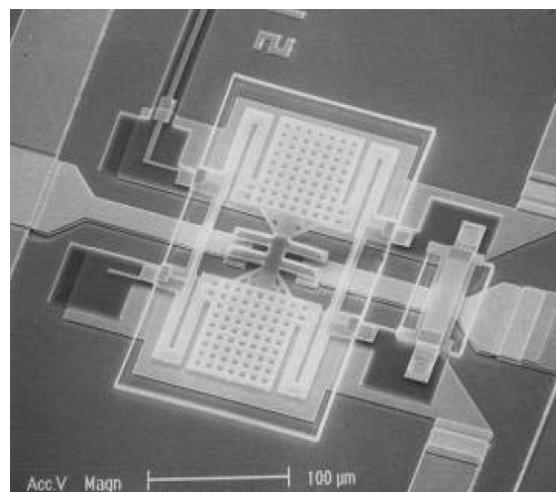


Figure II. 1 : Commutateur MEMS RF développé par Rockwell Scientific [1]

Comme nous l'avons mentionné dans le chapitre précédent, par le fait que leur performances radiofréquences sont supérieures à celles des composants semi-conducteurs nous avons fait le choix de la technologie MEMS RF pour réaliser l'amplificateur faible bruit reconfigurable en fréquence, et nous allons détailler dans les paragraphes suivants les différents paramètres, atouts, avantages et inconvénients des MEMS RF et principalement les commutateurs et les capacités variables.

1. Considérations mécaniques

Il existe essentiellement deux catégories géométriques de commutateurs MEMS RF, les poutres [2] et les ponts [3] comme présentés Figure II. 2, où les deux exemples sont des représentations de commutateurs séries. Nous pouvons voir que ces structures sont composées d'une membrane située à quelques microns au dessus de la ligne du signal RF. Sous l'effet

d'une force qui aura pour origine un des phénomènes d'activation décrits un peu plus loin, le pont ou la poutre descendront jusqu'à rentrer en contact avec la ligne RF, ce qui aura pour conséquence de modifier les paramètres radiofréquences de la ligne.

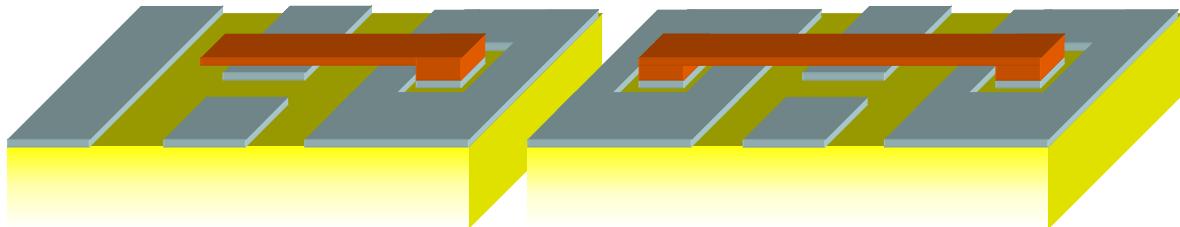


Figure II. 2 : Schémas de principe de MEMS type « poutre » ou « pont »

La principale caractéristique mécanique représentative de ses membranes est leur constante de raideur qui, dans le cas d'un pont, peut être décomposée en deux parties : la première est liée aux propriétés du matériau et la seconde à la contrainte résiduelle dans la membrane [4].

Si l'on se place dans le cas d'un pont où une force serait appliquée sur toute sa surface, la constante de raideur liée aux propriétés du matériau peut s'écrire :

$$k' = 32Ew\left(\frac{t}{l}\right)^3 \quad \text{Equation II. 1}$$

E, w, t et l correspondent respectivement au module de Young, largeur, épaisseur et longueur de la membrane.

L'autre composante de la constante de raideur est celle qui est induite par la contrainte résiduelle de la membrane et qui se traduit par une force exercée sur les extrémités de la membrane. Le sens de cette force est fonction de la contrainte qui est soit en tension soit en compression. Lors de l'application d'une force extérieure sur toute la surface de la membrane, la mise en équation de ces forces ainsi que la déflection du pont permet de donner l'équation de la constante de raideur induite par la contrainte résiduelle :

$$k'' = 8\sigma(1-\nu)w\left(\frac{t}{l}\right) \quad \text{Equation II. 2}$$

où σ est la contrainte résiduelle et ν le coefficient de Poisson.

La constante de raideur globale est donc la somme de ces deux contraintes et est donnée par les deux équations suivantes :

$$k = k' + k'' \quad \text{Equation II. 3}$$

$$k = 32Ew\left(\frac{t}{l}\right)^3 + 8\sigma(1-\nu)w\left(\frac{t}{l}\right)$$

Equation II. 4

La force résultante de cette constante de raideur lorsque l'on applique une force sur toute la surface du pont s'exprime par

$$F = \frac{32Ewt^3}{l^3} \left(1 + \frac{\sigma(1-\nu)l^2}{4Et^2} \right) |g - g_0|$$

Equation II. 5

Avec g la hauteur du pont et g_0 la hauteur initiale.

La valeur de la force d'activation nécessaire pour activer le pont se doit donc d'être supérieure en valeur absolue à la force F résultante de la constante de raideur. Nous verrons dans le cadre d'une activation électrostatique le calcul permettant de déterminer la valeur de la tension à appliquer pour compenser cette force F .

2. Les procédés d'activation

Comme nous venons de le voir, pour activer un MEMS RF il faut compenser la force F en lui opposant une autre force d'origine extérieure. Afin de soumettre le MEMS à cette nouvelle force, il existe divers procédés qui sont résumés brièvement dans ce paragraphe.

Activation Electromagnétique :

Ce principe d'activation est basé sur la force qui est exercée sur un matériau ferromagnétique qui se trouve dans un champ magnétique. Ainsi la membrane d'un MEMS RF composé d'une couche d'un matériau ferromagnétique peut subir une déformation si celui-ci se trouve dans un champ magnétique. Ce champ peut être créé par le passage d'un courant dans une ou plusieurs inductances situées sous le MEMS ou à proximité et la force d'origine électromagnétique résultante de ce champ permettra d'activer le MEMS RF.

Cette technique présente un inconvénient majeur pour notre domaine d'applications : la consommation en courant. En effet celle-ci dépend de la durée de fonctionnement du MEMS à l'état actif et n'est donc pas négligeable. Une solution a été présentée pour minimiser cette consommation en courant, il s'agit d'un commutateur bistable qui a été développé par la société Microlab [5], où la présence d'un aimant permanent permet de bloquer le MEMS dans

un des deux états et la commutation se réalise par l'intermédiaire d'une simple impulsion de courant. Cette solution permet de nous affranchir de la présence d'un courant permanent pour maintenir le MEMS à l'état actif mais impose la présence d'un aimant permanent, avec toutes ses contraintes.

Malgré l'avantage de pouvoir créer des forces d'attraction ou de répulsion, les inconvénients de ce type d'actionneur comme le courant consommé, la complexité du procédé technologique (présence des matériaux magnétiques), sa compatibilité avec les filières technologiques standards et encore la taille imposante de ces structures rendent la technologie magnétique peu attractive pour la réalisation de l'amplificateur faible bruit reconfigurable en fréquence.

Activation Piézoélectrique :

La piézoélectricité est la propriété que possèdent certains corps de se polariser électriquement sous l'action d'une force mécanique (effet direct) et, réciproquement, de se déformer lorsqu'on leur applique un champ électrique (effet inverse). Ainsi en appliquant un champ électrique à une structure mobile de type pont ou poutre, composé d'une couche de matériau piézoélectrique, nous aurons un déplacement de la structure qui sera fonction du signe de la polarisation. Le principal avantage de ce type d'activation est son fort rendement énergétique puisque toute l'énergie électrique est transformée en énergie mécanique. Nous noterons aussi que les temps d'activation de ce type de structure sont de l'ordre de la microseconde, pour des tensions d'actionnement autour de 20 V [6]. L'inconvénient des actionneurs piézoélectriques est leur dépendance vis-à-vis des matériaux nécessaires à leur fonctionnement et de leur procédé de fabrication. En effet leurs filières technologiques usent de procédés possédant des recuits à fortes températures (>300 °C), qui les rendent non compatibles avec un post procédé sur circuit SiGe. Le principal matériau piézoélectrique utilisé pour son fort coefficient piézoélectrique est le PZT (Titanate Zirconate de Plomb).

Activation Electrothermique :

Ce type d'actionnement repose sur la propriété de dilatation thermique des matériaux lorsque leur température varie [7], [8]. Cette dilatation entraîne une modification des contraintes qui peut donner suite à un déplacement et c'est donc sur ce phénomène que repose les actionneurs électrothermiques. Pour cela on peut soit utiliser des couches de matériaux

dont les coefficients de dilatation thermique sont différents, soit des structures géométriques dissymétriques composées d'un seul matériau. Ce dernier type de structure se base sur le déplacement plus prononcé de la partie la plus fine du commutateur due à un échauffement plus rapide de celle-ci. Afin de créer la chaleur nécessaire pour avoir une dilatation respectable, il faut faire passer un courant soit dans certains cas, dans le matériau lui-même qui fait alors office de résistance chauffante, soit dans d'autres cas il faut intégrer des parties résistives dans la structures afin de pourvoir chauffer le matériau. Par la complexité de sa mise en œuvre, nous ne retiendrons pas cette solution pour la réalisation de nos MEMS RF.

Activation Electrostatique :

L'actionnement électrostatique [9] se base sur la force électrostatique d'attraction créée lorsque qu'une différence de potentiel est appliquée entre deux électrodes conductrices. Si l'une de ces électrodes est mobile et que l'autre est fixe, sous l'effet de la force électromotrice, l'électrode mobile se déplacera jusqu'au contact de l'autre électrode. Ce type d'actionnement est facilement mis en œuvre et parfaitement compatible avec les filières technologiques actuelles puisqu'il nécessite seulement comme matériaux que des couches métalliques et des couches isolantes de type diélectrique. De fait, il est le mode d'activation le plus utilisé et de nombreuses configurations ont été publiées à son sujet [10], [11]. La consommation en courant de l'actionnement électrostatique est presque nulle et les temps de commutation sont de l'ordre de la dizaine de microsecondes à la centaine de nanosecondes [12].

Si l'on considère un pont (double ancrage), on peut donner la valeur de la tension nécessaire pour un déplacement g_0-g par l'équation [13] :

$$V(g) = \sqrt{\frac{2k}{\varepsilon_0 w_b w}} g^2 (g_0 - g) \quad \text{Equation II. 6}$$

avec w_b la largeur de l'électrode de commande

Cependant à partir d'une certaine hauteur, donnée par $g = \frac{2g_0}{3}$, la force impliquée par la tension d'activation devient supérieure à la force induite par les différentes contraintes et l'on observe alors une variation brutale de la hauteur du pont pour une très légère variation de la tension. Cette tension pour laquelle le pont s'effondre est notée V_p et est définie par [14]:

$$V_p = V \left(\frac{2g_0}{3} \right) \quad \text{Equation II. 7}$$

$$V_p = \sqrt{\frac{8k}{27\epsilon_0 w w_b}} g_0^3 \quad \text{Equation II. 8}$$

Lorsque le MEMS est à l'état bas, la force nécessaire pour maintenir le commutateur dans cet état est plus faible que celle pour l'activer et se traduit par une tension de maintien V_m donnée par l'équation :

$$V_m = \sqrt{\frac{2k_e}{\epsilon\epsilon_0 w w_b} (g - g_0) \left(g + \frac{t_d}{\epsilon_r} \right)^2} \quad \text{Equation II. 9}$$

avec t_d et ϵ_r respectivement l'épaisseur et la permittivité relative du diélectrique.

Les actionneurs électrostatiques requièrent souvent des tensions supérieures à 15 V qui imposent donc, dans le cadre d'une utilisation dans les domaines tels que la téléphonie mobile, de leur associer des circuits pompes de charge afin d'avoir à disposition de telles tensions.

Nous venons de voir plusieurs phénomènes d'actionnement de MEMS RF et nous retiendrons le principe de l'activation électrostatique qui semble être celui correspondant le mieux à notre projet par la simplicité de sa mise en œuvre, sa compatibilité avec les filières technologiques actuelles et ses caractéristiques telle que sa consommation.

De plus nous avons présenté quelques éléments mécaniques et différents procédés d'activation des MEMS RF, mais ce n'est pas leur seule richesse puisque leur diversité est aussi importante au niveau des topologies des structures comme des caractéristiques. Nous allons donc présenter au cours des paragraphes suivants, les éléments les plus marquants des MEMS RF. Dans un premier temps, nous présenterons les différents contacts possibles, puis nous verrons les différentes topologies dites « série » et « parallèle ».

3. Les Types de contact des MEMS

1) Micro-commutateurs ohmiques

(1) Définition et principe

On appelle commutateurs ohmiques les commutateurs faisant un contact seulement résistif entre la ligne de signal métallique et la partie métallique mobile du commutateur [15], [16], [17]. La qualité du contact va donc influencer la valeur de la résistance présentée au signal RF lors de sa propagation. Ainsi lorsqu'il est actif, ce type de commutateur peut être modélisé par une simple résistance, alors que lorsqu'il est à l'état haut, le modèle sera une capacité de valeur proportionnelle à la surface de contact et à la hauteur du pont.

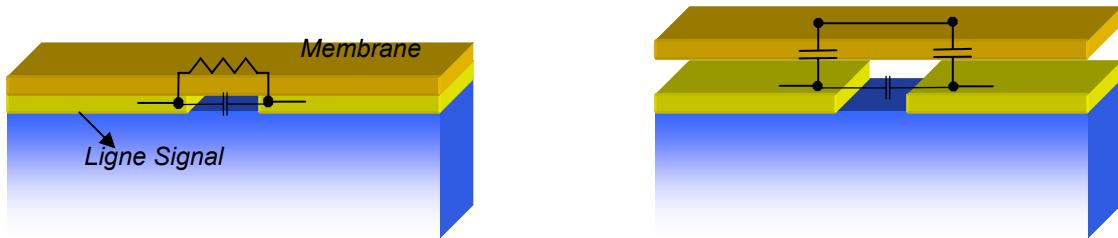


Figure II. 3 : Représentation d'un MEMS ohmique en configuration « série » à l'état actif et inactif

La Figure II. 3 présente le schéma structurel et électrique d'un commutateur ohmique série, où l'on peut voir la représentation de la résistance de contact à l'état actif de la membrane et la représentation de la capacité lorsque celle-ci est à l'état haut. La capacité entre les deux tronçons de ligne peut être la plupart du temps négligée, étant d'une valeur autour ou inférieure à 3 fF.

Ce contact résistif présente essentiellement deux phénomènes de défaillance : l'un correspond à une usure du contact qui peut entraîner une dégradation des performances avec une augmentation de la résistance. Au bout d'un certain nombre de cycles de fonctionnement, il est probable que le contact ohmique se soit dégradé, ce qui peut se traduire par l'apparition de micro-cavités. Cette dégradation correspond à une usure non uniforme des couches métalliques en contact. L'autre phénomène de défaillance est le collage des deux parties métalliques entre elles, qui peut provenir d'un échauffement trop prononcé de la zone de

contact suite au passage d'un signal RF de puissance trop importante. En effet le passage de forts courants peut entraîner des micro-soudures entre les deux couches métalliques, bloquant ainsi le MEMS dans son état actif.

Autant le premier mécanisme de défaillance ne dégrade que les performances du MEMS, autant le deuxième entraîne la destruction du composant. Cependant, beaucoup de travaux ont montré des commutateurs MEMS RF ohmiques dépassant les millions de cycles avant de présenter un de ces phénomènes de défaillance.

(2) Champs d'applications

Les commutateurs ohmiques présentent des performances très intéressantes pour des fréquences inférieures à 10 GHz, par contre au-delà de cette fréquence, leurs performances sont très souvent inférieures à leurs homologues à contact capacitif. En effet autour de 1 GHz, les commutateurs ohmiques proposent une isolation inférieure à -50 dB pour des pertes d'insertions proches de 0,1 dB. Les performances en isolation chutent lorsque l'on augmente en fréquence. Au vu de leurs performances, ce type de commutateurs MEMS RF est donc surtout dédié pour des moyens de communication grand public tels que la téléphonie mobile ou les réseaux locaux sans fil en remplacement des actuels commutateurs semi-conducteurs.

Comme nous l'avons présenté dans le chapitre I, nous souhaitons utiliser des capacités variables digitales et non des commutateurs ohmiques. Cependant, une topologie particulière permet d'user des bonnes performances de ce contact ohmique tout en garantissant une capacité variable digitale de valeurs précises. Ce concept a été présenté par Rottenberg [18] et consiste à réaliser une capacité MIM (Metal Insulator Metal) sous la membrane du MEMS RF ohmique (Figure II. 4). Ainsi lorsque la membrane est à l'état bas, nous avons une capacité équivalente à l'association des deux capacités MIM en série sur la ligne RF ($\sim \frac{C_{MIM}}{2}$), et lorsque la membrane est à l'état haut, l'association en série des capacités MIM avec les capacités créées entre le membrane et les parties supérieures métalliques des capacités MIM donne l'équivalent d'une capacité très faible, de l'ordre de $\frac{C_a}{2}$.

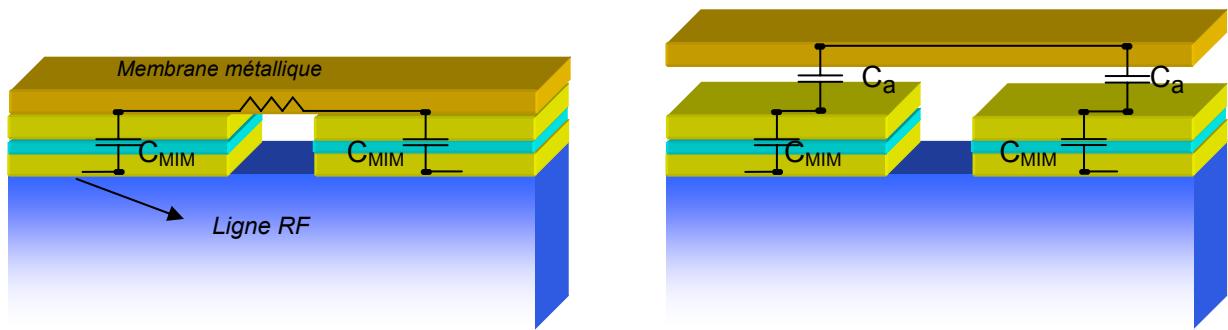


Figure II. 4 : Capacité variable digitale avec un commutateur MEMS RF ohmique.

2) Les MEMS RF capacitifs

(1) Principe

Les MEMS RF capacitifs [19] sont basés sur les mêmes principes géométriques que les MEMS RF ohmiques et la seule différence provient de leur contact qui n'est donc plus ohmique mais de type capacitif. Parmi eux, on distingue les capacités analogiques et les capacités digitales.

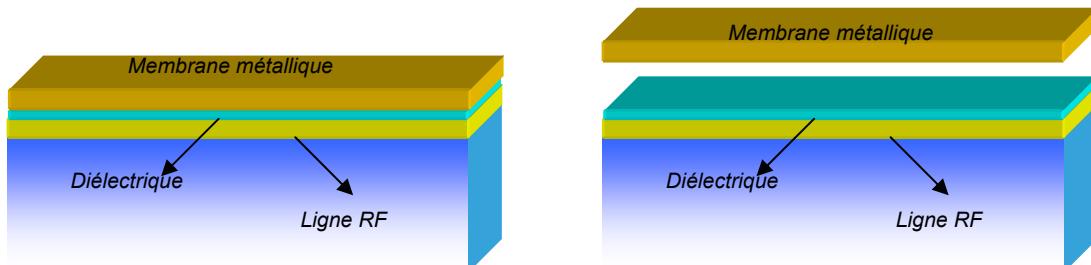


Figure II. 5 : Schéma de principe d'un commutateur capacitif.

On trouve parfois des associations de capacités digitales qui permettent de réaliser des réseaux capacitifs dont la plage de variation est composée de plusieurs valeurs discrètes de capacités. Cela peut conduire à la réalisation de filtres pour n fréquences (avec n le nombre de MEMS).

L'inconvénient de ce genre de commutateur vient essentiellement du contact qui n'est jamais parfait, en effet le dépôt du diélectrique n'est jamais vraiment plan et présente toujours une certaine rugosité de l'ordre de la dizaine de nanomètre mais, qui certes, peut être optimisée et évaluée. Cette rugosité induit une valeur de la capacité à l'état actif inférieure à

celle d'un contact parfait. La valeur de la capacité tenant compte de la rugosité est donnée par

$$C_{on} = \frac{C_{dielec}}{1 + \epsilon_r \left(\frac{\delta}{t_d} \right)}$$

où δ est la valeur de la rugosité.

Le principal point de défaillance des commutateurs capacitifs vient du matériau diélectrique utilisé, qui doit être capable de supporter les tensions d'activation supérieures à 15 V dans le cadre d'une activation électrostatique. Le matériau peut auquel cas « claquer » et ainsi ne plus offrir un contact capacitif. L'autre problème a aussi pour origine le matériau diélectrique qui peut se charger sous l'effet d'une tension (déplacement des charges dans le matériau) et ainsi modifier les paramètres de commutation (tension d'activation, tension de maintien...) voir même bloquer le MEMS RF dans son état bas, alors que la commande n'est plus appliquée.

Contrairement aux capacités MEMS digitales, les capacités analogiques MEMS présentent une variation continue de leur valeur de capacité en fonction de la commande, ainsi toutes les valeurs de capacité dans la plage de variation du varactor peuvent être obtenues. Les structures existantes ressemblent beaucoup à la structure du MEMS digitale présenté précédemment à la différence que les ancrages sont bien plus complexes afin d'autoriser une plage de variation assez importante. La variation de la capacité se fait sous l'effet du déplacement de la membrane qui diminue ainsi l'espace d'air entre la ligne et la membrane augmentant la capacité en conséquence. Ce type de capacités est surtout limité par la plage de variation qui est relativement faible puisque dans le cadre d'une activation électrostatique, elle est limitée par la tension qui contraindra la membrane à se plaquer sur la ligne ou l'électrode. D'autres topologies de capacités digitales appelées capacité à peignes inter-digités ont été réalisées et contrairement aux membranes, leur mode de déplacement est latéral et le mouvement des peignes permet de modifier grandement la valeur de la capacité.

(2) Champs d'applications

Les performances des commutateurs capacitifs MEMS RF sont très intéressantes pour des fréquences supérieures à 10 GHz puisque qu'ils présentent alors des isolations inférieures à -40 dB et ce pour des fréquences pouvant aller jusqu'à 100 GHz. Les pertes d'insertions

sont faibles avec des valeurs comprises entre 0,05 et 0,2 dB pour des fréquences allant de 10 GHz à 60 GHz. Pour l'instant, ces performances les destinent à des applications militaires hautes fréquences (radars...) ou des applications spatiales. Il est bien sur envisageable d'associer des commutateurs ohmiques et capacitifs [20] afin d'obtenir des composants très performants sur leurs gammes de fréquence qui sont complémentaires.

Pour ce qui est de la fonction de capacité variable, le spectre fréquentiel s'élargit à une vaste plage fréquentielle (DC – 100 GHz) avec des possibilités d'utilisation dans des VCOs pour modifier la fréquence d'accord, ou bien dans des réseaux d'adaptation reconfigurables ou bien encore dans des filtres réajustables et la liste n'est point exhaustive.

Notre projet portant sur la réalisation d'un amplificateur faible bruit reconfigurable aux deux fréquences BLUETOOTH et HIPERLAN, il ne nous est pas nécessaire d'utiliser des capacités analogiques puisque seuls deux états de fonctionnement sont spécifiés. Nous nous contenterons alors d'utiliser des capacités variables digitales qui permettront de modifier les réseaux d'adaptation suivant les deux états de fonctionnement avec une capacité haute et une capacité basse.

4. Les types de configuration de MEMS RF

Nous venons de présenter les deux types de contact proposés par les commutateurs MEMS RF et nous allons voir maintenant le type de géométrie qui permettent soit d'obtenir un commutateur série ou bien un commutateur parallèle.

Généralement dans le cadre d'une configuration parallèle, la membrane est électriquement au potentiel de la masse ce qui permet, lorsque le MEMS RF est activé, de créer un court-circuit RF que ce soit dans le cas d'un commutateur ohmique ou capacitif. Le commutateur parallèle n'altère donc que très peu la propagation du signal lorsque celui-ci est au repos (faible influence de la capacité C_{off}). La Figure II. 6 présente un exemple de commutateur parallèle à contact capacitif développé par la société Raytheon [19]. Nous voyons que les ancrages se situent au niveau des plans de masse de la ligne coplanaire et l'on peut distinguer la couche de diélectrique nécessaire au contact capacitif. Ce commutateur propose une isolation inférieure à -35 dB à 30 GHz et induit des pertes de l'ordre de 0,07 dB.

L'activation se fait au moyen d'une tension continue appliquée au niveau de la ligne centrale et d'une valeur de l'ordre de 30 V.

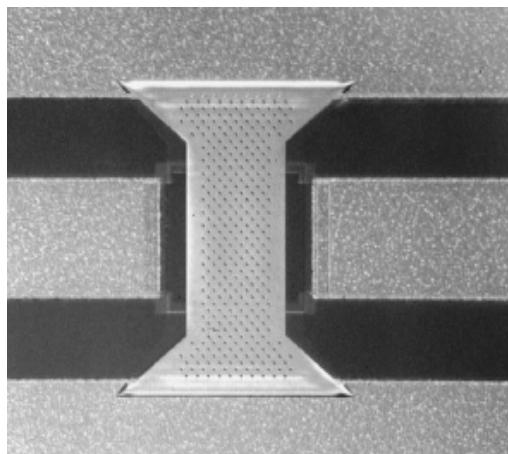


Figure II. 6 : MEMS capacitif parallèle sur ligne coplanaire [19]

Les commutateurs en topologie « série » présente une coupure sur la ligne signal qui crée la discontinuité. La largeur de cette discontinuité doit être assez grande pour pouvoir négliger la capacité créée par le vis-à-vis des deux tronçons de ligne. Lorsque la membrane est active, elle permet de rompre cette discontinuité et de laisser passer le signal RF. Le contact de la membrane peut soit être capacitif, soit ohmique (le cas le plus fréquent), mais par contre cette dernière doit être isolée d'un point de vue RF pour éviter que le signal se propage au travers des ancrages et de la masse du système. Pour cela il est possible de réaliser la membrane en matériau isolant et de ne faire qu'en métal la partie concernée par le contact, ainsi le signal RF sera restreint à la zone de contact sans pouvoir se propager sur le reste de la membrane.

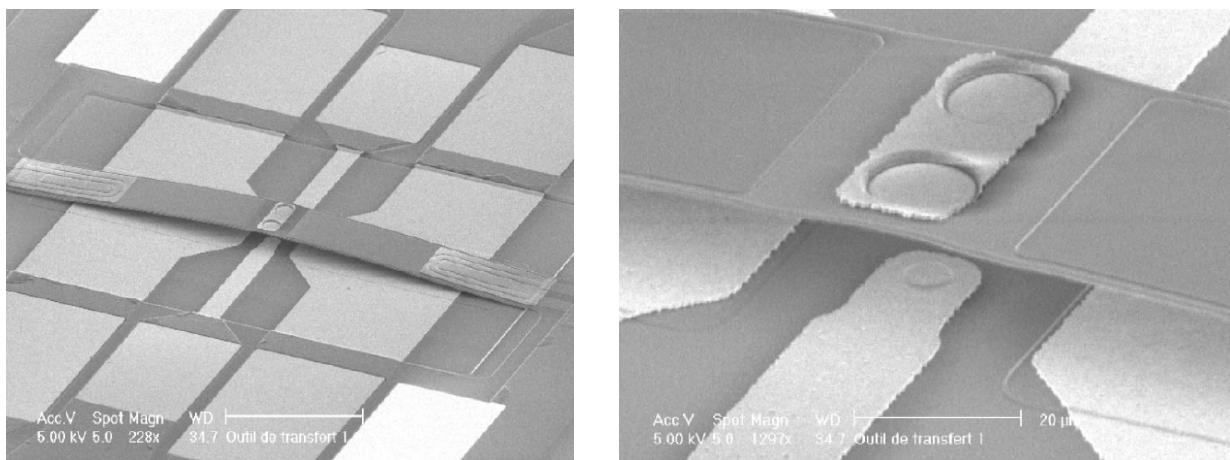


Figure II. 7 : MEMS RF ohmique série développé par STMicroelectronics et le LETI [8].

La Figure II. 7 présente un commutateur MEMS RF avec une topologie série et un contact ohmique. On peut remarquer la coupure de la ligne centrale sous le pont ainsi que distinguer la partie métallique qui permet le contact ohmique lorsque le pont est à l'état bas. La membrane du pont est composée d'un diélectrique de type Nitrure avec une couche d'aluminium sur le dessus. Le contact quant à lui est réalisé par une couche d'or placé sous le nitrure et juste au dessus de la zone de contact. Ce commutateur présente une isolation proche de -48 dB à 2 GHz et une capacité série égale à 3,5 fF lorsqu'il n'est pas actionné. A l'état bas, il présente une résistance série de l'ordre de 1 à 2 Ω et le contact est de type Or-Or.

5. Autre familles de MEMS RF

Malgré le fait que les commutateurs et capacités variables MEMS sont les composants les plus répandus de cette technologie, d'autres types de MEMS RF existent comme les résonateurs micromécaniques et acoustiques, des inductances ou des lignes micro-usinées, et nous allons les présenter brièvement dans ce paragraphe.

Les micro-résonateurs mécaniques (Figure II. 8) utilisent les fréquences de résonance mécanique de leur membrane pour présenter des fréquences de résonance RF de quelques kilo-Hertz à des centaines de méga-Hertz suivant la taille et la géométrie de leur membrane. Le principal avantage de ces composants est qu'ils présentent un facteur de qualité très élevé (>1000) lorsqu'ils sont sous ambiance neutre ou sous vide. Leurs champs d'applications se situent essentiellement dans la réalisation de filtres ou encore d'oscillateurs.

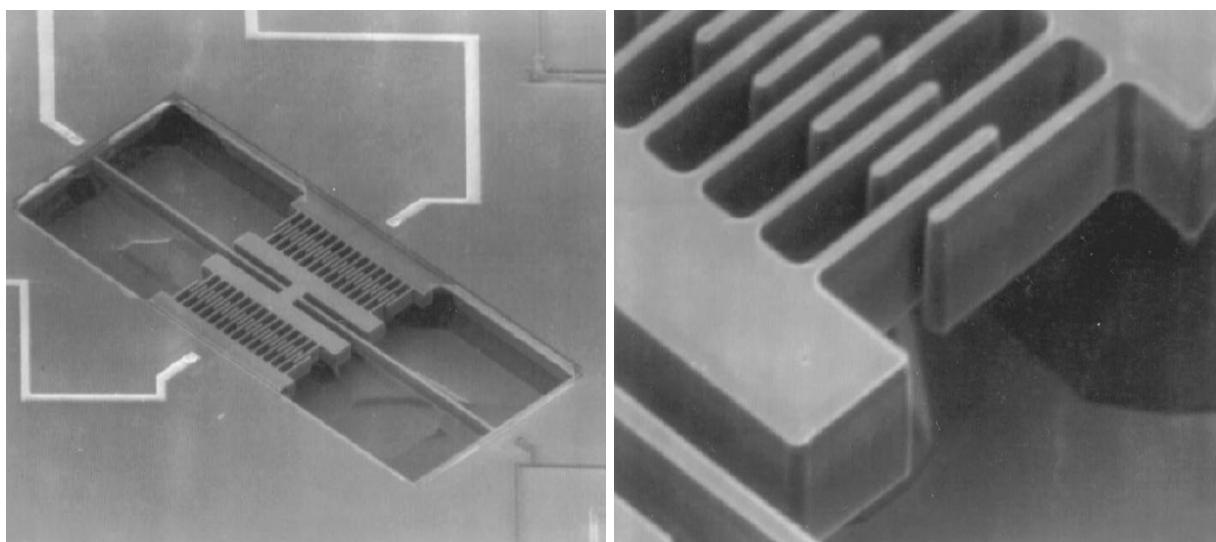


Figure II. 8 : Photographie d'un micro-résonateur [21]

Il existe des composants qualifiés de MEMS RF alors qu'ils ne présentent aucun mouvement mécanique du à une activation extérieure. Ils doivent leur place dans cette catégorie de composants grâce aux filières technologiques utilisées qui font usage de micro-usinage comme c'est le cas par exemple pour l'inductance micro-usinée présentée sur la Figure II. 9. Le fait de réaliser ces composants en dehors du silicium, permet de diminuer les effets capacitifs et ainsi augmenter significativement le coefficient de qualité. En effet les inductances sur silicium massif présentent la plupart du temps des coefficients de qualité proche de 10, tandis que les inductances micro-usinées présentent des coefficients de qualité supérieures à 50. De même, on trouve dans la littérature des exemples de lignes de transmission micro-usinées qui présentent des pertes de transmission plus faibles que celles réalisées sur le substrat.

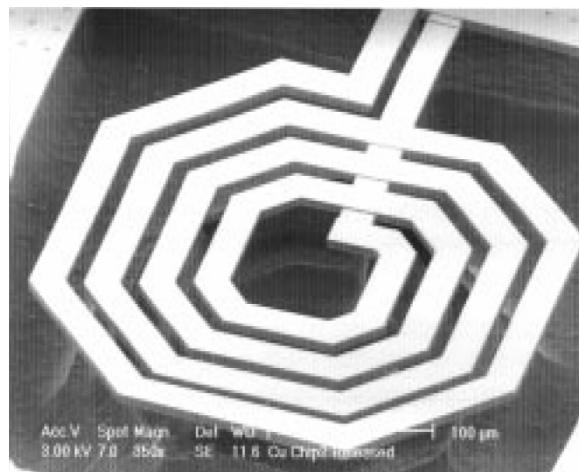


Figure II. 9 : Inductance micro-usinée [22]

6. Comparaisons avec les technologies Semi-conducteur

Lors des deux prochains paragraphes, nous allons aborder plus en détail les avantages et défauts des MEMS RF qui ont été abordés succinctement dans le chapitre I.

1) Les avantages présentées par les MEMS RF

Outre le fait que les MEMS RF soient directement intégrables avec des circuits intégrés, les MEMS RF possèdent des performances électriques et électromagnétiques supérieures à leurs concurrents semi-conducteurs, tant en terme d'isolation et pertes en transmission pour

les commutateurs, qu'en terme de coefficient de qualité pour les varactors. Par le fait qu'ils sont régis par une fonction de transfert mécanique, les MEMS ont un comportement très linéaire et ne génèrent qu'une très faible intermodulation souvent inférieure de 30 dB à celle générée par les composants semi-conducteurs. Concernant l'intégration, les MEMS présentent l'avantage de pouvoir être intégrés de manière monolithique sur un grand nombre de substrats contrairement aux éléments semi-conducteurs qui doivent la plupart du temps être rapportés par Flip Chip ou autres méthodes d'assemblage.

2) Les inconvénients et limites actuels des MEMS RF

Les limitations actuelles des MEMS RF se situent surtout au niveau de la fiabilité même des composants et de leurs limites face à des contraintes électriques particulières ou bien face à des contraintes extérieures.

Comme nous l'avons indiqué précédemment, les commutateurs MEMS suivant leur contact, peuvent présenter soit une dégradation de la fonction pour un commutateur ohmique suite à une dégradation du contact au bout d'un certain nombre de commutations, soit une défaillance du composant dans le cadre d'une auto activation du commutateur pour un MEMS à contact capacitif. Le commutateur capacitif est sensible à l'évolution des caractéristiques du diélectrique, en effet celui-ci peut soit se charger, ce qui modifie alors les caractéristiques du composant, soit « claquer » ce qui sous entend la destruction du composant. Un autre point de limitation concerne la tenue en puissance des MEMS RF, puisque les densités de courant générées par un signal radiofréquence de trop forte puissance peuvent entraîner un échauffement destructif de la structure, mais des études sont actuellement en cours pour optimiser la dissipation thermique des structures MEMS.

Malgré le fait que la plupart des composants MEMS RF ne consomment pas beaucoup de puissance, ils nécessitent parfois des tensions d'activation élevées pour des systèmes fonctionnant sous batteries, ce qui induit l'utilisation de circuits dits « pompes de charge » afin d'élever la tension disponible. La vitesse de commutation des commutateurs est aussi un point faible par rapport aux éléments semi-conducteurs avec un temps de commutation supérieur à la microseconde pour les MEMS RF alors que les commutateurs semi-conducteurs présentent des temps de commutation inférieur à la centaine de nanoseconde.

Un des points les plus délicats reste l'environnement extérieur auquel les MEMS RF sont très sensibles et qui impose d'encapsuler les MEMS RF dans des zones inertes pour éviter toute agression due à l'humidité ou diverses poussières pouvant dégrader les performances du MEMS RF. Malheureusement, les techniques d'encapsulation sont loin d'être rentable en terme de coûts mais aussi en terme de caractéristiques puisque cela entraîne inéluctablement une baisse des performances radiofréquences.

Pour finir, le point majeur est la viabilité des concepts MEMS RF dans le temps, puisque à l'heure actuelle, les tests de fiabilité sont effectués pour étudier soit les défaillances au bout d'un certain nombre de commutation, soit pour étudier les défaillances des matériaux face à des contraintes extérieures ou exceptionnelles, mais ces travaux sont surtout réalisés sur de courtes périodes, et ne sont donc pas représentatif de l'utilisation au quotidien d'un MEMS RF dans un circuit.

De nombreux travaux sont à l'heure actuelle en cours afin de palier à ces différents inconvénients et amènent déjà des solutions appropriées.

II. Conception et Réalisation de capacités « série » et « parallèle »

commutables MEMS RF - Développement d'une bibliothèque de

MEMS RF

Nous verrons au cours de ces paragraphes la conception et la réalisation des composants MEMS RF nécessaires pour le fonctionnement de notre amplificateur faible bruit reconfigurable en fréquence. Nous étudierons de nombreuses capacités MEMS, ce qui nous permettra de posséder une bibliothèque de composants en vue d'une utilisation dans d'autres systèmes RF.

1. Topologie retenue en vue d'une intégration « Above IC »

1) Choix technologiques

(1) Couche de la transition « MEMS / IC » : un polymère

Dans la perspective de l'intégration « Above IC » et dans un souci d'optimiser les pertes des composant MEMS RF, nous utiliserons une couche intermédiaire organique épaisse. Il s'agit du polymère Benzocyclobutène (BCB) de chez Dow Chemicals, dont la tangente de pertes ($\tan \delta = 0,002$) et la permittivité relative ($\epsilon_r \sim 2,5$) sont particulièrement attrayantes pour des applications millimétriques et micro-ondes. Le BCB d'une épaisseur de 10 µm, comme le montre la Figure II. 10 permet d'optimiser les performances d'une simple ligne coplanaire par rapport à un substrat massif silicium de basse résistivité.

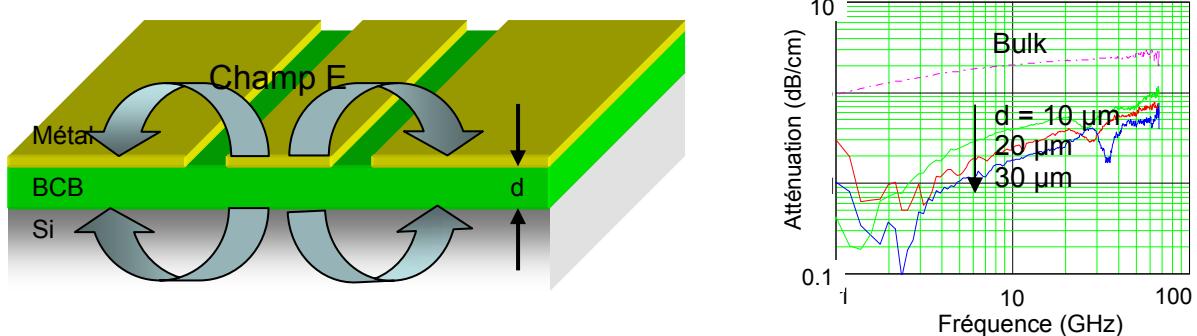


Figure II. 10 : Influence de l'épaisseur du polymère BCB sur l'atténuation d'une ligne coplanaire

Le choix de l'épaisseur est fonction non seulement des performances mais aussi de la complexité à déposer de fortes épaisseurs de BCB et des contraintes induites. En effet des épaisseurs de 20 µm ou 30 µm de BCB impliquent respectivement deux ou trois dépôts successifs d'une épaisseur de 10 µm. De plus, de fortes valeurs d'épaisseurs peuvent être préjudiciables en terme de contraintes du wafer, et cela sera d'autant plus important que le diamètre du wafer sera grand. Actuellement, sur le site de Tours de STMicroelectronics, la limite atteinte en terme d'épaisseur de BCB sur des substrats en verre de 6 pouces est de 18 µm, obtenue par 3 dépôts successifs de 6 µm. Au-delà le wafer est trop constraint pour

permettre de poursuivre les différentes étapes technologiques. Sur des wafers Silicium, la limite est atteinte pour seulement deux dépôts de BCB.

Malgré cela, le BCB présente des avantages technologiques évidents avec une facilité de dépôt et une grande résistance à de nombreux produits chimiques nécessaires au procédé de réalisation des MEMS RF. De plus la filière BCB est compatible en terme de température avec les filières semi-conducteurs Silicium puisque la température de polymérisation ne dépasse pas 250 °C. Par le fait qu'il soit photosensible et non altéré par la forte réflectivité des circuits métalliques qu'il recouvre (contrairement à d'autres Polyimides), le BCB peut subir des photogravures. Cela permet de réaliser aisément les vias d'interconnexions, avec une économie sur les étapes technologiques par rapport à d'autres polymères.

Nous présentons sur la Figure II. 11. a) une photographie d'une couche de BCB déposée et photogravée sur une plaquette comprenant des circuits intégrés et nous constatons la bonne révélation des motifs en BCB ainsi que leur bonne adhérence sur ce substrat SiGe passivé. Les courbes représentant la densité spectrale de bruit en courant mesurés avant et après le procédé BCB présentées sur la Figure II. 11. b) démontrent la très faible influence de cette filière BCB sur les performances d'un transistor bipolaire [23].

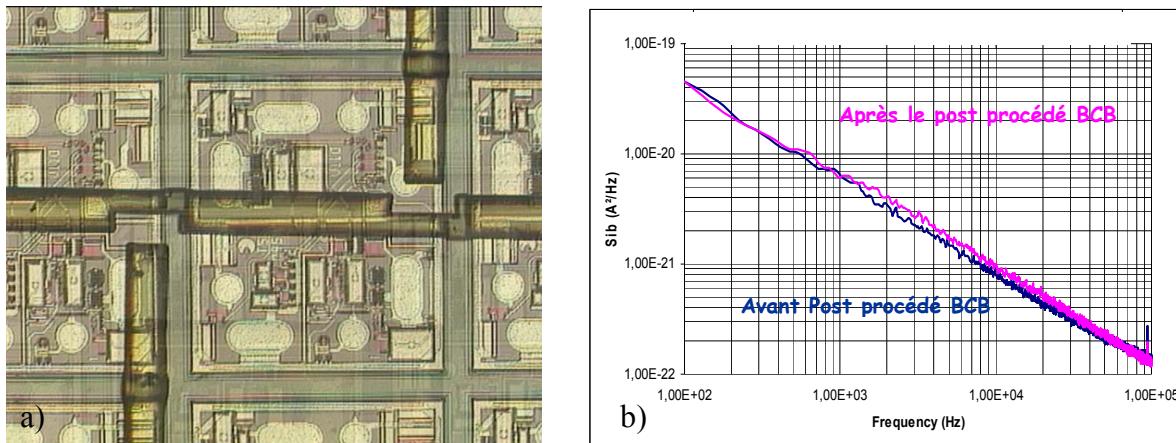


Figure II. 11 : Photographie de motifs issus d'un post procédé BCB sur circuit SiGe. Comparaison de la densité spectrale de bruit en courant d'un transistor SiGe avant et après le Post Procédé BCB

Nous avons pu également vérifier le fort degré de planarisation du BCB qui permet ainsi de compenser le relief surfacique des circuits intégrés et permettra de réaliser le post procédé MEMS RF sur une surface plane.

(2) La structure de la capacité variable MEMS RF

Comme nous avons pu le constater sur la Figure II. 2, les poutres ont un seul ancrage contre deux pour les ponts. Cela les rend donc par conséquent plus sensibles aux contraintes des matériaux déposés lors de la réalisation technologique et impose une bonne maîtrise des paramètres technologiques. Afin de limiter les conséquences liées aux variations de la filière technologique, nous avons opté pour des structures de type « pont » et c'est essentiellement ces structures que nous allons développer par la suite.

Les deux niveaux métalliques formant la ligne de transmission du signal radiofréquence et la membrane sont réalisés par des couches d'or, car ce dernier présente de bonnes performances électriques et son usage est aisé. Le contact capacitif nécessaire à la réalisation de la capacité à l'état actif de la membrane est réalisé au moyen d'une couche de diélectrique composé de Nitrure de silicium Si_3N_4 dont la permittivité relative est proche de 5,5. Cette couche servira aussi d'isolant pour la commande d'activation et doit donc présenter une forte tension de claquage.

2) Choix liés à la conception radiofréquence

La conception des circuits reconfigurables impose certains choix sur la géométrie et la topologie des structures MEMS et nous allons les expliciter en détails dans ce paragraphe.

- Nous avons défini dans le chapitre I les valeurs des capacités à l'état haut et à l'état bas des quatre micro-commutateurs digitaux MEMS RF, et nous avons défini leur placement dans le schéma électrique de l'amplificateur faible bruit. Ces considérations nous imposent la réalisation de capacités séries entre deux tronçons de ligne et pour cela nous proposons de couper la ligne du signal RF au dessous de la membrane, sur une largeur de 10 μm . Ainsi cette discontinuité permet de créer deux capacités en séries entre les deux tronçons de ligne et la membrane comme représenté sur la Figure II. 12.

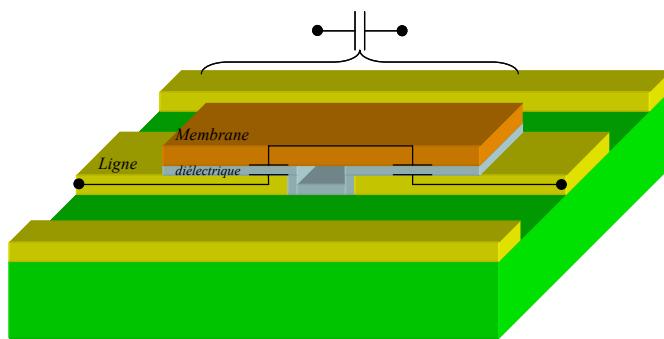


Figure II. 12 : Réalisation de la capacité série

- Les MEMS étant directement connectés au circuit intégré, il n'est pas envisageable que la tension de commande soit appliquée sur la ligne centrale RF pour les activer. En effet, au vue de leur position dans le circuit, cette commande serait directement connectée aux transistors bipolaires et la forte valeur des tensions nécessaires détruirait ces derniers. Il nous faut donc utiliser une commande décorrélée du signal RF. C'est pour cela, que nous avons fait le choix d'utiliser des structures composées d'électrodes d'activation déportées, qui rendent la commande indépendante de la ligne signal, mais qui malheureusement apporte un coût en terme de surface occupée .
- Le dernier élément important à considérer en ce qui concerne la conception radiofréquence porte sur l'isolation de la commande. En effet le principe de l'activation électrostatique consiste à appliquer une différence de potentiel entre la membrane et les électrodes déportées. La membrane est donc soumise au signal RF par le biais des capacités séries mais donc aussi à un potentiel continu appliqué par l'intermédiaire des ancrages. Or il n'est pas envisageable que le signal RF puisse se propager par delà les ancrages pour remonter vers la commande. Pour éviter cela, nous avons opté de placer des résistances de grande valeur ($> 100 \text{ k}\Omega$) aux pieds des ancrages. De même, pour éviter que le signal radiofréquence ne se propage par delà les électrodes déportées, nous placerons aussi à la sortie de celles-ci deux résistances équivalentes aux précédentes.

Nous résumons l'ensemble de ces considérations sur la Figure II. 13, où nous pouvons constater la topologie originale avec la présence de deux électrodes déportées qui serviront donc à commander la membrane par l'intermédiaire d'une tension d'activation. Nous constatons aussi la présence des résistances de grande valeur aux abords des ancrages et des électrodes déportées. La structure est réalisée ici sur une ligne coplanaire dont les dimensions comme celles de la membrane dépendent des capacités souhaitées.

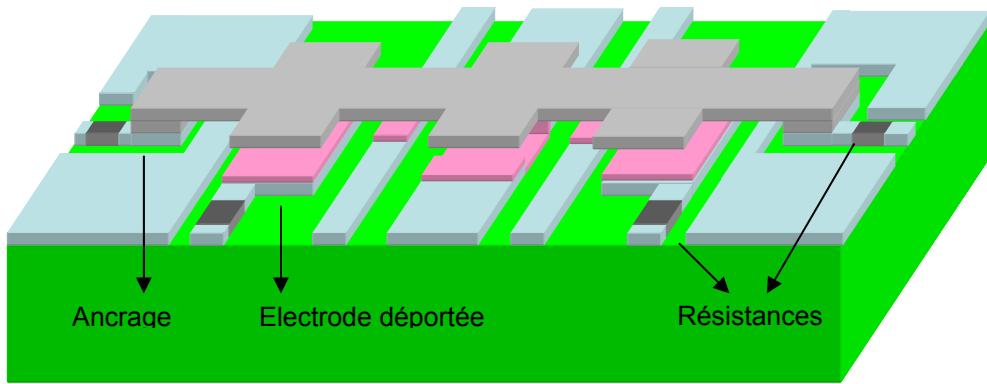


Figure II. 13: Schématique d'un commutateur capacitif série avec électrodes déportées et résistances intégrées

Nous allons donc présenter lors du paragraphe suivant les considérations électriques d'une telle structure avec l'établissement d'un schéma électrique et son analyse afin de pouvoir par la suite déterminer les valeurs géométriques des structures.

2. Modèle électrique des MEMS RF série

La Figure II. 14 présente les différents éléments électriques induits par le MEMS RF, mais seulement sur la moitié de la structure car celle-ci est symétrique. Nous avons volontairement négligé les inductances ramenées par les bras de la membrane, leurs influences étant négligeables à nos fréquences de fonctionnement.

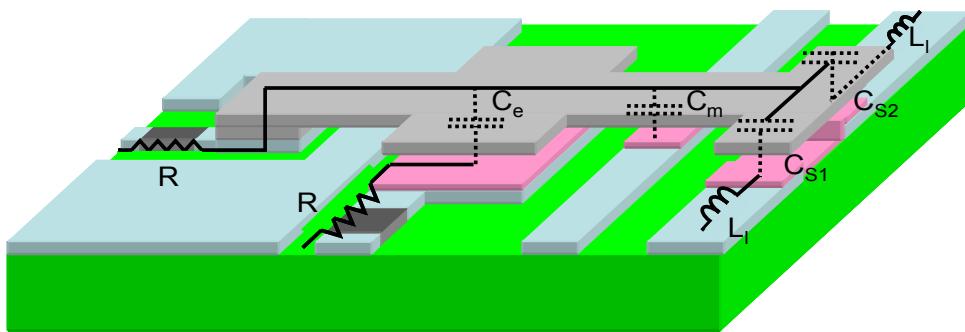


Figure II. 14 : Moitié d'une structure MEMS RF avec ses éléments électriques

La figure Figure II. 15 présente le schéma électrique de la structure précédente avec comme considération que le pont est constitué d'une membrane métallique. Les capacités C_I et inductances L_I représentent la modélisation de la ligne coplanaire, les deux capacités C_{s1} et C_{s2} sont les deux capacités créées entre la membrane et les deux tronçons de ligne, qui associées forment la capacité série C_S qui nous intéresse. Les capacités C_m sont quant à elles

la représentation des deux bras du pont passant au dessus des deux tronçons de masse de la ligne coplanaire. Les capacités créées par les deux électrodes sont représentées par les éléments C_e . Nous avons mis à leur suite une résistance pour bloquer le signal radiofréquence. De même au niveau des ancrages, nous avons représenté des résistances afin d'éviter que le signal ne se propage au-delà.

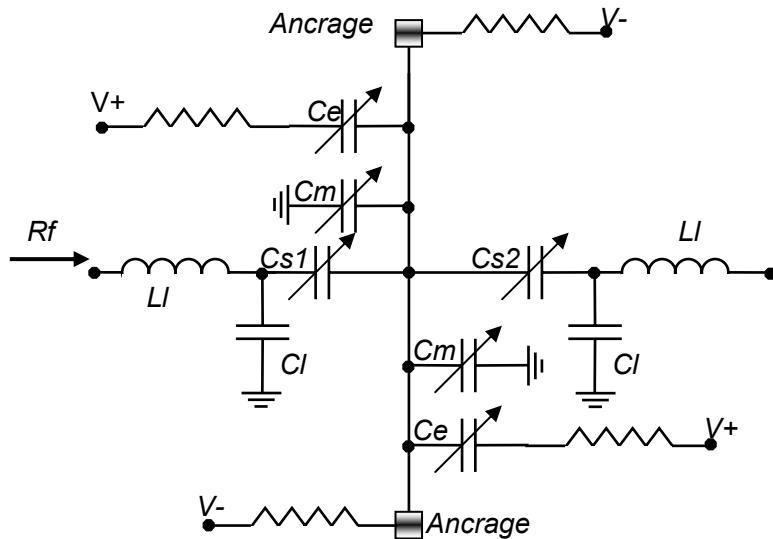


Figure II. 15 : Schéma électrique équivalent du commutateur capacitif série avec électrodes déportées sur ligne coplanaire

La présence de ces résistances implique une importante simplification d'un point de vue RF du schéma électrique puisque ces tronçons correspondent alors à des circuits ouverts. Ainsi nous pouvons retirer du schéma électrique équivalent l'ensemble des résistances ainsi que les capacités C_e .

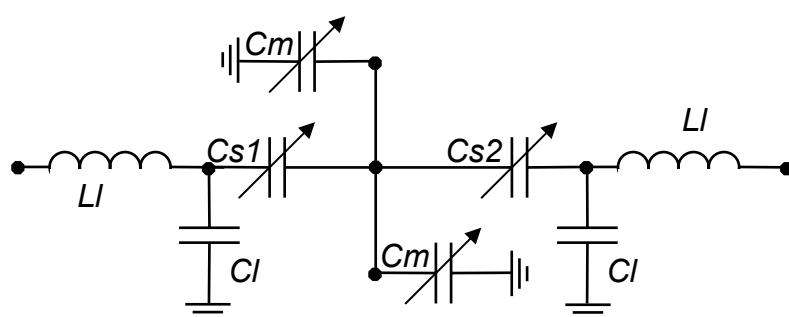


Figure II. 16 : Minimisation du schéma électrique équivalent de la structure MEMS RF.

Afin de valider notre schéma électrique équivalent, nous avons confronté les résultats obtenus suite à une simulation sous le logiciel électromagnétique 2,5D SONNET d'une structure MEMS RF telle que définie sur la Figure II. 17 avec des simulations sous ADS de ce schéma électrique. Nous présentons les résultats sur la Figure II. 18.

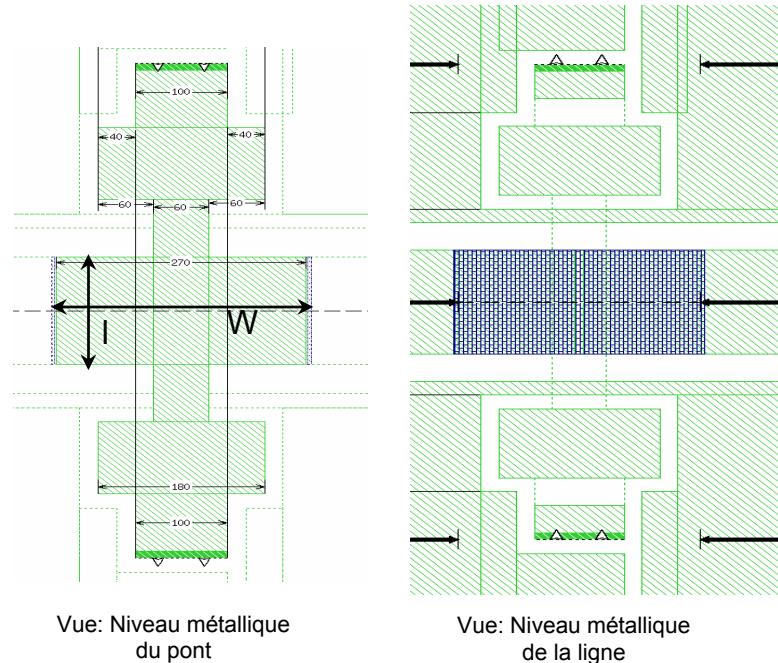


Figure II. 17 : Structure MEMS RF sur ligne coplanaire

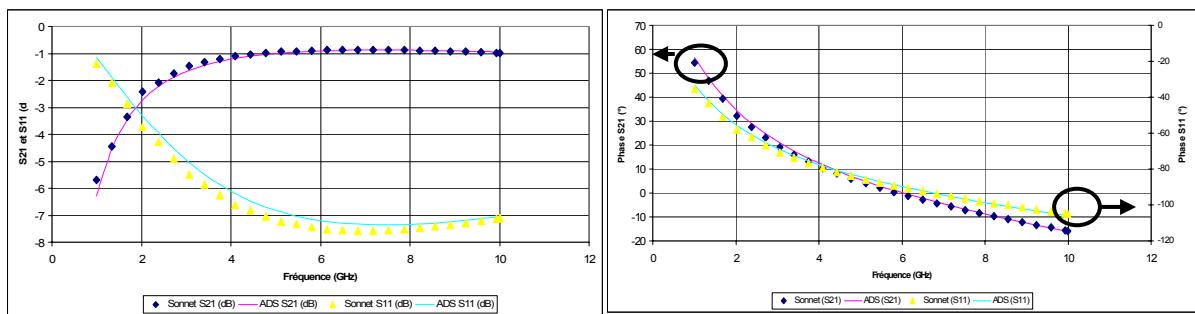


Figure II. 18 : Comparatifs des simulations électromagnétiques d'une structures MEMS avec les simulations du schéma électrique simplifié sous ADS.

Nous constatons une bonne corrélation des différents paramètres [S], ce qui nous permet dans ce cas de valider notre modèle simplifié jusqu'à 10 GHz. Cependant, alors que la plupart des paramètres sont conformes à nos attentes, les capacités C_m présentent une valeur trop élevée, autour de 100 fF, qui serait pénalisante pour le bon fonctionnement du circuit reconfigurable. Nous allons donc maintenant optimiser la topologie de la capacité variable

MEMS afin d'éliminer les capacités C_m . Pour cela nous proposons de ne plus réaliser le MEMS sur une ligne coplanaire mais sur une ligne de type ruban Ainsi nous n'aurions plus dès lors les lignes de masse passant sous les bras de la membrane. La Figure II. 19 illustre ce principe.

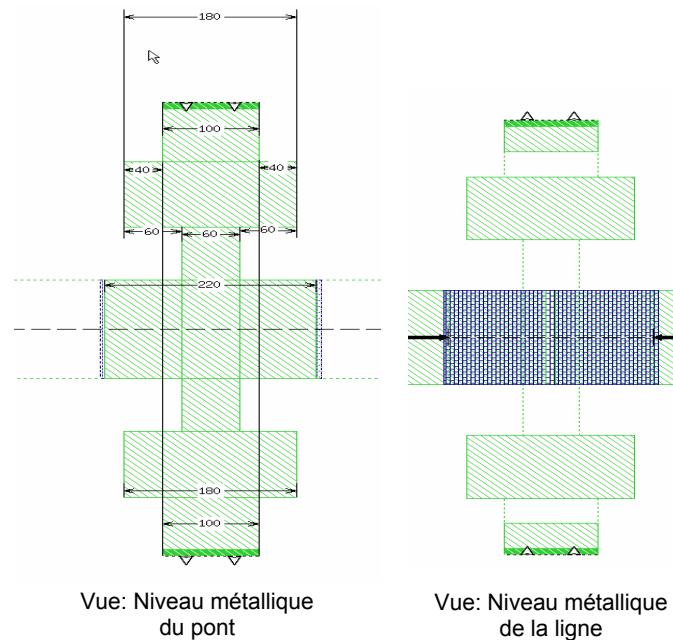


Figure II. 19 : Structure MEMS RF simulée sur ligne ruban

Afin d'évaluer le réel intérêt d'utiliser une ligne ruban, nous avons élaboré un comparatif entre les deux structures au niveau des capacités C_m et C_l pour les cas où le MEMS se trouve respectivement à l'état actif ou au repos. Le bilan est présenté dans le Tableau II. 1.

Topologie	C_m état ON (fF)	C_m Etat OFF (fF)	C_l état ON (fF)	C_l Etat OFF (fF)
Coplanaire	100	~2	55	55
Ruban	0	0	35	35

Tableau II. 1 : Comparatif des valeurs de C_m et C_l pour la topologie coplanaire et la topologie ruban.

La structure simulée sur une ligne de type ruban présente en toute logique des capacités C_m nulles en comparaison avec la valeur de 100 fF obtenue par la structure sur ligne coplanaire à l'état actif. A l'état inactif, la structure coplanaire présente une capacité C_m négligeable. Concernant la capacité induite par la ligne, la structure sur ligne ruban présente là

encore des capacités inférieures à celles de la structure sur ligne coplanaire. Il est évident que plus ces capacités parallèles seront minimes, plus notre structure MEMS se rapprochera d'une capacité série idéale. Par conséquent nous ferons le choix d'associer à notre circuit intégré des Commutateurs MEMS capacitifs sur ligne de type ruban.

Nous venons d'établir un schéma électrique équivalent de la capacité variable et nous proposons de réaliser cette dernière sur une simple ligne ruban pour minimiser l'impact des capacités parasites. Nous devons maintenant déterminer les géométries de la partie centrale du pont, celle qui réalise la capacité série, afin de respecter les spécifications déterminées lors du chapitre 1.

3. Conceptions des capacités variables MEMS RF

Le choix de la topologie fait, nous pouvons nous attacher à déterminer les différents paramètres technologiques et géométriques des commutateurs capacitifs séries MEMS RF. Les paramètres mécaniques tels que l'épaisseur du pont, le dessin des ancrages et des électrodes ont été optimisés dans le cadre de la thèse de Benoît Ducarouge [24].

Les capacités variables digitales correspondent à :

- $C_{on} = \frac{\epsilon_0 \epsilon_r A}{t_d}$, lorsque le commutateur est actif.
- $C_{off} = \frac{\epsilon_0 \epsilon_r A}{\epsilon_r g_0 + t_d}$, lorsque le commutateur est inactif.

Avec « A » correspondant à la surface de la capacité.

Nous avons donc étudié les paramètres qui influent sur les valeurs des capacités : l'épaisseur du Nitrure, la permittivité relative du diélectrique, la hauteur et la surface de la membrane au dessus de la ligne RF. Ces paramètres vont être déterminés par les valeurs des capacités que nous avons définies dans le chapitre I et par les marges d'erreur que nous pouvons nous accorder. La filière technologique imposant des

contraintes sur ces paramètres, nous allons dans un premier temps les détailler pour mieux apprécier ensuite nos choix. Afin de simplifier le procédé technologique et de limiter son coût, il nous paraît impératif de réaliser toutes les membranes avec une hauteur identique. De plus, pour les mêmes raisons, il n'est pas envisageable d'user de plusieurs épaisseurs de diélectrique dont la permittivité relative est fixe et égale à 5 pour le nitre de silicium.

Par contre d'une capacité à l'autre, il est tout à fait envisageable de modifier la géométrie du diélectrique et ainsi modifier essentiellement la valeur de la capacité à l'état actif. Tout comme, suivant le MEMS, il est possible de modeler à notre guise la partie centrale de la membrane, ce qui aura alors pour conséquence de modifier les capacités pour les états actifs et inactifs.

Il est donc évident que l'épaisseur du diélectrique et la hauteur des membranes devront être choisis en consentant un compromis entre les différents MEMS RF, tandis qu'au contraire, le choix des géométries des membranes et du diélectrique pourront se faire suivant les spécificités de chaque MEMS RF.

1) Les capacités variables séries MEMS RF

Dans le but de déterminer les valeurs des paramètres composant les différentes capacités variables séries MEMS, nous avons utilisé le logiciel électromagnétique SONNET 2.5D qui convient parfaitement pour nos simulations. Elles sont en effet relativement simples et ne nécessitent donc pas l'utilisation de simulateur électromagnétique 3D aux temps de simulations bien plus longs. A l'aide de ces simulations, nous avons défini la hauteur des membranes à 2 µm et nous avons établi l'épaisseur du diélectrique Si₃N₄ à 0,375 µm pour une valeur de permittivité relative égale à $\epsilon_r = 5$. Ces simulations tiennent compte de la présence d'une couche intermédiaire de BCB d'une épaisseur de 10 µm et de l'utilisation d'un substrat silicium haute résistivité ($\sigma = 0,05 \text{ S.m}$), choisi pour minimiser les pertes dues au substrat des démonstrateurs MEMS RF. L'épaisseur des niveaux métalliques en or a été fixé à 2 µm. Les valeurs géométriques ont dans un premier temps été calculées théoriquement et les simulations ont permis d'affiner ces calculs et de considérer les éléments parasites présentés précédemment.

Les différentes valeurs des capacités séries sont obtenues en modifiant les valeurs de « l » et « W » qui correspondent respectivement à la largeur et à la longueur de la membrane au dessus de la ligne signal (cf Figure II. 17). Nous avons pu ainsi déterminer plusieurs valeurs donnant satisfaction aux diverses spécifications. Le Tableau II. 2 présente ces résultats de simulations et les comparent aux valeurs définies dans le chapitre I. Il faut noter que ces résultats sont identiques pour nos deux topologies coplanaire et ruban. L'ensemble de ces valeurs est obtenu après l'établissement du schéma électrique équivalent sous ADS pour chaque structure MEMS et pour des fréquences allant de 100 MHz à 35 GHz.

Géométrie w * l (μm^2)	Cs Sonnet Etat ON (pF)	Cs Sonnet Etat OFF (fF)	Cs spécification Etat ON (pF)	Cs spécification Etat OFF (fF)
270*150	1	37	0,9 <Cs< 1,05	0 <Cs< 37
220*150	0,78	30	0,65 <Cs< 1	15 <Cs< 40
160*150	0,59	22	0,55 <Cs< 0,7	15 <Cs< 40
110*90	0,2	< 10	0,18 <Cs< 0,22	30 <Cs< 200

Tableau II. 2 : Valeurs simulées des capacités séries MEMS pour différentes surfaces de la membrane et comparaison avec nos spécifications

Nous avons aussi simulé d'autres géométries, afin d'établir une bibliothèque de capacités séries compatibles avec un post procédé « Above IC », ces valeurs complémentaires sont reportées dans le Tableau II. 3.

Géométrie w * l (μm^2)	300*150	240*150	200*150	180*150	140*150
Cs ON (pF)	1,15	0,88	0,73	0,66	0,51
Cs OFF (fF)	42	34	29	26	18

Tableau II. 3 : Valeurs simulées complémentaires des capacités séries de la structure MEMS pour différentes surfaces de la membrane.

Cependant une autre alternative pour obtenir des capacités de valeurs différentes sans pour autant modifier la géométrie du pont consiste à modeler la couche de nitrule comme montré sur la Figure II. 20. Cette solution permet de décorréliser l'optimisation des capacités variables de celle des contraintes mécaniques. En effet, il n'est plus nécessaire de modifier la géométrie de la membrane, pour obtenir des capacités à l'état actif de valeurs différentes.

Dans notre situation, il suffit alors de déterminer les dimensions géométriques de la membrane par rapport à la valeur de la plus grande capacité nécessaire (1 pF), puis de modeler le nitrate pour réaliser les autres capacités plus faibles. Suivant la surface occupée par les trous dans le diélectrique, la valeur de la capacité sera plus ou moins importante, avec pour valeur maximale, la capacité correspondante à la surface totale de nitrate. Sur l'exemple présenté, nous réalisons avec un pont de $270 \times 150 \mu\text{m}^2$ une capacité série de valeur 0,77 pF grâce à l'utilisation de 8 trous de $85 \times 25 \mu\text{m}^2$ dans le diélectrique, alors que si le diélectrique n'était pas modelé, la capacité présentée serait de 1 pF. Les autres éléments électriques du schéma équivalent ne sont pas affectés par cette modification qui convient aussi bien à l'approche sur coplanaire que sur ruban.

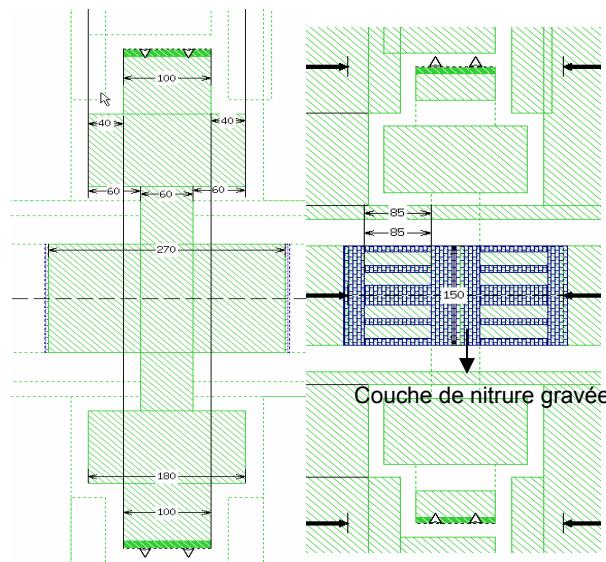


Figure II. 20 : Exemple de structures MEMS avec diélectrique modelé

Ces deux techniques de réalisations de capacités MEMS séries seront mises en œuvre afin de valider les deux concepts. Nous utiliserons pour caractériser les commutateurs seuls, des structures sur lignes coplanaires, facilement caractérisables sous pointes RF. Nous utiliserons en vue de l'intégration dans le circuit final, des structures sur ligne ruban qui minimisent donc les valeurs des composants parasites.

2) Les capacités variables parallèles MEMS RF

Après avoir développé la bibliothèque de capacités variables séries MEMS, il nous paraissait judicieux pour compléter notre bibliothèque de concevoir des capacités variables

parallèles. Les structures utilisées sont identiques aux précédentes mis à part le fait que nous avons supprimé la coupure de 10 µm sur la ligne centrale et que la membrane est connecté à la masse. Comme nous l'avons explicité, l'intérêt pour les MEMS parallèles se situe pour des fréquences élevées, notamment pour leur utilisation en commutateur. Nous avons donc établi un schéma électrique équivalent jusqu'à 35 GHz. Nous le présentons sur la Figure II. 21, où L_0 et R_0 sont les représentations électriques des bras centraux de la membrane. L_e représente le bras menant aux ancrages tandis que C_e et C_{el} sont respectivement les capacités induites par électrodes les capacités créées entre les électrodes et ligne de masse coplanaire.

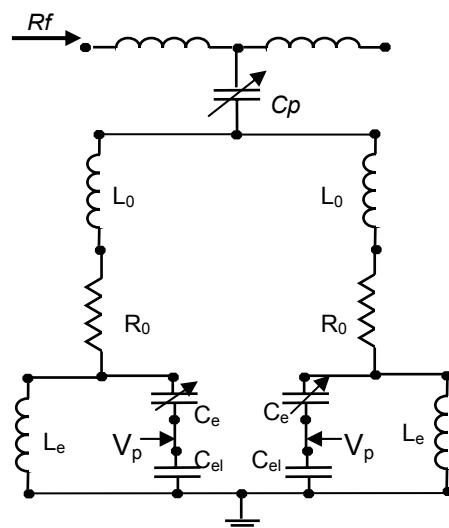


Figure II. 21 : Schéma électrique équivalent d'une capacité variable parallèle MEMS RF

Nous récapitulons les valeurs de la capacité parallèle C_p obtenues suivant nos simulations dans le Tableau II. 4.

Géométrie w (µm)	300	270	240	220	200	180	160	140
C_p ON (pF)	4,9	4,1	3,7	3,3	3,05	2,8	2,5	2
C_p OFF (fF)	187	162	145	127	119	108	94	80

Tableau II. 4 : Valeurs simulées complémentaires des capacités parallèles MEMS pour différentes valeurs de w et avec l=150 µm.

Les valeurs des autres paramètres sont récapitulées dans le Tableau II.5.

L_0	R_0	L_e	C_t ON / OFF
50 pH	0,1 Ω	20 pH	50fF / 10 fF

Avec C_T représentant l'association série des capacités C_s et C_{el}

Tableau II. 5 : Paramètres parasites de la capacité parallèle MEMS RF

Nous avons maintenant tous les éléments géométriques et technologiques pour réaliser les structures MEMS RF et nous allons présenter dans le paragraphe suivant le procédé technologique que nous avons utilisé.

4. Fabrication des MEMS RF

La filière technologique MEMS RF est développée au LAAS depuis 1999 [25]. Cette technologie a depuis été optimisée pour proposer de nos jours un procédé plus fiable. Cependant cette filière ne permet pas de réaliser des résistances intégrées de grandes valeurs et nous allons donc proposer dans un premier temps le développement d'une filière permettant ces réalisations en étant compatible avec la technologie MEMS RF.

1) Développement technologique des résistances intégrées

Comme nous l'avons souligné dans le paragraphe sur les simulations électromagnétiques, il est important d'isoler d'un point de vue RF le pont et les électrodes, des commandes qui leur seront associées pour ainsi éviter que le signal RF se propage et se dissipe dans les sources de commande. Pour cela nous avons fait le choix de mettre en oeuvre au niveau des ancrages et de la sortie des électrodes des résistances de grande valeur, qui apparaîtraient comme un circuit ouvert pour le signal RF. L'activation de la membrane se faisant au moyen d'une force électrostatique lorsque l'on applique une différence de potentiel entre le pont et les électrodes, la présence des résistances ne remet pas en cause notre architecture, puisque les résistances n'empêcheront pas la transmission des tensions nécessaires. Ces résistances doivent donc présenter une forte valeur ($> 100 \text{ k}\Omega$) ainsi qu'un fort taux de compacité avec une grande résistivité du matériau les composant. En effet si la résistance n'est pas suffisamment compacte et qu'elle se présente sous une forme distribuée, elle aura tendance à ne plus bloquer le signal RF mais elle le dissipera progressivement augmentant ainsi considérablement les pertes d'insertion du MEMS. Cependant il faut noter que plus les valeurs de ces résistances seront grandes, plus le temps de commutation des

commutateurs sera long. En effet, les résistances étant en série avec les capacités créées entre les électrodes et le pont, la constante de temps RC qui définit la charge et la décharge ne sera plus négligeable pour de très grandes valeurs de R devant le temps de commutation du MEMS RF. Notre conception étant surtout liée aux performances RF du MEMS et non pas à ses performances en commutation, nous avons fait le choix de ne pas optimiser la valeur de la résistance en fonction du temps de commutation.

Le choix des matériaux s'est très vite retrouvé limité par les faibles résistivités des alliages (FeNi, ...) disponibles, compatibles technologiquement et dont le procédé est maîtrisé au LAAS. Il nous fallait donc trouver un autre matériau correspondant à nos attentes et notre choix s'est porté sur le Germanium, qui présente une résistivité théorique de $46.10^6 \mu\Omega.cm$. Nous avons alors procédé à divers tests afin de déterminer ses paramètres de dépôt, d'optimiser son adhérence sur le BCB et les paramètres pour le graver. Nous avons aussi vérifié sa compatibilité avec les étapes technologiques de la filière MEMS tel que l'adhérence du dépôt d'or qui servira à prendre les contacts ohmiques.

Le dépôt du germanium se réalise par évaporation à une vitesse de 1 nm/s et sous une température de 150 °C. Pour une vitesse de dépôt supérieure, nous observons des craquelures qui forment des stries circulaires (cf Figure II. 22). De même si le dépôt s'effectue à froid, l'adhérence du germanium est médiocre et celui-ci s'émette lors de l'étape de photolithographie sous l'effet de fortes contraintes internes.

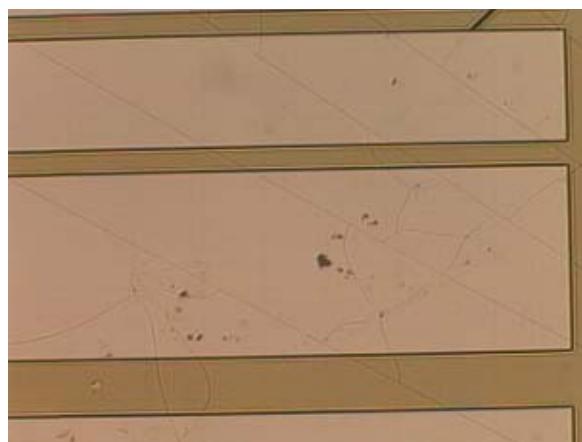


Figure II. 22 : Photographie de motifs en germanium après un dépôt par évaporation effectué à une vitesse de 1,9 nm/s

Afin de délimiter par gravure chimique le germanium, nous utilisons une solution composée de H₂O, de HF (acide fluorhydrique) et de H₂O₂ (peroxyde d'hydrogène ou encore eau

oxygénée). Sous l'effet du peroxyde d'hydrogène, le germanium s'oxyde et est alors gravé par l'acide fluorhydrique. Pour une épaisseur de 1 μm de germanium il faut environ une vingtaine de secondes pour le graver à partir de cette solution.

Au final nous avons pu réaliser des motifs en germanium d'une épaisseur de 1 μm avec une précision de l'ordre de 2 μm (cf Figure II. 23) qui présentaient des résistances environ égales à 310 k Ω , ce qui correspond par rapport à leur taille à une résistivité égale à 6,5 $\Omega \cdot \text{m}$.

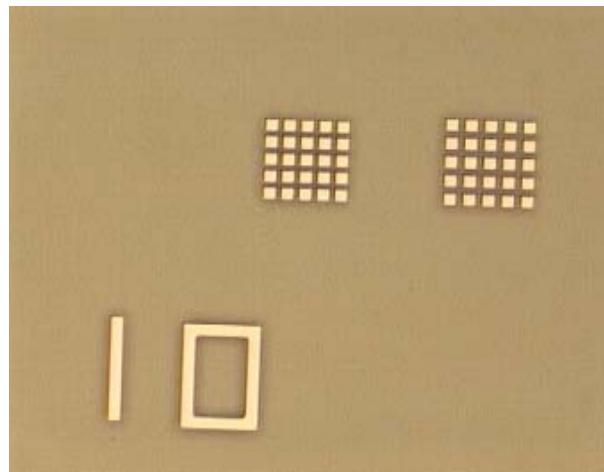


Figure II. 23 : Motifs en germanium sur BCB après photolithographie

Il s'avère important de protéger le germanium par une couche de nitrure (la même que celle que l'on dépose pour réaliser les capacités) car ce dernier a présenté de fortes dégradations face aux produits nécessaires à la libération des membranes et essentiellement à l'AZ REMOVER. Cette considération sera donc prise en compte lors du dessin du masque définissant les motifs de nitrure.

Nous avons caractérisé en RF un motif de Germanium (Figure II. 24) afin de vérifier que celui-ci coupe le signal RF sans présenter un comportement particulier à nos fréquences de travail.

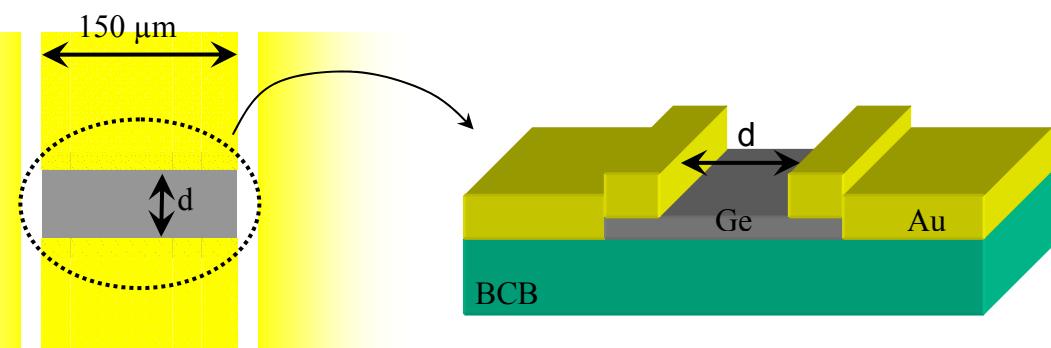
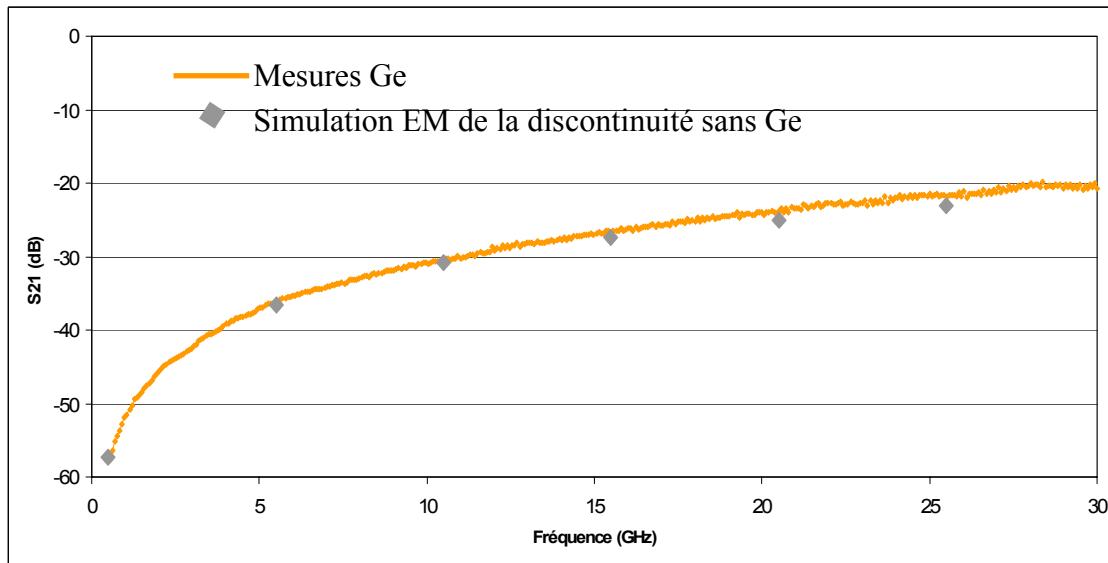


Figure II. 24 : Motif de germanium sur une ligne coplanaire caractérisée en RF**Figure II. 25 : Mesures du paramètre [S] en transmission (S21) du motif en germanium et simulation de la discontinuité en transmission sans le germanium**

Comme présenté par la courbe de la Figure II. 25, nous constatons une très bonne isolation, inférieure à -35 dB pour une fréquence de 5 GHz. Si l'on compare cette caractéristique à la simulation électromagnétique de la même ligne coplanaire discontinue sans germanium, nous constatons une bonne corrélation, ce qui démontre que le germanium bloque le signal RF et que ce dernier n'est transmis que par l'intermédiaire du couplage capacitif entre les deux tronçons de ligne centrale qui correspond à une capacité en série de 5 fF. Nous pouvons donc conclure que le germanium correspond à nos attentes en coupant la propagation du signal RF.

2) Le procédé technologique de MEMS RF compatible « above IC »

Ce procédé démarre par une étape de préparation des plaquettes de silicium haute résistivité avec un nettoyage « RCA ». Ce nettoyage permet d'optimiser les performances RF des circuits qui seront réalisés par la suite et permet de préparer la surface pour le dépôt du BCB. Ce dernier commence par le dépôt à la tournette en dynamique d'une couche du promoteur d'adhérence AP3000. Suite à cela nous déposons à la tournette 3ml de BCB afin d'obtenir 10 µm d'épaisseur puis nous lui faisons subir un recuit de polymérisation de type « hard cure » avec des rampes de montée et descente en température spécifiques et un plateau en température à 250 °C durant une heure (cf Figure II. 26).

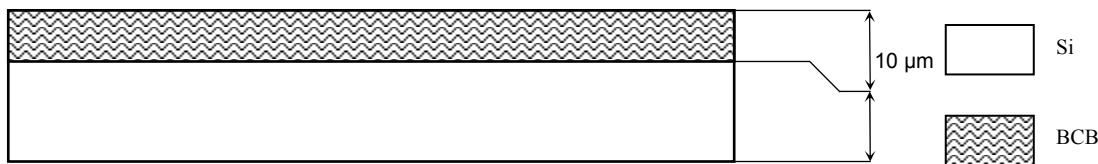


Figure II. 26 : Dépôt d'une couche de BCB (10 µm)

Les résistances intégrées sont réalisées par le dépôt évaporé d'une couche de Germanium d'une épaisseur de 1 µm à une température de 150 °C. Afin de définir les motifs résistifs, nous réalisons une photolithographie (cf Figure II. 27) et effectuons ensuite une gravure humide sur la base d'une solution composée de H₂O₂, HF et H₂O.

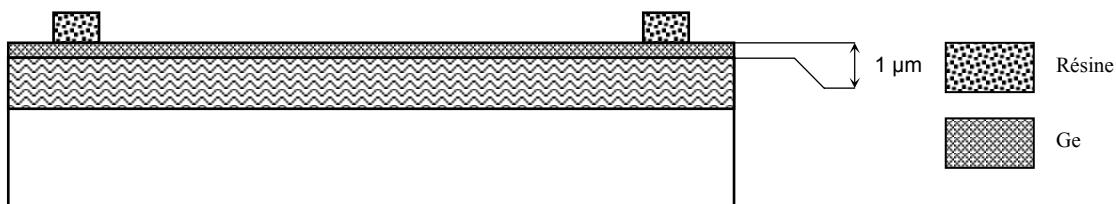


Figure II. 27 : dépôt de la couche de Germanium et photolithographie de celle-ci

La réalisation du premier niveau métallique comprenant les lignes coplanaires est faite à partir de la technique du « lift off » épais, qui consiste à réaliser des moules de résines dont les flancs sont légèrement inclinés. Une couche titane-or-titanium d'épaisseur 2 µm en pleine plaque est ensuite déposée par évaporation. La première couche de titane sert de couche d'accrochage pour la couche d'or. La deuxième couche de titane sert de couche barrière entre la couche d'or et le futur dépôt de nitrate de silicium, afin d'éviter la migration de particules d'or dans le nitrate lors du dépôt de ce dernier.

La libération du « lift off » se fait par l'intermédiaire d'acétone et d'AZ Remover qui attaquent les moules de résine au travers des interstices dues aux flancs légèrement inclinés. Au final, l'or déposé sur les moules de résine se décolle avec ces derniers, et il ne reste alors que les différents motifs définis par le masque comme présenté sur la Figure II. 28. La technique du « lift off » permet d'obtenir des motifs à flancs droits comparés à un dépôt plein plaque suivi de gravures humides classiques. De plus le dépôt par évaporation présente une rugosité surfacique plus faible que celle présentée par un dépôt électrolytique. Cette faible rugosité permet d'optimiser la planéité du dépôt de nitrate et par conséquent favorise un meilleur contact capacitif.

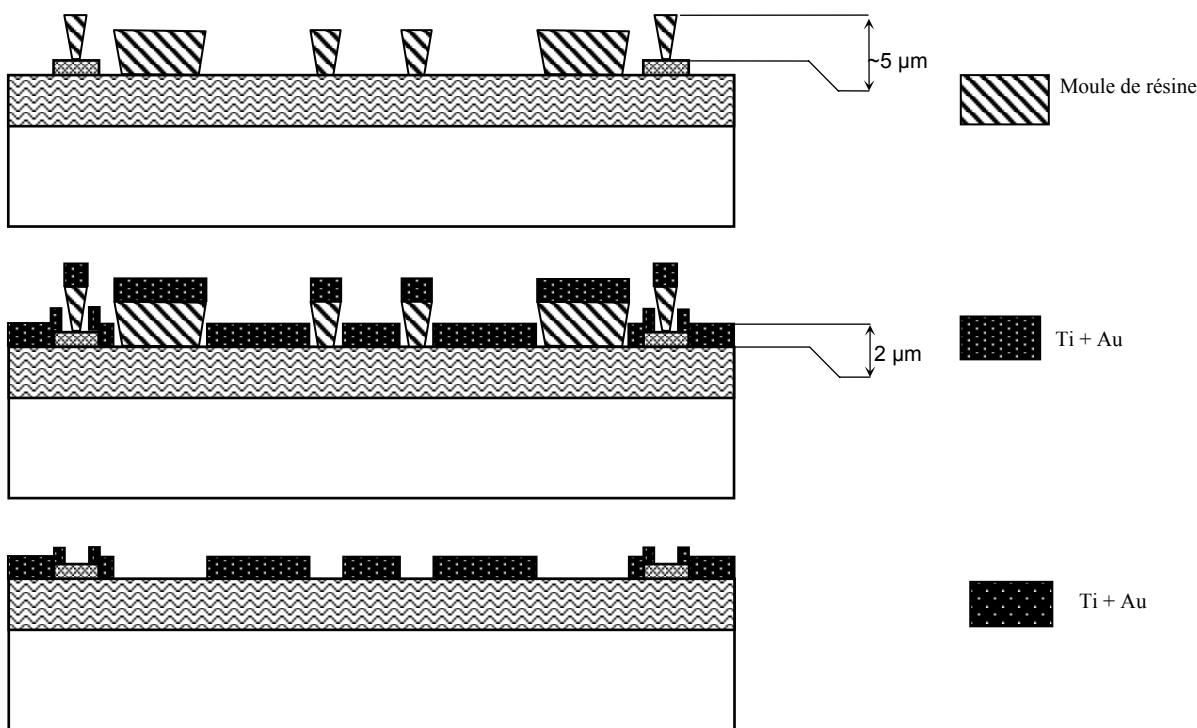
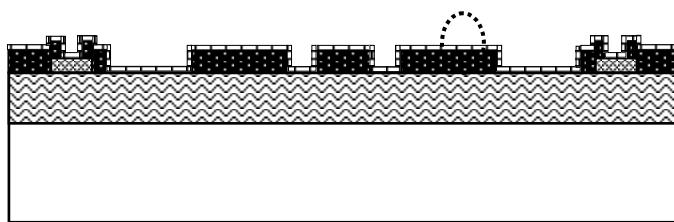


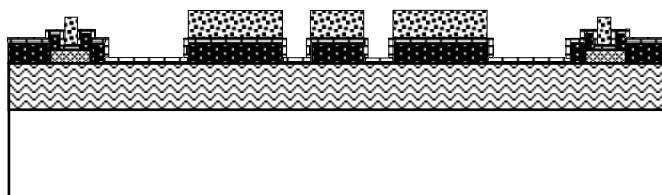
Figure II. 28 : Les différentes étapes de la réalisation du premier niveau métallique par « Lift Off »

Les lignes et les différentes électrodes définies, nous allons déposer la couche de Nitrure Si_3N_4 afin de réaliser la couche de diélectrique. Ce diélectrique définira les différentes capacités, isolera le pont des électrodes et protègera le germanium des futures étapes technologiques. Ce dépôt pleine plaque d'une épaisseur de 0,375 μm se fait par PECVD (Plasma Enhanced Chemical Vapor Deposition) à une température de 300 °C pour une vitesse de croissance de 0,22 nm/s. Cette technologie de dépôt correspond à nos spécifications fixées pour l'approche « Above IC » en terme de température.

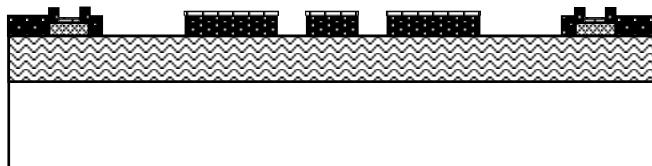
La définition des motifs se fait par l'intermédiaire d'une photolithographie classique tandis que la gravure du nitre HF est effectué au moyen d'une gravure sèche RIE. Une fois la couche de nitre de silicium gravé, nous procédons à la gravure dans une solution à base de Buffer HF de la couche de titane située sous le nitre de silicium. Ces étapes sont schématisées sur la Figure II. 29



Niture



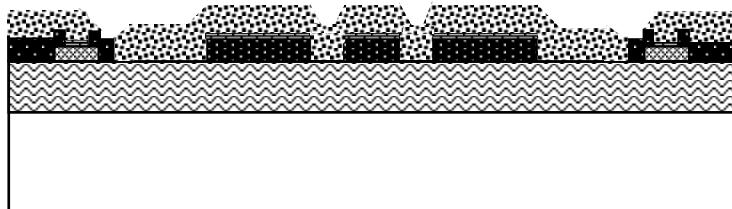
Résine



Ti + Au + Ti
 Ti + Au

Figure II. 29 : Définition des motifs diélectriques (Si_3N_4)

L'élaboration du pont commence par le dépôt à la tournette d'une couche de résine sur laquelle sera élaborée la membrane du MEMS RF. Le post recuit de cette résine est spécifique afin de présenter des flancs inclinés. Pour ce dépôt, nous utilisons des résines de différents types suivant la hauteur g_0 du pont désiré (cf Figure II. 30).



Résine

Figure II. 30 : Dépôt de la résine sacrificielle

La métallisation du pont d'épaisseur totale 2 µm est obtenue à l'aide d'une couche titane-or d'accrochage évaporée, suivie d'un épaississement électrolytique d'or, et cela se termine par une nouvelle couche titane-or déposée par évaporation et d'épaisseur équivalente à la première. Nous définissons alors par photolithographie les limites géométriques des membranes (cf Figure II. 31).

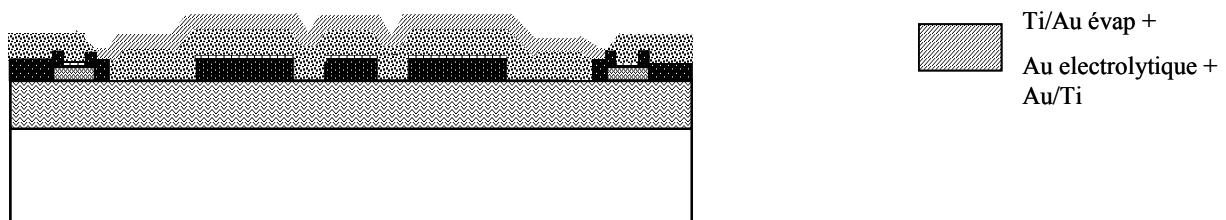


Figure II. 31 : Elaboration de la membrane

L'élimination des résines sacrificielles s'effectue en utilisant dans un premier temps de l'acétone puis de l'AZ Remover pour aboutir à la libération du pont comme montré sur la Figure II. 32.

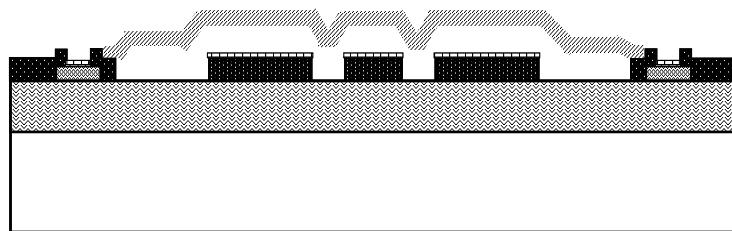


Figure II. 32 : Libération des membranes, suppression des résines sacrificielles

Lors de la dernière étape technologique qui consiste à sécher la plaquette supportant les MEMS RF, deux possibilités s'offrent à nous : soit plonger le wafer dans une solution de trichloréthylène à 50 °C qui s'évapore très rapidement lorsque l'on sort le wafer, laissant place à une plaque bien sèche, soit utiliser un sécheur supercritique. Pour ce procédé, le wafer est placé dans de l'éthanol puis inséré dans une chambre pressurisée. On introduit alors du dioxyde de carbone, miscible avec l'éthanol dans la chambre avec une pression comprise entre 7,5 et 9 MPa. La solution « éthanol/dioxyde de carbone » est vidangée et au bout de quelques minutes il ne reste plus que du dioxyde de carbone dans l'enceinte. La température dans la chambre est alors augmentée pour atteindre une valeur de 35 °C, ce qui permet au dioxyde de carbone d'atteindre et de dépasser son point critique (31.1°C, 7.39 MPa), qui

correspond à l'état où le liquide et le gaz sont indiscernables (cf Figure II. 33). Au final le gaz est ventilé laissant place à la plaque MEMS RF bien sèche.

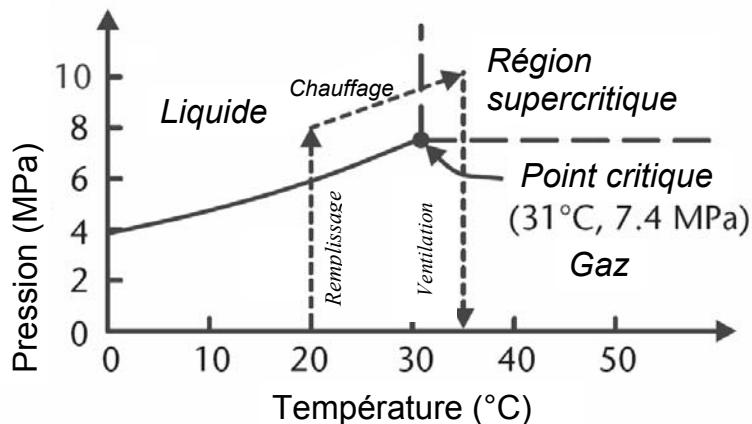
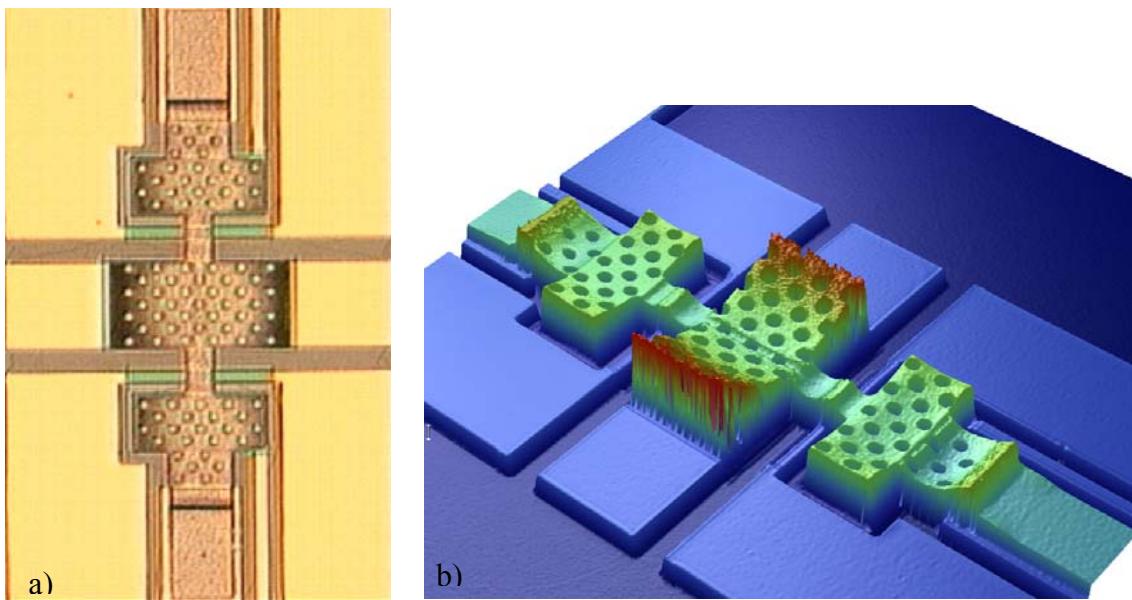


Figure II. 33 : Principe physique sur lequel est basé le sécheur supercritique

5. Caractérisations des MEMS RF du « Run 1 »

1) Analyses des mesures

La réalisation technologique basée sur un premier jeu de masques Figure II. 34.a) a donné des indications très intéressantes sur les considérations géométriques que nous avions suivies et qui s'avéraient ne pas correspondre à nos attentes.



Mais avant tout chose quelques explications sur la présence des trous dans la membrane au niveau des électrodes et de la partie centrale. Leur présence permet de favoriser l'écoulement des produits nécessaires lors de la libération et facilite donc l'attaque des résines sacrificielles, tout en permettant de vérifier au travers d'eux si la résine a été totalement retirée. En effet nous pouvons y voir des résidus de résine sous forme de filaments, caractéristique d'une libération non aboutie. De plus ils permettent de réduire le stress résiduel du pont sans pour autant réduire la capacité à l'état haut ou dégrader la tension d'activation du composant [26].

Sur la prise de vue au profilomètre optique Figure II. 34.b), nous constatons une grande déformation de la membrane centrale avec une différence de 7 µm entre le point le plus haut et le point le plus bas. Les électrodes sont aussi non planes mais avec un degré moindre. Cette déformation est d'autant plus grande que la largeur de la partie centrale du pont est importante. Une petite étude a permis de déduire que les couches Ti/Au/Ti formant le pont imposaient un gradient de stress trop important entraînant cette déformation. Ce phénomène est moindre pour des ponts de longueurs classiques voisines de 300 à 500 µm. Or nos ponts, du fait des électrodes déportées, présentent une longueur de 700 µm. Nous constatons aussi l'influence des tranchées de la ligne coplanaire sur la planéité des bras du pont, nous pouvons voir que ceux-ci reproduisent la topologie définie au niveau de la ligne coplanaire et sont donc plus bas d'environ 1,5 µm. Ce phénomène peut entraîner une défaillance du pont si lors de

l'activation, les bras venaient toucher en premier la ligne coplanaire, empêchant alors la membrane de venir en contact avec le diélectrique.

Les performances RF et les valeurs des capacités présentées par cette série de commutateurs capacitifs sont très éloignées de celles attendues et obtenues par simulations. A l'état actif, cela s'explique par le fait que les ponts ne se plaquent pas uniformément sur toute la longueur, les extrémités de la membrane centrale restant toujours hors de contact du diélectrique. Ces piétres performances ne nous ont pas permis de tirer des enseignements du contact capacitif pour éventuellement effectuer des rétro-simulations sous SONNET et ADS. Nous en resterons là au sujet de cette réalisation technologique.

Il nous fallait donc revoir certaines étapes technologiques afin d'apporter des solutions et réaliser des capacités variables MEMS fonctionnelles.

2) Modifications à apporter pour le Run 2

Afin de compenser l'influence des tranchées sur le profil de la membrane, nous avons décidé de la combler avec un dépôt de résine précédent le dépôt de la couche de résine sacrificielle. Nous déposons donc une couche de résine d'une épaisseur équivalente à celle des lignes métalliques et nous effectuons une photolithographie afin que celle-ci ne reste que dans les fentes. Ensuite nous poursuivons le procédé classique avec le dépôt de la couche sacrificielle fixant la hauteur du pont. Nous présentons cette modification sur la Figure II. 35.

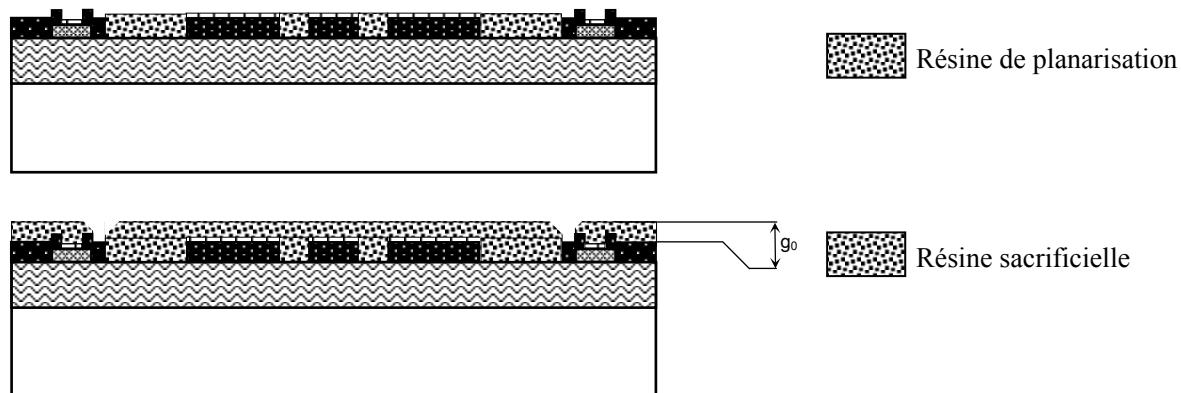


Figure II. 35 : Dépôts des deux résines sacrificielles

Concernant les contraintes de la membrane dues aux matériaux utilisés, nous avons fait le choix de réaliser la membrane avec seulement de l'or, avec tout d'abord le dépôt par évaporation d'une couche d'accrochage suivie d'un épaississement électrolytique. Ceci a été

fait afin de ne plus utiliser le titane qui présente des contraintes beaucoup trop élevées pour réaliser des membranes de surface importante. Ces modifications sont représentées sur la Figure II. 36.

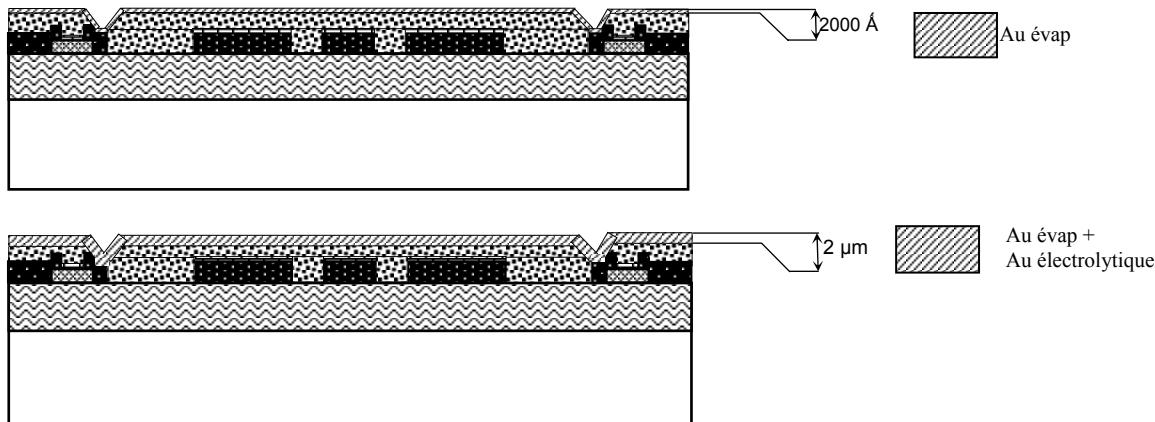


Figure II. 36 : Elaboration du pont à profil plat: dépôt couche d'accrochage, dépôt électrolytique, délimitation du pont

Outre les modifications du procédé technologique pour la réalisation de la membrane, le dessin géométrique des structures a été modifié (Figure II. 37) afin d'optimiser la tenue du pont face aux contraintes internes des couches et aussi améliorer le contact capacitif du pont sur le diélectrique.

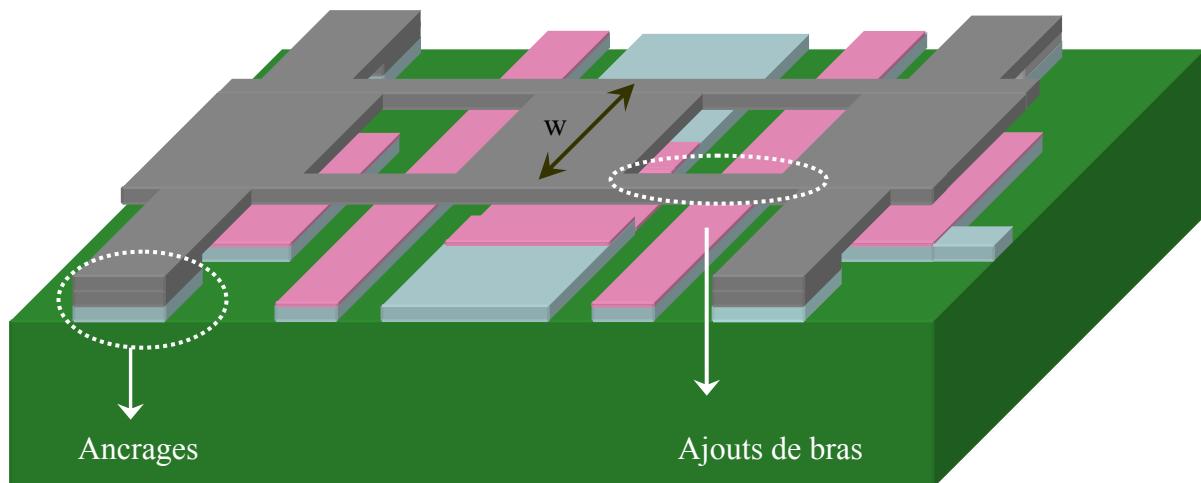


Figure II. 37 : Nouvelle topologie de MEMS à électrodes déportées

Dans cette topologie, le pont est maintenu par 4 ancrages latéraux placés de part et d'autres des électrodes déportées afin de minimiser le gradient de contrainte sur la largeur des électrodes, effet constaté sur les MEMS de première génération. L'autre différence notable est la présence de 4 bras reliant les deux électrodes à la partie centrale de la membrane qui permet de rigidifier la partie centrale et qui devrait éviter à cette dernière de se déformer. Ces

améliorations topologiques ne devraient pas modifier les paramètres électriques de la structure sur ruban, par contre pour les structure sur ligne coplanaire, la valeur des capacités C_m se trouve augmentée jusqu'à une valeur de 5fF lorsque le pont est à l'état haut et 120 fF lorsque le pont est actif.

Ces modifications géométriques conjuguées aux modifications apportées aux étapes technologiques devraient nous permettre de concevoir des ponts au profil plan lors de la deuxième campagne de réalisations.

6. Caractérisation des MEMS RF issus du « Run 2 »

1) Caractérisations technologiques

Lors de la réalisation de ce Run 2, nous avons étudié l'influence de certains paramètres sur les caractéristiques des MEMS RF.

Ainsi nous avons comparé les profils de membranes issues de la même plaque mais séchées soit par « trichloréthylène chaud » soit par sécheur supercritique. Les caractérisations des différents lots basés sur le deuxième jeu de masques et séchés par sécheur supercritique ont montré une bonne reproductibilité des profils des membranes. En effet tous les ponts d'une même plaque ont présenté des profils quasiment plats avec une différence entre le point le plus haut et le point le plus bas de la partie centrale inférieure à $0,2\text{ }\mu\text{m}$, c'est-à-dire sur une longueur et une largeur respectivement de $300\text{ }\mu\text{m}$ et $150\text{ }\mu\text{m}$ (Figure II. 38 Figure II. 39). Nous constatons aussi l'efficacité du procédé « pont plat » puisque la membrane présente le même profil sur toute sa longueur et même aux niveaux des bras. De plus, l'ensemble des structures était libéré et fonctionnel. Nous notons donc un réel progrès par rapport aux premières réalisations. Par contre nous constatons que la hauteur des membranes était de $3\text{ }\mu\text{m}$, contrairement aux $2\text{ }\mu\text{m}$ souhaités.

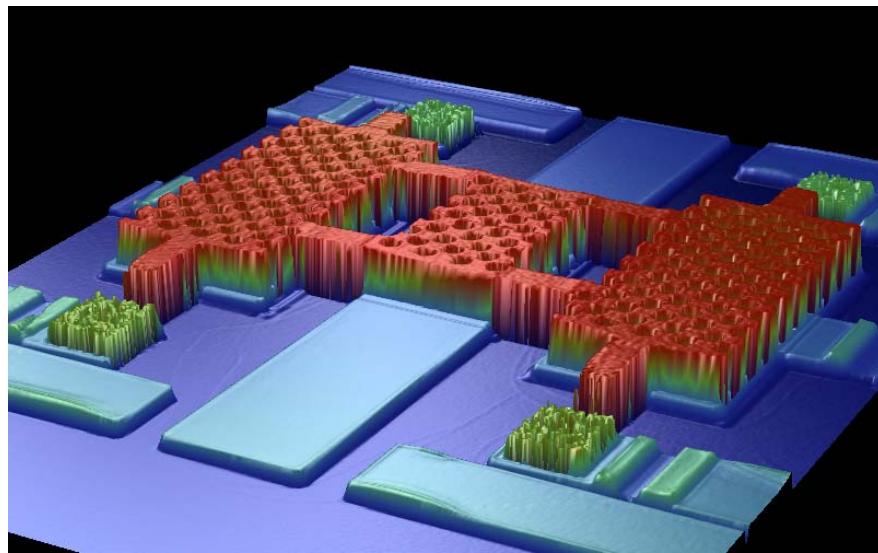


Figure II. 38 : Vue au profilomètre optique d'un MEMS RF issu de la deuxième réalisation technologique et séché par sécheur supercritique

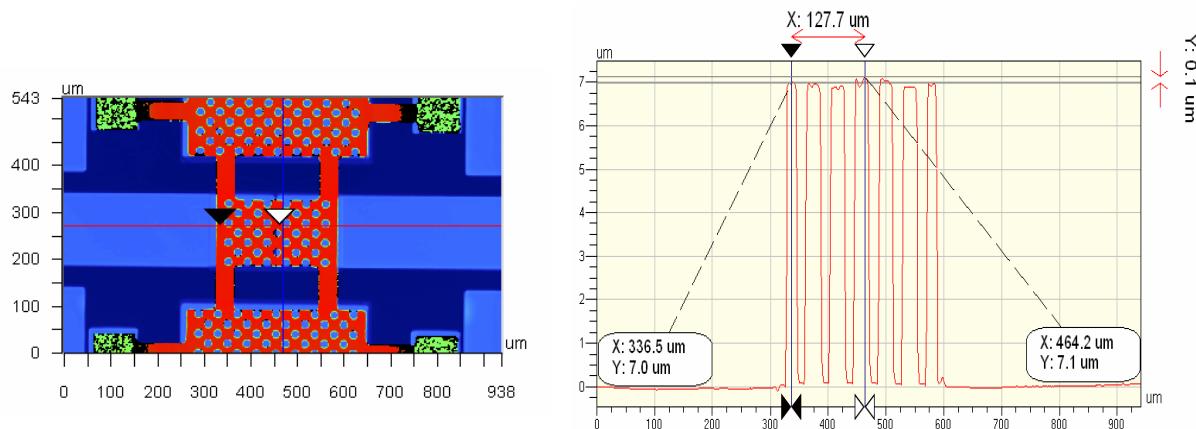


Figure II. 39 : Analyse profilométrique de la membrane centrale d'un MEMS séché par sécheur supercritique

Les performances des plaques séchées par « trichloréthylène » chaud sont beaucoup plus contrastées. En effet et contrairement aux plaques précédentes, la reproductibilité sur la hauteur des membranes n'est pas vérifiée. De plus elles présentent par ailleurs un profil bombé au niveau de la partie centrale comme montré sur la Figure II. 40 avec un écart autour de 2,2 μm entre la hauteur des électrodes et la hauteur de la partie centrale du MEMS RF.

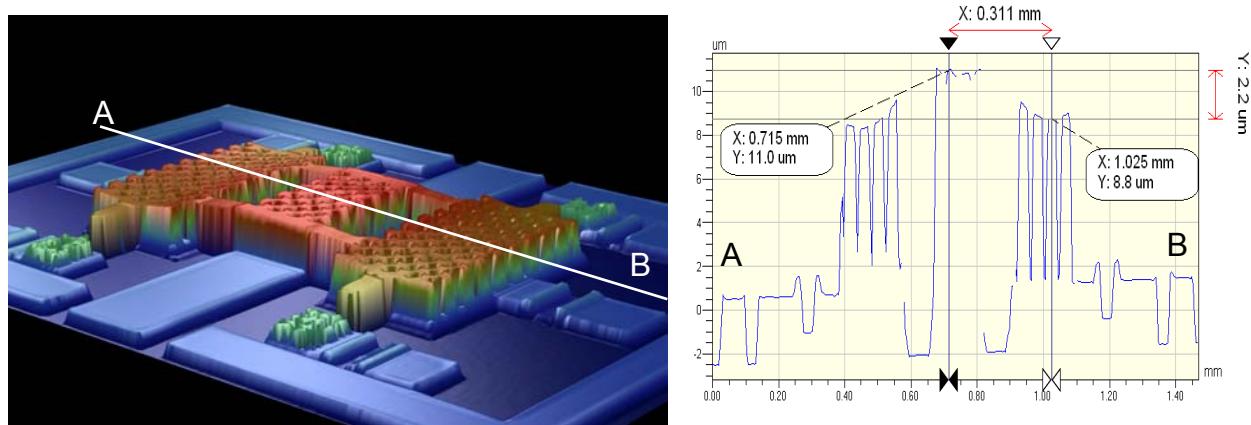


Figure II. 40 : Analyse profilométrique de la membrane d'un MEMS séché par trichloréthylène chaud

L'autre problématique soulevée par le séchage « trichloréthylène chaud » concerne les structures dont la membrane se colle sur le diélectrique. En effet, au vue des larges surfaces des membranes et de leur faible hauteur ($2 \mu\text{m}$), les forces de capilarité sont accentuées et induisent un nombre conséquent de membranes collées lors du séchage par trichloréthylène chaud. Le pourcentage de structures collées était différent d'une plaque à l'autre mais était compris entre 30 % et 70% contrairement au séchage par sécheur supercritique où aucune membrane collée ne fût relevée.

Les caractérisations technologiques ont permis de révéler des différences au niveau des structures suivant la méthode de séchage employée. Les résultats issus de l'étude des profils des membranes laissent penser que le séchage par sécheur supercritique est plus intéressant que celui réalisé par « trichloréthylène chaud ». Nous allons maintenant caractériser électriquement et en fréquence ces structures et vérifier si l'on relève une différence entre les structures séchées par les deux méthodes.

2) Caractérisations radiofréquences sous pointes

(1) Capacités variables MEMS RF séries

Ces réalisations portent essentiellement sur deux structures, l'une sur des lignes coplanaires et l'autre sur ligne ruban comme présenté sur les photographies de la Figure II. 41. La topologie sur ligne ruban présente la particularité de relier les deux masses RF afin de pouvoir déterminer par mesures les paramètres [S] de cette structure tout en conservant une

approche de type ruban. Ainsi avec ces deux structures nous pourrons établir une confrontation avec les simulations et vérifier nos conclusions établies à ce moment là. Nous pouvons constater sur nos deux exemples, la présence du germanium aux pieds des électrodes et des ancrages de la structure, mais d'autres structures sans germanium ont aussi été réalisées afin de déterminer l'hypothétique influence de celui-ci sur la propagation du signal RF. Pour finir, nous avons fait varier la valeur de l'épaisseur de la couche de diélectrique composé de Si_3N_4 permettant ainsi d'élargir notre spectre d'investigation.

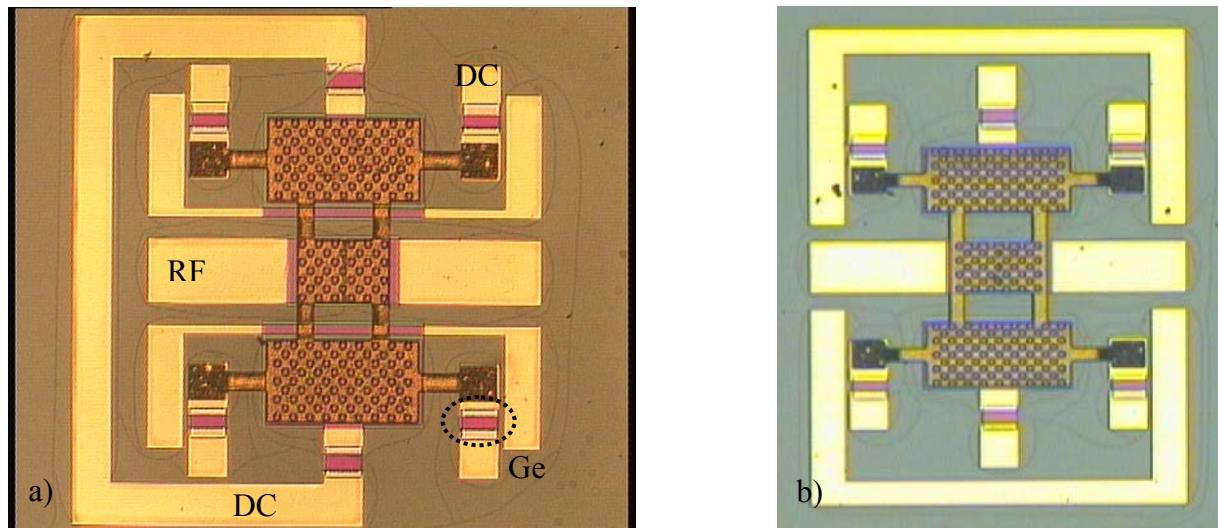


Figure II. 41: Commutateurs capacitifs MEMS RF pour deux topologies de lignes, a) coplanaire, b) ruban avec masse commune

Dans un premier temps nous avons voulu vérifier la validité de nos simulations par rapport aux mesures radiofréquences effectuées à l'état actif et non actif du MEMS RF. Nous présentons donc sur la Figure II. 42 les caractéristiques du paramètre S21 d'une structure simulée et mesurée. On remarque une bonne corrélation entre la mesure et la simulation électromagnétique à l'état inactif, et un écart significatif à l'état actif du MEMS RF. Nous avons déterminé les valeurs des éléments composant le schéma électrique équivalent présenté précédemment, et nous avons constaté que la valeur de la capacité série était plus faible de 40 % par rapport à la valeur attendue. Nous avons rajouté sur la Figure II. 42 les courbes obtenues grâce à notre modèle pour montrer la justesse de celui-ci.

Les différences entre les valeurs simulées et les mesures s'expliquent par le contact non idéal de la membrane avec le diélectrique. Cela a pour effet de dégrader les valeurs des capacités, du fait de la rugosité de surface du nitre. En conséquence, la membrane du

MEMS exempte d'une forte rugosité par l'utilisation d'une résine sacrificielle planarisante, n'épouse pas parfaitement la surface du diélectrique. Ainsi des « poches » d'air subsistent entre la membrane et la couche diélectrique dégradant fortement les capacités créées. Cette explication a été confirmée grâce aux mesures de capacités fabriquées directement à l'état bas.

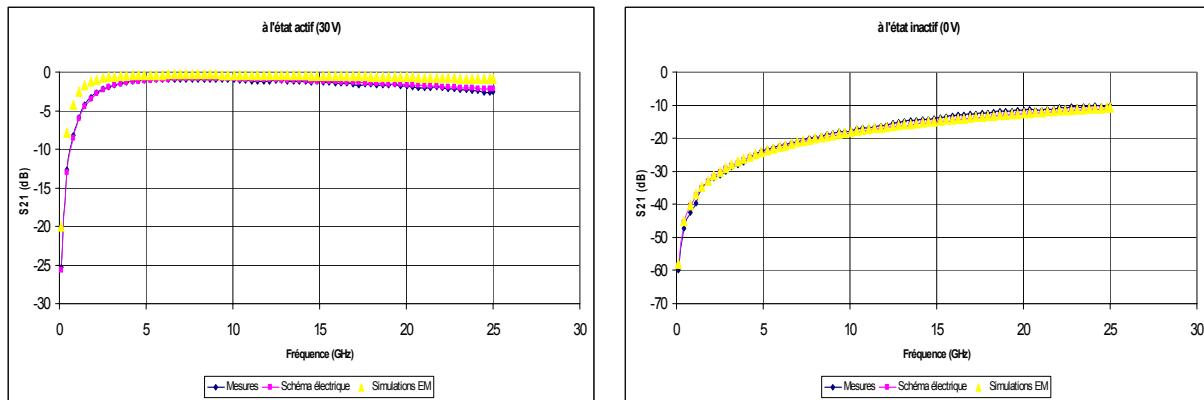


Figure II. 42 : Comparatif du paramètre S21 obtenu par: mesures, simulation électromagnétique et schéma électrique équivalent

Nous présentons dans le Tableau II. 6 un comparatif des capacités Cs obtenues par simulations sous SONNET et mesurées sur des structures équivalentes réalisées à l'état bas (le pont était directement déposé sur le nitre (0,375 μm) sans couche sacrificielle, contact avec le diélectrique normalement parfait). Les valeurs obtenues montrent une bonne corrélation entre les mesures et les simulations, ce qui nous permet de confirmer le choix des paramètres qui a été défini lors des simulations des commutateurs MEMS RF à l'état bas ainsi que les caractéristiques RF du nitre de silicium.

$W (\mu\text{m})$	270	240	220	200	180	160
Cs Sonnet (pf)	1	0,88	0,81	0,73	0,66	0,51
Cs mesurés Etats bas (pf)	1	0,92	0,8	0,71	0,675	0,55

Tableau II. 6 : Comparatif des capacités séries simulées à l'état bas avec les mesures de capacités réalisées à l'état bas

La caractérisation radiofréquence des structures MEMS nous a permis avec des simulations sous ADS de déterminer les valeurs des différents paramètres composant le

schéma électrique équivalent des structures MEMS. Les Tableau II. 7 et Tableau II. 8 récapitulent les différentes valeurs de la capacité série Cs pour différentes valeurs de la largeur du pont W, pour les deux méthodes de séchage et pour deux épaisseurs de nitrure. Les valeurs mesurées répertoriées sont les valeurs les plus élevées pour chaque type de structures. Nous constatons que les valeurs de Cs sont toujours plus élevées dans le cas des structures séchées par « trichloréthylène chaud » que celles séchées avec le sécheur supercritique. Aucune explication n'est pour l'instant avancée et cela ouvre la porte à de nombreux tests à effectuer pour comprendre l'impact du sécheur CO₂ sur les caractéristiques mécaniques du pont et sur les caractéristiques du nitrure de silicium. Néanmoins, le meilleur ratio capacitif obtenu entre la simulation et la mesure est de 60 %, dans le cas de commutateurs capacitifs séchés au « trichloréthylène chaud ». Il est difficile de conclure sur la reproductibilité de ces quelques réalisations car les valeurs obtenues sont très différentes d'une plaque à l'autre ainsi que pour les mêmes géométries de MEMS d'une même plaque.

W (μm)	Cs simulée (pF)	Cs mesurée Séchage trichlo (pF)	Cs mesurée Séchage CO ₂ (pF)
300	1,38	0,825	0,55
270	1,25	0,755	0,46
240	1,1	0,316	0,275
220	1	0,204	0,175
200	0,91	---	0,162
180	0,82	---	0,125
160	0,73	---	---
140	0,645	---	0,110

Tableau II. 7 : Comparatifs des capacités séries simulées et mesurées pour une épaisseur de 0,3 μm de nitrure et deux techniques de séchage de la plaque MEMS.

W (μm)	Cs simulée (pF)	Cs mesurée Séchage trichlo (pF)	Cs mesurée Séchage CO ₂ (pF)
300	1,665	---	0,4
270	1,49	0,640	0,375
240	1,325	0,6	0,390

220	1,21	0,5	0,235
200	1,1	---	0,275
180	1	---	0,250
160	0,88	---	0,225
140	0,775	---	---

Tableau II. 8 : Comparatifs des capacités séries simulées et mesurées pour une épaisseur de 0,275 µm de nitrure et deux techniques de séchage de la plaque MEMS.

Concernant les valeurs des capacités série à l'état inactif des MEMS (Tableau II. 9), nous constatons aussi un décalage par rapport aux simulations mais cela s'explique aisément par le non respect des hauteurs de membranes prévues lors des simulations, celles-ci étant en moyenne 1 µm plus hautes que nos considérations. L'ensemble de ces valeurs reste néanmoins compris dans les spécifications que nous avions défini pour la réalisation de l'amplificateur faible bruit reconfigurable en fréquence. Les valeurs répertoriées correspondent à une moyenne des mesures effectuées et ne sont pas sensibles aux types de séchage ou à l'épaisseur du diélectrique. Entre parenthèses est indiqué l'écart en pourcentage entre la valeur moyenne et la valeur la plus éloignée (plus faible ou plus grande) mesurée. On constate que si l'on considère la véritable hauteur des membranes qui est $g_0 = 3 \mu\text{m}$, on retrouve une bonne corrélation entre simulations et mesures.

W (µm)	Cs simulée $g_0 = 2 \mu\text{m}$ (fF)	Cs mesurée (fF)	Cs calculé $g_0 = 3 \mu\text{m}$ (fF)
300	42	30 +/- (10%)	28
270	37	27 +/- (10%)	25
240	34	24 +/- (10%)	23
220	31	20 +/- (20%)	20,5
200	29	20 +/- (15%)	
180	26	17 +/- (10%)	17
160	22	15 +/- (8%)	14,5
140	18	12 +/- (11%)	12
110	8	5 +/- (10%)	5,5

Tableau II. 9 : Valeurs de la capacité série Cs pour différente largeur de pont W à l'état inactif

Les capacités C_m et C_l ont été évaluées et le comparatif entre les simulations et les mesures est retranscrit dans le Tableau II. 10. Nous pouvons faire le même constat pour les valeurs de C_m que pour les valeurs de C_s , c'est-à-dire que les valeurs ne correspondent pas

aux simulations à l'état actif suite au mauvais contact entre la membrane et le diélectrique. Le point important est la bonne corrélation entre simulations et mesures pour la capacité Cl qui rappelons le est la capacité « parasite » prépondérante dans le cadre d'une topologie sur ligne ruban. L'inductance de ligne L1 est égale à 0,1 nH et se retrouve constante quelque soit la topologie de ligne.

MEMS <i>Topologie</i>	<i>Etat ON</i>		<i>Etat OFF</i>	
	Cm (fF)	Cl (fF)	Cm (fF)	Cl (fF)
<i>CPW - mesures</i>	40	55	~3	55
<i>CPW - simulations</i>	120	45	~5	45
<i>Ruban - mesures</i>	---	35	---	35
<i>Rubans - simulations</i>	---	32	---	32

Tableau II. 10 : Comparatif des valeurs des capacités Cm et Cl simulées et mesurées

Nous allons maintenant présenter l'étude effectuée sur une structure MEMS RF avec le diélectrique modelé et gravé sur le conducteur central au niveau de la membrane afin de pouvoir réaliser une capacité plus faible par rapport à la structure originelle composée d'une couche uniforme de diélectrique. La réalisation technologique n'a pas présenté de difficulté et nous pouvons deviner sur la photographie (Figure II. 43) les différentes tranchées élaborées dans le nitre. La membrane quant à elle présente un profil équivalent aux autres structures suivant le séchage auquel elle a été soumise. Le dépôt de résine sacrificielle a donc compensé les motifs gravés dans le nitre grâce aux propriétés de planarisations de ces résines. Concernant les caractérisations radiofréquences, nous avons constaté des valeurs plus faibles de capacités que celles présentées par des structures de même taille mais avec une couche uniforme de diélectrique. Ainsi alors qu'une structure avec une couche de diélectrique uniforme a présenté dans le meilleur des cas une capacité série égale à 755 fF, la même structure avec le diélectrique modelé a présenté quant à elle au mieux une valeur de 340 fF alors que nous attendions respectivement 1,25 pF et 950 fF. Nous constatons que le ratio entre les valeurs attendues et mesurées n'est pas le même pour les deux structures. Cette différence est sans doute justifiée par les dispersions technologiques entre chaque MEMS telles que nous l'avons observé lors de la caractérisation des structures précédentes.

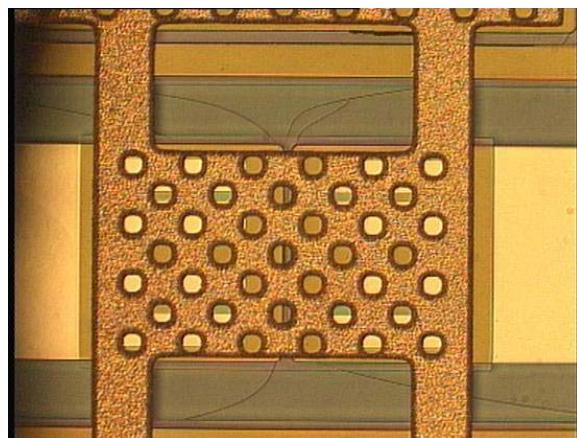


Figure II. 43 : Photographie d'une capacité variable MEMS RF avec diélectrique modelé sous la membrane.

(2) Capacités variables MEMS RF parallèles

La caractérisation des capacités parallèles MEMS RF a été effectuée de manière similaire aux capacités séries, pour une épaisseur de diélectrique égal à 0,3 µm. Nous présentons sur la Figure II. 44 les résultats obtenus par mesures, par simulations électromagnétiques et par le schéma électrique équivalent pour une structure de dimension 300*150 µm². De même que pour les structures séries, la capacité mesurée est plus faible que celle attendue et obtenue par simulation électromagnétique. Le schéma électrique équivalent nous permet de déterminer les différentes capacités parallèles obtenues et nous les avons répertorié dans le Tableau II. 11.

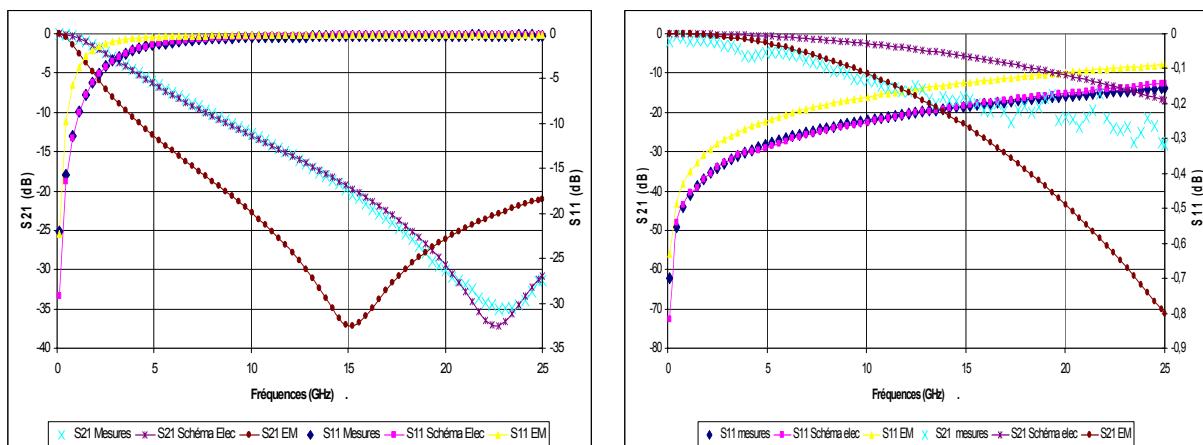


Figure II. 44 : Comparatif des paramètres S21 et S11 obtenus par: mesures, simulation électromagnétique et schéma électrique équivalent pour les états actif et inactif d'une structure 300*150 µm²

<i>W (μm)</i>	<i>Cp simulée (pF)</i>	<i>Cp mesurée Séchage trichlo (pF)</i>	<i>Cp mesurée Séchage CO₂ (pF)</i>
300	5,3	---	2,1
270	4,9	2,45	1,6
240	4,55	---	---
220	4,1	1,7	---
200	3,6	---	1,3
180	3,5	---	---
160	3,05	---	---
140	2,75	---	---

Tableau II. 11 : Comparatifs des capacités parallèles simulées et mesurées pour une épaisseur de 0,3 μm de nitrule et deux techniques de séchage de la plaque MEMS.

Le peu de résultats est expliqué par le peu de structures parallèles présentes sur les différentes plaques. En effet nous avons privilégié le développement des capacités séries MEMS RF nécessaires à la conception de notre amplificateur reconfigurable au détriment des capacités parallèles et par conséquent nous avions beaucoup moins de structures fonctionnelles à caractériser. Cependant, nous constatons que les capacités mesurées sont bien plus faibles que celles simulées, et tout comme pour les capacités séries, nous attribuons cet écart au mauvais contact entre le diélectrique et la membrane.

(3) conclusions

Les caractérisations radiofréquences des différentes structures nous ont permis de tirer plusieurs conclusions. En premier lieu nous avons constaté une différence entre les valeurs des capacités mesurées et celles simulées. Les mesures effectuées sur des capacités réalisées à leur état bas ont montré une bonne corrélation avec les valeurs obtenues par simulation et ce qui nous permet de conclure sur la justesse de nos choix technologiques et géométriques. De plus cela montre que le diélectrique correspond aux considérations que nous avions effectuées lors des simulations. Etant donné qu'il n'est pas possible d'obtenir un contact parfait entre la membrane et le diélectrique, le contact réel pourra à l'avenir être pris en compte dès l'étape de

conception. Ensuite, il fût constaté une différence marquée entre les structures séchées à l'aide du sécheur supercritique et celles séchées par « trichloréthylène chaud ». En effet contrairement à nos attentes suites aux études réalisées au profilomètre optique, les capacités séchées par « trichloréthylène chaud » présentent des performances supérieures aux autres séchées par l'intermédiaire du sécheur supercritique.

3) Etude sur l'actionnement des membranes

Nous allons étudier dans ce paragraphe, le comportement des MEMS par rapport à la commande appliquée, qui rappelons le, est dans notre cas une différence de potentiel appliquée entre les électrodes déportées et la membrane. La Figure II. 45 présente le paramètre S en transmission d'un MEMS en fonction d'une rampe de tension qui lui est appliquée par palier de 1 V à une fréquence de 10 Hz. Nous avons malheureusement constaté que l'activation par les seules électrodes déportées n'était pas suffisante pour faire descendre la membrane. Nous avons donc été contraint d'appliquer le signal de commande non seulement sur les électrodes mais aussi sur la ligne de signal RF. Nous pouvons dès lors constater que l'activation s'effectue pour des tensions (V_p) comprises en valeur absolue entre 20 V et 40 V et que la tension de maintien est bien inférieure à la tension d'activation, surtout visible sur la Figure II. 45.a). La figure Figure II. 45.b) nous permet de constater que la valeur absolue de la tension négative de commutation (V_p^-) n'est pas égale à celle de la tension positive (V_p^+). Cela s'explique par un phénomène de charge du diélectrique. En effet lors de l'application de la rampe positive, nous supposons qu'il se produit un déplacement des charges dans le diélectrique et que ces dernières ne reviennent pas à leur état initial avant l'application de la rampe négative. Ainsi ces charges déplacées favorisent et participent à l'actionnement lorsque l'on applique la commande négative. Ces phénomènes liés au diélectrique ont fait l'objet d'études approfondies [27].

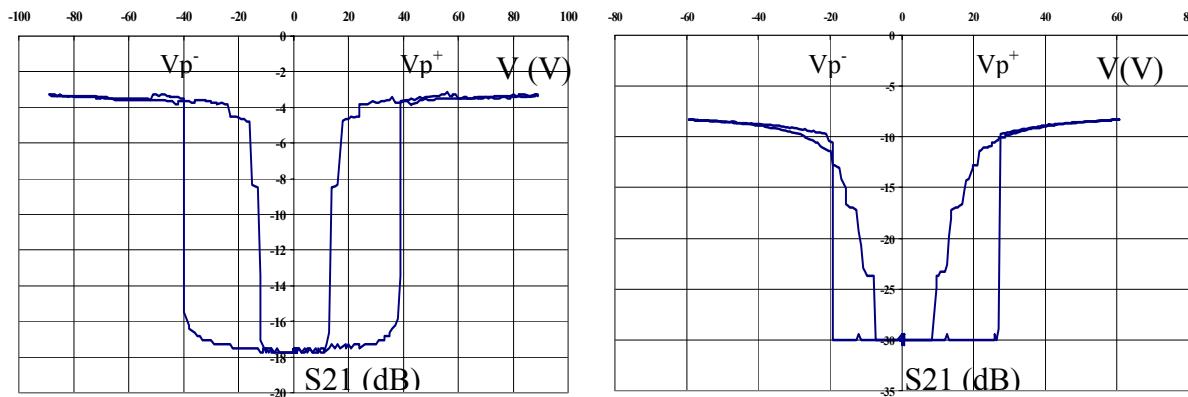


Figure II. 45 : Evolution de l'état du MEMS par l'évaluation du paramètre S21 en fonction d'une rampe en tension pour deux MEMS distincts

4) Conclusions

Les caractérisations optiques et radiofréquences montrent des améliorations importantes apportées à la filière technologique de MEMS RF et aux structures conçues. Une bonne tenue mécanique de même qu'une bonne planéité des membranes ont été obtenues. Même si les caractéristiques radiofréquences à l'état actif des structures sont éloignées de nos attentes, elles restent très attractives et des conclusions intéressantes sont apparues. Par exemple lors de futures conceptions, il sera important d'établir une règle pour prendre en compte la diminution de la capacité suite au contact imparfait existant entre la membrane et le diélectrique, à moins bien sur que de nouveaux moyens technologiques permettent de s'affranchir de cette rugosité.

III. Conclusions

Dans ce chapitre, nous avons présenté la conception, l'optimisation, la réalisation et la caractérisation de capacités variables digitales MEMS RF dans le but de répondre à nos exigences et spécifications fixées pour l'élaboration de l'amplificateur faible bruit reconfigurable aux fréquences HIPERLAN et BLUETOOTH. Nous en avons profité pour développer une bibliothèque de composants MEMS afin d'avoir à disposition des briques de base dans la perspective de développer d'autres circuits paramétrables. Pour cela une structure a été développée, composée d'électrodes déportées et ancrages optimisés. Afin d'obtenir les

valeurs des capacités souhaitées, nous avons effectué des simulations électromagnétiques sous SONNET et nous avons établi les schémas électriques équivalents grâce au logiciel HP ADS. La filière technologique MEMS RF du LAAS a été utilisée et optimisée afin de réaliser nos structures MEMS. Pour cela nous avons poursuivi le développement de ce procédé avec l'introduction du germanium pour réaliser des résistances de grandes valeurs et nous avons amélioré la planéité de nos structures.

La caractérisation des structures réalisées à l'état bas a permis de valider la conception électromagnétique des MEMS RF sous SONNET. Les caractérisations des structures mobiles ont montré des performances très honorables et ont permis de tirer plusieurs enseignements sur les tensions d'activations, le contact membrane-diélectrique et l'influence du séchage sur les performances RF. Nous avons vu que les tensions d'activation des MEMS étaient comprises entre 20 et 40 V et que ces derniers étaient sensibles à un phénomène de charge du diélectrique. Nous avons ensuite constaté une différence notable entre les simulations et les mesures radiofréquences, justifiée par la qualité du contact entre la membrane métallique et le diélectrique déposé par PECVD. Cependant une autre différence a été relevée et concerne le type de séchage des membranes mis en jeu. En effet les membranes séchées par la méthode basée sur l'utilisation de trichloréthylène présente de meilleures performances radiofréquences que celles séchées par l'intermédiaire d'un sécheur supercritique. Nous avons émis l'hypothèse d'une modification des propriétés électriques du diélectrique ou des propriétés mécaniques de la membrane pour expliquer cette différence mais nous n'avons pas eu le temps de mettre en œuvre une série de tests pour confirmer ou infirmer ces hypothèses.

Au final nous avons donc mis en place les briques de base nécessaires à la réalisation de capacités variables digitales MEMS RF et nous allons utiliser ces briques en les associant aux circuits intégrés développés lors du chapitre I afin de réaliser l'amplificateur faible bruit reconfigurable en fréquence.

Bibliographie:

- [1] Mihailovich. R.E, Kim. M, Hacker. J.B, Sovero. E.A, Studer. J, Higgins. J.A, DeNatale. J.F. “MEM relay for reconfigurable RF circuits”, *Microwave and Wireless Components Letters, IEEE* [see also *IEEE Microwave and Guided Wave Letters*] Volume 11, Issue 2, Feb 2001 Page(s):53 – 55
- [2] De Silva. A.P, Vaughan. C, Frear. D, Liu. L, Kuo. S.M, Foerstner. J, Drye. J, Abrokwah. J, Hughes. H, Amrine. C, Butler. C, Markgraf. S, Denton. H, Springer. S. “Motorola MEMS switch technology for high frequency applications”, *Microelectromechanical Systems Conference, 2001 24-26 Aug. 2001* Page(s):22 – 24
- [3] Peroulis. D, Pacheco.S, Sarabandi. K, Katehi. P.B. “MEMS devices for high isolation switching and tunable filtering”, *Microwave Symposium Digest, 2000 IEEE MTT-S International* Volume 2, 11-16 June 2000 Page(s):1217 - 1220 vol.2
- [4] Rebeiz. G. M. “RF MEMS Theory, Design, and Technology”, Wiley-Interscience, pages 22 – 27, 2003.
- [5] Meichun. R, Jun.S, Wheeler. C. B. “Latching micromagnetic relays”, *Journal of Microelectromechanical Systems Volume 10, Issue 4, Dec. 2001* Page(s):511 – 517
- [6] Gross. S.J, Zhang. Q.Q, Trolier-McKinstry. S, Tadigadapa.S, Jackson. T.N. “RF MEMS piezoelectric switch”, *Device Research Conference, 2003 23-25 June 2003* Page(s):99 - 100
- [7] Ye. W, Zhihong. L, McCormick. D. T, Tien. N. C.A. “low-voltage lateral MEMS switch with high RF performance”, *Journal of Microelectromechanical Systems, Volume 13, Issue 6, Dec. 2004* Page(s):902 - 911
- [8] Saias. D, Robert. P, Boret. S, Billard. C, Bouche. G, Belot. D, Ancey. P. “An above IC MEMS RF switch”, *Solid-State Circuits, IEEE Journal of Volume 38, Issue 12, Dec 2003* Page(s):2318 – 2324
- [9] Pacheco. S, Nguyen. C. T, Katehi. L. P. B. “Micromechanical electrostatic K-band switches”, *IEEE International Microwave Symposium Digest, Baltimore, MD, June 1998*, Page(s) 1569 – 1572
- [10] Rebeiz. G. M, Muldavin. J. B. “RF MEMS switches and switch circuits”, *Microwave Magazine, IEEE Volume 2, Issue 4, Dec. 2001* Page(s):59 – 71
- [11] Nishijima. N, Juo-Jung Hung, Rebeiz. G. M “A low-voltage high contact force RF-MEMS switch”, *International Microwave Symposium Digest, 2004 IEEE MTT-S Volume 2, Issue , 6-11 June 2004* Page(s): 577 - 580 Vol.2
- [12] Mercier. D, Rebeiz. G. M. “Miniature MEMS switched capacitors for RF Applications”, *IMS Workshop and tutorials notes, 17 June 2005*

- [13] Rebeiz. G. M. "RF MEMS Theory, Design, and Technology", Wiley-Interscience, pages 36 – 37, 2003.
- [14] Barker. S, Rebeiz. G.M. "Distributed MEMS true-time delay phase shifters and wide-band switches", IEEE Transactions on Microwave Theory and Techniques Volume 46, Issue 11, Part 2, Nov. 1998 Page(s):1881 – 1890
- [15] Schaffner. J.H, Schmitz. A.E, Tsung-Yuan Hsu, Chang. D. T, Loo. R. Y, Sievenpiper. D. F. "Metal contact RF MEMS switch elements for ultra wideband RF front-end systems", Conference on Ultra Wideband Systems and Technologies, 2003 IEEE 16-19 Nov. 2003 Page(s):32 – 36
- [16] Nishijima. N, Juo-Jung Hung, Rebeiz. G. M. "Parallel-contact metal-contact RF-MEMS switches for high power applications", International Conference on Micro Electro Mechanical Systems, 2004. 17th IEEE. (MEMS) 2004 Page(s):781 – 784
- [17] Kim. M, Hacker. J. B, Mihailovich. R. E, DeNatale. J. F. "MEMS true-time delay circuit for broadband antennas", Antennas and Propagation Society International Symposium, 2001. IEEE Volume 3, 8-13 July 2001 Page(s):662 - 665 vol.3
- [18] Rottenberg. X, Jansen. H, Fiorini. P, De Raedt. W, Tilmans. H. A. C. "Novel RF-MEMS Capacitive Switching Structures", European Microwave
- [19] Goldsmith. C. L, Zhimin Yao, Eshelman. S, Denniston, D. "Performance of low-loss RF MEMS capacitive switches", Microwave and Guided Wave Letters, IEEE [see also IEEE Microwave and Wireless Components Letters] Volume 8, Issue 8, Aug. 1998 Page(s):269 – 271
- [20] Schauwecker. B, Strohm. K. M, Mack. T, Simon. W, Luy. J.-F. "Serial combination of ohmic and capacitive RF MEMS switches for large broadband applications", Electronics Letters Volume 40, Issue 1, 8 Jan. 2004 Page(s):44 – 46
- [21] Weigold. J. W, Wong. A.-C, Nguyen. C.T.-C, Pang. S.W. "A merged process for thick single-crystal Si resonators and BiCMOS circuitry", Journal of Microelectromechanical Systems, Volume 8, Issue 3, Sept. 1999 Page(s):221 – 228
- [22] Lakdawala. H, Zhu. X, Luo. H, Santhanam. S, Carley. L. R, Fedder. G.K. "Micromachined high-Q inductors in a 0.18- μ m copper interconnect low-k dielectric CMOS process", IEEE Journal of Solid-State Circuits, Volume 37, Issue 3, March 2002 Page(s):394 – 403
- [23] Bouchriha. Fouad. "Développement de filières technologiques dédiées à l'intégration de mircro-systèmes millimétriques sur silicium", Manuscrit de thèse de l'université Paul Sabatier de Toulouse, soutenance prévue décembre 2005
- [24] Ducarouge. Benoît. "Conception et caractérisation de micro-commutateurs électromécaniques hyperfréquences de puissance : Application à un circuit de commutation d'Emission/Reception large bande". Manuscrit de thèse de l'université Paul Sabatier de Toulouse, soutenance prévue décembre 2005

- [25] Grenier. K. "Conceptions, réalisation et caractérisation de structures micro-usinées sur silicium : applications aux micro-systèmes millimétriques". Manuscrit de thèse de l'université Paul Sabatier de Toulouse, soutenue le 24 novembre 2000
- [26] Rabinovich. V.L, Gupta. R.K, Senturia. S.D. "The effect of release-etch holes on the electromechanical behaviour of MEMS structures; Solid State Sensors and Actuators, 1997. TRANSDUCERS '97 Chicago., 1997 International Conference on Volume 2, 16-19 June 1997 Page(s):1125 - 1128 vol.2
- [27] Mellé. S. "Analyse et modélisation des phénomènes de chargement de dielectriques dans les MEMS RF : Application à la fiabilité prédictive de micro-commutateurs électromécanique micro-ondes", Manuscrit de thèse de l'université Paul Sabatier de Toulouse, soutenance prévue décembre 2005

***CHAPITRE 3 Intégration des MEMS RF avec
le circuit SiGe***

Introduction

De nos jours, les principales limitations des circuits analogiques radiofréquences proviennent essentiellement des mauvaises performances des composants passifs intégrés dans les technologies BiCMOS et CMOS, ce qui limite l'avenir des systèmes basés uniquement sur les filières technologiques classiques. En effet, les inductances intégrées dans les filières technologiques SiGe industrielles présentent des facteurs de qualité proche de 10. Cela représente donc un frein au développement de filtres et de réseaux d'adaptation faibles pertes. Afin de palier à cela, plusieurs solutions sont actuellement proposées qui nécessitent pour la plupart des techniques d'assemblages évoluées afin de ne pas dégrader les bénéfices apportées par ces nouvelles solutions. Il est donc intéressant pour nous d'étudier et d'évaluer ces différents procédés d'assemblage.

Nous venons de présenter au cours des deux chapitres précédents la conception et la réalisation de circuits intégrés SiGe d'une part et de capacités variables digitales MEMS RF d'autre part. L'assemblage de ces deux technologies est un élément prépondérant en vue de la réalisation de l'amplificateur faible bruit reconfigurable en fréquence. En effet il ne faut pas que cette étape puisse nuire aux performances des MEMS RF ou des circuits SiGe et ainsi nous faire perdre le profit de l'association de ces deux technologies afin de minimiser les conséquences de l'assemblage.

I. Présentation des différentes techniques d'assemblage existantes

Notre proposition était de réaliser en post-procédé sur la plaque comprenant les circuits SiGe, les différents MEMS RF et de réaliser les interconnexions au moyen de via métalliques. Cela nous a donc amené à développer une filière MEMS RF compatible pour une réalisation en post-procédé, avec comme nous l'avons montré, l'utilisation du polymère BCB comme couche intermédiaire entre la plaque SiGe et les composants MEMS RF.

Cependant, le choix de cette technique d'assemblage ne doit pas nous cacher l'existence des autres solutions souvent moins performantes mais peut être plus faciles à mettre en œuvre, telles que la technologie par fils de soudure (Wire Bonding) et le report par Flip Chip. Nous allons donc dans un premier temps décrire ces différentes technologies avant de présenter nos considérations, nos travaux et nos tests d'assemblages.

1. Approche par fils de soudure : « Wire Bonding »

Développé depuis l'année 1957 le « wire bonding » ou en français « micro-câblage par fils » est une technique permettant d'effectuer des connexions filaires entre les plots d'une puce sur un substrat et les plots d'un boîtier ou d'une autre puce. Ce procédé a été développé pour réaliser à faible coût un nombre élevé de connexions et il est par conséquent très utilisé et maîtrisé par l'industrie de la microélectronique. Il s'agit actuellement du procédé d'assemblage le plus utilisé avec la réalisation de 90 % des dispositifs assemblés, loin devant les procédés Flip Chip et TAB (Tape Automated Bonding).

On distingue essentiellement deux technologies de « wire bonding » : le « ball bonding » et le « wedge bonding ». La technique du « wedge bonding » (Figure III. 1.a) utilise une aiguille qui incline le fil d'un certain angle et celui-ci est alors soudé par l'intermédiaire d'une pression exercée par l'aiguille sur le fil placé au dessus du plot. Le reste de fil non utile est coupé par l'intermédiaire d'une pince. Le « ball bonding » (Figure III. 1.b) consiste à faire passer le fil de câblage au travers d'un capillaire et à chauffer le capillaire pour former une boule de soudure à son extrémité. Cette dernière est ensuite reportée et pressée sur le plot avec une certaine force pour réaliser un bon contact entre les deux métaux ou alliages. Le capillaire est alors relevé et déplacé vers l'autre plot et le fil est déposé longitudinalement. Au final, l'extrémité du fil dépassant du plot est cassée lorsque le capillaire remonte verticalement.

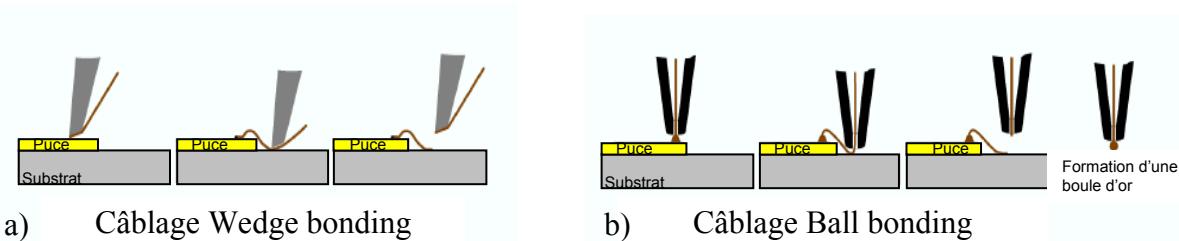


Figure III. 1 : Les deux procédés de « Wire bonding » : « Wedge bonding » et « Ball bonding »

A cela, il faut ajouter 3 procédés de câblage, le câblage par thermo-compression, le câblage ultrasonique et le câblage thermo-sonique. Comme son nom l'indique, le câblage par thermo-compression est réalisé en portant à forte température ($> 300^{\circ}\text{C}$) le fil de soudure et en le pressant sur le plot. Le procédé ultrasonique propose d'associer la pression à des vibrations ultrasoniques qui favorisent l'assemblage entre les fils et la métallisation du plot.

Pour finir, le câblage par thermocompression est une optimisation des deux procédés précédents afin d'obtenir un bon compromis entre soudures, densité de plots et contraintes physiques des plots. La composition du fil est aussi un paramètre important suivant le type de soudure souhaité et de nos jours les plus utilisés sont ceux basés sur de l'aluminium ou de l'or.

Les principaux inconvénients de ce type d'assemblage est l'espacement entre les plots et la taille de ces derniers qui sont relativement imposants. Il est évident que l'assemblage par fils de soudure entre deux éléments d'un circuit radiofréquence doit entraîner la prise en compte des éléments parasites non désirés dans les considérations du dessin des circuits. En effet les fils de soudure induisent des inductances qui sont de plus en plus prépondérantes dès que l'on augmente la fréquence de fonctionnement des circuits.

2. Le report Flip-chip

Cette technologie fût développée par IBM dans les années 1960 où elle est appelé C4 (Control Collapse Chip Connection) et permet de souder tous les plots de manière simultanée après la mise en place sur ces derniers de billes d'alliage qui réaliseront les différentes liaisons électriques et mécaniques avec l'autre élément (puce ou substrat) [1] [2]. Dans un premier temps, des billes de soudure sont disposées sur la puce (cf Figure III. 2.a). Les puces sont ensuite retournées et placée sur le substrat hôte. L'assemblage se fait alors par refusion collective des billes (cf Figure III. 2.b). Cette technique permet une meilleure répartition des plots sur la surface de la puce, ce qui a pour effet d'autoriser la réalisation de centaines voire de milliers de connexions sur une même puce. Pour fiabiliser l'ensemble et éviter les problèmes de dilatation thermique, de la résine peut être injectée entre la puce et le substrat.

. Il est souvent nécessaire de réaliser des étapes en amont de la réalisation des billes, avec par exemple le dépôt de couches barrières métalliques afin de favoriser l'adhérence des billes de soudure. Le principal avantage de ce type d'assemblage est sa grande densité de plots réalisables car contrairement au « Wire bonding », il n'est plus nécessaire de positionner les plots sur les bordures des circuits, mais ils peuvent être situés au cœur même du circuit. Concernant les performances électriques, la faible hauteur des billes (entre 50 et 200 µm) induit des pertes réduites par rapport à un assemblage par fils de soudure ainsi qu'une inductance équivalente quasi nulle. L'élément prépondérant à prendre en compte pour des

circuits radiofréquences est la capacité créée par le plot supportant la bille, qui peut entraîner une désadaptation au niveau du fonctionnement du circuit le cas échéant.

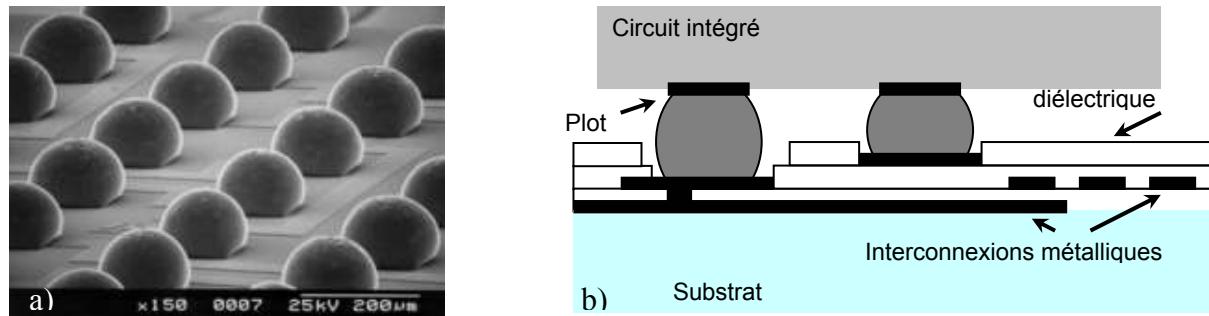


Figure III. 2 : Photographie de boules de soudure en vue d'un report Flip Chip. Principe d'un report Flip Chip

De nombreuses publications font état des performances en fréquence des interconnexions Flip-Chip avec des démonstrateurs réalisés et performants pour la bande W [3][4]. Nous citerons plus en détail le travail d'Axel Tessmann & Al, avec la réalisation d'un amplificateur AsGa fonctionnant à 94 GHz et reporté par Flip-Chip sur une ligne coplanaire réalisée sur substrat silicium faible perte [5]. La Figure III. 3 présente une photographie de cette réalisation où nous pouvons distinguer le module reporté sur les lignes coplanaires. Les plots reliés par fils de soudure ne sont que la polarisation du circuit.

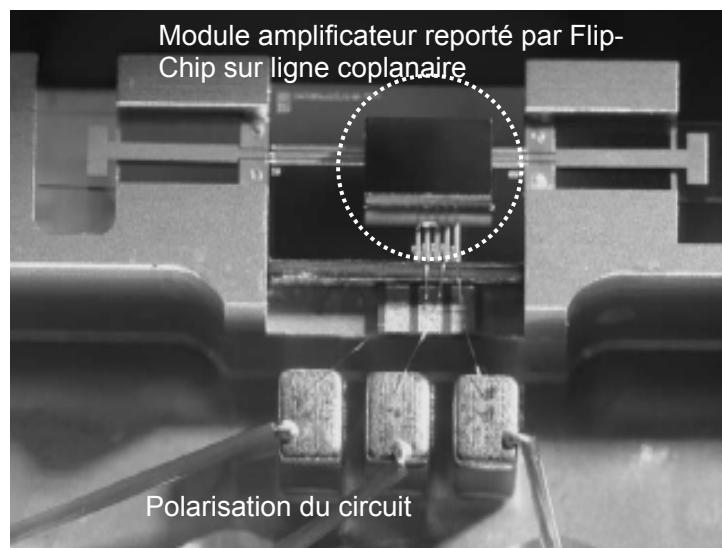


Figure III. 3 : Module Amplificateur AsGa 94GHz reporté par Flip-Chip sur ligne coplanaire d'un substrat Silicium [5]

Cet exemple et beaucoup d'autres montrent donc que cette technologie supporte aisément les fréquences élevées et présente des performances de premier ordre. Cependant, un frein au développement du Flip-chip provient des étapes technologiques pour le réaliser. En

effet, l'utiliser impose des étapes technologiques supplémentaires dans les chaînes de production afin d'établir les différentes billes de soudure et ce qui impliquerait un surcoût du à la mise aux normes de la chaîne.

Nous noterons d'autres inconvénients à cette technologie de report comme l'absence de possibilité de contrôle visuel après le report puisque la puce est fixée vers le bas. Ensuite les boules de contact sont soumises aux dilatations différentielles, entre la puce et le substrat hôte, qui peuvent entraîner des cassures dans des cas extrêmes.

3. Approche monolithique dite « Above IC »

Les filières technologiques monolithiques dites « Above IC » [6]..[8] consistent à réaliser en post-procédé des composants sur des substrats issus des filières technologiques semi-conducteurs afin d'améliorer les performances des circuits ou d'apporter de nouvelles fonctionnalités. Sur ce principe, des travaux ont portés sur la réalisation d'inductances faibles pertes en post-procédé sur le circuit intégré, en utilisant une couche intermédiaire en polyimide. L'utilisation de cette couche permet d'éloigner les inductances du substrat et ainsi réduire les pertes dues à celui-ci ([9].. [11]). La Figure III. 4 présente la réalisation d'un VCO avec le cœur du circuit réalisé dans une technologie intégrée et les inductances réalisées en post procédé comme décrit ci-dessus [13]. Le facteur de qualité de ces inductances en cuivre est de l'ordre de 17 ce qui permet au VCO d'afficher un bruit de phase à 100kHz de la porteuse égal à - 106dBc/Hz.

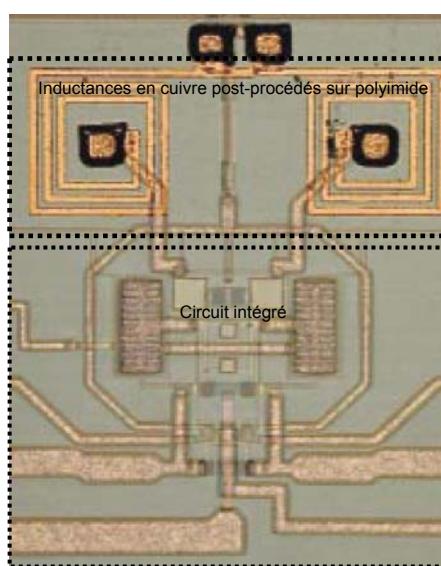


Figure III. 4 : VCO à 2GHz avec inductances en cuivre réalisées en post-procédé « Above IC »[13]

Le LAAS, par le biais du projet européen ARTEMIS a développé une filière monolithique de type « above IC » dans le but de réaliser un module radiofréquence compact, avec la réalisation de l'antenne intégrée directement sur la plaque comprenant les modules SiGe [14]. Cette intégration se fait comme nous l'avons explicité précédemment par l'utilisation d'une couche de transition en polymère (BCB). Cependant, afin de minimiser les pertes par couplages dans le substrat, un micro-usinage de volume du silicium a été réalisé juste au dessus de l'antenne. Le démonstrateur final fonctionnait à une fréquence de 24 GHz pour une surface occupée de 9 mm².

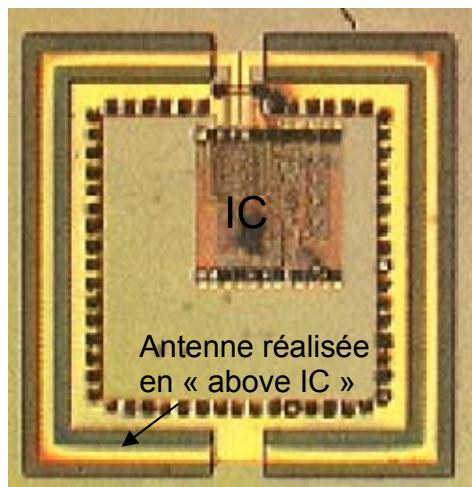


Figure III. 5 : Antenne développée et réalisée en « above IC » sur circuit SiGe dans le cadre du projet européen ARTEMIS [14]

STMicroelectronics en collaboration avec le CEA LETI propose de réaliser en post-procédé sur les plaques issues des filières BiCMOS SiGe des circuits spécifiques micro-usinés en surface [15] et [16], non réalisables pour l'instant sur la chaîne de production. Ces circuits post-procédures sont directement développés sur la couche de passivation de la plaque SiGe. La Figure III. 6.a) présente un front-end à la fréquence WCDMA utilisant un BAW [17] (Bulk acoustic Wave) comme filtre entre l'amplificateur faible bruit et le mixeur qui a été réalisé directement sur la couche de passivation des autres éléments de la technologie BiCMOS comme le présente la Figure III. 6.b). Nous constatons que les interconnexions entre la technologie BiCMOS et le FBAR sont réalisées par le plus simple des principes avec une prise de contact sur le dernier niveau métallique qui réduit au minimum l'impact de l'assemblage sur les performances de la fonction réalisée. Dans la logique des System on Chip (SoC) [18], ce type d'intégration est très intéressant puisqu'il permet d'optimiser l'intégration de composants qui sont généralement rapportés dans un second temps sur la puce. Cela peut permettre d'envisager la réalisation des éléments passifs sensibles du circuit (inductances et

capacités) avec le même principe, pour augmenter leur coefficient de qualité en les éloignant du substrat.

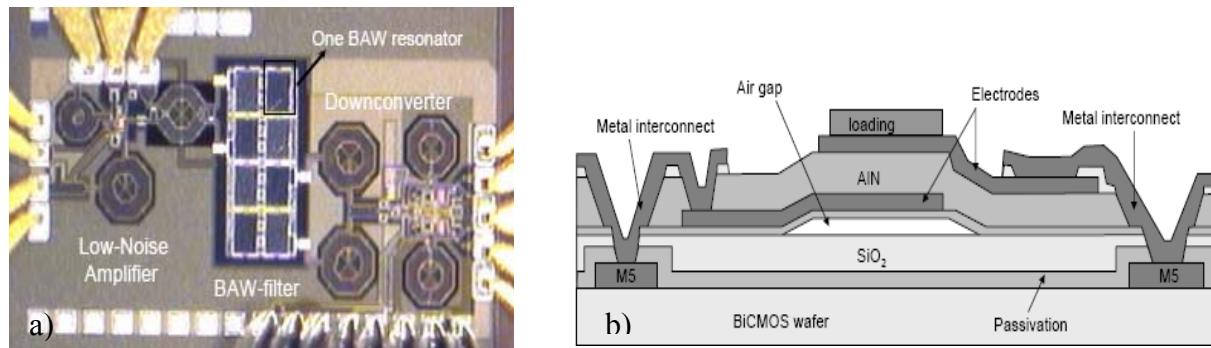


Figure III. 6 : Filtre BAW développé en « ABOVE IC » sur un substrat BiCMOS [17] [20]

Ce type d'intégration monolithique présente de nombreux avantages. En premier lieu, elle permet directement l'intégration de composants qui sont généralement réalisés sur d'autres substrats et seulement après, reportés sur le substrat hôte comme par exemple les antennes. De plus, comme nous l'avons vu, elle permet d'optimiser les paramètres des inductances en les éloignant du substrat et ainsi augmenter les performances des circuits radiofréquences. Ses limites en fréquences ne sont pas encore bien établies et devraient être proches de celles du procédé Flip-Chip, et à l'heure actuelle des démonstrateurs à 24 GHz ont pu être réalisés. D'un point de vue technologique, l'intégration monolithique dite « above IC » est très aisée en mettre à œuvre puisque ses étapes de réalisation ne requièrent que des outils déjà présents dans les centrales semi-conducteur.

4. Conclusions

Nous venons de présenter trois méthodes d'assemblage : par fils de soudure, Flip-Chip et monolithique dite « above IC ». L'assemblage par fils de soudure, actuellement le plus répandu grâce notamment à sa facilité de mise en œuvre, présente des inductances parasites qu'il faut prendre en compte lors de la conception des circuits et qui peuvent être préjudiciables aux performances de ces derniers pour des fréquences supérieures à 10 GHz. Le report par Flip-Chip, au contraire, présente de très bonnes performances électriques et ceux pour des fréquences supérieures à 70 GHz. Cependant, son utilisation en production implique une modification du procédé technologique avec l'ajout de nouvelles étapes, ce qui impliquerait un coût assez élevé de mise en service. Enfin, l'intégration monolithique dite

« above IC » présente de nombreux avantages électriques mais aussi sa réalisation est entièrement compatible avec les filières semi-conducteurs classiques.

Nous résumons et récapitulons dans le Tableau III. 1 les avantages et défauts de chaque procédé d'assemblage.

	« above IC »	Flip-Chip	« Wire bonding »
Encombrement	++	+	-
Coût	++	/	+
Facilité de réalisation	+	/	++
Bande de fréquences	++	++	-
performances	+	+	-

Tableau III. 1 : récapitulatifs des avantages et inconvénients des différents procédés d'assemblage

Nous venons de présenter un aperçu des différentes techniques d'assemblages en vue de la réalisation de l'amplificateur faible bruit reconfigurable en fréquence. Néanmoins, avant de poursuivre, il semble opportun de vérifier la validité des dessins de nos circuits SiGe et celle de notre projet sans pour le moment assembler les deux technologies.

II. Pré-Validation du concept de LNA reconfigurable à l'aide de circuits « tests » spécifiques

Avant même d'intégrer les MEMS RF avec le LNA réalisé en technologie SiGe, nous avons voulu vérifier notre concept de LNA reconfigurable en fréquence par le biais de la modifications de la valeur des capacités des réseaux d'adaptation d'entrée et de sortie, de même vérifier le fonctionnement intrinsèque du circuit actif. Pour cela, nous avons conçu et réalisé deux circuits Tests, l'un à 2,45 GHz et l'autre à 5 GHz avec non pas des capacités MEMS variable mais des capacités intégrées. Ces deux circuits vont maintenant être détaillés dans les paragraphes suivants. Afin de se rapprocher le plus possible de la conception finale avec capacités MEMS RF, nous avons tenu compte dans les circuits « tests » des éléments parasites induits par l'assemblage des technologies BiCMOS et MEMS RF.

1. Prise en compte des éléments parasites dus à l'assemblage des technologies

BiCMOS/MEMS RF

(1) En technologie BiCMOS de STMicroelectronics

Comme nous avons pu l'apercevoir lors de la présentation des dessins des masques dans le chapitre I, l'assemblage des MEMS RF avec le circuit intégré impose des éléments spécifiques. Dans le cadre d'une intégration « Above IC », nous avons fait le choix de placer les MEMS RF de part et d'autre du circuit intégré afin de nous affranchir des couplages qui pourraient exister entre les MEMS RF et la partie intégrée du circuit reconfigurable. Comme l'assemblage par fils de soudure impose ce principe, il s'avère très intéressant pour nous d'utiliser la même base pour les trois types d'assemblage.

Suite à cela, nous avons donc placé les plots d'assemblage en bordure du circuit intégré reliés au cœur du circuit par des lignes de transmission relativement longue ($> 500 \mu\text{m}$). Ces plots sont définis par les règles de dessin de la technologie BiCMOS 7RF utilisée, qui impose une surface minimale de $65*70 \mu\text{m}^2$. Autant pour l'approche par « fils de soudure » ou Flip-Chip, cette surface est nécessaire pour garantir un bon assemblage, autant l'intégration « Above IC » nécessite une surface moindre. Cette superficie supplémentaire est d'autant plus dommageable que ces plots présentent une capacité parallèle « parasite » préjudiciable aux performances du circuit (Cf chapitre I) et qu'une minimisation de la superficie du plot aurait permis d'optimiser cette capacité parallèle. En conséquence, nous prendrons la même superficie de plot pour les différents assemblages avec la valeur minimale réalisable. Concernant les lignes de transmission, elles sont prises en compte dans le « design kit » mais leur longueur n'est que très peu pénalisante sur les performances du circuit au vue de nos fréquences d'utilisation.

Tous les éléments issus de la filière SiGe sont pris en compte dans le « design kit » de la technologie excepté les capacités induites par les plots qui ont été modélisées par nos soins et prises en compte lors des simulations ADS.

(2) En technologie MEMS du LAAS

Suivant le type d'assemblage, les paramètres à considérer ne sont pas les mêmes. Dans le cadre d'une approche monolithique « above IC », les interconnexions entre le circuit actif et les capacités MEMS peuvent être modélisées par de très faibles inductances et résistances en série. Pour rappel la capacité induite par le plot a déjà été prise en compte dans le dessin du circuit intégré. Dans la cadre d'une approche par « Wire bonding », l'élément prépondérant est l'inductance due au fil de soudure de l'ordre de 1 nH pour 1 mm de longueur et un diamètre de 0,25 mm. Pour ce qui est du report Flip Chip, le peu d'expérience que nous avions ne nous permettait pas d'établir un modèle électrique bien spécifique. Nous nous sommes donc basés sur le même modèle électrique que celui développé en vue de l'assemblage « Above IC ».

2. Conception des circuits à 2,45GHz et 5GHz

Deux circuits ont été conçus. Le premier circuit sera donc réalisé pour fonctionner à 2,45 GHz avec les capacités prenant les valeurs des MEMS RF pour cet état de fonctionnement et le deuxième circuit sera fonctionnel à 5,5 GHz avec les valeurs des capacités en conséquence. Il est bien évident que ce remplacement des MEMS par des capacités intégrées ne sera pas représentatif du fonctionnement futur du circuit car le modèle des capacités intégrées est différent de celui des MEMS. D'ailleurs il nous a fallu réajuster certaines valeurs de composants afin de retrouver un fonctionnement optimal des circuits.

Nous avons profité de ces deux circuits pour réaliser la même topologie que ceux des versions prévues pour l'assemblage avec des MEMS, afin de tenir compte des éléments intégrés induits par l'assemblage tels que les plots et les lignes de transmission menant à ses plots. Nous avons voulu aussi représenter l'assemblage réalisé par fils de soudure en incorporant entre les plots et les capacités intégrées des inductances de 1 nH. Néanmoins comme pour les capacités intégrées par rapport aux MEMS, l'ajout de ces inductances intégrées pour représenter le futur assemblage par fils de soudure n'est que démonstratif, puisque le modèle d'une inductance intégrée en technologie BiCMOS SiGe est très éloigné de celui d'un fil de soudure.

Nous présentons sur la Figure III. 7, la photographie de l'un des deux circuits. La différence avec l'autre circuit se situe juste au niveau des capacités entourées par des cercles sur la figure, car sinon les deux circuits sont en tous points identiques (TBH, capacités, inductances...). Les valeurs des capacités représentant les MEMS sont indiquées pour les deux circuits.

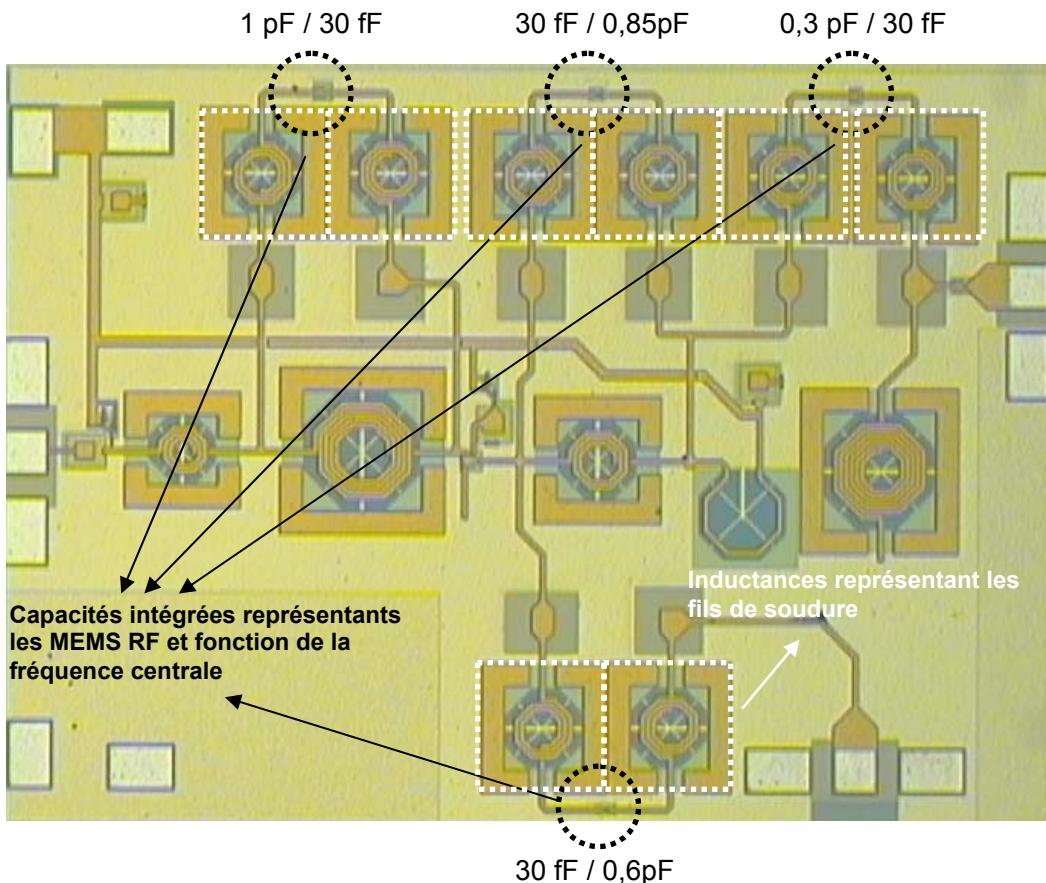


Figure III. 7 : photographie d'un circuit test à 5 GHz/2,45 GHz

3. Caractérisation des circuits « tests »

Nous avons mesuré les performances de ces deux circuits tests. Les résultats à 5 GHz (Figure III. 8 et Figure III. 9) ont montré une bonne corrélation entre mesures et simulations même si quelques écarts sont perceptibles comme le gain inférieur de 2 dB par rapport à la valeur attendue et le paramètre S22 qui est lui supérieur de 10 dB par rapport à la simulation.

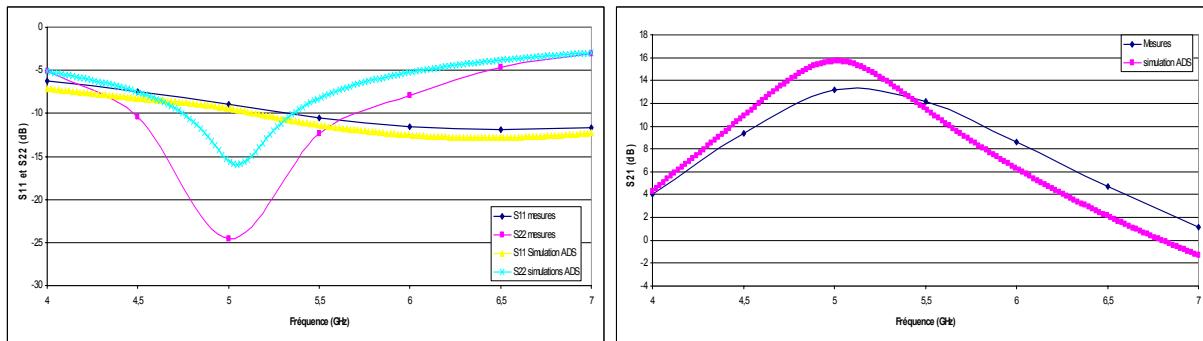


Figure III. 8 : Paramètres S11, S22 et S21 simulés et mesurés du circuit test centré à 5 GHz

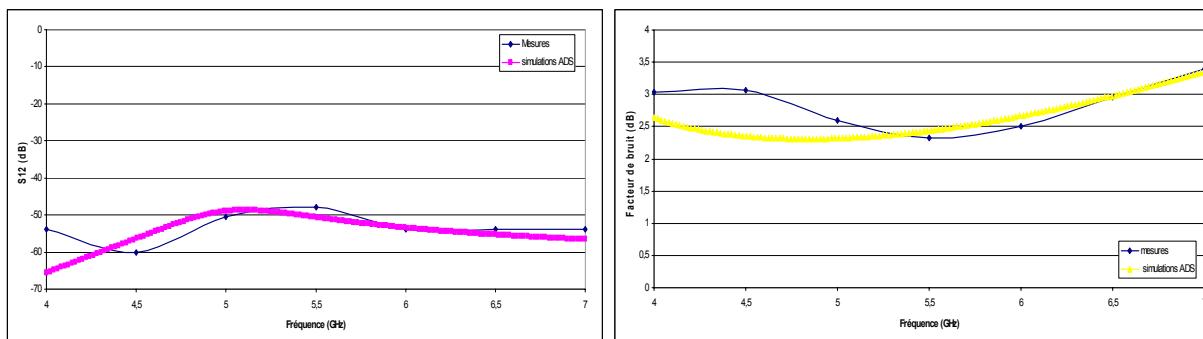


Figure III. 9 : Paramètres S12 et facteur de bruit simulés et mesurés du circuit test centré à 5 GHz

Ces variations sont dues à une erreur effectuée lors de la prise en compte des plots d’assemblage. En effet, nous avions considéré dans nos simulations les plots tels qu’ils sont dans les circuits prévus pour l’assemblage. Or dans ces circuits la surface des plots est moindre du fait que les accès aux plots biseautés ont été supprimés pour limiter la capacité induite contrairement aux circuits tests où deux lignes intégrés profilées y aboutissent (cf Figure III. 910). Cela a pour conséquence d’augmenter la surface effective par celles encadrées en pointillés. Cela augmente également d’autant la capacité parallèle et pénalise les performances en gain du circuit. Concernant les meilleures performances du paramètre S22 par rapport aux simulations, aucune explication à l’heure actuelle n’a pu être démontrée.

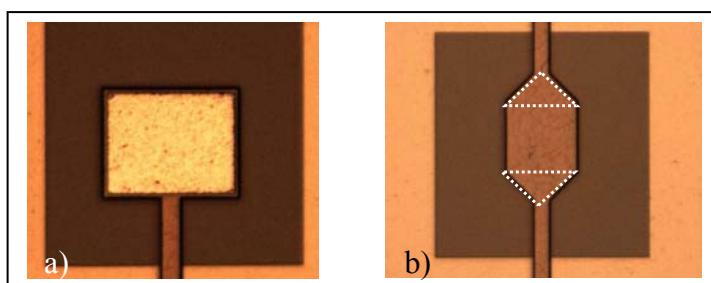


Figure III. 10 : Différence entre les plots prévus pour l’assemblage a) et ceux des circuits tests b)

Malgré cela, les performances à 5 GHz sont donc dans l'ensemble conformes à ce que nous attendions et permettent de valider l'adaptation du circuit à 5 GHz.

Le circuit test réalisé pour fonctionner à 2,45 GHz présente quant à lui des performances (cf Figure III. 11 et Figure III. 12) similaires aux simulations. Ceci valide à nouveau nos choix effectués pour la technologie SiGe, même si nous constatons une divergence sensible sur le paramètre S11 qui est due comme pour le circuit à 5,5 GHz à la modification du dessin des plots. La mesure du facteur de bruit à 2,45 GHz n'a pu être assuré, le banc de mesure à cette époque ne permettant d'effectuer des mesures convenables pour des fréquences inférieures à 3 GHz.

Cependant il faut rappeler que ces circuits comprenaient des inductances intégrées et des plots de contact censés modéliser les éléments d'un assemblage par fils de soudure, mais qu'ils ont apporté aussi des éléments parasites qui n'auront pas lieu d'être dans le cadre d'un véritable assemblage par fils de soudure.

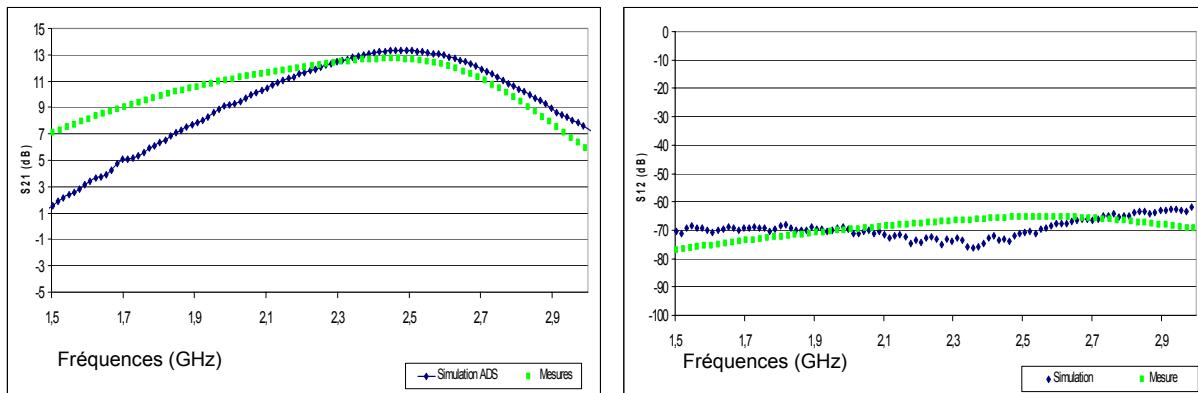


Figure III. 11 : Paramètres S_{21} , S_{12} simulés et mesurés du circuit test centré à 2,45 GHz

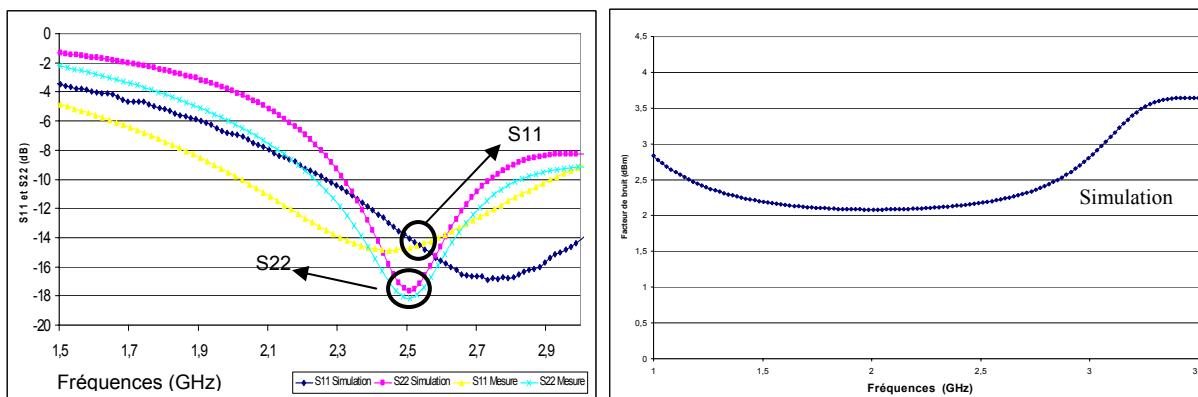


Figure III. 12 : Paramètres S_{11} , S_{22} et facteur de bruit simulés et mesurés du circuit test centré à 2,45 GHz

Nous signalerons, que sous une polarisation de 2,7 V les points de compression à 1 dB en entrée des circuits sont respectivement de -17 dBm et -18 dBm pour les circuits à 5 GHz et 2,45 GHz, et pour des II_{p3} respectifs de -8dBm et -7 dBm.

En conclusion, nous pouvons indiquer que les performances de ces circuits correspondent aux simulations que nous avons effectuées. Cela permet de valider le dessin de la partie SiGe et les considérations sur les plots. Nous validons aussi le concept d'amplificateur faible bruit reconfigurable en fréquence, puisque, par le seul changement des valeurs des capacités, nous arrivons à modifier la fréquence de fonctionnement des circuits.

Cela acquis, nous pouvons passer aux diverses études réalisées pour assembler les deux technologies.

III. Techniques d'assemblage mises en place en vue d'intégrer les MEMS RF au circuit SiGe

Nous avons fait le choix d'étudier les trois opportunités d'assemblage. En premier lieu la méthode par fils de soudure car sa mise en œuvre semble aisée et que nos fréquences d'utilisation ne sont pas pénalisantes par rapport aux inductances ramenées par les fils. Cette méthode a donc été développée afin d'obtenir rapidement et simplement des démonstrateurs électriques en vue d'une caractérisation radio fréquence.

Puis nous étudierons le report par Flip-Chip qui nécessite la mise au point technologique de plots ou billes de soudure. Pour finir, nous présenterons nos travaux sur l'intégration monolithique.

1. L'assemblage par fils de soudure ou « Wire Bonding »

L'objectif de cette technique est de reporter la puce SiGe sur la plaquette contenant les MEMS RF réalisés et de relier ces derniers et le circuit intégré par des fils de soudure (cf Figure III. 13). Malgré l'aspect simpliste de la méthode, sa mise au point s'est avérée plus difficile que ce qui était envisagé.

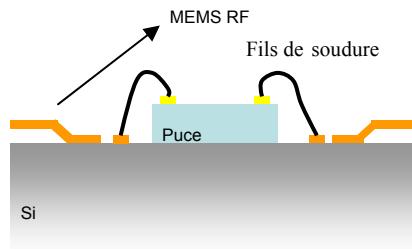


Figure III. 13 : Principe du report par fils de soudure

Le report des puces se fait de manière manuelle afin de gagner du temps et éviter l'utilisation d'une machinerie trop imposante. Cela entraînera sans doute des petites variations sur les performances et la reproductibilité, mais cela n'aura pas de grande influence dans le cadre de ces démonstrateurs. De toute façon, il est tout à fait envisageable d'utiliser une machine automatique précise au micron si le besoin est réel.

La conséquence la plus critique de la filière MEMS RF actuelle est qu'il nous est impossible de soumettre les MEMS (une fois libérés) à des températures supérieures à 80 °C. Au-delà nous avons une dégradation irrémédiable des micro-commutateurs. En effet, sous l'effet de la chaleur, le pont qui est constitué d'un métal (de l'or dans notre procédé) se dilate et tend à s'élever à des hauteurs bien supérieures à la hauteur de repos. Dans ce cas, le pont ne présente plus les mêmes caractéristiques, sa tension d'activation se trouve augmentée, sa capacité à l'état inactif est diminuée et dans le pire des scénarios, le MEMS peut être détruit.

Afin de maintenir la puce sur le BCB déposé sur la plaquette MEMS, nous utilisons une colle classique pour procédés électroniques. Le durcissement et la polymérisation de ce type de colle est fonction du temps et de la température de l'environnement dans lequel elle se trouve. Afin de minimiser tout risque de modification des structures MEMS, cette étape s'est faite à 35 °C durant 48 h. Dès lors il nous est possible de relier les plots du circuit SiGe aux plots du réseau MEMS RF. Dans un premier temps, nous avons utilisé une machine « Wedge bonding » semi automatique, avec des fils en aluminium de 18µm de diamètre. Ces reports furent un échec comme le montre la Figure III. 14. On peut voir en effet que les plots et lignes en or se sont décollés du BCB. Après plusieurs tentatives, il s'est avéré impossible de réaliser des « wire bonding » reproductibles et l'utilisation de cet outil fut abandonnée.

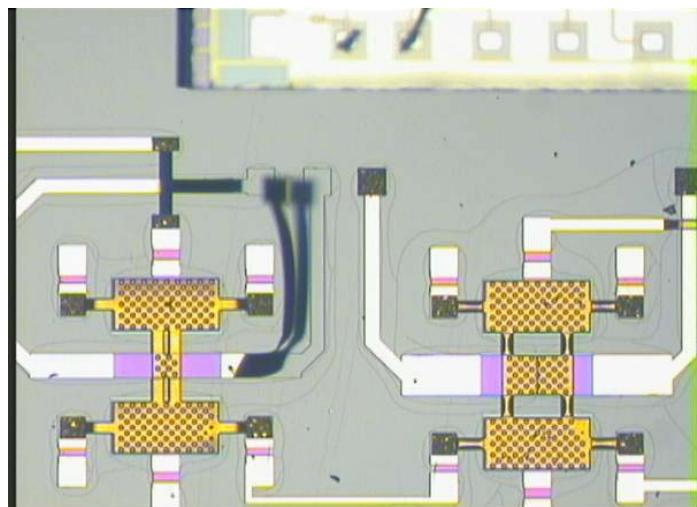


Figure III. 14 : Plots et pistes arrachés après un report par fils de soudure.

L'utilisation d'une machine entièrement manuelle fût donc envisagée et après quelques réglages tant en pression qu'en puissance des ultrasons, les premiers résultats furent positifs. La reproductibilité était assurée et d'autres modules ont donc été reliés par fils de soudure, comme présenté sur la Figure III. 15. Il est à noté que le fil utilisé fait $25\mu\text{m}$ de diamètre et que par conséquent il n'est pas facile de le souder sur les plots en aluminium de $65*70\mu\text{m}^2$.

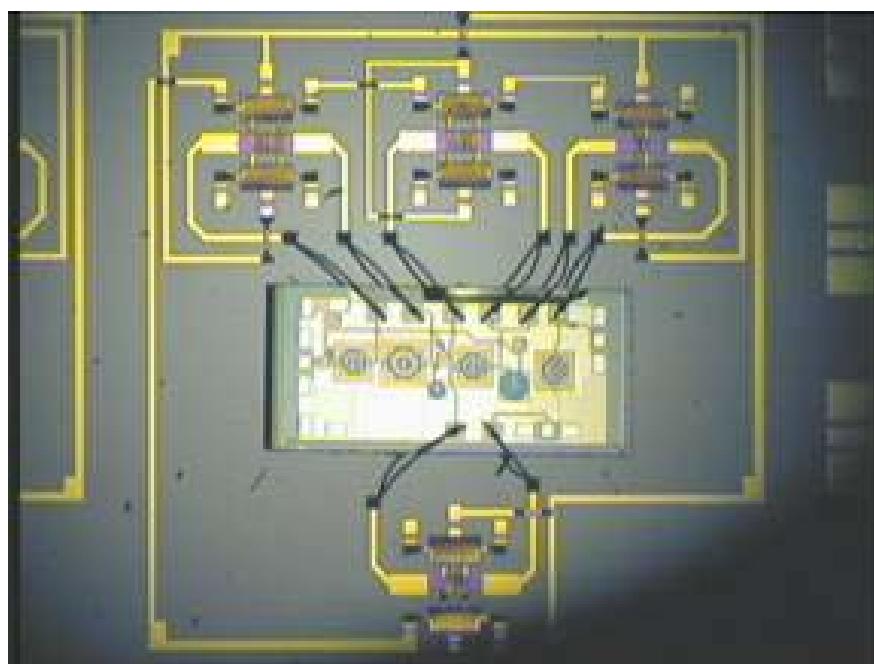


Figure III. 15: Module Circuit SiGe – MEMS RF assemblé par bonding.

2. Etude préliminaire de la technique de report Flip-Chip

L’assemblage par « Flip-Chip » des deux filières technologiques est une solution intéressante, mais elle n’était pas encore développée au LAAS. Par conséquent nous nous sommes orientés vers le développement d’un procédé technologique compatible avec notre filière MEMS RF afin de reporter les puces d’une manière Flip-Chip.

Nous avons choisi de réaliser, lors du procédé MEMS RF , des plots électrolytiques en cuivre recouverts d’une fine couche d’or (afin d’éviter toute oxydation du cuivre). Ces plots sont ensuite utilisés comme interconnexions entre le circuit intégré (puce) et la plaque MEMS. Une fois les plots réalisés, nous assemblons le wafer MEMS et les puces SiGe par thermo compression (cf Figure III. 16)

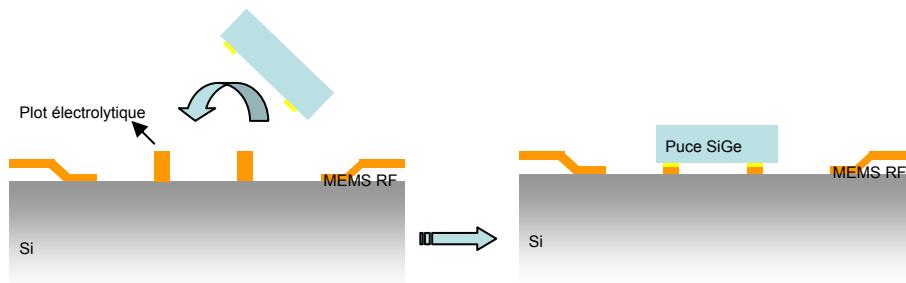


Figure III. 16 : Principe du report Flip-Chip

Nous utiliserons les moyens technologiques à notre disposition au LAAS comme tous les équipements de salle blanche ainsi que la machine Karl Suss FC 150, machine permettant de réaliser des reports Flip Chip. Cette dernière permet lors des reports, de contrôler la pression appliquée, les températures du support et du bras ainsi que les durées des temps d’application.

- 1) Intégration de la fabrication des plots dans la filière technologique de
MEMS RF

La réalisation des plots doit être totalement compatible avec la technologie MEMS RF et devra se réaliser en parallèle ou en amont de cette filière puisqu’il n’est pas envisageable de réaliser les plots alors que les membranes des capacités variables MEMS seront libérées. En effet comme nous l’avons indiqué pour le procédé « wire bonding », les membranes libérées

sont sensibles aux températures extérieures et ne peuvent donc plus subir des recuits sur plaque chauffante nécessaires pour toute utilisation de résines classiques photosensibles.

Nous avons alors décidé d'inclure la réalisation des plots au cœur même de la filière MEMS et d'utiliser ainsi certaines étapes technologiques de cette filière pour simplifier le procédé. Nous allons donc maintenant détailler notre méthodologie qui démarre lors du dépôt par « lift off » du premier niveau métallique puisque nous réalisons alors la base du plot destiné au report « Flip Chip ». La seconde étape vient lors de l'ouverture de la résine sacrificielle avec une ouverture simultanée sur les ancrages des membranes et des plots. Afin de pouvoir effectuer la croissance électrolytiques au niveau des plots, nous déposons par évaporation une couche de Ti/Au que nous gravons au niveau des membranes et ensuite nous déposons la couche d'or par évaporation nécessaire à l'élaboration des membranes. Dès lors commence les étapes propres à la réalisation des plots, nous élaborons les moules qui définissent les plots avec un procédé de résine épaisse basé sur l'AZ 4562, et suit ensuite le dépôt électrolytique de cuivre. Nous nettoyons alors la résine définissant les moules afin de poursuivre les étapes de la filière MEMS avec le dépôt électrolytique d'or épaississant les membranes et par la même occasion recouvrant les plots en cuivre pour éviter que ceux-ci ne s'oxydent (Figure III. 17).

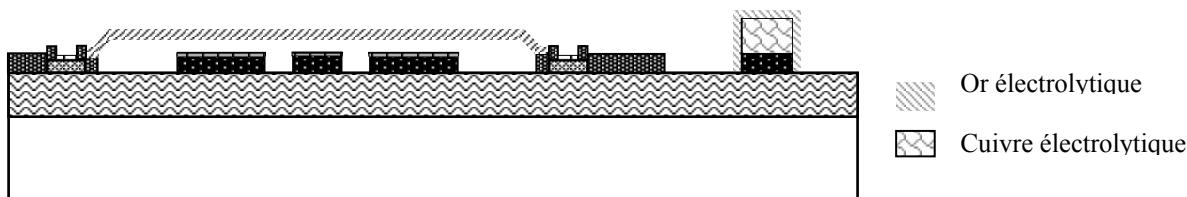


Figure III. 17 : schéma en coupe de MEMS RF avec les plots pour un assemblage par procédé Flip Chip

Afin de valider la réalisation des plots en cuivre recouvert d'or, nous avons effectué plusieurs séries de tests qui nous ont permis de déterminer plusieurs paramètres telles que les épaisseurs de cuivre et d'or ainsi que les paramètres de report

2) Réalisation et tests de reports

Nos premiers tests ont été effectués avec des reports sur silicium massif ou sur silicium recouvert d'une couche d'oxyde. La Figure III. 18 présente une photographie prise au

MEB de plots réalisés sur silicium massif en deux dépôts successifs de cuivre et recouvert d'or. Leur épaisseur totale est de $60\mu\text{m}$. Nous noterons un léger décalage entre les deux dépôts successifs du à une erreur sur l'alignement des masques lors de la deuxième photolithographie.

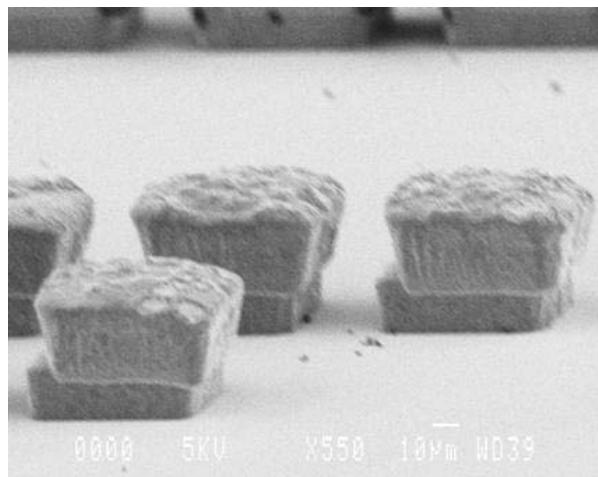


Figure III. 18: Vue au MEB des premiers plots en cuivre et or

Ces plots réalisés, nos premiers tests de reports par thermo compression ont montré que les épaisseurs d'or et de cuivre étaient trop importantes : ceux-ci s'écrasaient sur de trop grandes surfaces comme le montre la Figure III. 19, où nous pouvons voir que les plots se chevauchent les uns sur les autres.

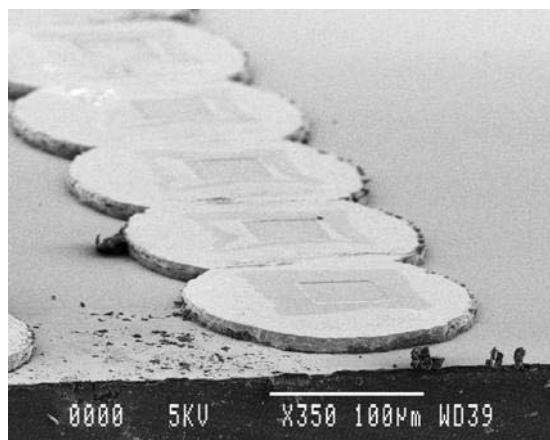


Figure III. 19: Photographie montrant l'écrasement des plots lors du premier test de report.

Suite à cela, nous avons optimisé les épaisseurs de cuivre et d'or. La Figure III. 20 montre plusieurs plots après un report réussi et le retrait de la puce. Nous pouvons voir que ces

derniers se sont déformés de manière uniforme et sans débordement excessif. Ces plots étaient constitués de $23\mu\text{m}$ de cuivre électrolytique et de $2\mu\text{m}$ d'or électrolytique. Cette couche d'or correspond bien à nos attentes puisque les membranes de nos MEMS sont réalisées avec cette couche et que leur épaisseur doit être de $2\mu\text{m}$.

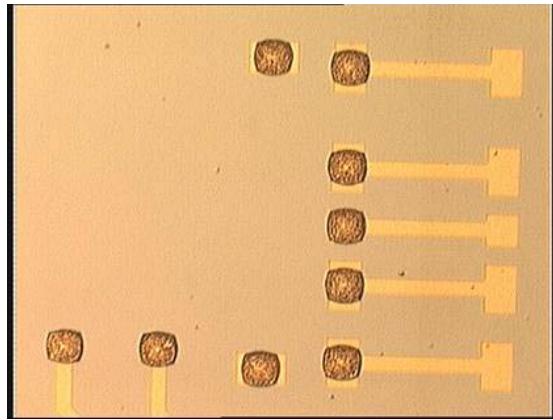


Figure III. 20: Plots composés de $23\mu\text{m}$ de cuivre et de $2\mu\text{m}$ d'or après report par thermo compression.

Une fois la composition des plots établie, nous pouvons déterminer et optimiser les différents paramètres du report comme la pression, la température et le temps d'application. Pour cela nous avons réalisé plusieurs tests sur Silicium massif et sur oxyde de silicium. Ils ont été effectués suivant les conditions montrées sur la Figure III. 21, où Mt est le temps de montée à la température sélectionnée, Tt la durée d'application de cette température et Dt le temps de descente à la température ambiante, avec une même équivalence pour l'application de la pression avec les variables Mp , Tp et Dp . La commande en température n'était appliquée qu'au bras tenant la puce et non pas au substrat portant les MEMS, afin que ces derniers ne subissent pas de températures trop élevées. Pour ces tests, les puces reportées étaient simplement recouvertes d'une couche d'aluminium d'une épaisseur de $1\mu\text{m}$.



Figure III. 21 : Conditions et paramètres du report Flip-Chip

Nous pouvons voir dans le Tableau III. 2 présentant les tests de report Flip-Chip sur oxyde de silicium, que certains paramètres se détachent par leur influence pour la réalisation de reports. En tenant compte des contraintes sur la température imposées par la présence des

MEMS RF, la valeur de la pression appliquée doit être supérieure ou égale à 30 kg et la température commandée ne doit pas excéder 250 °C. Quant aux différents temps, une légère variation de ceux-ci ne semble pas avoir une grande influence sur la tenue du report. La pression totale appliquée de 30kg correspond à une pression par plot de 1,4 kg. Cette forte valeur de la pression appliquée est justifiée par le fait que la température de la plaquette où sont réalisés les plots ne dépasse pas les 80 °C pour préserver les MEMS.

Il est à noter que les paramètres des reports sur silicium massif ou sur oxyde de silicium sont équivalents.

Test	T° (°C)	Mt/ T/ Dt (s)	P (kg)	Mp/ Tp /Dp (s)	Résultats	T° wafer (°C)
8	250	30 / 30 / 30	30	30 / 40 / 30	Collé	88
9	250	40 / 20 / 40	20	30 / 30 / 30	Non collé	92
10	250	40 / 30 / 40	20	30 / 30 / 30	Non collé	50
11	250	40 / 20 / 40	25	30 / 30 / 30	Non Collé	X
12	250	40 / 20 / 40	30	30 / 30 / 30	Collé	71
13	250	40 / 20 / 40	40	30 / 30 / 30	Collé	67
14	250	40 / 20 / 40	35	30 / 30 / 30	Collé	74

Tableau III. 2 Tests de report Flip Chip sur Oxyde de silicium

Nous présentons sur la Figure III. 22 une vue au MEB d'un report d'une puce par Flip-Chip.

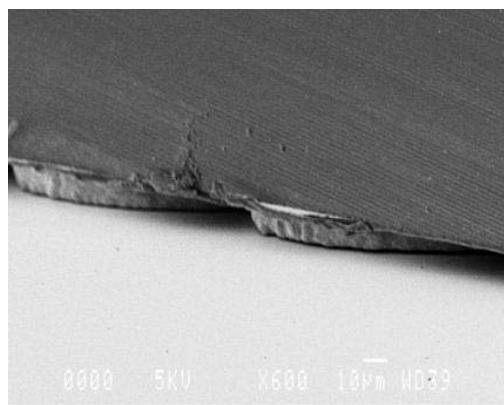


Figure III. 22 : Report d'une puce par assemblage Flip Chip

Une fois les paramètres de report définis, nous avons étudié la résistance électrique des plots et de nombreux tests sous pointes ont montré que cette résistance est inférieure à $1,2 \Omega$ pour un plot d'une superficie de $70*65 \mu\text{m}^2$. Cette valeur correspond à la valeur minimale mesurée, la résistance étant sans doute plus faible que cette valeur. En effet, la mesure est

effectuée en DC et le posé ainsi que la qualité des pointes ne nous permet pas d'avoir une meilleure précision.

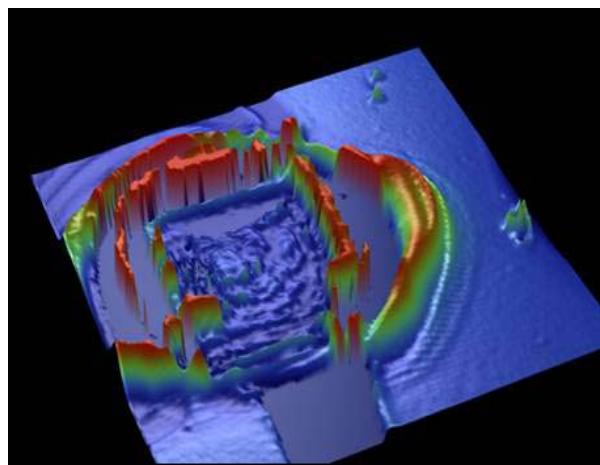
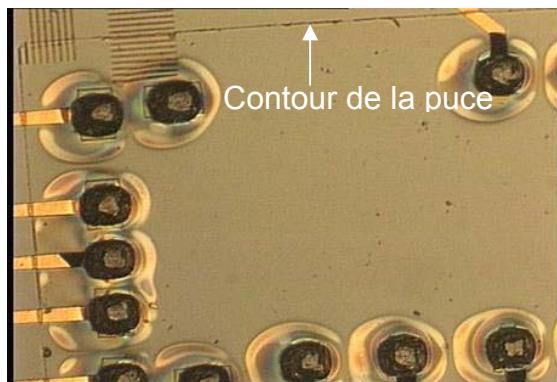
En conclusion de ces Tests sur silicium massif et sur Oxyde de silicium, nous pouvons dire que nous avons élaboré des paramètres permettant de réaliser des reports Flip Chip en respectant les contraintes dues aux MEMS RF. Les tests électriques ont montré un bon contact électrique par le biais du plot entre la puce et le wafer et des tests radiofréquences sont à envisager pour étudier l'impact de ces plots sur le signal RF.

Nous allons maintenant présenter des tests de report avec des plots réalisés sur une couche de BCB, brique de base actuelle de notre filière MEMS RF. Pour cela nous avons repris les paramètres déterminés lors des précédents tests et qui sont indiqués dans le Tableau III. 3.

Test	T° (°C)	Mt/ T/ Dt (s)	P (kg)	Mp/ Tp /Dp (s)	Résultats	T° wafer (°C)
15	250	40 / 20 / 40	30	30 / 40 / 30	Non Collé	85
16	200	40 / 20 / 40	30	30 / 30 / 30	Non collé	87
17	300	40 / 30 / 40	25	30 / 30 / 30	Non collé	92

Tableau III. 3 : Tests de report Flip Chip avec des plots réalisés sur BCB

Aucun de ces reports n'a réussi et les premières constatations visuelles ont montré une déformation du BCB comme le montre la Figure III. 23. Nous pouvons ainsi constater que les plots ne sont plus sur le BCB mais sont restés collés sur la puce. Nous pouvons aussi voir que des marques ont été laissées par le contour de la puce, ce qui tend à démontrer l'enfoncement des plots dans le BCB. Afin de vérifier cette hypothèse, nous avons effectué quelques mesures au profilomètre optique dont une des vues de l'emplacement initial d'un plot est présentée sur la Figure III. 24. Cette dernière montre la forte déformation subie par le BCB suite à la tentative de report.



Il ressort de cette figure que le BCB s'est enfoncé sur environ 5 μm (pour rappel son épaisseur initiale était de 10 μm). Les liserais ou anneaux observés, atteignent en bordure, des hauteurs maximales d'une valeur de 18 μm .

Cette déformation est due à la forte valeur de la pression appliquée qui est la résultante de la faible température à laquelle la plaque est portée. Une réponse à cette problématique pourrait être d'ouvrir des fenêtres dans le BCB au niveau des plots, ce qui permettrait de faire croître directement ces derniers sur Silicium et consoliderait l'assise des vias lors du report. Nous n'avons malheureusement pas eu le temps d'effectuer ce test et de l'appliquer à notre LNA reconfigurable.

En conclusion de cette partie sur le report Flip-Chip, nous avons défini un procédé technologique de fabrication des plots compatibles avec la fabrication des MEMS RF. Des premiers test de report ont permis de définir d'une part la composition des plots métalliques requis, et d'autre part les conditions en température et pression du report par thermo-

compression. Pour l'instant, les reports effectués sur substrat avec BCB ont montré des difficultés avec l'enfoncement des plots dans le polymère. Une solution plus stable est néanmoins proposée et reste à tester. Une autre solution consisterait également à privilégier la conception et fabrication des structures MEMS RF sur substrat SiO_2/SiN plutôt que BCB dans le cas des reports des circuits intégrés par Flip-Chip. Nous n'avons bien sûr pas choisi cette solution qui sous entend de concevoir à nouveau toutes nos capacités MEMS en conséquence.

3. Etude préliminaire de l'intégration monolithique « hybride »

Notre filière MEMS RF a été développée dans la perspective d'un assemblage en technologie monolithique « Above IC », qui pour rappel consiste à réaliser les capacités variables digitales MEMS RF en post-procédé sur les plaques SiGe en utilisant une couche intermédiaire composée de BCB. La réalisation et la compatibilité des composants MEMS non mobiles sur circuit intégré a d'ailleurs déjà été validé lors de projet antérieur au LAAS [14]. Malheureusement la non disponibilité de plaque entière SiGe avec l'obtention uniquement de puces découpées nous a obligé à repenser ce mode de report. Pour ce faire nous proposons une approche « Above IC hybride » qui se différencie de la précédente par l'intégration de la puce dans une cavité de la plaquette silicium. Cette dernière et la puce seront ensuite recouvertes de la couche de BCB tel que présenté sur la Figure III. 25.

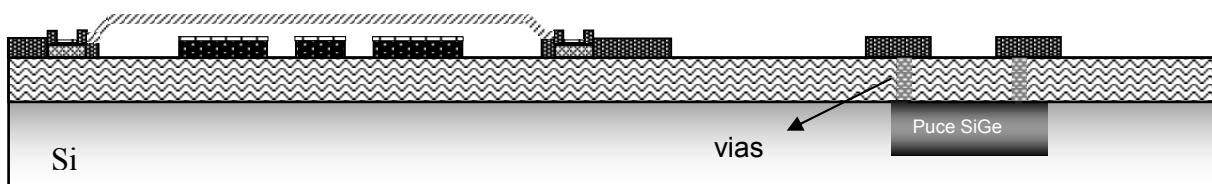


Figure III. 25 : Principe du report « Above IC hybride » compatible avec la filière MEMS RF

Il s'agit donc de reporter la puce SiGe dans une cavité gravée par RIE dans le silicium de la plaque MEMS et d'une épaisseur équivalente à l'épaisseur de la puce. Suite à cela, nous déposons une couche de BCB d'une épaisseur de 10 μm afin de réaliser par la suite le procédé MEMS RF (Figure III. 26). Les dimensions de la puce sont égales à 1100 μm pour la largeur et 2500 μm pour la longueur et une épaisseur de 240 μm .

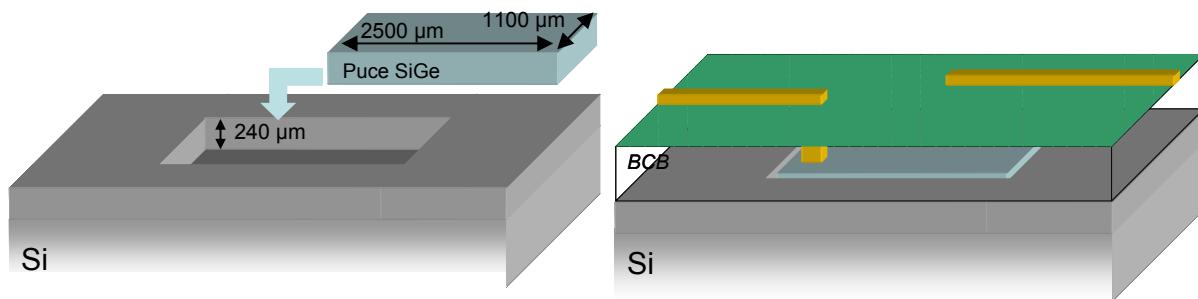


Figure III. 26 : Report de la puce SiGe dans une cavité gravée dans le silicium, élaboration de plots et dépôt de la couche de BCB.

La principale problématique de ce type de report hybride concerne la précision et les interstices qui en découlent. Afin de pouvoir réaliser un report convenable et reproductible à l'aide de la FC 150 de Karl Suss, il faut que la taille des interstices de chaque côté de la puce soit supérieur à 5 μm (Figure III. 27). Or il est bien évident que ces tranchées ne permettront pas de réaliser des dépôts continus et uniformes si elles ne sont pas comblées. Il nous faut donc développer un procédé permettant de combler ces tranchées afin de pouvoir développer notre filière MEMS RF et les réseaux de lignes nécessaires.

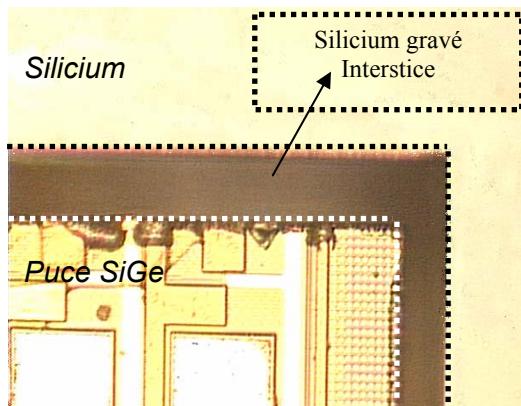


Figure III. 27 : Puce reportée dans une cavité gravée dans le silicium, d'une profondeur de 240 μm.

La première étude a porté sur la « colle » à utiliser pour maintenir en place la puce au fond de la cavité. Cette « colle » doit pouvoir supporter le post procédé MEMS RF avec le recuit du BCB (250 °C) et le dépôt PECVD de la couche de nitrure réalisé à 300 °C. Aucune colle disponible au LAAS ne supportait des températures supérieures à 250 °C. Notre choix fut alors d'effectuer des tests en utilisant le BCB comme élément de collage. Le maintien des puces semble bien assuré par le BCB. Des études sont actuellement en cours pour combler les

interstices entre la paroi de la cavité et la puce de façon uniforme, tout en assurant une bonne planéité du polymère. L'utilisation d'une machine CMP (Chemical Mechanical Polishing) permettra de faciliter cette étape.

Pour conclure ce paragraphe sur l'intégration monolithique, celle-ci n'a malencontreusement pas pu aboutir à l'assemblage des MEMS RF avec les circuits intégrés par manque de plaque SiGe complète. Néanmoins une solution hybride a été introduite. Elle consiste à reporter la puce SiGe dans une cavité du substrat hôte. Les premiers tests de report dans cette cavité sont encourageants.

4. Conclusions sur l'assemblage

Nous venons de présenter des études sur 3 solutions d'assemblage bien distinctes.

- L'assemblage par fils de soudure

La Figure III. 28 présente une photographie d'un réseau MEMS RF conçu pour accueillir le circuit intégré et l'assembler par fils de soudure. Les considérations d'assemblage imposent d'éloigner les plots afin que les fils de soudure puissent franchir aisément la marche de la puce SiGe. Ainsi la surface du module est de $5000 \times 5200 \mu\text{m}^2$. Nous constatons aussi la présence de nombreuses lignes permettant de rendre commune la commande d'activation par groupe de deux MEMS RF.

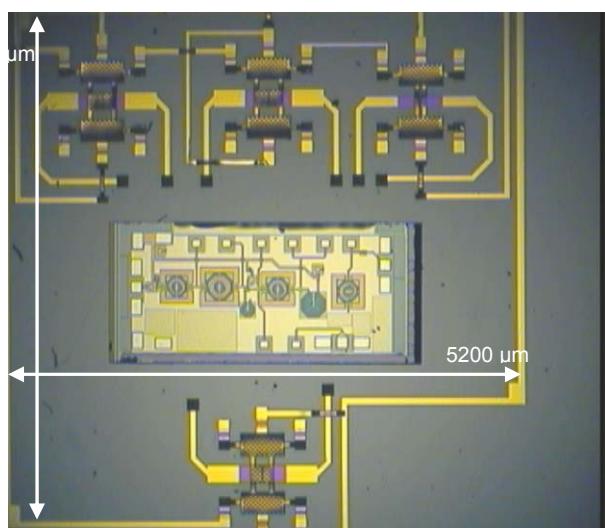


Figure III. 28 : réseau MEMS accueillant une puce SiGe pour assemblage par fils de soudure

Malgré une adhérence limitée des métallisations sur le polymère BCB, des réglages minutieux ont permis de réaliser des assemblages reproductibles. Ainsi des LNAs reconfigurables avec MEMS RF caractérisables en radiofréquence ont été obtenus.

Cependant, ce type d'assemblage pourrait être difficilement applicable à plus hautes fréquences car la longueur des fils implique des inductances élevées qui seraient alors préjudiciables au fonctionnement des circuits.

➤ Le report par Flip-Chip

La Figure III. 29 présente un réseau de MEMS RF prêt pour accueillir la partie SiGe du LNA par report Flip-Chip. Contrairement à l'assemblage par fils de soudure, la largeur du circuit a pu être réduite, ainsi le module occupe une surface égale à $5000 \times 4600 \mu\text{m}^2$. Cette superficie peut être optimisée en plaçant les plots de report au plus près des MEMS RF, mais nous perdrons alors tout contrôle visuel du fonctionnement des structures MEMS RF.

Afin de réaliser ce type de report, nous avons élaboré des plots électrolytiques composés de cuivre et recouvert d'une fine couche d'or et nous avons effectué des tests probants sur des substrats silicium et oxyde de silicium. Le report sur substrat BCB doit être étudié plus amplement pour palier à certaines difficultés et à l'heure actuelle, si un report Flip-Chip doit être envisagé, il faut plutôt privilégier la réalisation des MEMS sur substrat Si/SiO₂.

Néanmoins, ce type de report est très intéressant d'un point de vue performances radiofréquences et mérite d'être développé pour des fréquences bien supérieures.

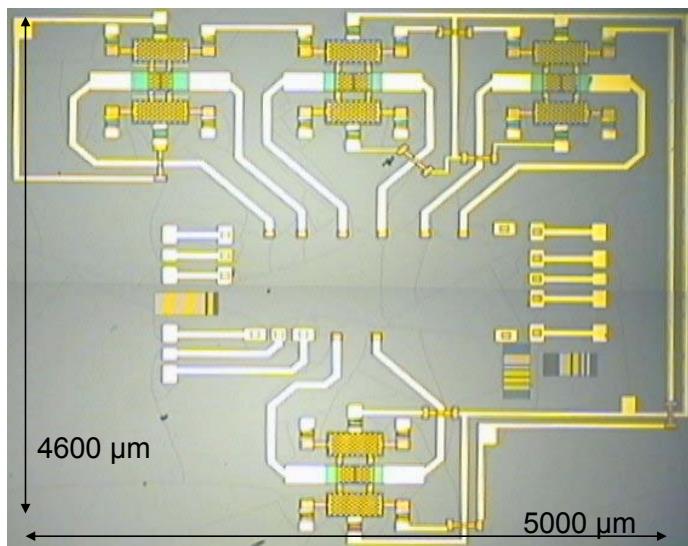


Figure III. 29 : réseau MEMS RF prêt pour accueillir la puce SiGe par report Flip-Chip

➤ Assemblage monolithique hybride

Nous présentons sur la Figure III. 30 le réseau de MEMS conçu pour être intégré de manière monolithique sur la plaquette SiGe. La disposition des MEMS RF aux abords du circuit intégré est un choix de conception, afin d'éloigner les MEMS RF et ainsi ne pas avoir à considérer les couplages électromagnétiques entre la partie SiGe et les MEMS RF. Le circuit présente alors une surface égale à $5000 \times 4600 \mu\text{m}^2$.

Cette réalisation n'aurait pas causé de problème technologique si les plaquettes SiGe entières avaient été à notre disposition. Nous avons donc du développer une approche hybride qui consiste à reporter la puce SiGe dans une cavité silicium de la plaquette hôte. Malheureusement, la complexité de sa mise en œuvre et le temps qui nous était imparti ne nous ont pas permis de mener à terme cette étude. En effet cette technique présente une problématique liée à la présence d'interstices entre la puce reportée dans la cavité et la paroi de silicium que nous n'avons pas réussi à combler uniformément. Des études sont donc poursuivies pour palier à cette difficulté, notamment avec l'utilisation d'une machine CMP (Chemical Mechanical Polishing).

Cette intégration est très attrayante tout comme le report Flip-Chip, pour une montée en fréquence des circuits et présente l'avantage d'être totalement compatible avec les filières semi-conducteurs.

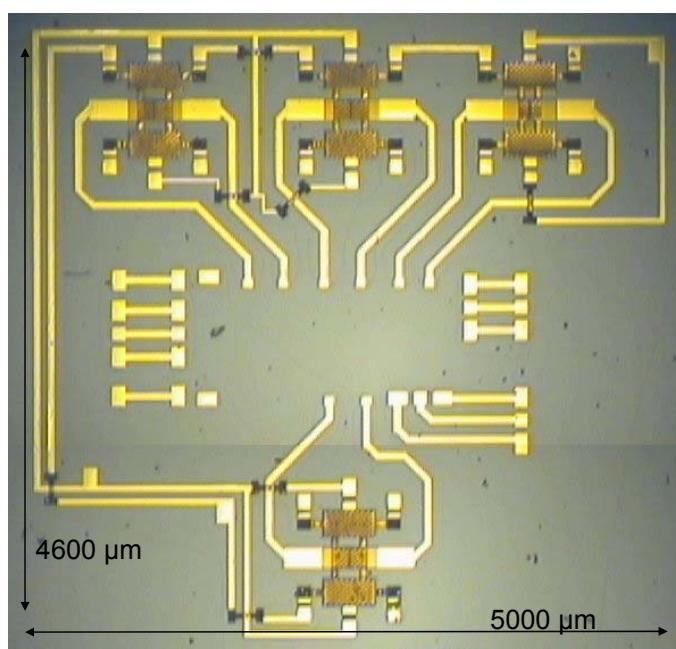


Figure III. 30 : réseau MEMS RF pour une intégration monolithique avec la puce SiGe

IV. Caractérisations RF du LNA avec MEMS assemblés par fils de soudure

Nous avons mené des caractérisations en paramètres [S] des circuits assemblés par fils de soudure pour les deux fréquences de fonctionnement 2,45 GHz et 5,5 GHz

1. Résultats à 2,45 GHz

Les résultats de mesures pour la configuration 2,45 GHz sont reportés sur la Figure III. 31 où nous les confrontons aux simulations réalisées sous ADS.

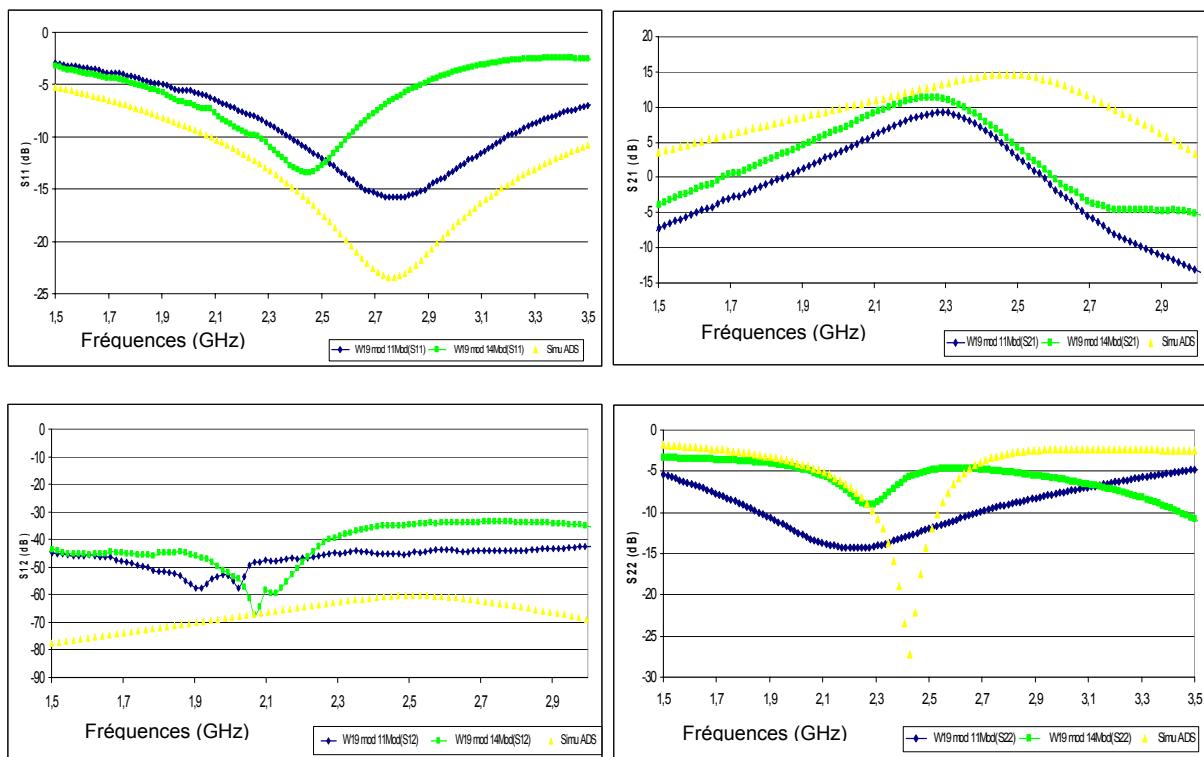


Figure III. 31 : Mesures de deux modules montés par fils de soudure et comparaisons avec les simulations sous ADS

Malgré de nombreux efforts pour favoriser la reproductibilité de fabrication des structures MEMS RF, nous pouvons constater de fortes dispersions sur les performances mesurées des LNAs, qui sont relativement éloignées des simulations, d'une part en raison du

contact capacitif non parfait des structures réelles et d'autre part des dispersions technologiques.

Cependant, grâce au dessin spécifique des amplificateurs qui toléraient de larges pourcentages d'erreur sur la valeur des capacités variables MEMS, il nous est possible de présenter des résultats, avec un gain atteignant dans un cas 11 dB et des paramètres S11 et S22 proches dans certains cas de -15 dB. Nous noterons aussi que la dérive sur la fréquence centrale de fonctionnement est limitée puisque inférieure à 200 MHz, ce qui est, pour des premiers démonstrateurs, très encourageants.

D'autre part, la tension de commande des MEMS RF était de 25 V. Celle-ci était appliquée aux membranes mobiles alors que le potentiel référence était appliqué aux électrodes déportées. Ceci avait pour objectif d'utiliser aussi la force electrostatique créée par la différence de potentiel entre le potentiel du pont et le potentiel DC (2,7V) fixé par la polarisation du circuit SiGe et présent dans la plupart des lignes RF situées sous les membranes. Ces circuits alimentés sous 2,7 V consommaient un courant proche de 7 mA.

2. Résultats à 5,5 GHz

Lors de nos caractérisations à 5,5 GHz, nous avons été confrontés à une problématique déjà remarquée lors du chapitre 2, à savoir que le « MEMS 3 » de valeur 0,2 pF/30 fF et situé en sortie du circuit, sur la voie 5,5 GHz, ne s'active pas ou ne se plaque pas convenablement sur le diélectrique. Le circuit étant vraiment sensible à la valeur de cette capacité, il en résulte une très mauvaise adaptation en sortie avec un gain atteignant seulement 1,5 dB et un paramètre S22 supérieur à -4 dB.

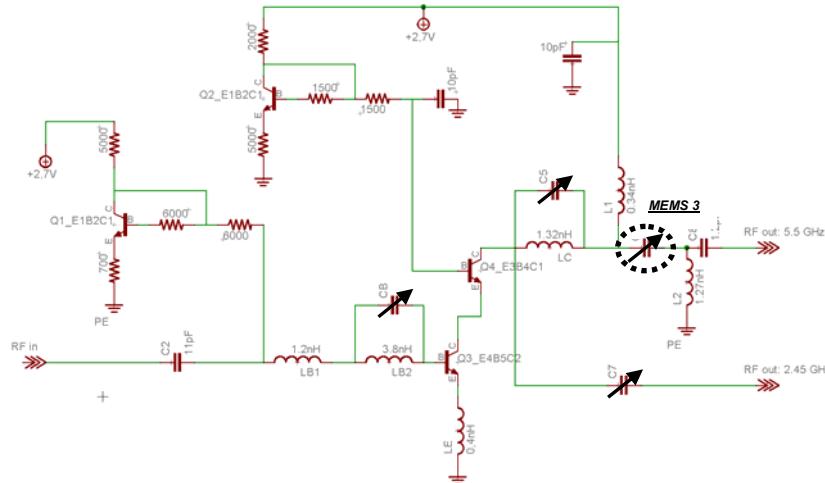


Figure III. 32 : Localisation dans le schéma électrique du MEMS RF ne s'activant pas

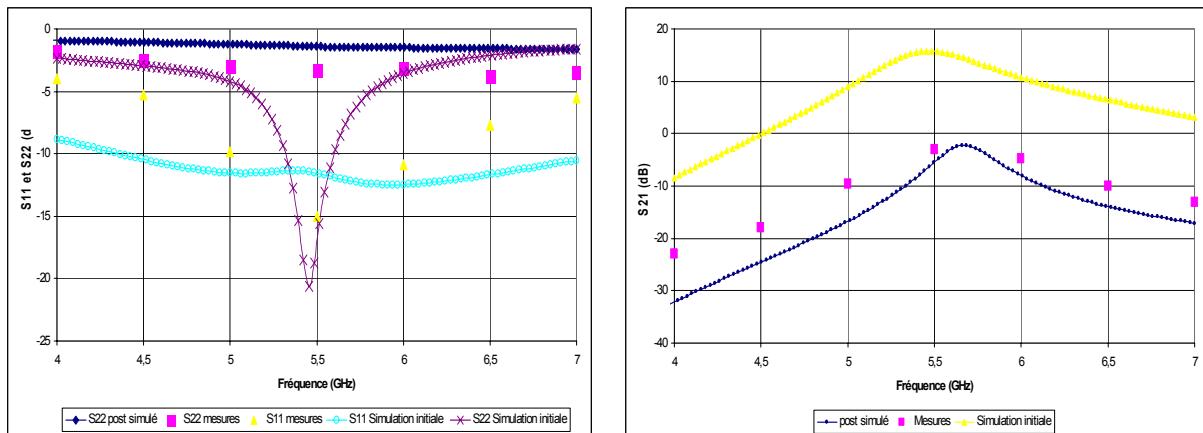


Figure III. 33 : Mesures d'un module LNA monté par fils de soudure et comparaisons avec les simulations et les post simulations sous ADS à 5,5GHz

Nous vérifions cela en présentant une post-simulation prenant en compte une capacité de 25fF en lieu et place de la valeur de 200 fF. La bonne corrélation tend à démontrer notre hypothèse.

Ces mesures ont permis de vérifier la validité du concept d'amplificateur faible bruit reconfigurable en fréquence. Même si les performances ne sont pas de premier ordre, ces dernières sont prometteuses au vue des considérations à revoir sur les MEMS RF avec notamment le contact non parfait entre la membrane et la ligne « signal » qui dégrade fortement la valeur des capacités désirées.

V. Transfert technologique et discussions

La technologie MEMS RF développée est une technologie précurseur dans le domaine des micro-systèmes pour applications radiofréquences et donc non optimisée en vue d'une intégration industrielle. Cependant cela ne nous empêche pas de dégager quelques réflexions sur le transfert technologique de cette filière développée en laboratoire vers les chaînes de production des industriels en microélectronique.

Pour cela nous allons discuter sur les différentes étapes de la filière MEMS RF en commençant par l'utilisation du Germanium pour réaliser les résistances de grande valeur. Il nous manque des renseignements quant à la possibilité d'utiliser du germanium comme éléments dans une filière technologique, mais il semble n'y avoir aucune incompatibilité avec d'autres matériaux ou filières technologiques. Cependant il serait préférable de réaliser la membrane en deux couches distinctes, une composée d'un isolant et l'autre composée d'un métal. La première sert à isoler le pont électriquement, et la seconde qui n'est que locale, est située en vis avis de la ligne « signal » et des électrodes déportées. On peut aussi envisager l'utilisation d'autres matériaux résistifs disponibles dans les technologies semi-conducteurs en intégrant ces résistances dans le dessin des masques du circuit SiGe. Dans le cas où une membrane métallique serait conservée, il sera alors préférable d'utiliser des matériaux tels que le AlSi et le AlCu qui sont parfaitement compatibles avec les procédés technologiques industriels.

Concernant le Lift Off Ti/Au, bien que l'or ne soit pas obligatoirement incompatible avec les procédés technologiques actuels, il serait préférable de le remplacer par du cuivre en utilisant la méthode connue sous le nom de procédé Damascène ou bien par électrolyse de cuivre épais dans des moules au préalable définis. Ce procédé Damascène [21] comme le présente la Figure III. 34, utilise un procédé CMP (Chemical Mechanical Polishing) qui permet, de planarisier la surface du cuivre sur laquelle le procédé se poursuivra. Dans un premier temps, est effectué par CMP la planarisation de la couche intermédiaire, puis le dépôt d'une couche d'arrêt de type nitrule par procédé PECVD est réalisé. Suit alors le dépôt et la photogravure d'une couche d'oxyde de silicium qui est gravée jusqu'à la couche barrière. Dès lors il ne reste plus qu'à déposer la couche de cuivre sur un film de titane servant de couche

d'accrochage et de réaliser un deuxième procédé CMP pour planariser le dépôt de métal. Il est à noter que les motifs métalliques restent encastrés dans la couche d'oxyde.

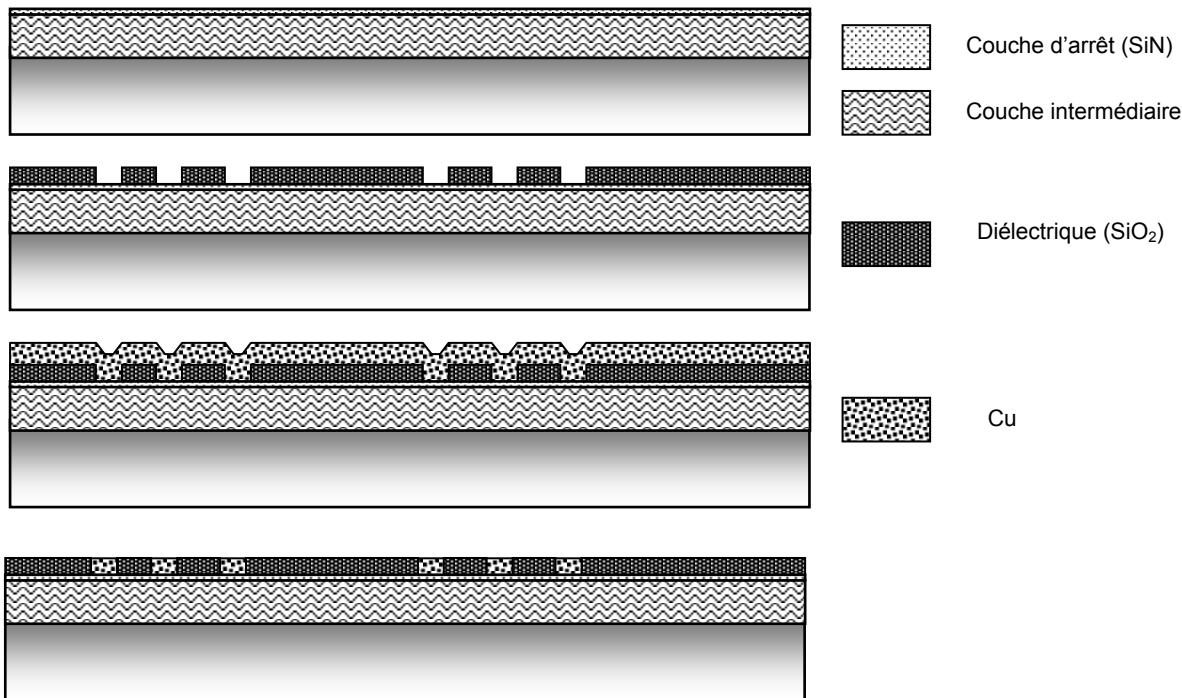


Figure III. 34 : Principe du procédé technologique damascène

Les autres étapes technologiques sont quant à elles compatibles avec une filière industrielle tout en ayant à l'esprit les limites de l'utilisation du BCB sur des plaquettes de grand diamètre où les contraintes de ce matériau peuvent entraîner une déformation de la plaquette au point que celle-ci ne pourra plus subir de photolithographie. Actuellement sur des plaquettes de 6 pouces en silicium, la limite atteinte est de deux niveaux superposés de 6 µm.

VI. Conclusions

L'assemblage des technologies semi-conducteurs et MEMS RF est un élément prépondérant dans la conception de circuits alliant les avantages des deux filières. En effet de mauvaises considérations sur l'assemblage peuvent avoir des conséquences désastreuses sur les performances des circuits.

Dans un premier temps, nous nous sommes attachés à présenter les principales techniques : l'assemblage par fils de soudure, le report Flip-Chip et l'intégration monolithique dite « above IC ». Toutes trois présentent des avantages certains, mais l'intégration

monolithique qui ne présente pas d'inconvénient majeur, semble parfaitement convenir pour notre concept de LNA reconfigurable.

Dans un second temps et afin de valider l'ensemble des travaux réalisés jusqu'à présent, nous avons présenté deux circuits « tests » aux fréquences 2,45 GHz et 5,5 GHz. Ces circuits entièrement conçus en technologie SiGe étaient strictement identiques mis à part des capacités mises en place pour représenter les MEMS RF. Ainsi nous avons démontré, que par le seul biais des modifications des valeurs des capacités, nous pouvions modifier la valeur de la fréquence de fonctionnement du LNA.

Suite à cela nous avons présenté des études réalisées sur les différentes techniques d'assemblage. Nous avons soulevé plusieurs problématiques auxquelles nous avons apporté des réponses ou bien proposé des solutions afin de les résoudre dans un futur proche.

Au final des modules assemblés par fils de soudure ont pu être caractérisés. Les performances à 2,45 GHz sont très encourageantes tandis que les faibles performances ont été justifiées par la défaillance d'un seul MEMS RF. Il restera néanmoins que ces premiers démonstrateurs ont permis de confirmer tout l'intérêt que peut apporter la technologie MEMS au niveau des filières semi-conducteurs classiques, et ceci sera d'autant plus marquant que les fréquences de fonctionnement seront élevées.

Bibliographie:

- [1] SYSTEM PLUS SA: <http://www.systemplus.fr/>
- [2] Diels. W, Vaesen. K, Wambacq. P, Donnay. S, De Raedt. W, Engels. M, Bolsens. I. “Single-package integration of RF blocks for a 5 GHz WLAN application”. Transactions on Advanced Packaging, IEEE [see also Components, Packaging and Manufacturing Technology, Part B: Advanced Packaging, IEEE Transactions on] Volume 24, Issue 3, Aug. 2001 Page(s):384 – 391
- [3] Jentzsch. A, Heinrich. W. “Theory and measurements of flip-chip interconnects for frequencies up to 100 GHz”, IEEE Transactions on Microwave Theory and Techniques, Volume 49, Issue 5, May 2001 Page(s):871 - 878
- [4] Hirose. T, Makiyama. K, Ono. K, Shimura. T.M, Aoki. S, Ohashi. Y, Yokokawa. S, Watanabe, Y. “A flip-chip MMIC design with coplanar waveguide transmission line in the W-band”, IEEE Transactions on Microwave Theory and Techniques, Volume 46, Issue 12, Part 2, Dec. 1998 Page(s):2276 - 2282
- [5] Tessmann. A, Riessle. M, Kudszus. S, Massler. H. “A flip-chip packaged coplanar 94 GHz amplifier module with efficient suppression of parasitic substrate effects”, Microwave and Wireless Components Letters, IEEE [see also IEEE Microwave and Guided Wave Letters] Volume 14, Issue 4, April 2004 Page(s):145 - 147
- [6] Aigner. R. “High performance RF-filters suitable for above IC integration: film bulk-acoustic- resonators (FBAR) on silicon”. Proceedings of the IEEE Custom Integrated Circuits Conference, 2003. 2003 21-24 Sept. 2003 Page(s):141 – 146.
- [7] Dubois. M, Billard. C, Muller. C, Parat. G, Vincent. P. “Integration of high-Q BAW resonators and filters above IC”, Digest of Technical Papers Solid-State Circuits Conference, 2005. ISSCC. 2005 IEEE International Feb. 6-10, 2005 Page(s):392 – 394.
- [8] Jeannot. S, Schnell. N, Orobouchouk. R, Fedeli. J.M, Fusalba. F, Jousseau. V, Maury. P, Gaillard. F, Benyattou. T, Passemard. G. “Intrachip optical interconnect: an above IC approach”, Proceedings of the IEEE 2004 International Interconnect Technology Conference, 2004. 7-9 June 2004 Page(s):248 – 250.
- [9] Pieters. P, Vaesen. K, Brebels. S, Mahmoud. S. F, De Raedt. W, Beyne. E, Mertens. R. P. “Accurate modeling of high-Q spiral inductors in thin-film multilayer technology for wireless telecommunication applications”. Transactions on Microwave Theory and Techniques, IEEE Volume 49, Issue 4, Part 1, April 2001 Page(s):589 – 599
- [10] Rogers. J. W. M, Levenets. V, Pawlowicz. C. A, Tarr. N. G, Smy. T.J, Plett. C. “A completely integrated 2 GHz VCO with post-processed Cu inductors”. IEEE Conference on Custom Integrated Circuits, 2001. 6-9 May 2001 Page(s):575 - 578

- [11] Carchon. G. J, Walter De Raedt, Beyne. E. "Wafer-level packaging technology for high-Q on-chip inductors and transmission lines". Transactions on Microwave Theory and Techniques, IEEE Volume 52, Issue 4, April 2004 Page(s):1244 – 1251.
- [12] Linten. D, Xiao Sun, Carchon. G, Jeamsaksiri. W, Mercha. A, Ramos. J, Jenei. S, Wambacq. P, Dehan. M, Aspemyr. L, Scholten. A. J, Decoutere. S, Donnay. S, De Raedt. W. "Low-power voltage-controlled oscillators in 90-nm CMOS using high-quality thin-film postprocessed inductors". IEEE Journal of Solid-State Circuits, Volume 40, Issue 9, Sept. 2005 Page(s):1922 – 1931.
- [13] Rogers. J. W. M, Levenets. V, Pawlowicz. C. A, Tarr. N. G, Smy. T.J, Plett. C. "Post-processed Cu inductors with application to a completely integrated 2-GHz VCO". IEEE Transactions on Electron Devices, Volume 48, Issue 6, June 2001 Page(s):1284 – 1287
- [14] K. Grenier, L. Mazenq, D. Dubuc, F. Bouchriha, F. Coccetti, E. Ojefors, P. Lindberg, A. Rydberg, J. Berntgen, W.J. Rabe, E. Sonmez, P. Abele, H. Schumacher, R. Plana. "MEMS-IC integration for RF and millimeterwave applications", 13th GAAS Symposium – Paris 2005
- [15] Saias. D, Robert. P, Boret. S, Billard. C, Bouche. G, Belot. D.; Ancey. P. "An above IC MEMS RF switch". Journal of Solid-State Circuits, IEEE Volume 38, Issue 12, Dec 2003 Page(s):2318 – 2324.
- [16] Saias.D, Boret, S, Robert. P, Billard. C, Charvet. P. L, Bouche. G, Diem. B, Quoirin. J. B, Berruyer. B, Laurens. M, Grasset. J. C, Aid. M, Belot. D, Ancey. P. "An above-IC RF-MEMS switch". Solid-State Circuits Conference, 2003. Digest of Technical Papers. ISSCC. 2003 IEEE International 2003 Page(s):206 - 207 vol.1
- [17] Carpentier. J. F, Cathelin. A, Tilhac. C, Garcia. P, Persechini. P, Conti. P, Ancey. P, Bouche. G, Caruyer. G, Belot. D, Arnaud. C, Billard. C, Parat. G, David. J. B, Vincent. P, Dubois. M. A, Enz. C. A. "SiGe:C BiCMOS WCDMA zero-IF RF front-end using an above-IC BAW filter", Digest of Technical Papers Solid-State Circuits Conference, 2005. ISSCC. 2005 IEEE International
- [18] Tummala. R. R. "SOP: what is it and why? A new microsystem-integration technology paradigm-Moore's law for system integration of miniaturized convergent systems of the next decade". Transactions on Advanced Packaging, IEEE [see also Components, Packaging and Manufacturing Technology, Part B: Advanced Packaging, IEEE Transactions on] Volume 27, Issue 2, May 2004 Page(s):241 - 249
- [19] Carchon. G. J, Sun. X, De Raedt. W. "High-Q above-IC inductors and transmission lines - comparison to Cu back-end performance", Electronic Components and Technology, 2004. ECTC '04. Proceedings Volume 1, 1-4 June 2004 Page(s):1118 - 1123 Vol.1.
- [20] Dubois. M, Billard. C, Muller. C, Parat. G, Vincent. P. "Integration of high-Q BAW resonators and filters above IC". Solid-State Circuits Conference, 2005. ISSCC. 2005 IEEE International Feb. 6-10, 2005 Page(s):392 - 394

- [21] Kikuta. K, Hayashi. Y, Nakajima. T, Harashima. K, Kikkawa. T. "Aluminum-germanium-copper multilevel damascene process using low-temperature reflow sputtering and chemical mechanical polishing". IEEE Transactions on Electron Devices, Volume 43, Issue 5, May 1996 Page(s):739 – 745
- [22] Bouchriha. F, Dubuc. D, Pons. P, Busquère. J.P, Plana. R, Grenier. K. "Développement et caractérisation d'une technologie 3D sur polymère pour application hyperfréquences" 13èmes Journées Nationales Microondes (JNM'2003), Lille (France), 21-23 Mai 2003, 4p.

Conclusion générale

Les travaux présentés dans ce mémoire s'inscrivent dans la logique des développements électroniques qui consistent depuis des années à repousser les limites technologiques afin de réaliser des circuits toujours plus performants, moins coûteux et moins encombrants. Le développement des technologies silicium à hétérojonctions résulte de cette logique et de nos jours elles permettent de réaliser des circuits millimétriques « bon marché » tout en présentant des performances équivalentes aux technologies III-V pourtant bien plus onéreuses. Ainsi, actuellement, la plupart des récepteurs radiofréquences sont réalisées en technologie SiGe. Cependant il ne faut pas être dupe, la seule évolution des technologies semi-conducteurs en poussant à l'extrême la miniaturisation des transistors ne permettra pas de satisfaire la demande toujours plus exigeante en matière de technologie.

En effet la tendance actuelle mène à la multiplication des applications et des normes de communication et il n'est pas rare de trouver des récepteurs de téléphonie mobile quadri bandes, proposant une multitude de fonctionnalités telles que la lecture de fichiers audios, la possibilité de prendre des photos, de jouer et bien d'autres encore. Or l'ajout de ces fonctions a un coût en terme d'encombrement puisque, si nous prenons l'exemple d'un récepteur tri-bandes, la partie radiofréquence possèdera alors autant de chaînes d'émissions/réceptions que de bandes de fréquences couvertes et occupera en conséquence une surface proportionnelle. Il paraît donc judicieux de repenser l'architecture de ces systèmes afin de pouvoir proposer dans un futur proche des récepteurs radiofréquences reconfigurable suivant les besoins de l'utilisateur. Notre travail s'est inscrit dans cette optique.

Au cours du premier chapitre, nous avons présenté différents composants, issus de filières technologiques distinctes, qui peuvent apporter la fonction de reconfigurabilité à des circuits analogiques radiofréquences. Ce sont essentiellement des capacités variables ou des micro-commutateurs dont les caractéristiques et performances dépendent des technologies dans lesquels ils sont réalisés. Ainsi nous proposons une évaluation de ses composants existant dans les filières semi-conducteurs traditionnelles avec entre autres, les diodes PIN, les commutateurs FET ou MOS, les varactors MOS, ainsi que dans une filière émergente avec les

MEMS RF. Par leurs qualités et leurs performances, nous avons constaté que les MEMS RF s'annoncent comme étant les meilleurs candidats pour réaliser des circuits reconfigurables. Dès lors nous avons présenté le concept d'un amplificateur faible bruit (LNA) reconfigurable aux fréquences BLUETOOTH et HIPERLAN, associant les technologies SiGe avec les filières MEMS RF. La mise en place de capacités variables au cœur des réseaux d'adaptation en entrée et en sortie du circuit nous permet de modifier l'impédance de ces derniers et par conséquent de modifier la fréquence de fonctionnement du LNA. Suite à cela, nous élaborons le schéma électrique du LNA et nous présentons le dessin des masques de la partie réalisée en SiGe ainsi que les valeurs des capacités variables MEMS RF pour deux techniques d'assemblages : monolithique dite « Above IC » et par fils de soudure.

Le deuxième chapitre fût entièrement consacré à la conception et à l'élaboration d'une bibliothèque de capacités variables séries et parallèles MEMS RF dans laquelle nous piocherons les composants nécessaires au fonctionnement du LNA reconfigurable. En premier lieu nous avons rappelé les paramètres et les particularités des MEMS RF et nous avons défini nos spécifications tant technologiques que radiofréquences. Il en découle des structures originales avec la présence d'électrodes déportées pour décorrérer la commande des MEMS du signal RF et l'utilisation de résistances de grandes valeurs pour éviter que le signal RF ne puisse se propager vers la commande. Nous établissons ensuite le schéma électrique équivalent que nous avons validé par des simulations électromagnétiques. Ces dernières nous ont permis de déterminer les paramètres géométriques de la structure afin d'aboutir à la présentation de la bibliothèque de composants. Dès lors nous avons présenté le procédé technologique MEMS RF compatible avec une intégration monolithique que nous avons optimisé, notamment par l'ajout d'étapes permettant de réaliser des résistances en germanium et par la mise au point d'un procédé dit « pont plat ». Quant aux structures réalisées, nous les avons caractérisées technologiquement avec des mesures profilométriques mais aussi d'un point de vue radiofréquence. Les caractérisations ont permis de valider le procédé technologique et constater l'influence du procédé de séchage utilisé sur la planéité des membranes. Les caractérisations hyperfréquences ont quant à elles permis de constater le bon fonctionnement des MEMS RF avec cependant une influence sans doute non négligeable de la rugosité du diélectrique sur la valeur de la capacité désirée. Les valeurs des capacités séries réalisées et à notre disposition sont comprises entre 0,125 pF et 0,825 fF, tandis que les valeurs des capacités parallèles sont comprises entre 1,3 pF et 2,45 pF.

Enfin le dernier chapitre porte sur les différentes techniques d'assemblage SiGe-MEMS RF que nous avons étudié : par fils de soudure, Flip Chip et monolithique (Above IC). Ces techniques très distinctes présentent des avantages et des inconvénients. La technique de report par fils de soudure a été optimisée afin de permettre une bonne reproductibilité des soudures malgré les spécificités et la présence d'une couche de polymère (BCB) sur la plaque contenant les MEMS RF. La filière Flip Chip, nouvelle au LAAS, fût étudiée et optimisée en tenant compte des contraintes imposées par les MEMS RF, en proposant la conception de plots épais et en déterminant les paramètres de report sur des surfaces Silicium ou Oxyde de Silicium. Concernant l'intégration monolithique, maîtrisé au LAAS, nous avons proposé une filière hybride permettant de reporter des puces sur un substrat hôte avant d'y réaliser le procédé MEMS RF. Des LNAs démonstrateurs ont été assemblés par fils de soudure et ont présenté des performances intéressantes avec un gain supérieur à 11 dB pour des coefficients de réflexion inférieurs à 15 dB en entrée et en sortie du circuit à la fréquence 2,45 GHz.

Ces travaux ont permis de rendre compte de l'intérêt d'intégrer les technologies SiGe et les filières MEMS RF afin d'aboutir à la réalisation de systèmes radiofréquences reconfigurables. Etant donné les domaines mis en jeu et les potentialités de cette association, les perspectives couvrent un large domaine.

En premier lieu, et concernant les MEMS RF, il est important d'établir des règles de conception prenant en compte l'influence de la rugosité du diélectrique sur leurs performances ce qui permettra alors de considérer les MEMS RF comme tout composant semi-conducteur. De plus, l'optimisation de leur géométrie avec l'étude de nouvelles configurations doit permettre de réduire la taille de ceux-ci pour des performances équivalentes sinon meilleures.

Les démonstrateurs réalisés laissent envisager une application plus vaste du concept de reconfigurabilité avec la possibilité de réaliser toutes les fonctions nécessaires d'un récepteur émetteur radiofréquence reconfigurables suivant les besoins. En effet la reconfigurabilité ne se limite pas à la seule fréquence de fonctionnement mais peut aussi être utilisée pour réaliser des amplificateurs à gain variable ou bien des filtres aux bandes passantes variables. Par ce biais elle peut permettre de développer de nouvelles fonctionnalités sans pour autant augmenter l'encombrement des puces et ainsi permettent l'intégration sur une même puce

des fonctions analogiques et numériques nécessaires au fonctionnement d'un système complet d'émission/reception.

L'attrait pour ces systèmes sera d'autant plus important que les fréquences de fonctionnement seront élevées. En effet les performances des MEMS RF étant bien supérieures à celles de leurs homologues semi-conducteurs pour des fréquences supérieures à 15 GHz, il sera dès lors possible de dessiner des systèmes reconfigurables complets à des fréquences pour lesquelles il n'était jusqu'alors pas possible de les réaliser avec des composants issus des filières classiques.

Cote participation à des ouvrages:

J.P. Busquère, K. Grenier, G. Bouche, D. Dubuc, P. Pons, R. Plana, P. Ancey
'Development of a reconfigurable in frequency LNA through RF MEMS', Advanced MEMS for RF and millimeter wave communications, Series in Micro and Nanoengineering, n°7, Editura Academiei Romane, n° ISBN 973-27-1196-5, 2005

K. Grenier, D. Dubuc, J.P. Busquère, F. Bouchriha, A. Rennane, P. Pons, R. Plana,
'Interests of polymers in RF MEMS applications', Advanced MEMS for RF and millimeter wave communications, Series in Micro and Nanoengineering, n°7, Editura Academiei Romane, n° ISBN 973-27-1196-5, 2005

D. Dubuc, K. Grenier, M.N. Do, J.P. Busquère, A. Coustou, B. Ducarouge, S. Melle, L. Mazenq, F. Bouchriha, P. Pons, R. Plana
'3D microsystem integration for microwave and millimeterwave applications', Romanian Journal of Information Science and Technology, Vol.17, N°3-4, 2004

CONFERENCES INTERNATIONALES

K. Grenier, D. Dubuc, L. Mazenq, J-P. Busquère, B. Ducarouge, F. Bouchriha, A. Rennane, V. Lubecke, P. Pons, P. Ancey, R. Plana
'Polymer based technologies for microwave and millimeterwave applications', papier invité au 50th IEEE International Electron Devices Meeting, San Francisco, USA, 13-15 Décembre 2004

J.P. Busquère, N. Do, F. Bouchriha, P. Pons, K. Grenier, D. Dubuc, A. Boukabache, H. Schumacher, P. Abele, A. Rydberg, E. Ojefors, P. Ancey, G. Bouche and R. Plana
"MEMS SiGe Technologies for RF and Millimeterwave Communications" Invited Paper At MRS Fall Meeting, December 2004, Boston

D. Dubuc, K. Grenier, M.N. Do, J-P. Busquère, A. Coustou, B. Ducarouge, S. Melle, L. Mazenq, F. Bouchriha, P. Pons, R. Plana
'3D MEMS circuits integration for RF and millimeterwave communications', papier invité au CAS International Semiconductor Conference, Sinaia, Roumanie, 4-6 Octobre 2004

K. Grenier, D. Dubuc, J-P. Busquère, F. Bouchriha, A. Rennane, P. Pons, R. Plana
'Interests of polymers in RF MEMS applications', papier invité au 5th Workshop on MEMS for Millimeter Wave communications, Memswave 2004, Uppsala, Suède, 30 Juin - 2 Juillet 2004, G2 – G5

J-P. Busquère, N. Do, F. Bouchriha, P. Pons, K. Grenier, D. Dubuc, A. Boukabache, H. Schumacher, P. Abele, A. Rydberg, E. Ojefors, P. Ancey, G. Bouche, R. Plana
'MEMS SiGe technologies for advanced wireless communications', IEEE MTT-S International Microwave Symposium (IMS'2004), Workshop, Fort Worth, USA, 6-11 Juin 2004, pp. 247-250

J.P. Busquère, B. Ducarouge, K. Grenier, D. Dubuc, R. Plana, P. Ancey
'Above IC MEMS capacitors for integrated reconfigurable circuits', accepté à Asian Pacific Microwave Conference (APMC'05), Suzhou, Chine, 4-7 Décembre 2005

J-P. Busquère, N. Do, F; Bouchriha, P. Pons, K. Grenier, D. Dubuc, A. Boukabache, H. Schumacher, P. Abele, A. Rydberg, E. Ojefors, P. Ancey, G. Bouche, R. Plana
'Smart MEMS concept for advanced RF communications', European Micro and Nanosystems (EMN04), Noisy le Grand - Paris, France, 20-21 Octobre 2004

J-P. Busquère, K. Grenier, G. Bouche, D.Dubuc, P.Pons, R.Plana, P. Ancey
'Development of a reconfigurable in frequency LNA through RF MEMS', 5th Workshop on MEMS for Millimeter Wave communications, Memswave 2004, Uppsala, Suède, 30 Juin - 2 Juillet 2004, B7 – B10

CONFERENCES NATIONALES

J.P. Busquère, K.Grenier, G. Bouche, D. Dubuc, R. Plana, P. Ancey
'Développement d'un amplificateur faible bruit reconfigurable en fréquence à base de micro-commutateurs MEMS', 7^{èmes} Journées Micro-ondes et Electromagnétisme de Toulouse (JMET), Toulouse, France, 25 Février 2004

F.Bouchriha, D.Dubuc, P.Pons, J-P.Busquère, R.Plana, K.Grenier
'Interconnexions 3D pour applications aux fréquences millimétriques', Journées Micro-ondes et Electromagnétisme de Toulouse (JMET), Toulouse, France, 29 Janvier 2003

J.P. Busquère, K. Grenier, D. Dubuc, R. Plana, P. Ancey
'Conception d'un amplificateur faible bruit reconfigurable en fréquence à base de micro-commutateurs MEMS RF', XIVe Journées Nationales Microondes (JNM'2005), Nantes (France), 11-13 Mai 2005

Développement et intégration de MEMS RF dans les architectures d'amplificateur faible bruit reconfigurable.

De nos jours, les modules hyperfréquences doivent de plus en plus présenter non seulement des performances électriques sans cesse améliorées mais aussi des fonctionnalités nouvelles ainsi que de fortes compactés, et des coûts de fabrication les plus réduits possibles. Les perspectives attractives apportées par l'utilisation des technologies SiGe permettent aujourd'hui d'envisager la réalisation de circuits intégrés jusqu'aux fréquences millimétriques tandis que, dans le même temps, le développement rapide des technologies MEMS RF permet de réaliser de nouvelles fonctionnalités au niveau des circuits radiofréquences.

Dans la première partie de ce mémoire, nous proposons un concept d'amplificateur faible bruit reconfigurable en fréquence (HIPERLAN et BLUETOOTH), basé sur l'association des technologies SiGe et MEMS RF. Conception et performances simulées des amplificateurs élaborés à la fois pour une intégration monolithique et une autre par fil de soudure sont alors présentées.

La deuxième partie est entièrement consacrée à la conception et la réalisation des MEMS RF suivant les spécifications que nous avons établi lors de la première partie. Conception, réalisation et caractérisation des structures MEMS RF sont présentés, pour aboutir à l'obtention de performances situées à l'état de l'art pour des capacités autant séries que parallèles.

La dernière partie, traite de l'assemblage entre les deux technologies MEMS et SiGe, avec trois études réalisées sur une intégration monolithique dite « Above IC », un assemblage par fils de soudure et un assemblage Flip Chip. Au final, des modules de test assemblés sont présentés et caractérisés

Development and integration of RF MEMS in reconfigurable architectures of low noise amplifier

Nowadays, high frequencies modules must present electric performances unceasingly improved but also, new functionalities as well as strong compactness, and manufacturing costs, which are more and more reduced. SiGe technologies enables to plan the realization of integrated circuits until the millimetre-length frequencies while, in the same time, the fast development of RF MEMS technologies makes possible to design new functionalities.

Within the framework of this memory, we will present the development of a reconfigurable in frequency Low Noise Amplifier at HIPERLAN (5.5 GHz) and BLUETOOTH (2.45 GHz) frequencies, thanks to the specific association of the SiGe technologies developed by STMicroelectronics and RF MEMS elaborated at LAAS-CNRS.

In the first part of this memory, we propose the concept of a reconfigurable in frequency Low Noise Amplifier, which is assembled in post-processing with RF MEMS varactors on the integrated SiGe circuit. Design and simulated performances of amplifiers integrated monolithically or through wire bonding are presented.

The second part is entirely devoted to the design and the realization of RF MEMS, according to the different specifications defined previously. Electromagnetic and mechanical considerations and optimised process are presented. The RF MEMS characterization led to performances located at the state of the art for varactors.

The last part is dedicated to the assembly of both MEMS and SiGe technologies. Monolithic (currently called Above IC), flip chip and wire bonding integrations have been studied. Finally the assembled test modules are presented and characterized.