

# Table de matière

<b>Introduction générale.....</b>	<b>1</b>
<b>Chapitre I : CONTEXTE DE L'ETUDE .....</b>	<b>3</b>
<b>I.1    Introduction .....</b>	<b>3</b>
<b>I.2    Inductances et transformateurs intégrés .....</b>	<b>4</b>
I.2.1    Définitions.....	4
I.2.2    Applications.....	7
<b>I.3    Etat de l'art des techniques d'intégration des composants inductifs.....</b>	<b>10</b>
I.3.1    Type d'inductance/transformateur.....	11
I.3.1.a    Méandre .....	11
I.3.1.b    Spirale .....	11
I.3.1.c    Solénoïde .....	13
I.3.1.d    Synthèse et choix de la topologie optimale.....	14
I.3.2    Technologies de fabrication.....	15
I.3.2.a    Technologie Micro-usinage .....	16
I.3.2.b    Technologie de fabrication LTCC .....	19
I.3.2.c    Technologie Above-IC.....	20
I.3.2.d    Synthèse et choix de la technologie de fabrication .....	22
<b>I.4    Conclusion .....</b>	<b>23</b>
<b>I.5    References.....</b>	<b>25</b>
<b>Chapitre II : CONCEPTION D'INDUCTANCES ET DE TRANSFORMATEURS SOLENOIDAUX .....</b>	<b>31</b>
<b>II.1    Introduction .....</b>	<b>31</b>
<b>II.2    Origine des pertes dans une structure inductive intégrée.....</b>	<b>32</b>
II.2.1    Pertes dans les métallisations .....	32
II.2.2    Pertes dans le substrat.....	33
<b>II.3    Simulation électromagnétique de la structure inductive solénoïde.....</b>	<b>34</b>
II.3.1    Modèle de simulation de l'inductance sous HFSS .....	34
<b>II.4    Optimisation des performances des inductances étudiées .....</b>	<b>36</b>
II.4.1    Critère d'évaluation des performances d'une inductance : Le facteur de qualité .....	36
II.4.2    Circuit électrique équivalent.....	37
II.4.3    Performances visées .....	41
<b>II.5    Description du solénoïde étudié.....</b>	<b>41</b>

II.5.2	Dimensionnement de l'inductance .....	42
II.5.2.a	Influence de l'épaisseur de conducteur .....	43
II.5.2.b	Influence de largeur de piste W .....	45
II.5.2.c	Influence de l'espacement entre les spires S .....	45
II.5.2.d	Influence du rapport de forme hauteur/largeur du noyau .....	46
II.5.2.e	Paramètres géométriques retenues pour la fabrication des inductances .....	49
<b>II.6</b>	<b>Optimisation des performances des transformateurs .....</b>	<b>50</b>
II.6.1	Paramètres électriques étudiés .....	50
II.6.2	Performances visées .....	52
II.6.3	Dimensionnement des transformateurs .....	52
II.6.3.b	Influence de la largeur de piste W .....	53
II.6.3.c	Influence de l'espacement entre les spires S .....	54
II.6.3.d	Paramètres géométriques retenues pour la fabrication des transformateurs .....	55
<b>II.7</b>	<b>Conclusion .....</b>	<b>56</b>
<b>II.8</b>	<b>Références.....</b>	<b>57</b>
<b>Chapitre III : INFLUENCE DE L'ENVIRONNEMENT DE MESURE SUR</b>		
<b>L'EXTRACTION DES PERFORMANCES DES DISPOSITIFS A FORT</b>		
<b>COEFFICIENT DE QUALITE .....</b>		<b>59</b>
<b>III.1</b>	<b>Introduction .....</b>	<b>59</b>
<b>III.2</b>	<b>Mise en évidence d'un problème de caractérisation des inductances .....</b>	<b>60</b>
III.2.1	Cas d'un solénoïde .....	60
III.2.2	Cas d'une inductance spirale .....	62
III.2.3	Caractérisation à l'aide de différentes pointes RF .....	63
<b>III.3</b>	<b>Reproduction et analyse du problème en simulation .....</b>	<b>64</b>
III.3.1	Intégration de la pointe RF dans la simulation EM .....	65
III.3.2	Extraction des puissances absorbées et de l'énergie stockée à partir des champs E et H .....	67
III.3.3	Représentation du problème par les facteurs de qualité.....	69
<b>III.4</b>	<b>Validation expérimentale de l'hypothèse d'un rayonnement électromagnétique....</b>	<b>71</b>
<b>III.5</b>	<b>Solutions visant à réduire le rayonnement parasite .....</b>	<b>73</b>
III.5.1	Plan de masse commun à un ensemble de structures de test .....	74
III.5.2	Dimensionnement de l'anneau métallique entourant l'inductance .....	75
<b>III.6</b>	<b>Application à de nouvelles structures test .....</b>	<b>76</b>
III.6.1	Inductance .....	76
III.6.2	Transformateur .....	78
<b>III.7</b>	<b>Conclusion .....</b>	<b>80</b>
<b>III.8</b>	<b>Références.....</b>	<b>81</b>

<b>Chapitre IV : FABRICATION ET CARACTERISATION DES DEMONSTRATEURS</b>	<b>83</b>
<b>IV.1 Introduction</b>	<b>83</b>
<b>IV.2 Développements technologiques</b>	<b>83</b>
IV.2.1 Procédé technologique	84
IV.2.2 Dessin de masques	87
<b>IV.3 Mesure des performances RF des composants réalisés sur silicium</b>	<b>88</b>
IV.3.1 Résultats de caractérisation des inductances	89
IV.3.2 Résultats de caractérisation des transformateurs	91
<b>IV.4 Mesure des performances RF des composants fabriqués sur substrat verre</b>	<b>94</b>
IV.4.1 Dépôt d'un film sec de résine époxy	95
IV.4.2 Caractérisation du film sec de résine époxy	96
IV.4.3 Résultats de caractérisation des structures inductives	99
IV.4.3.a Inductances	100
IV.4.3.b Comparaison de nos inductances RF avec l'état de l'art	104
IV.4.3.c Transformateurs	106
IV.4.3.d Comparaison des transformateurs RF fabriqués avec l'état de l'art	108
<b>IV.5 Conclusion</b>	<b>110</b>
<b>IV.6 Références</b>	<b>111</b>
<b>Conclusion générale</b>	<b>113</b>
<b>Perspectives</b>	<b>117</b>





# Introduction générale

Les télécommunications connaissent un développement extraordinaire tant les possibilités d'applications sont prometteuses et nombreuses. Cette évolution entraîne une forte demande de circuits électroniques hautes fréquences miniatures, fabriqués à faible coût tout en offrant des fonctionnalités toujours plus complexes et performantes. C'est pour répondre à ces exigences que l'industrie de la microélectronique se dirige progressivement vers l'intégration complète de fonctions électroniques analogiques et numériques sur une même puce en développant des technologies qui permettent de plus de faibles puissances de consommation. Ainsi l'augmentation de la finesse de gravure est une voie largement suivie pour les composants actifs. En revanche, les composants passifs ne connaissent pas une telle évolution, et leur miniaturisation ne peut être réalisée aussi "facilement", notamment pour ce qui concerne les composants inductifs.

Actuellement, les inductances sont principalement intégrées sous forme de spirales à deux dimensions. Ces dispositifs peinent à remplir les contraintes de densités d'intégration et de niveaux de performance souvent requis par l'application. Plusieurs approches ont été développées pour améliorer ainsi les caractéristiques de ces composants comme l'intégration de matériaux magnétiques, pour augmenter l'inductance par unité de surface et stocker plus d'énergie magnétique dans un espace confiné, ou l'utilisation de technologies 3D pour limiter l'extension des lignes de champ dans le substrat. Ces approches souffrent principalement de leur grande complexité, du coût important des processus nécessaires et de l'incompatibilité de ces processus pour une intégration sur les substrats sur lesquels des composants actifs sont déjà intégrés. L'objectif de notre travail de thèse a donc consisté à développer une technologie faible coût pour la réalisation de structures inductives tridimensionnelles à fort coefficient de qualité et de densités d'intégration élevées.

Le premier chapitre de cette thèse débute par une présentation synthétique des structures inductives, de leurs propriétés fondamentales ainsi que leurs applications. Il présente ensuite l'état de l'art des différents types de structures inductives et des technologies permettant la fabrication d'inductances tridimensionnelles. A partir du comparatif des performances obtenues et des degrés de complexité de mise en œuvre, nous définissons les contours de la technologie Above-IC que nous avons développée pour la fabrication d'inductances et de transformateurs.

Dans le deuxième chapitre, nous nous concentrons sur la conception d'inductances et de transformateurs tridimensionnels. Pour ce faire, nous décrivons les différents mécanismes électromagnétiques à l'origine des pertes dans ces structures. La compréhension de ces mécanismes nous permet d'extraire le circuit électrique équivalent des inductances qui sera

utilisé par la suite pour optimiser les composants. Nous étudions ensuite l'influence des différents paramètres géométriques (la largeur et l'épaisseur du ruban conducteur, l'espacement entre les spires et le nombre de spires) sur les caractéristiques du composant. Cette étude menée par simulations électromagnétiques, nous permet de dimensionner les inductances et les transformateurs avant fabrication.

Dans toutes les caractérisations que nous avons menées sur des composants inductifs à forts coefficients de qualité  $Q$  nous avons observé un écart assez important entre les coefficients de qualité simulés et mesurés, les valeurs du coefficient  $Q$  extraites des mesures étant toujours bien inférieures aux valeurs issues des simulations. Le traitement de ce problème fait l'objet du troisième chapitre. La simulation EM de l'inductance en ajoutant l'extrémité simplifiée de la pointe RF nous permet de reproduire et d'analyser le phénomène parasite à l'origine des écarts observés. Ainsi, l'extraction de la puissance dissipée, de la puissance rayonnée et de l'énergie stockée à l'aide du simulateur EM nous permet de démontrer qu'une interaction parasite entre l'inductance intégrée à fort coefficient de qualité et la pointe de test RF peut empêcher l'extraction expérimentale des véritables performances du composant, en produisant un rayonnement parasite de la structure testée. Finalement, nous présentons et vérifions expérimentalement quelques solutions pour réduire ce phénomène parasite.

Enfin, le quatrième chapitre est consacré à la fabrication et à la caractérisation de composants inductifs tridimensionnels. Nous détaillons le nouveau procédé technologique Above-IC que nous avons développé au sein de la centrale technologique du LAAS-CNRS. La seconde partie du chapitre présente les performances des inductances et des transformateurs fabriqués à l'aide de ce procédé. Une première série d'inductances et de transformateurs réalisés sur un substrat silicium à haute résistivité et à partir de résine SU8 est caractérisée sous pointes. Les résultats de mesure présentent des performances de niveau inférieur à celui attendu à cause d'une dégradation des caractéristiques du silicium pendant le procédé de fabrication. Dans le but d'optimiser les performances électriques ainsi que le procédé de fabrication, une deuxième série de structures inductives est alors fabriquée sur un substrat verre en utilisant un film sec de résine époxy, cette fois ci. Les propriétés diélectriques de ce film sont extraites à partir de mesures des paramètres  $S$ , effectuées sur des lignes micro-rubans, et sont ensuite introduites dans les simulations. Les performances expérimentales obtenues pour les structures réalisées sur le substrat verre confirment l'intérêt de la technologie proposée qui permet d'obtenir des performances bien supérieures à celles qui sont proposées par l'état de l'art.

## Chapitre I : CONTEXTE DE L'ETUDE

### I.1 Introduction

Depuis plusieurs années, on constate l'augmentation d'un intérêt pour les applications électroniques du domaine des hyperfréquences notamment pour les applications grand public. Les exigences de miniaturisation et de faible coût de fabrication poussent les industriels à développer de nouvelles technologies permettant l'intégration de puces plus miniaturisées et performantes. Ces développements portent sur les composants actifs mais aussi sur les composants passifs, avec la nécessité d'intégration des structures inductives monolithiques présentant un fort coefficient de qualité, une haute fréquence de résonance et une faible surface occupée. Dans les technologies monolithiques, l'inductance spirale à plusieurs spires est la plus répandue à l'heure actuelle. Néanmoins, ce type de structure ne répond pas aux densités d'intégration et aux niveaux de performance qui sont requis par l'application. Les limitations les plus fortes proviennent des pertes résistives dans les métallisations, la forte capacité entre le ruban métallique et les pertes dans le substrat.

Les performances des structures inductives sont dictées par deux paramètres. Le premier est la forme géométrique ou la topologie de la structure et le second est la technologie de fabrication du composant. Ceux-ci agissent au niveau de la valeur d'inductance par unité de longueur, le facteur de qualité, les pertes dans le substrat et dans le conducteur, sur la surface occupée de la structure ou encore sur les coûts et de la complexité de fabrication de ces composants.

Dans la première partie de ce chapitre, nous définissons tout d'abord les propriétés fondamentales des composants inductifs. Nous évoquerons par la suite les différentes applications pour lesquelles ces composants sont utilisés.

La seconde partie de ce chapitre, les différents types de structures inductives sont présentées à partir d'une étude bibliographique sur les inductances et les transformateurs intégrés. Nous présentons ensuite les principales solutions technologiques qui permettent la

réalisation de structures inductives tridimensionnelles utilisées en micro-électronique. Finalement, nous expliquons les choix opérés pour la fabrication des composants inductifs.

## I.2 Inductances et transformateurs intégrés

### I.2.1 Définitions

L'inductance solénoïde par définition est un dipôle formé d'une ou de plusieurs spires de fil conducteur enroulées autour d'un noyau (Figure I.1). Ce noyau peut être isolant ou réalisé en matériau magnétique canalisant les lignes de champ.

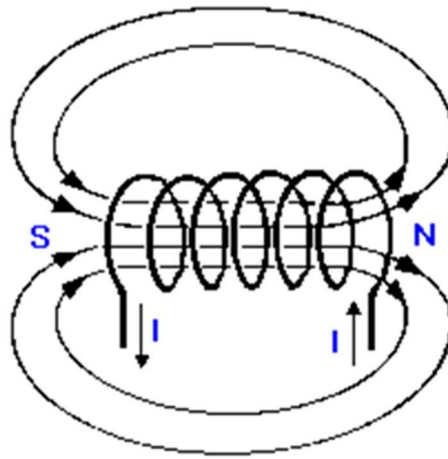


Figure I.1: lignes de champ magnétiques dans un solénoïde.

Lorsque l'inductance est parcourue par un courant, celui-ci crée un champ magnétique  $H$  qui donne naissance à un flux  $\phi$  à travers chacune des spires de l'inductance. Le flux total  $\Phi$  à travers le solénoïde est la somme des flux à travers chaque spire :  $\Phi = n\phi$ . L'inductance  $L$  est définie comme le rapport du flux par l'intensité du courant parcourant le circuit.

$$L = \frac{\Phi}{I} \quad (I.1)$$

Lorsque deux inductances sont proches, le flux magnétique généré par l'une des inductances peut traverser l'autre en partie, lorsque ce flux est variable cela induit une force électromotrice dans la deuxième inductance. Le couplage total est obtenu lorsque la totalité du flux est entièrement partagé par les deux inductances. Lorsque ce n'est pas le cas, pour chaque inductance sont définis un flux de fuite et un flux total qui traversent l'inductance considérée, somme du flux mutuel et du flux de fuite (Figure I.2).

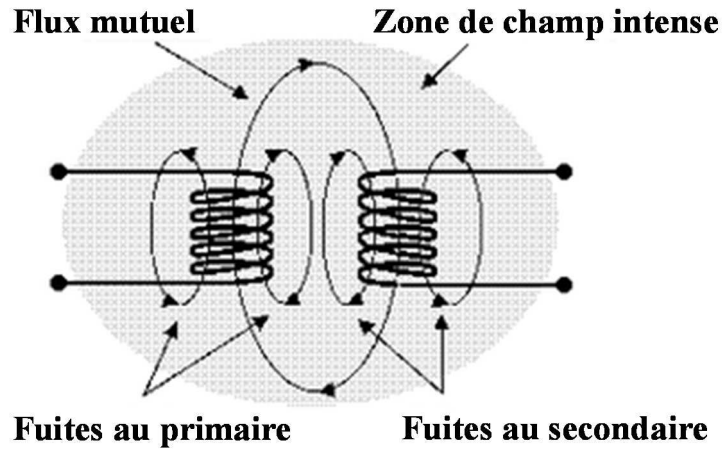


Figure I.2 : circuits magnétiques couplés, flux mutuel et flux de fuites.

Dans le cas le plus simple, le modèle équivalent d'une structure inductive est constitué d'une inductance parfaite  $L_1$  en série avec une résistance  $R_1$  qui rend compte de la valeur finie de la conductivité du métal utilisé pour former cette inductance (Figure I.3 (a)).

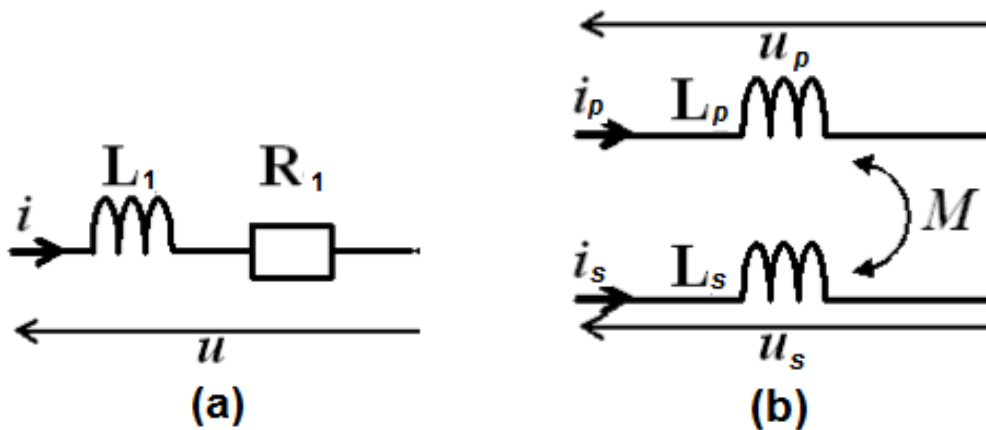


Figure I.3 : schéma équivalent d'une inductance (a) et d'une mutuelle inductance idéale (b).

L'équation d'une structure inductive est donnée en régime harmonique par la formule suivante :

$$V(\omega) = (j \cdot L_1 \cdot \omega + R_1) \cdot I(\omega) \quad (I.2)$$

En régime harmonique le facteur de qualité  $Q$  peut être défini comme le rapport entre la puissance réactive et la puissance dissipée à la pulsation  $\omega$  comme ci-dessous :

$$Q(\omega) = \frac{L_1 \cdot \omega}{R_1} \quad (I.3)$$

Les transformateurs sont constitués d'au moins deux bobinages possédant les inductances propres primaires  $L_p$  et secondaires  $L_s$ . Ces bobinages sont couplés du point de vue électromagnétique par une inductance mutuelle  $M$  (Figure I.3 (b)). Le système d'équations fondamentales d'un transformateur à deux bobinages est donné comme ci-dessous.

$$V_p(\omega) = j \cdot L_p \cdot \omega \cdot I_p(\omega) + j \cdot M \cdot \omega \cdot I_s(\omega) \quad (I.4)$$

$$V_s(\omega) = j \cdot L_s \cdot \omega \cdot I_s(\omega) + j \cdot M \cdot \omega \cdot I_p(\omega) \quad (I.5)$$

Pour exprimer l'importance du couplage magnétique entre l'enroulement primaire et secondaire on introduit la notion de coefficient de couplage  $K$  qui est défini comme suit :

$$K = \frac{M}{\sqrt{L_p \cdot L_s}} \quad (I.6)$$

Les performances d'une inductance peuvent généralement être évaluées à partir des caractéristiques ci-dessous :

- le valeur d'inductance  $L_1$ ,
- la résistance série  $R_1$ ,
- le facteur de qualité  $Q$ ,
- la fréquence de résonance de self  $f_{srf}$ ,
- la surface occupée par l'inductance.

Les performances d'un transformateur peuvent être évaluées à partir des caractéristiques suivantes :

- le valeur d'inductance primaire  $L_p$  et secondaire  $L_s$ ,
- le valeur d'inductance mutuelle  $M$ ,
- le facteur de qualité  $Q$ ,
- le coefficient de couplage  $K$ ,
- la surface occupée par le transformateur.

### I.2.2 Applications

Les structures inductives sont des composants passifs qui entrent dans la constitution de nombreux circuits qui constituent un système radiofréquence d'émission/réception RF (Figure I.4).

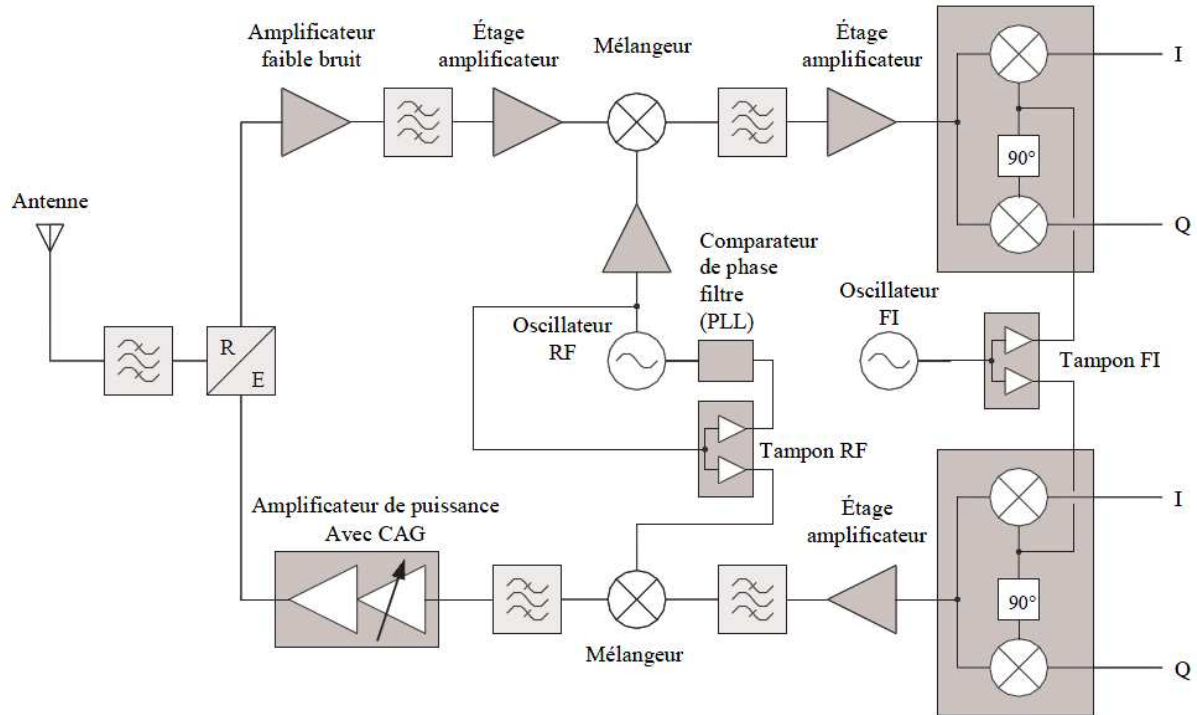


Figure I.4 : architecture d'un émetteur/récepteur superhétérodyne conventionnel [1].

Les performances des circuits de l'émetteur-récepteur RF sont étroitement liées aux performances des composants passifs qui les constituent, et en particulier à celles des inductances. Nous allons voir maintenant plus en détails, les spécificités requises pour ces dernières, en fonction des différents circuits nécessaires à l'émetteur/récepteur RF.

- **Les inductances pour l'amplificateur faible bruit**

Comme spécifié sur la Figure I.4, l'amplificateur faible bruit (LNA) est le premier étage de gain sur le chemin de réception. L'objectif d'un tel circuit est de générer un gain suffisant pour relever le niveau du signal reçu mais également en s'affranchissant du bruit produit par les étages suivants. Le LNA doit offrir des performances en bruit les meilleures possibles. Il doit aussi fournir une linéarité suffisante en sortie pour respecter les contraintes de dynamique et de linéarité imposées par le cahier des charges.

Dans un tel circuit, les performances d'une inductance intégrée influencent fortement les performances de l'amplificateur faible bruit. La courbe du facteur de bruit (Figure I.5) montre que l'augmentation du facteur de qualité de l'inductance de 8 à 40 permet d'obtenir un facteur de mérite compris entre 0,75 à 1,2/mW. Le facteur de mérite est défini comme :

$FOM = S_{12}/(NF.P_{DC})$  avec NF le facteur de bruit,  $S_{12}$  le gain et  $P_{DC}$  la puissance consommée [2].

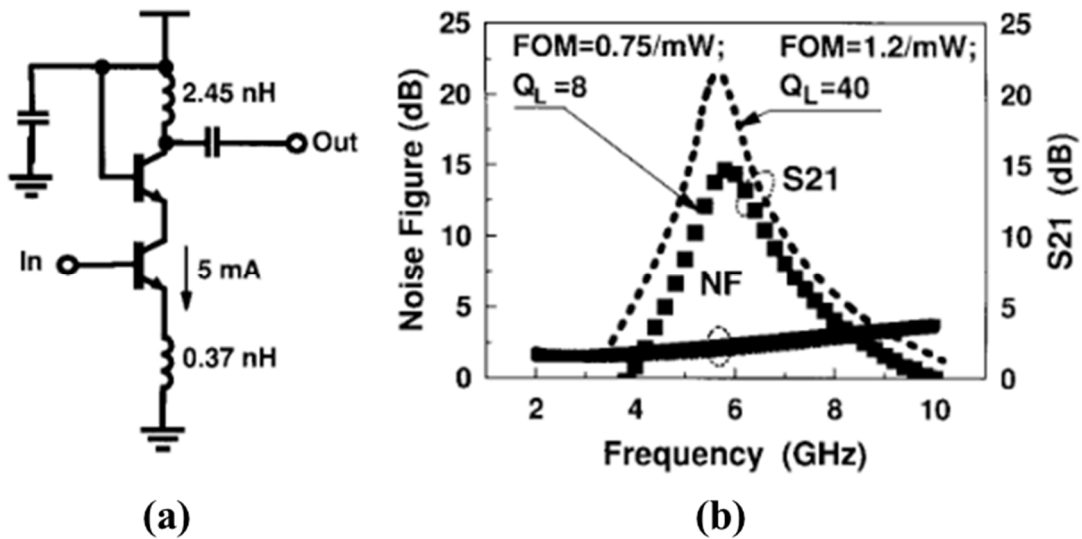


Figure I.5 : (a) schéma électrique et (b) facteur de mérite d'un amplificateur faible bruit [3].

#### • Les inductances pour l'oscillateur contrôlé en tension

L'oscillateur contrôlé en tension (VCO) fait partie du synthétiseur de fréquences. Son rôle est de générer le signal de référence qui est par la suite utilisé pour la translation en fréquence des signaux. Les spécifications clés d'une telle application se résument en deux points qui sont : la consommation de puissance et la performance en bruit de phase. L'une des méthodes utilisées pour la réduction du bruit de phase est d'avoir un facteur de qualité du circuit élevé.

Nous pouvons voir sur la Figure I.6 (b) qu'une inductance à fort coefficient de qualité Q permet de diminuer la puissance consommée d'un oscillateur. La courbe de puissance présentée montre que le principal bénéfice lié à l'utilisation d'une inductance ayant un bon facteur de qualité est la diminution de la puissance consommée. En effet, la multiplication par cinq le facteur de qualité a permis de diviser par 3,5 la consommation du circuit. L'inductance de bon facteur de qualité permet aussi de diminuer le bruit de phase du circuit [2] .



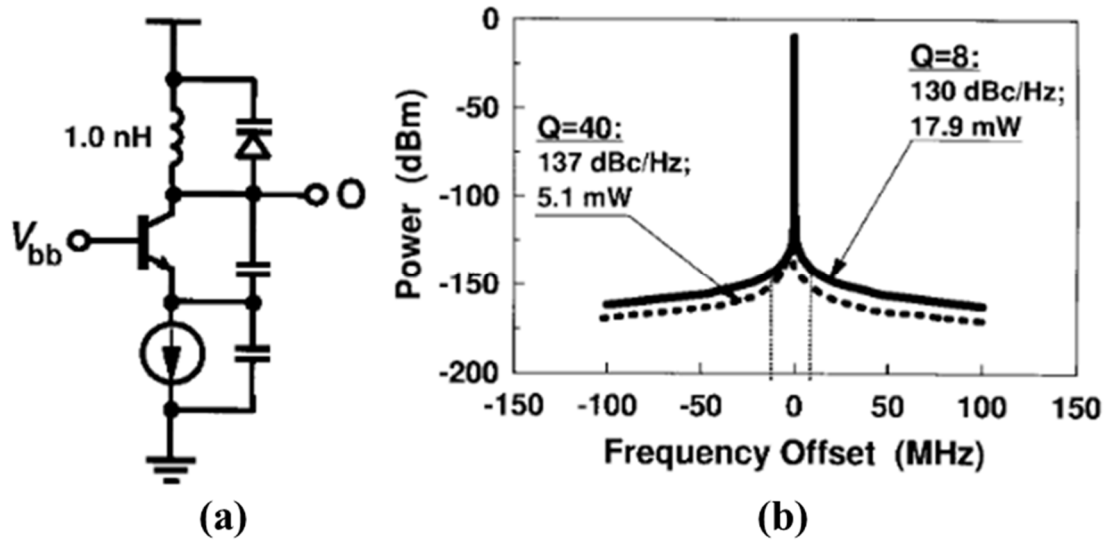


Figure I.6 : (a) schéma électrique et (b) puissance consommée d'un VCO [3].

- **Filtre passe bande**

Dans l'architecture spécifique de l'émetteur-récepteur RF, sur le chemin de réception un filtre passe-bande avec une faible insertion de perte est nécessaire pour sélectionner la bande de fréquence. Dans la partie d'émission, un filtre passe-bande est utilisé pour laisser passer le signal voulu et éliminer (ou atténuer) les fréquences harmoniques parasites, principalement à l'étage de sortie de l'amplificateur de puissance (Figure I.4).

Le filtre passe bande présenté sur la Figure I.7 est constitué de deux dipôles résonants couplés [3]. Nous pouvons constater que l'augmentation de facteur de qualité de 7,6 à 50 permet d'améliorer les pertes d'insertion de -10 dB à -3,5 dB.

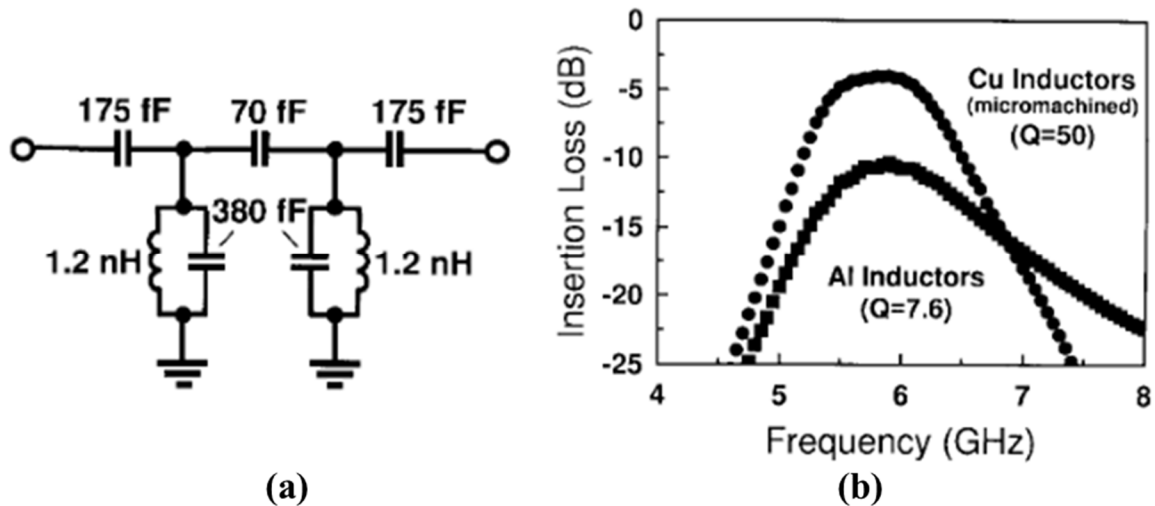


Figure I.7 : (a) schéma et (b) pertes d'insertion d'un filtre passe-bande [3].

Les dispositifs passifs à fort facteur de qualité  $Q$ , en particulier des inductances/transformateur sont recherchées afin de réduire le bruit de phase et la consommation de puissance des oscillateurs contrôlés en tension (VCO), réduire les pertes dans le filtre et de réduire la consommation d'énergie des circuits amplificateurs de puissance (PA).

Enfin, les composants passifs peuvent représenter jusqu'à 90% du nombre total de composants du module RF [4]. Les performances et le coût des circuits RF sont donc étroitement liés aux performances et à l'occupation de surface des composants passifs qui les constituent, et en particulier à celles des inductances et des transformateurs. De nombreux travaux ont été effectués ces dernières années sur les structures inductives afin de trouver le meilleur compromis performances élevées / faibles coût / surface occupée.

### I.3 Etat de l'art des techniques d'intégration des composants inductifs

Diverses études ont été menées afin d'améliorer les performances des structures inductives, notamment le facteur de qualité. Ces études peuvent être divisées en deux groupes principaux. Le premier consiste à améliorer la conception du composant en optimisant sa géométrie ou sa topologie, afin d'augmenter les performances sans changer radicalement la technologie de fabrication. Le second groupe consiste à développer de nouveaux procédés technologiques ou des techniques pour réaliser des structures inductives tridimensionnelles pour à nouveau

augmenter le facteur de qualité ainsi que la valeur de l'inductance par unité de longueur. C'est sur ces deux groupes des travaux que porte l'état de l'art (non exhaustif) présenté dans ce paragraphe.

### I.3.1 Type d'inductance/transformateur

Dans le processus de réalisation d'une inductance, le premier choix qui s'impose est le choix du type d'inductance. Dans la littérature consacrée à l'inductance intégrée, trois types d'inductance sont présentées principalement : les inductances de type méandre, les inductances spirales et les inductances solénoïdes. Chacune de ces inductances possède des avantages et des inconvénients que nous détaillons maintenant.

#### I.3.1.a Méandre

Le méandre simple est un bobinage planaire (Figure I.8) relativement facile à fabriquer mais la valeur d'inductance est faible par rapport à l'espace occupé [5], [6] en raison de la présence d'inductance mutuelle négative entre les conducteurs voisins. Le principal avantage de cette structure réside dans sa simplicité de réalisation. Toutefois, ses faibles performances freinent son utilisation.

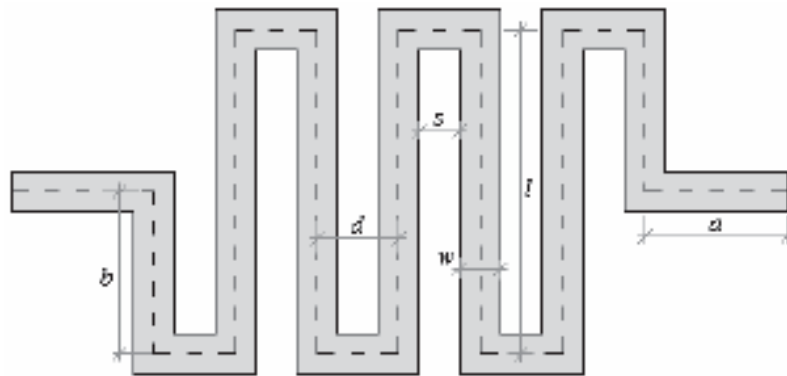


Figure I.8 : exemples d'inductances de type méandre [5].

#### I.3.1.b Spirale

- **Spirale planaire monocouche**

C'est le type de structure inductive le plus utilisé dans le domaine des radiofréquences pour fabriquer des inductances dont les valeurs ne dépassent pas quelques nH. Avec cette structure l'enroulement des fils est réalisé sur un seul plan (cf. Figure I.9 (a)). Ce composant présente

l'avantage qui est sa facilité de fabrication. La présence d'inductance mutuelle positive entre les conducteurs voisins permet d'accroître la valeur de l'inductance par unité de longueur de fil comparé à l'inductance de type méandre.

- **Spirales multicouches empilés**

Afin de diminuer le couplage entre la métallisation et le substrat ainsi que pour réduire la surface occupée, une structure peut être fabriquée en utilisant deux ou plusieurs niveaux de métallisation disposés dans des plans différents. La Figure I.9 (b) montre le principe de ces inductances et une photographie de réalisation.

L'inductance monocouche planaire à 4,5 tours (Figure I.9 (a)) avec la surface occupée  $280\text{ }\mu\text{m} \times 280\text{ }\mu\text{m}$  présente une inductance 4,7 nH et un facteur de qualité  $Q = 4,4$  à 3,8 GHz. Pour la valeur d'inductance inférieure (4 nH) la structure réalisée avec 3 tours a deux niveaux empilés (Figure I.9 (b)) avec une surface occupée considérablement plus faible  $170\text{ }\mu\text{m} \times 170\text{ }\mu\text{m}$  et présente une valeur de facteur de qualité  $Q = 4,6$  à 2,8 GHz.

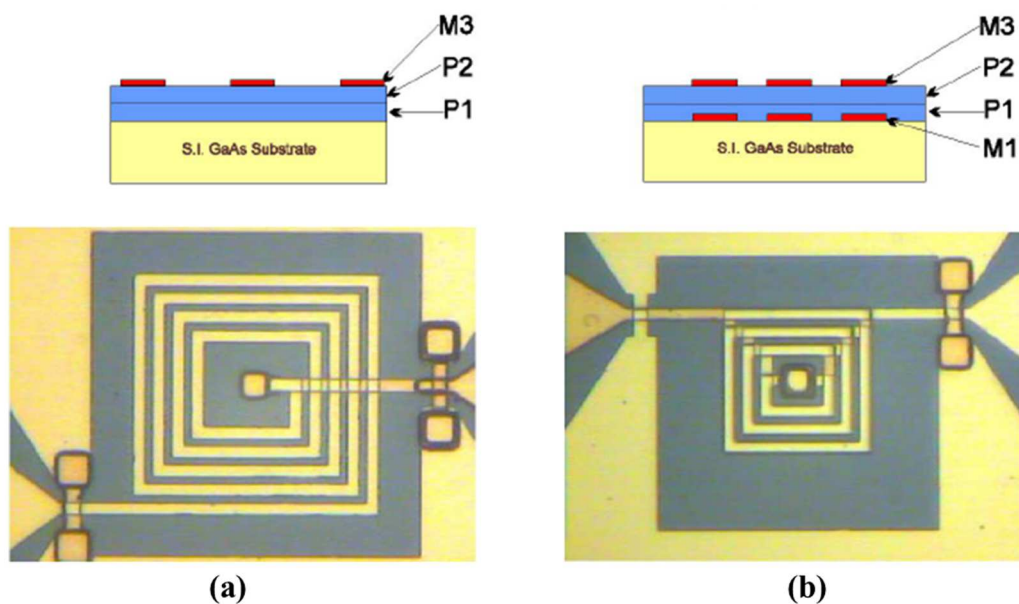


Figure I.9 : vue en coupe et vue de dessus de l'inductance de type (a) spirale planaire et (b) spirale multicouche [7]. (Les indications  $M_i$  et  $P_j$  représentent les niveaux de métal et les niveaux d'isolation en polyimide respectivement).

- **Transformateurs**

Les transformateurs de type méandre sont rarement utilisés dans les applications RF en raison de ses faibles performances et densités d'intégration limitées.

Les transformateurs réalisés à partir de la topologie en spirale en exploitent deux exemplaires, un pour former le primaire et un autre pour le secondaire. Ceux-ci peuvent être placés de manière concentrique dans le même plan ou bien sur deux plans différents. Dans le second cas, les deux spirales sont alignées verticalement de façon à maximiser le couplage magnétique entre les deux enroulements.

La première variante occupe généralement une grande surface avec des inductances relativement faibles et il présente un coefficient de couplage moyen de l'ordre de 0,6-0,7 [8]–[11]. La variante multicouche présente plusieurs avantages qui sont la faible surface occupée et la grande valeur du coefficient de couplage, l'ordre de 0,8 [11], [12], [13].

### I.3.1.c Solénoïde

Ce type de structure est réalisé en empilant trois couches métalliques (généralement du cuivre). Les couches inférieure et supérieure sont séparées par un isolant (inductance à air) ou par un matériau magnétique (inductance à matériau magnétique). La couche intermédiaire permet de fabriquer les vias qui connectent entre elles les deux couches pré-citées.

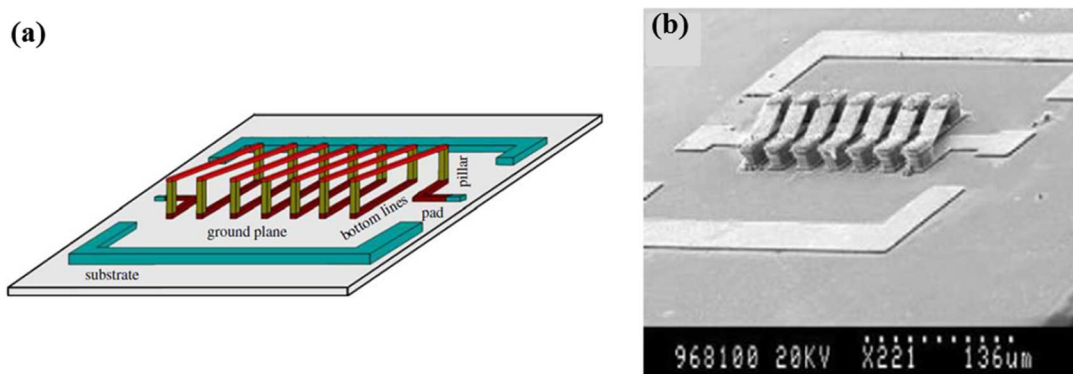


Figure I.10 : dessin (a) et (b) microphotographie MEB du solénoïde [14].

L'avantage de ce type de structures solénoïdales est de favoriser l'induction mutuelle positive tout en limitant les pertes, notamment celles dues à l'effet de couplage entre la métallisation (cf. Chapitre II, § II.5.2.d) par rapport aux inductances planaires. Cette amélioration bénéficie aussi aux transformateurs réalisés sur ce principe. Néanmoins, la fabrication de ces structures nécessite plusieurs étapes technologiques pour réaliser les deux niveaux de métallisation et des vias. Nous verrons également dans le chapitre suivant qu'il faut assurer une certaine épaisseur non négligeable pour maximiser les performances, ce qui, en principe, rend critique la fabrication de ce type de structure.

### I.3.1.d Synthèse et choix de la topologie optimale

Dans le paragraphe précédent, nous avons présenté les différents types de structures inductives qui existent dans la littérature. Un bilan comparatif des performances vient maintenant compléter cette description. Le Tableau I.1 et Tableau I.2 résument les principales caractéristiques des inductances et des transformateurs rencontrés dans la littérature. Le facteur qualité maximal  $Q_{\max}$  en fonction de la valeur d'inductance  $L$  par unité de surface occupée pour les inductances (a) et les transformateurs sont tracées sur les Figure I.11 (a)-(b), respectivement.

Type		Ref.	Type du substrat	L [nH]	Qmax (f[GHz])	f <sub>srf</sub> [GHz]	Surface Occupée [μm×μm]
Planaire	Méandre	[5] 2009	Si standart	1,6	4 (3)	~14	600×360
		[6] 2015	Si standart	1,7	5,8 (5)	n/a	480×62
	Spirale	[15] 1997	CMOS Si 0,01Ω·cm	3,2	5,7 (>1)	5	170×170
		[16] 1998	Si 10-20 Ω·cm	7	6,76 (2)	3,6	300×300
		[8] 1998	BiCMOS 20 Ω·cm	2,93	6 (5)	n/a	154×154
				5,45	4 (3)	6	210×210
		[17] 2002	Si CMOS	7,5	8 (2,45)	7	22264
[7] 2006	GaAs	3,8	4,6 (4,4)	8,5	255×255		
Multicouche (3D)	Spirale empilé	[18] 1996	BiCMOS Si 10 Ω·cm	1,95	9,3 (4)	20	226×226
		[17] 2002	Si CMOS	7	16,8 (2,45)	12	8536
		[19] 2003	Si 2-5 Ω·cm	2	10 (3)	10	290×290
		[7] 2006	GaAs	5	3,8 (2,8)	6,3	225×225
		[20] 2007	BiCMOS	2,5	9,2 (3,5)	11	192×192
		[11] 2007	Si CMOS	2	4,6 (5)	21	100×100
	Solénoïde	[21] 1997	Si Standard 10 Ω·cm	2,6	13 (0,9)	>2	250×500
				4,8	30 (1)	4	450×450
		[22] 1999	Si CMOS	2,67	16,7 (2,4)	>10	1600×90
		[23] 2002	Si Standard	2,7	31 (6)	15,8	400×600
				6,8	24 (3)	7	960×600
		[24] 2007	CMOS 1 Ω·cm	2,4	16 (2,5)	10	500×453
		[25] 2005	Si Standard 10 Ω·cm	2,6	20,5 (4,5)	>10	480×400

Tableau I.1 : état de l'art pour les inductances intégrées.

Type		Ref.	Type du substrat	L [nH]	Qmax (f [GHz])	$f_{srf}$ [GHz]	K (f [GHz])	Surface Occupée [μm×μm]
Planaire	Spirale	[8] 1998	BiCMOS 20 Ω·cm	4,88	n/a	n/a	0,703 (3)	274×274
		[9] 2007	BiCMOS 10 Ω·cm	n/a	7,14 (4,2)	15,6	0,67 (4,2)	230×215
		[26] 2008	CMOS	~ 1	2 (7)	18	0,65 (7)	97×97
		[10] 2002	Si 15 Ω·cm	0,9	7 (5)	13	0,62 (5)	300×300
		[27] 2012	Si CMOS	0,5	11 (10)	18	0,5 (10)	238x238
Multicouche 3D	Spirale empilé	[11] 2007	Si CMOS	0,62	4,3 (8,5)	12,1	0,77 (8)	145×145
				~4	5 (5,2)	9	0,7 (5,2)	170×240
		[12] 2008	Si CMOS 10 Ω·cm	3,5	10 (3,5)	7,5	0,86 (2)	228,28μm²
	[13] 2013	Si CMOS	1	7,7 (1,2)	2,1	0,94 (1,2)	232×232	
	Solénoïde	[28] 2001	Si BiCMOS	1,2	24 (10)	37	0,6	650×150
				4	12 (4)	11	n/a	650×350
		[29]2007	Si CMOS 8 Ω·cm	2,3	14,3 (2,4)	n/a	0,736 (2)	1200×200
		[30] 2010	Si CMOS	0,55	18,79	n/a	0,853 (5)	n/a

Tableau I.2 : état de l'art pour les transformateurs intégrés.

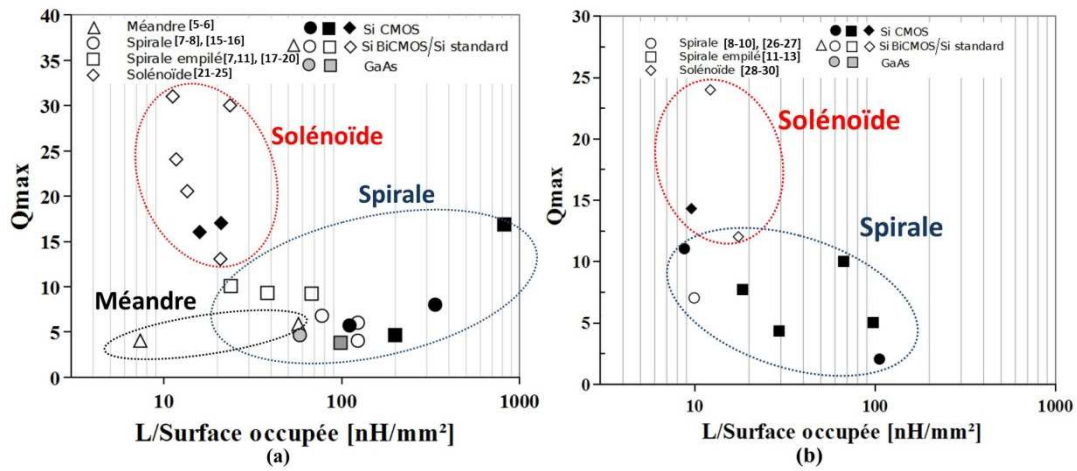


Figure I.11 : état de l'art pour les inductances (a) et les transformateurs (b) RF intégrés représenté sous la forme du facteur de qualité maximal  $Q_{max}$  en fonction de la valeur d'inductance  $L$  par unité de surface occupée.

Les structures spirales empilées présentent des densités d'inductance intéressantes et dans certains cas plus élevées que des structures solénoïdales (Figure I.11). Cependant, ces dernières présentent des facteurs de qualité maximal  $Q_{max}$  beaucoup plus élevés que n'importe quel autre type de structures. En effet, l'éloignement par rapport au substrat du niveau métallique supérieur permet de réduire considérablement les pertes et d'augmenter les performances de la structure. Indépendamment de toute considération technologique, ce type de structure semble donc répondre le mieux aux besoins des concepteurs circuit.

Dans la prochaine partie de ce chapitre, nous nous intéresserons aux technologies de fabrication des structures inductives tridimensionnelles (principalement solénoïdales) en donnant leurs principaux avantages et inconvénients, quelques exemples de réalisation et un état d'art sur leurs performances.

### I.3.2 Technologies de fabrication

La mise en place des techniques permettant de fabriquer les structures inductives tridimensionnelles est l'aspect le plus important dans le processus de conception, réalisation et caractérisation de ces composants. Plusieurs travaux présentent des technologies de fabrication de dispositifs tridimensionnels. Dans cette partie nous allons brièvement évoquer ces différentes technologies trouvées dans la littérature. Ces travaux sont regroupés selon la technologie de fabrication dans le but de réaliser leurs comparaisons en termes de degré de complexité de mise en œuvre ainsi que de performances. Les technologies de fabrication sont

les suivantes : Micro-usinage (Mictomachining), Low Temperature Co-Fired Ceramic (LTCC), Above-IC.

### **I.3.2.a Technologie Micro-usinage**

La technique de micro-usinage consiste à déposer des structures inductives tridimensionnelles ou planaires par-dessus un substrat de silicium. Afin de diminuer le couplage électromagnétique entre la métallisation et le substrat, qui présente souvent une faible résistivité, différentes techniques ont été utilisées pour éloigner les métallisations du substrat.

Les premiers travaux présentent des inductances [31] et des transformateurs [32] tridimensionnels réalisés à l'aide de la technique « Stressed Metal ». La modification de la pression dans la chambre d'évaporation au cours du dépôt métallique permet de stresser la couche qui est en mesure, après libération, de former l'inductance et le transformateur 3D. Ces deux structures sont présentées dans la Figure I.12. L'étude suivante [33] exploite la technique « Plastic deformation magnetic assembly (PDMA) ». Le principe de cette technique repose sur le dépôt d'une couche ferromagnétique par-dessus l'inductance et de l'exciter par un champ magnétique afin de faire lever la structure (Figure I.12 (c), (d)).

Les inductances et les transformateurs intégrés réalisés grâce à ces deux techniques présentent des facteurs de qualités intéressants, mais ils possèdent des procédés de fabrication relativement complexes en exploitant, pour le second, un matériau plutôt exotique. De plus, la manipulation du circuit avec les structures réalisées au moyen de la technique PDMA doit être effectuée avec précaution pour éviter d'endommager la bobine verticale. Ainsi la masse de ces structures doit être réduite au minimum pour éviter les défaillances mécaniques. Il se pose également le problème de l'encapsulation de ces dispositifs.



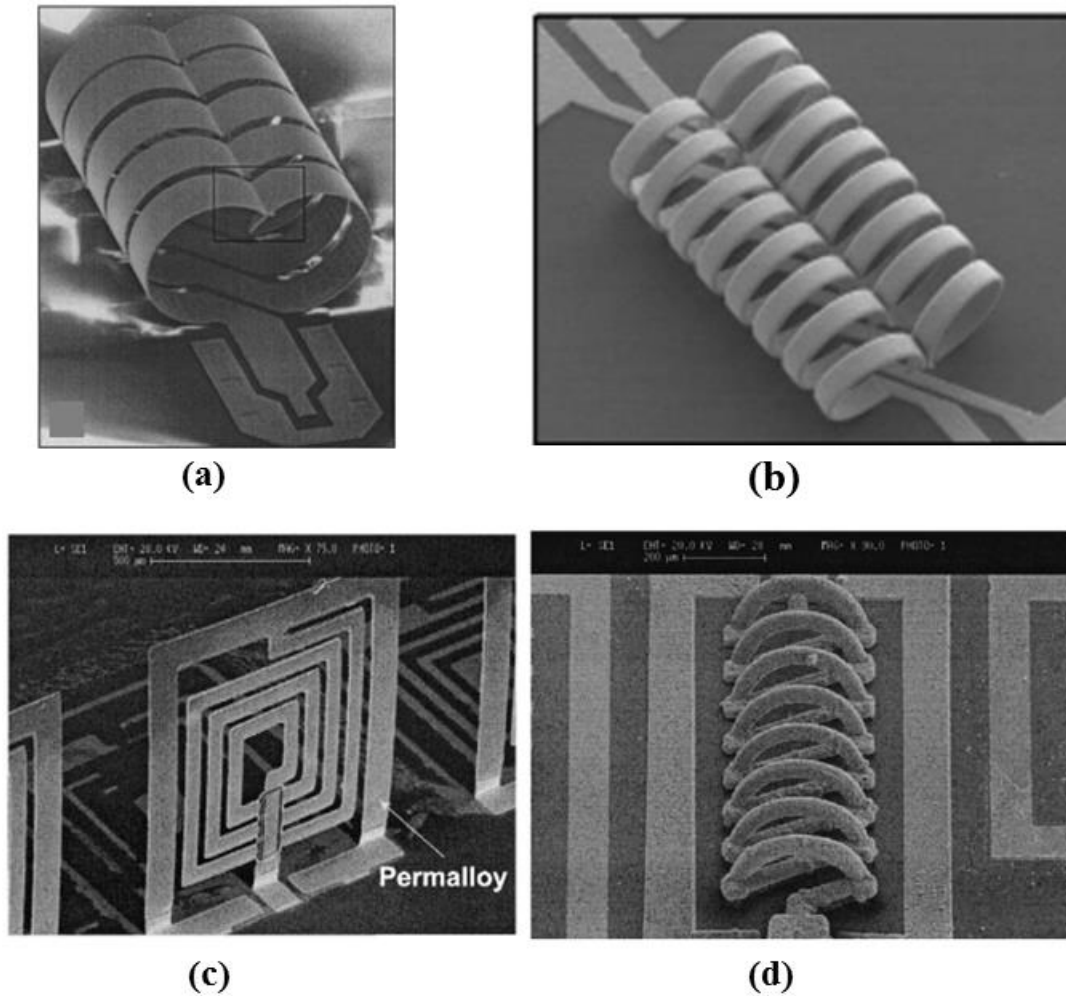


Figure I.12 : micrographies (a) d'inductance 3D [31] et du (b) transformateur 3D [32] réalisés à l'aide de technique « métal stress », et d'inductances spirale (c) et solénoïde (d) réalisées à l'aide de technique PDMA [33].

Une autre technique consiste à fabriquer des structures suspendues et à déposer des couches conductrices au-dessus d'une couche d'oxyde ou de résine sacrificielle qui sera gravée par la suite pour libérer la métallisation [22]- [24], [34], [35].

La Figure I.13 (a) montre une inductance solénoïdale à 6,5 tours. Sur le premier niveau de métal, une résine sacrificielle d'épaisseur 40 μm a été déposée afin de réaliser les vias verticaux ainsi que le deuxième niveau de métal. Au final, la résine est enlevée et la structure suspendue est obtenue avec une surface occupée de 500 μm×154 μm, un facteur de qualité  $Q=33$  pour une inductance  $L=0,7$  nH.

La réalisation de vias d'une hauteur de 100 μm, le tout fabriqué sur un substrat en verre (cf. Figure I.13 (b)), permet d'améliorer significativement ces performances. Cette inductance occupe une surface de 200 μm×150 μm, avec un facteur de qualité  $Q=50$  pour une valeur d'inductance de 1,4 nH. Lors de la fabrication de cette structure, la principale difficulté réside dans la structuration des vias verticaux à travers de la résine épaisse.

La forme arrondie de niveau supérieur de l'inductance à 5 tours présentée sur la Figure I.13 (c) permet d'éviter l'étape de réalisation des vias. Cette inductance, réalisée sur le substrat en dioxyde de silicium ( $\text{SiO}_2$ ), occupe une surface de  $500\text{ }\mu\text{m} \times 154\text{ }\mu\text{m}$ , avec un facteur de qualité  $Q=50$  pour  $1,1\text{ nH}$ .

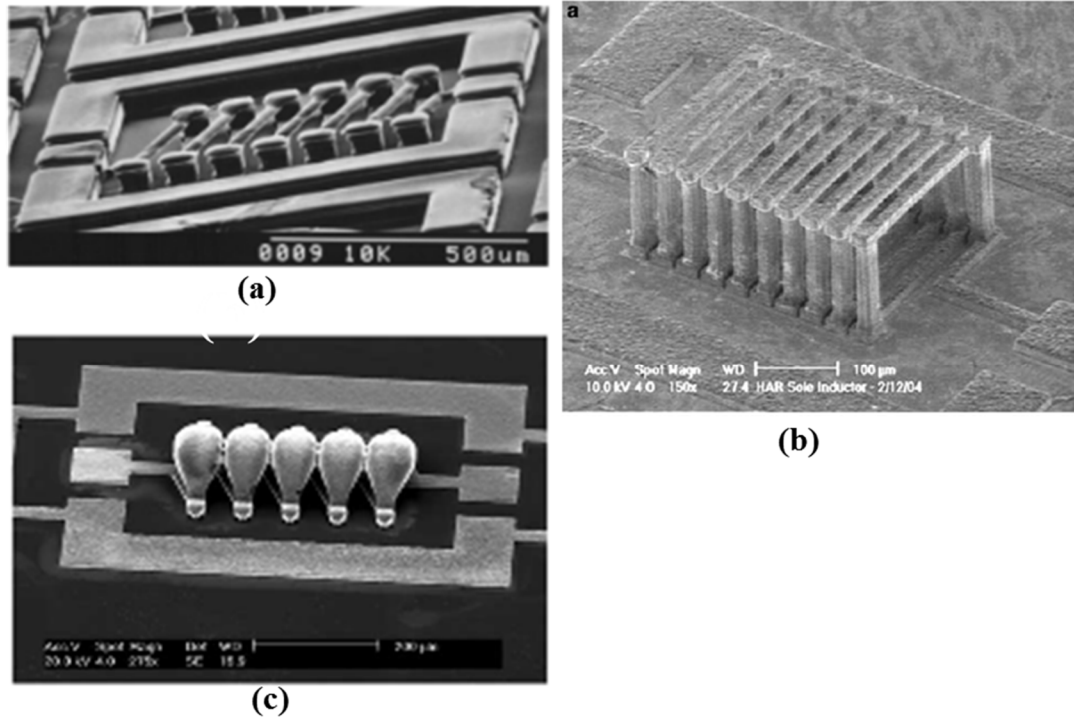


Figure I.13 : micrographies d'inductances micro-usinées (a) [24], (b) [35], (c) [34].

D'autres techniques de fabrication de structures inductives tridimensionnelles consistent à réaliser un transformateur [27], [29] ou une inductance [29], [36], [37], [38] au-dessus d'une cavité gravée dans le silicium (cf. Figure I.14). Le transformateur de la Figure I.14 (a) [27] occupe une surface de  $238\text{ }\mu\text{m} \times 238\text{ }\mu\text{m}$ . Il est fabriqué au-dessus d'une cavité  $36\text{ }\mu\text{m}$  de profondeur. Il présente une inductance  $0,5\text{ nH}$  et un facteur de qualité  $Q$  de 11. Le transformateur de la Figure I.14 (b) est un autre exemple de réalisation de type sinusoïdal. Celui-ci est beaucoup plus imposant et occupe une surface de  $1200\text{ }\mu\text{m} \times 200\text{ }\mu\text{m}$ . L'inductance vaut  $2,3\text{ nH}$  avec un facteur de qualité plus élevé (14,3) [29]. Le composant est fabriqué au-dessus d'une cavité  $74\text{ }\mu\text{m}$  de profondeur.

Il est possible de fabriquer la structure tridimensionnelle sur un support et de la reporter sur la puce par la technique Flip-Chip puis à graver le support [39], ou bien à réaliser les vias traversants de type TSV (Through Silicon Via) afin d'assurer la connexion entre les niveaux métalliques supérieur et inférieur [30], [40].

La technique Flip-Chip a été appliquée pour la fabrication de l'inductance de la Figure I.14 (c). Le facteur de qualité s'élève à 72 pour une valeur d'inductance de  $4,2\text{ nH}$ . Celle-ci est

fabriquée sur un substrat verre et occupe une surface de  $500\text{ }\mu\text{m} \times 550\text{ }\mu\text{m}$ . Le facteur de qualité  $Q$  élevé est obtenu grâce à la hauteur de vias de  $500\text{ }\mu\text{m}$ . Il faut souligner le nombre important et la complexité des étapes technologiques nécessaires à la fabrication de cette structure, ainsi que la nécessité des vias larges qui augmentent l'encombrement de la structure.

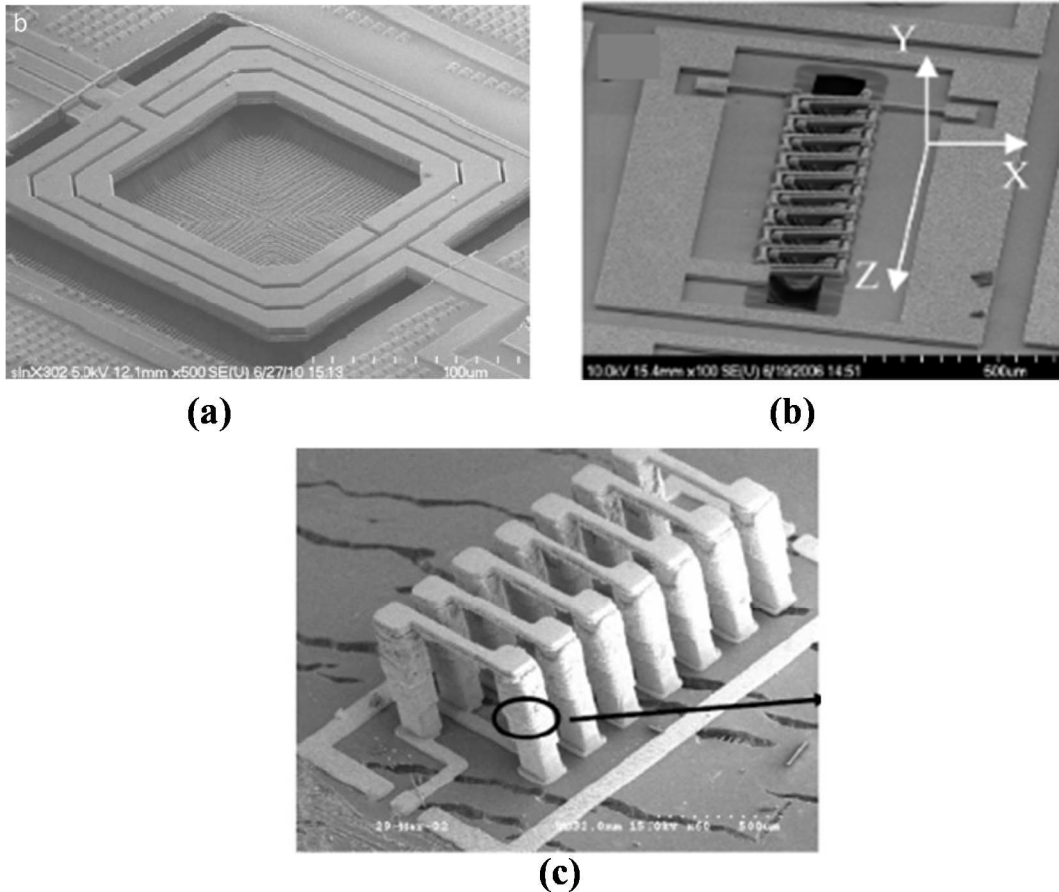


Figure I.14 : micrographies de transformateur (a) spiral [27] et (b) solénoïdal [29] réalisé au-dessus d'une cavité. (c) Micrographies d'inductance réalisée à l'aide de technique Flip-Chip [39].

### I.3.2.b Technologie de fabrication LTCC

La technologie LTCC (Low Temperature Cofired Ceramics) consiste à associer plusieurs feuilles de céramique fines par laminage à chaud sur lesquelles des couches conductrices ou isolantes sont déposées. L'avantage de cette technologie réside dans l'assemblage d'un nombre élevé de feuilles céramiques dans un seul procédé de laminage à chaud.

Les inductances [41], [42] réalisées par cette technologie présentent d'excellents résultats en termes de facteurs de qualités (Figure I.18), en raison des larges sections de conducteurs utilisées ainsi que des faibles pertes du substrat en céramique. Cependant, cette technologie

nécessite un recuit des couches à une température relativement haute (entre 850° C à 1000°C) ce qui rend cette technologie incompatible avec une intégration sur des substrats comportant des composants actifs. A noter que cette technologie possède un procédé de fabrication relativement complexe et souvent onéreux.

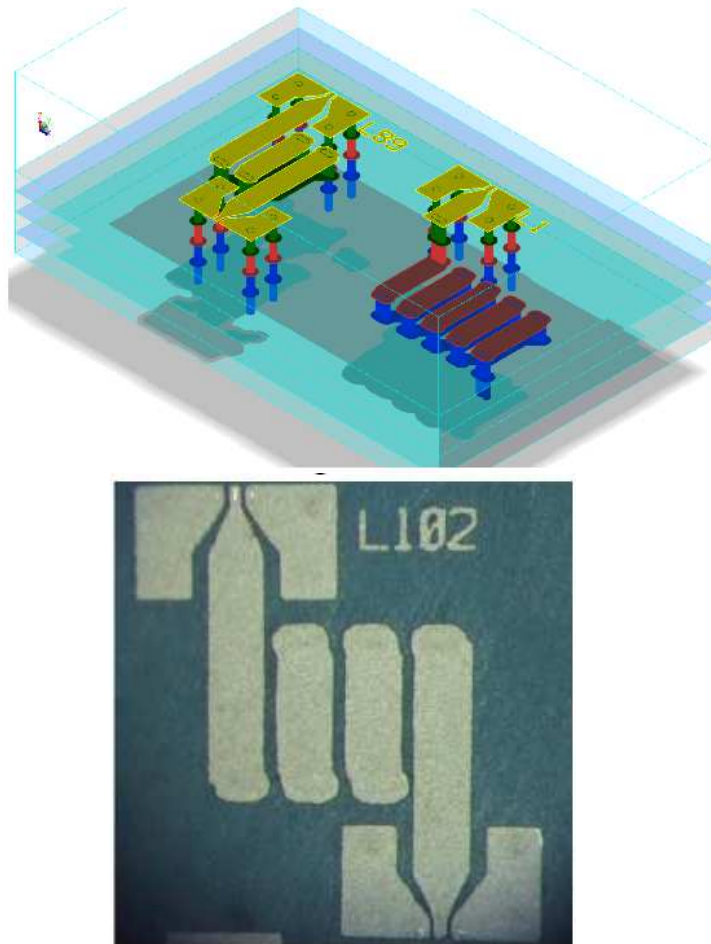


Figure I.15 : inductances solénoïdaux réalisées en technologie LTCC (a), Micrographies d'inductances (b) [42].

### I.3.2.c Technologie Above-IC

La technologie Above-IC consiste à déposer les couches conductrices au-dessus d'une couche de résine diélectrique [43]–[47] permanente structurée par des techniques de lithographie. Souvent, cette résine est un polymère à base de polyimide [48], BCB (Benzocyclobutene) [49], [50] ou époxy [51]. Une couche de diélectrique relativement épaisse qui éloigne le conducteur du substrat permet d'améliorer les performances des structures inductives, ainsi que leur compacité. Cette technique, qui nécessite un faible

nombre d'étapes technologiques, est relativement simple à mettre en œuvre comparée aux technologies décrites précédemment.

Les étapes technologiques de fabrication d'une inductance par la technologie Above-IC [52], [53] qui était développé au sein de la centrale technologique du LAAS-CNRS sont représentées sur la Figure I.16. La métallisation de flancs d'un pilier de résine s'effectue simultanément avec le niveau bas et haut de la métallisation. Cette technique permet de fabriquer des inductances et des transformateurs tridimensionnels avec un nombre d'étapes technologiques réduit.

L' inductance [54] et le transformateur [55] réalisés à l'aide de cette technologie sont présentés sur les Figure I.17 (a) et (b) respectivement. Pour former les structures proches de la forme d'un solénoïde, un tour sur deux de méandre a été placé au sommet d'un pilier de résine de 100  $\mu\text{m}$  d'épaisseur.

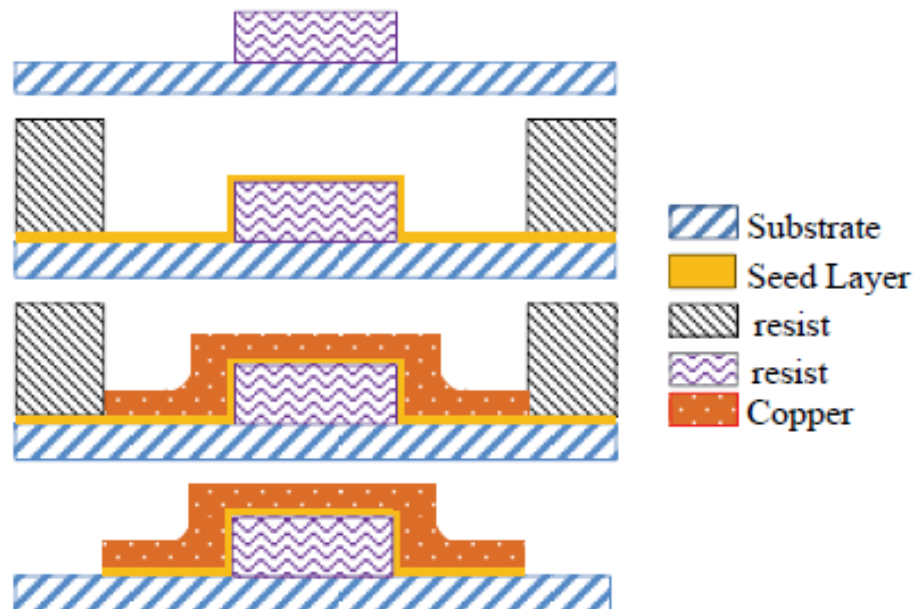


Figure I.16 : étapes technologiques de fabrication d'une structure inductive par une technologie Above-IC [51].

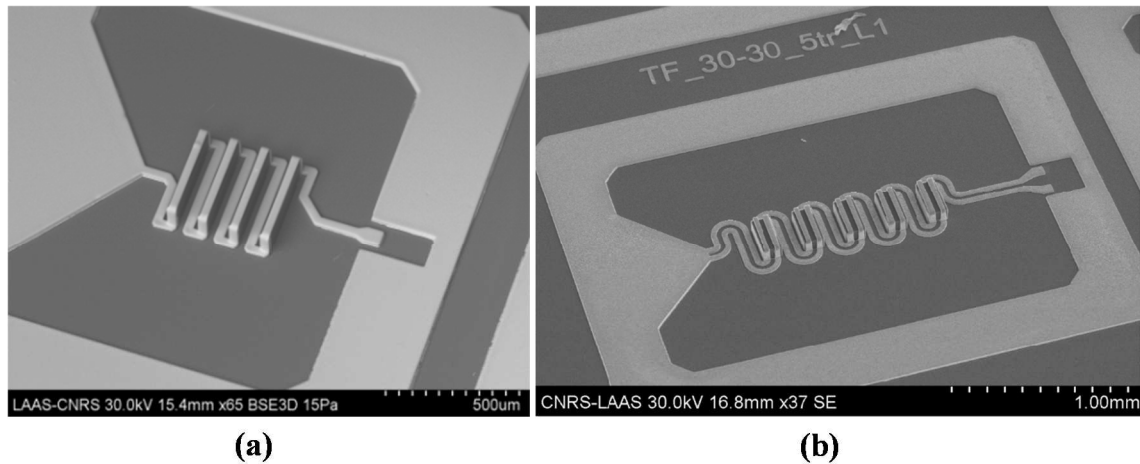


Figure I.17 : microphotographie MEB (a) d'une inductance [54], (b) d'un transformateur [55] solénoïdaux réalisée au LAAS.

### I.3.2.d Synthèse et choix de la technologie de fabrication

Dans le paragraphe précédent, nous avons présenté quelques technologies de fabrication de structures inductives. Afin de choisir une technologie de fabrication adaptée à nos besoins, nous rappelons que l'objectif de notre travail de thèse consiste à réaliser les structures inductives à fort coefficient de qualité et de densités d'intégration élevées utilisant la technologie faible coût.

Les caractéristiques des structures réalisées grâce au procédé de micro-usinage sont résumées sur les Figure I.18. Certaines de ces structures présentent des performances intéressantes. Cependant, la grande complexité des procédés de fabrication mis en œuvre les rendent difficilement réalisables, c'est donc pour cette raison que la technologie micro-usinage ne présente pas d'avantages pour nos études.

Même si les structures réalisées par la technologie LTCC présentent un coefficient de qualité très élevé, les densités d'intégration restent très limitées. Aussi, cette technologie n'est pas compatible avec une co-intégration monolithique et reste un procédé de fabrication relativement complexe.

Les inductances réalisées par la technologie Above-IC présentent des résultats encourageants (Figure I.18) sachant qu'il serait possible d'améliorer significativement les performances en opérant quelques modifications simples : en changeant les dimensions physiques des inductances intégrées (section du ruban, espacement entre les rubans, les forme de la structure etc.), l'épaisseur de la couche de résine diélectrique et en ajoutant un second niveau métallique pour intégrer la partie inférieure du solénoïde et ainsi accroître la densité d'intégration. Nous nous sommes donc orientés vers l'amélioration de cette technologie.

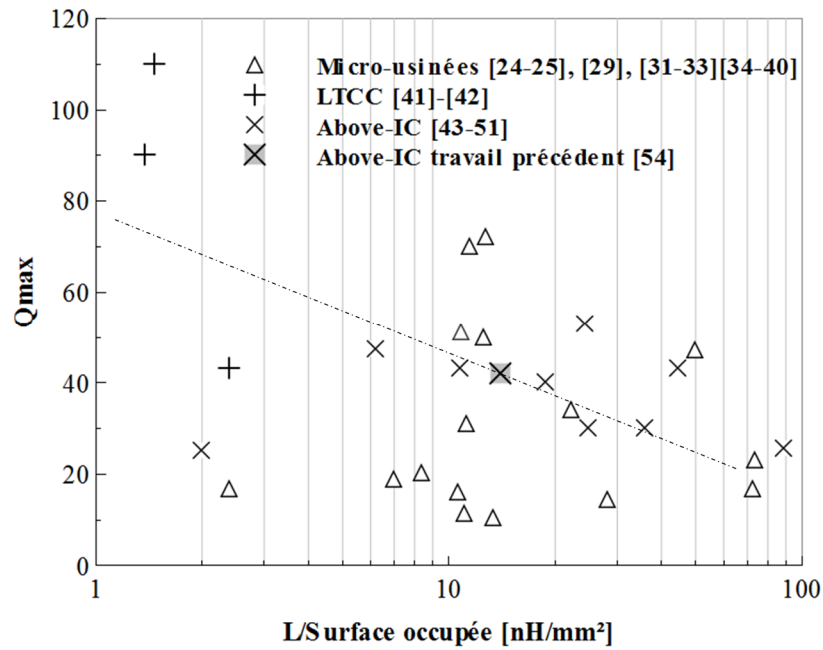


Figure I.18 : état de l'art des inductances RF intégrées représenté sous la forme du facteur de qualité maximal  $Q_{\max}$  en fonction de la valeur d'inductance  $L$  par unité de surface occupée.

## I.4 Conclusion

Dans ce chapitre, nous avons expliqué l'utilité des inductances et des transformateurs intégrés dans les circuits RF et microondes. Après avoir énoncé quelques définitions sur les composants inductifs d'une manière générale (définition et application), un état de l'art portant sur les topologies et sur les technologies est présenté.

Les structures spirales empilées affichent une densité d'inductance très intéressante mais avec un niveau de performances qui reste limité. Les structures solénoïdales présentent la densité d'intégration moins élevées que les structures spirales empilées. Les performances sont améliorées par rapport au cas précédent mais restent modestes, principalement en raison de facteurs de forme désavantageux (ce qui sera démontré dans le Chapitre II) lorsque ces composants sont intégrés en utilisant des technologies conventionnelles. Il apparaît donc pertinent de développer des filaires technologiques si possible faibles coûts et compatibles avec une intégration monolithique pour accroître les performances de ce type de composant.

Dans la dernière partie de ce chapitre, différentes technologies dédiées à la fabrication de structures tridimensionnelles performantes sont comparées. Les procédés de micro-usinage permettent d'obtenir de bonnes performances, mais le micro-usinage reste un frein à une adoption de cette technologie en tant que procédé « Above-IC ». La technologie LTCC a également été évoquée. Celle-ci permet également d'obtenir de très bonnes performances

mais avec les mêmes défauts précédents, avec en plus l'impossibilité d'effectuer une intégration de type « Above-IC ».

Finalement, l'approche initiée par le LAAS-CNRS conserve sa pertinence malgré des performances en retrait par rapport à l'état de l'art. Néanmoins, les voies d'améliorations envisagées dans le cadre de cette thèse pourraient permettre d'atteindre l'état de l'art, ce que nous vérifierons dans le Chapitre IV.



## I.5 References

- [1] C. Viallon, « Optimisation de structures différentielles en technologie SiGe pour applications en bande millimétrique. Application à la conception d'un mélangeur doublement équilibré en bande K », Université Paul Sabatier-Toulouse III, 2003.
- [2] D. Allassem, « Contribution à la réalisation d'une micro-inductance planaire », Université Jean Monnet-Saint-Etienne, 2010.
- [3] J. N. Burghartz, D. C. Edelstein, M. Soyuer, H. A. Ainspan, et K. A. Jenkins, « RF circuit design aspects of spiral inductors on silicon », *IEEE J. Solid-State Circuits*, vol. 33, n° 12, p. 2028-2034, décembre 1998.
- [4] N. Pulsford, « Passive integration technology: Targeting small, accurate RF parts », *RF Des.*, vol. 25, n° 11, p. 40-48, 2002.
- [5] A. Maric, G. Radosavljevic, L. Zivanov, et G. Stojanovic, « A simple approach for modelling and simulation monolithic inductors », in *Semiconductor Conference, 2009. CAS 2009. International*, 2009, vol. 2, p. 459-462.
- [6] F. Khan, Y. Zhu, J. Lu, et J. Pal, « MEMS-based tunable meander inductor », *Electron. Lett.*, vol. 51, n° 20, p. 1582-1583, 2015.
- [7] L. Krishnamurthy, Q. Sun, A. A. Rezazadeh, et others, « Miniature CPW Inductors for 3-D MMICs », in *2006 IEEE MTT-S International Microwave Symposium Digest*, 2006.
- [8] A. M. Niknejad et R. G. Meyer, « Analysis, design, and optimization of spiral inductors and transformers for Si RF ICs », *IEEE J. Solid-State Circuits*, vol. 33, n° 10, p. 1470-1481, oct. 1998.
- [9] Y. S. Lin, C. Z. Chen, H. B. Liang, et C. C. Chen, « High-Performance On-Chip Transformers With Partial Polysilicon Patterned Ground Shields (PGS) », *IEEE Trans. Electron Devices*, vol. 54, n° 1, p. 157-160, janv. 2007.
- [10] K. T. Ng, B. Rejaei, et J. N. Burghartz, « Substrate effects in monolithic RF transformers on silicon », *IEEE Trans. Microw. Theory Tech.*, vol. 50, n° 1, p. 377-383, janv. 2002.
- [11] W. Z. Chen, W. H. Chen, et K. C. Hsu, « Three-Dimensional Fully Symmetric Inductors, Transformer, and Balun in CMOS Technology », *IEEE Trans. Circuits Syst. Regul. Pap.*, vol. 54, n° 7, p. 1413-1423, juill. 2007.
- [12] C. C. Lim, K. S. Yeo, K. W. Chew, A. Cabuk, J. M. Gu, S. F. Lim, C. C. Boon, et M. A. Do, « Fully Symmetrical Monolithic Transformer (True 1:1) for Silicon RFIC », *IEEE Trans. Microw. Theory Tech.*, vol. 56, n° 10, p. 2301-2311, oct. 2008.
- [13] H. Xu, L. Zhang, X. Tan, et H. Min, « An integrated stacked transformer with large inductance at 900MHz », in *2013 IEEE 10th International Conference on ASIC (ASICON)*, 2013, p. 1-4.
- [14] D.-M. Fang, X.-N. Wang, Y. Zhou, et X.-L. Zhao, « Fabrication and performance of a micromachined 3-D solenoid inductor », *Microelectron. J.*, vol. 37, n° 9, p. 948-951, 2006.

- [15] J. Craninckx et M. S. J. Steyaert, « A 1.8-GHz low-phase-noise CMOS VCO using optimized hollow spiral inductors », *IEEE J. Solid-State Circuits*, vol. 32, n° 5, p. 736-744, mai 1997.
- [16] C. P. Yue et S. S. Wong, « On-chip spiral inductors with patterned ground shields for Si-based RF ICs », *IEEE J. Solid-State Circuits*, vol. 33, n° 5, p. 743-752, mai 1998.
- [17] J. H. He, G. Lihui, et J. Xie, « Fabrication and simulation of copper spiral on-chip inductors for RF wireless communication », in *2002 3rd International Conference on Microwave and Millimeter Wave Technology, 2002. Proceedings. ICMMT 2002*, 2002, p. 713-716.
- [18] J. Burghartz, M. Soyuer, et K. Jenkins, « Microwave inductors and capacitors in standard multilevel interconnect silicon technology », *IEEE Trans. Microw. Theory Tech.*, vol. 44, n° 1, p. 100-104, janv. 1996.
- [19] J. N. Burghartz et B. Rejaei, « On the design of RF spiral inductors on silicon », *IEEE Trans. Electron Devices*, vol. 50, n° 3, p. 718-729, mars 2003.
- [20] H. c Bae, S. h Kim, J. y Lee, J. y Kang, S. h Lee, et H. k Yu, « Cost Effective Parallel-branch Spiral Inductor with Enhanced Quality Factor and Resonance Frequency », in *2007 Topical Meeting on Silicon Monolithic Integrated Circuits in RF Systems*, 2007, p. 87-90.
- [21] D. J. Young, V. Malba, J. J. Ou, A. F. Bernhardt, et B. E. Boser, « Monolithic high-performance three-dimensional coil inductors for wireless communication applications », in *Electron Devices Meeting, 1997. IEDM '97. Technical Digest., International*, 1997, p. 67-70.
- [22] J.-B. Yoon, B.-K. Kim, C.-H. Han, E. Yoon, et C.-K. Kim, « Surface micromachined solenoid on-Si and on-glass inductors for RF applications », *Electron Device Lett. IEEE*, vol. 20, n° 9, p. 487-489, 1999.
- [23] J. Y. Park, Y. S. Eo, et J. U. Bu, « Surface Micromachined RF Inductors and Transformers for Advanced Telecommunication Applications », in *Microwave Conference, 2002. 32nd European*, 2002, p. 1-4.
- [24] C.-M. Tai et C.-N. Liao, « A Physical Model of Solenoid Inductors on Silicon Substrates », *IEEE Trans. Microw. Theory Tech.*, vol. 55, n° 12, p. 2579-2585, déc. 2007.
- [25] Y.-K. Yoon et M. G. Allen, « Embedded conductor technology for micromachined RF elements », *J. Micromechanics Microengineering*, vol. 15, n° 6, p. 1317, 2005.
- [26] L. Lin, W. Y. Yin, J. F. Mao, et K. Yang, « Performance Characterization of Circular Silicon Transformers », *IEEE Trans. Magn.*, vol. 44, n° 12, p. 4684-4688, décembre 2008.
- [27] S. Katz, I. Brouk, S. Stolyarova, S. Shapira, et Y. Nemirovsky, « High performance MEMS 0.18  $\mu\text{m}$  RF-CMOS transformers », *Microelectron. J.*, vol. 43, n° 1, p. 13-16, 2012.
- [28] D. C. Laney, L. E. Larson, P. Chan, J. Malinowski, D. Hamee, S. Subbanna, R. Volant, et M. Case, « Microwave transformers, inductors and transmission lines implemented in an Si/SiGe HBT process », *IEEE Trans. Microw. Theory Tech.*, vol. 49, n° 8, p. 1507-1510, août 2001.

- [29] L. Gu et X. Li, « High-Performance CMOS-Compatible Solenoidal Transformers With a Concave-Suspended Configuration », *IEEE Trans. Microw. Theory Tech.*, vol. 55, n° 6, p. 1237-1245, juin 2007.
- [30] B. Zhang, Y. Z. Xiong, L. Wang, S. Hu, J. Shi, Y. Q. Zhuang, L. W. Li, et X. Yuan, « 3D TSV transformer design for DC-DC/AC-DC converter », in *Electronic Components and Technology Conference (ECTC), 2010 Proceedings 60th*, 2010, p. 1653-1656.
- [31] C. L. Chua, D. K. Fork, K. van Schuylenbergh, et J.-P. Lu, « Out-of-plane high-Q inductors on low-resistance silicon », *J. Microelectromechanical Syst.*, vol. 12, n° 6, p. 989-995, décembre 2003.
- [32] D.-H. Weon et S. Mohammadi, « High Performance 3-D Helical RF Transformers », in *Microwave Symposium, 2007. IEEE/MTT-S International*, 2007, p. 1897-1900.
- [33] J. Zou, C. Liu, D. R. Trainor, J. Chen, J. E. Schutt-Aine, et P. L. Chapman, « Development of three-dimensional inductors using plastic deformation magnetic assembly (PDMA) », *IEEE Trans. Microw. Theory Tech.*, vol. 51, n° 4, p. 1067-1075, avril 2003.
- [34] I. Zine-El-Abidine et M. Okoniewski, « CMOS-Compatible Micromachined Toroid and Solenoid Inductors With High -Factors », *IEEE Electron Device Lett.*, vol. 28, n° 3, p. 226-228, mars 2007.
- [35] H. Lu, B. Pillans, J.-C. Lee, et J.-B. Lee, « High aspect ratio air core solenoid inductors using an improved UV-LIGA process with contrast enhancement material », *Microsyst. Technol.*, vol. 13, n° 3-4, p. 237-243, 2007.
- [36] H. Jiang, Y. Wang, J. L. A. Yeh, et N. C. Tien, « Fabrication of high-performance on-chip suspended spiral inductors by micromachining and electroless copper plating », in *Microwave Symposium Digest. 2000 IEEE MTT-S International*, 2000, vol. 1, p. 279-282 vol.1.
- [37] K. J. Chen, W. C. Hon, J. Zhang, et L. L. W. Leung, « CMOS-compatible micromachined edge-suspended spiral inductors with high Q-factors and self-resonance frequencies », *IEEE Electron Device Lett.*, vol. 25, n° 6, p. 363-365, juin 2004.
- [38] L.-H. Lu, G. E. Ponchak, P. Bhattacharya, et L. P. B. Katehi, « High-Q X-band and K-band micromachined spiral inductors for use in Si-based integrated circuits », in *2000 Topical Meeting on Silicon Monolithic Integrated Circuits in RF Systems, 2000. Digest of Papers*, 2000, p. 108-112.
- [39] Y. H. Joung et M. G. Allen, « Chip-to-Board Micromachining for Interconnect Layer Passive Components », *IEEE Trans. Compon. Packag. Technol.*, vol. 30, n° 1, p. 15-23, mars 2007.
- [40] M. Duplessis, O. Tesson, F. Neuilly, J. R. Tenailleau, et P. Descamps, « Physical implementation of 3D integrated solenoids within silicon substrate for hybrid IC applications », in *Microwave Conference, 2009. EuMC 2009. European*, 2009, p. 1006-1009.
- [41] K. C. Eun, Y. C. Lee, J. W. Lee, M. S. Song, et C. S. Park, « Fully embedded LTCC spiral inductors incorporating air cavity for high Q-factor and SRF », in *Electronic Components and Technology Conference, 2004. Proceedings. 54th*, 2004, vol. 1, p. 1101-1103 Vol.1.

- [42] S. Aliouane, A. B. Kouki, et R. Aigner, « Very high-Q solenoid RF inductors for SiP LTCC integration », in *Microwave Symposium Digest (MTT), 2011 IEEE MTT-S International*, 2011, p. 1-4.
- [43] K. Itoi, M. Sato, K. Okada, K. Masu, et T. Ito, « Comparison of compact on-chip inductors embedded in wafer-level package », in *Electronic Components and Technology Conference, 2005. Proceedings. 55th*, 2005, p. 1578-1583 Vol. 2.
- [44] X. Sun, O. Dupuis, D. Linten, G. Carchon, P. Soussan, S. Decoutere, W. D. Raedt, et E. Beyne, « High- Above-IC Inductors Using Thin-Film Wafer-Level Packaging Technology Demonstrated on 90-nm RF-CMOS 5-GHz VCO and 24-GHz LNA », *IEEE Trans. Adv. Packag.*, vol. 29, n° 4, p. 810-817, nov. 2006.
- [45] H.-A. Yang, C.-C. Wang, P.-J. Zheng, et W.-C. Wang, « On-chip high-Q inductor using wafer-level chip-scale package technology », in *Microsystems, Packaging, Assembly and Circuits Technology, 2007. IMPACT 2007. International*, 2007, p. 173-176.
- [46] C.-H. Huang, T.-C. Wei, T.-S. Horng, J.-Y. Li, C.-C. Chen, C.-C. Wang, C.-T. Chiu, et C.-P. Hung, « Design and modeling of planar transformer-based silicon integrated passive devices for wireless applications », in *IEEE Radio Frequency Integrated Circuits Symposium, 2009. RFIC 2009*, 2009, p. 167-170.
- [47] F. Zhang, Y. Miyahara, et B. P. Otis, « Design of a 300-mV 2.4-GHz Receiver Using Transformer-Coupled Techniques », *IEEE J. Solid-State Circuits*, vol. 48, n° 12, p. 3190-3205, décembre 2013.
- [48] B. Piernas, K. Nishikawa, K. Kamogawa, T. Nakagawa, et K. Araki, « High-Q factor three-dimensional inductors », *IEEE Trans. Microw. Theory Tech.*, vol. 50, n° 8, p. 1942-1949, août 2002.
- [49] X. Huo, K. J. Chen, et P. C. H. Chan, « High-Q copper inductors on standard silicon substrate with a low-k BCB dielectric layer », in *2002 IEEE Radio Frequency Integrated Circuits (RFIC) Symposium*, 2002, p. 403-406.
- [50] G. J. Carchon, W. D. Raedt, et E. Beyne, « Wafer-level packaging technology for high-Q on-chip inductors and transmission lines », *IEEE Trans. Microw. Theory Tech.*, vol. 52, n° 4, p. 1244-1251, avr. 2004.
- [51] A. Ghannam, L. Ourak, D. Bourrier, C. Viallon, et T. Parra, « Efficient low cost process for single step metal forming of 3D interconnected above-IC inductors », in *Solid-State Device Research Conference (ESSDERC), 2011 Proceedings of the European*, 2011, p. 367-370.
- [52] A. Ghannam, D. Bourrier, L. Ourak, C. Viallon, et T. Parra, « 3-D Multilayer Copper Interconnects for High-Performance Monolithic Devices and Passives », *IEEE Trans. Compon. Packag. Manuf. Technol.*, vol. 3, n° 6, p. 935-942, juin 2013.
- [53] A. Ghannam, « Conception et intégration“ above IC” d'inductances à fort coefficient de surtension pour applications de puissance RF », Université Paul Sabatier-Toulouse III, 2010.
- [54] O. Bushueva, A. Ghannam, C. Viallon, et T. Parra, « Pertes par rayonnement lors de la caractérisation sous pointes d'inductances à fort Q », in *19èmes Journées Nationales Microondes*, 2015.

- [55] L. Ourak, A. Ghannam, D. Bourrier, C. Viallon, et T. Parra, « Solenoidal transformers for magnetic materials integration », in *Microwave Conference Proceedings (APMC), 2012 Asia-Pacific*, 2012, p. 854-856.



## Chapitre II : **CONCEPTION D'INDUCTANCES ET DE TRANSFORMATEURS SOLENOIDAUX**

### II.1 Introduction

Dans le précédent chapitre, nous avons donné un aperçu général des inductances intégrées, les différents types de structures et leurs technologies de fabrication. Nous avons porté notre choix sur la structure Solénoïde 3D. La structure tridimensionnelle permet d'obtenir des inductances avec un coefficient de qualité élevé. L'éloignement du niveau métallique supérieur par rapport à la surface du substrat permet de réduire considérablement les pertes diélectriques et permet ainsi d'augmenter les performances de la structure. Ce chapitre est consacré à la conception et à l'étude d'inductances et de transformateurs tridimensionnels. Cette étape permet d'optimiser et de dimensionner des structures à concevoir, ainsi que d'étudier l'influence des différents paramètres géométriques qui sont la largeur du conducteur, l'épaisseur du conducteur, l'espacement entre les spires et le nombre de tours sur les caractéristiques du composant.

Dans une première partie de ce chapitre, nous décrivons les différents phénomènes parasites à l'origine des limitations des performances des inductances. La connaissance de ces phénomènes permet de définir un circuit électrique équivalent qui est ensuite ré-utilisé dans les chapitres suivants. Nous définissons ensuite les exigences du projet, qui vise la fabrication d'inductances et de transformateurs à fortes performances sur le substrat à haute résistivité.

Dans une deuxième partie, nous réalisons le dimensionnement des structures inductives. Ce dimensionnement est basé sur des simulations électromagnétiques effectuées à l'aide du logiciel ANSYS HFSS. L'influence des paramètres suscités sur les performances visées nous amène finalement à choisir un compromis en accord avec le cahier des charges.

## II.2 Origine des pertes dans une structure inductive intégrée

Différents mécanismes limitent les performances des inductances intégrées. Ceux-ci engendrent des pertes qui sont de deux types : les pertes résistives dans les métallisations ainsi que les pertes diélectriques, qui sont essentiellement liées à la résistivité finie du substrat.

### II.2.1 Pertes dans les métallisations

La conductivité finie des couches métalliques entraîne des pertes par effet Joule dans les conducteurs. Cependant, cette résistivité n'explique pas à elle seule l'intégralité des pertes qui sont occasionnées. D'autres effets interviennent qui sont à l'origine de la majeure partie des pertes aux fréquences micro-ondes, essentiellement connus sous le nom d'effets de peau et de proximité.

- **La résistance DC**

La résistance DC est la résistance propre du ruban métallique constituant les pistes de structures inductives. Pour minimiser sa valeur, il faut soit jouer sur la section du ruban métallique, soit choisir un matériau fortement conducteur tel que le cuivre. La résistance DC est donnée par l'expression suivante :

$$R_{DC} = \rho \cdot \frac{l}{S} = \rho \cdot \frac{l}{t \cdot w} \quad (II.1)$$

où  $\rho$  est la résistivité du conducteur,  $l$  la longueur du conducteur,  $S$  sa section,  $t$  son épaisseur et  $w$  sa largeur.

- **Effet de peau**

Lorsqu'un courant alternatif circule dans un conducteur électrique, il génère un champ magnétique. En raison de la conductivité finie du métal qui le constitue, une partie du champ magnétique est contenue à l'intérieur du conducteur, créant ainsi des courants de Foucault s'opposant au passage du courant vers le centre du conducteur. Le courant circule alors préférentiellement vers la périphérie du conducteur, augmentant par là même sa résistance effective donc la puissance dissipée par effet Joule. Il peut être montré que la densité du courant décroît exponentiellement en partant de la surface du conducteur vers l'intérieur (Figure II.1) [1]. Cette propriété permet de définir une grandeur caractéristique appelée "l'épaisseur de peau". Typiquement, la valeur de la résistance dynamique d'un conducteur suit une loi de variation en  $\sqrt{f}$ . L'épaisseur de peau est donnée par l'expression suivante :



$$\delta = \sqrt{\frac{\rho_{DC}}{\pi f \mu_0}} \quad (II.2)$$

où  $\rho_{DC}$  est la résistivité du conducteur,  $f$  est la fréquence et  $\mu_0$  est la perméabilité magnétique du vide ( $4\pi \cdot 10^{-7}$  H/m).

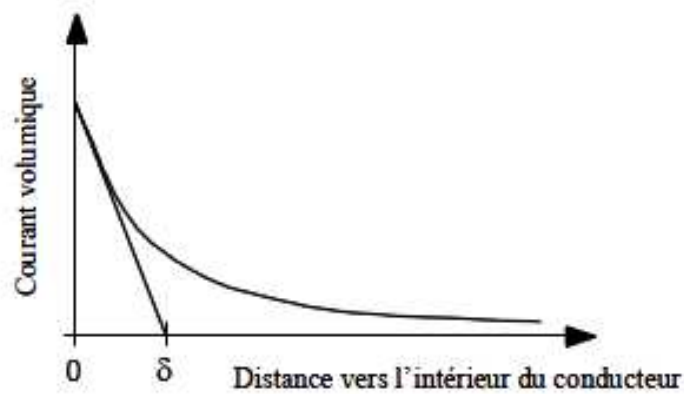


Figure II.1 : densité de courant à l'intérieur d'un conducteur.

- **L'effet de proximité**

L'effet de proximité se produit lorsque deux conducteurs sont placés à proximité l'un de l'autre. Celui-ci tend à modifier la répartition spatiale du courant dans chacun des deux conducteurs en regard.

Dans le cas d'une inductance ou d'un transformateur, les conducteurs placés à proximité les uns des autres sont traversés par un courant circulant dans le même sens. Lorsqu'un conducteur est parcouru par un courant variable, il génère un champ magnétique variable. La variation du champ induit des courants de Foucault dans le conducteur qui se trouve à proximité et ainsi engendre des pertes par effet Joule. On traduit généralement cette augmentation des pertes par une augmentation de la résistance du conducteur [2].

## II.2.2 Pertes dans le substrat

- **Pertes par induction magnétique**

Le même phénomène que celui qui conduit à l'effet de proximité dans les conducteurs existe avec le substrat : conformément à la loi de Faraday / Lenz, le champ magnétique créé par l'inductance induit un courant image dans le substrat, également appelé courant de Foucault. Le sens de ce courant, opposé à celui de l'inductance, génère par conséquent un champ magnétique s'opposant au champ principal. Il en résulte une diminution de la valeur réelle de l'inductance. De plus, de l'énergie magnétique est de la sorte convertie en chaleur par

effet joule dans le volume du substrat. Les conséquences sont d'autant plus importantes que la résistivité du substrat diminue [1].

- **Pertes d'origine électrique**

L'énergie stockée sous forme électrique dans l'inductance est couplée au substrat par l'intermédiaire de la capacité équivalente dont les armatures sont constituées par les spires de l'inductance d'une part et le substrat lui-même, d'autre part. Il en résulte des courants de conduction et de déplacement vers la masse la plus proche. Ainsi, de l'énergie électrique est ici dissipée par effet Joule dans le substrat [1].

## **II.3 Simulation électromagnétique de la structure inductive solénoïde**

Dans ce paragraphe, nous allons brièvement commenter le choix du simulateur électromagnétique HFSS, ainsi que spécifier les conditions de simulation.

### **II.3.1 Modèle de simulation de l'inductance sous HFSS**

Pour obtenir des résultats précis avec un minimum d'étapes et de temps de simulation, le choix du simulateur est très important. Il existe plusieurs logiciels de simulations électromagnétiques qui sont Agilent Momentum, Sonnet et Ansoft HFSS. Les deux premiers sont des simulateurs planaires 2,5D basé sur la méthode des moments. Ils permettent l'étude de petites structures de façon très rapide, mais ne sont pas en mesure de tenir compte des couplages qui peuvent survenir entre deux niveaux. Le logiciel HFSS (High Frequency Structure Simulation) prend en compte les géométries des structures multicouches et simule correctement les effets électromagnétiques complexes comme les couplages et les effets parasites. Ce logiciel calcule les champs électromagnétiques dans le domaine fréquentiel en résolvant localement les équations de Maxwell. Il permet de dessiner une structure en 3D puis de calculer de nombreuses grandeurs comme les constantes de propagation, les paramètres S, les paramètres admittance Y et impédance Z. Dans le cadre de notre travail, nous avons donc choisi d'utiliser HFSS pour l'étude et la conception de nos composants.

La Figure II.2 présente un exemple d'inductance simulée sous HFSS. Sur cette figure nous pouvons voir l'inductance, le plan de masse (anneau métallique), boîtes à l'air, l'excitation interne (Lumped port), ainsi que le substrat.

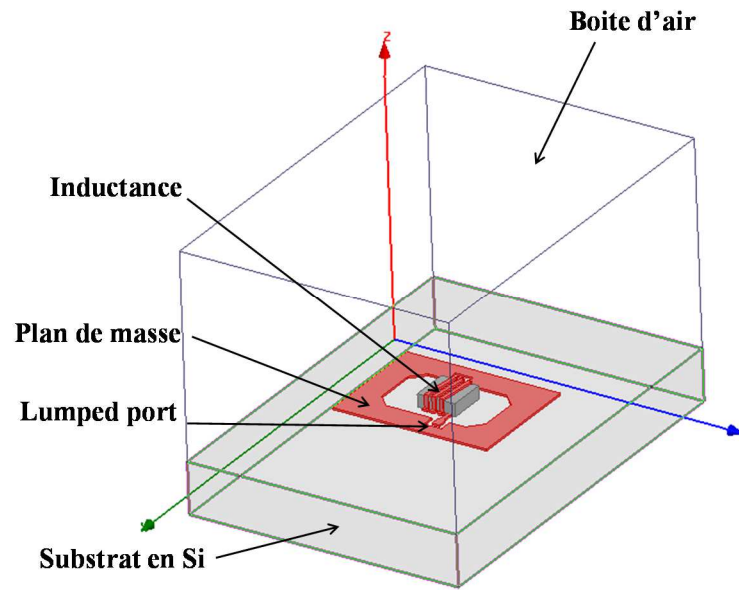


Figure II.2 : modèle de simulation de l'inductance sous HFSS.

Comme pour tous les logiciels de simulations, le logiciel HFSS nécessite de définir des ports afin d'appliquer les signaux d'excitation et de récupérer les signaux résultants.

Les Lumped ports (port localisé) sont des ports internes dont l'impédance interne est définie par l'utilisateur. Par défaut, ils sont définis entre deux métallisations (signal et plan de masse). Il est aussi possible d'ajouter des éléments parasites de nature inductive. En effet, les Lumped ports rajoutées en série avec la structure augmentent la longueur de cette dernière. Cette augmentation de longueur se traduit par des valeurs simulées d'inductance et de fréquence de résonance respectivement plus élevée et plus basse que celles attendues par la mesure [3]. Pour réduire ce phénomène, il est nécessaire de diminuer la longueur des ports. Plus précisément, la largeur des ports doit être plus petite que le signal. Basé sur ces règles, les ports internes sont définis comme montré sur la Figure II.3.

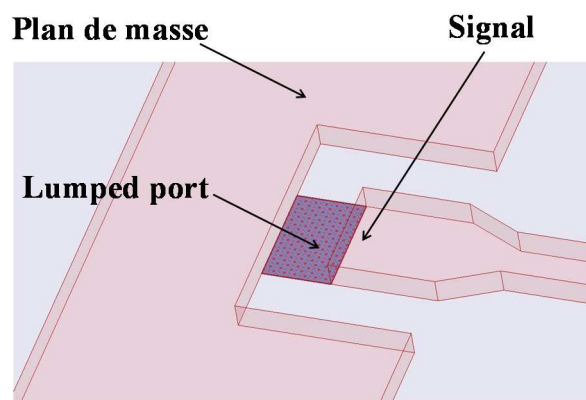


Figure II.3 : définition de Lumped port sous HFSS.

## II.4 Optimisation des performances des inductances étudiées

### II.4.1 Critère d'évaluation des performances d'une inductance : Le facteur de qualité

Le niveau de performance des éléments passifs réactifs, qu'ils soient capacitifs ou inductifs ou même constitués d'un circuit résonnant, est habituellement évalué par le facteur de qualité. Ce critère est défini comme étant le rapport de l'énergie électromagnétique emmagasinée ( $E_{stockée}$ ) sur l'énergie dissipée ( $E_{dissipée}$ ) pendant une période du signal, dans l'hypothèse d'une excitation sinusoïdale [4].

Cette définition se traduit par la relation suivante :

$$Q_1 = 2\pi \frac{E_{stockée}}{E_{dissipée \text{ par période}}} \quad (II.3)$$

Dans le cas d'une inductance, il existe plusieurs définitions qui permettent l'extraction du facteur de qualité à partir de la mesure.

Dans le principe, deux de ces nouvelles définitions du facteur de qualité nécessitent de placer virtuellement l'inductance mesurée (un dipôle) en parallèle avec une capacité. En modifiant la valeur de cette capacité, il est alors possible de déplacer la résonance sur toute la plage de fréquence pour laquelle on souhaite déterminer ce facteur de qualité [1].

La première technique consiste à observer la variation de phase du circuit à la résonance, qui est liée au facteur de qualité par la relation suivante [5],[6] :

$$Q_2 = \frac{\omega_0}{2} \left. \frac{d\phi_Y}{d\omega} \right|_{\omega=\omega_0} \quad (II.4)$$

où  $\phi_Y$  représente la phase de l'admittance équivalente au circuit résonnant et  $\omega_0$  la pulsation à la résonance.

La deuxième technique consiste à calculer le facteur de qualité à partir de la bande passante à -3 dB du circuit résonant constitué de l'inductance à caractériser en parallèle avec la capacité mentionnée plus haut. Ce facteur est bien connu et est donné par la relation suivante :

$$Q_3 = \frac{\omega_0}{\Delta\omega|_{-3dB}} \quad (II.5)$$

Enfin, il existe une troisième définition permettant l'obtention du facteur de qualité, spécifiquement utilisée pour les inductances. Celle-ci est la plus couramment utilisée dans la littérature, de par sa simplicité de mise en œuvre. Ainsi, à partir de la mesure de l'inductance par l'intermédiaire de son impédance ( $Z_{11}$ ), ou de son admittance ( $Y_{11}$ ), ce facteur de qualité s'exprime de la façon suivante [5] :

$$Q_4 = \frac{Im(Z_{11})}{Re(Z_{11})} = -\frac{Im(Y_{11})}{Re(Y_{11})} \quad (II.6)$$

Cette technique diffère largement des précédentes et il peut être montré qu'elle correspond à la définition du facteur de qualité suivante :

$$Q_4 = 2\omega \left( \frac{W_m - W_e}{P_{diss}} \right) \quad (II.7)$$

où  $W_m$  et  $W_e$  représentent les énergies magnétiques et électriques moyennes stockées respectivement, et  $P_{diss}$  représente la puissance moyenne dissipée par l'inductance.

Les pertes dans une inductance peuvent être décomposées en plusieurs contributions en séparant les pertes de puissance dans les conducteurs  $P_c$ , les pertes électriques dans le substrat  $P_e$  et les pertes par courants de Foucault magnétiquement induits  $P_m$ . La relation (II.7) peut alors se décomposer de la façon suivante :

$$Q_4 = \frac{2\omega \cdot W_{sto}}{P_c + P_e + P_m} \quad (II.8)$$

Le facteur de qualité total s'exprime alors en fonction des facteurs de qualité relatifs à chaque type de pertes, suivant la relation :

$$\frac{1}{Q_4} = \frac{P_c}{2\omega W_{sto}} + \frac{P_e}{2\omega W_{sto}} + \frac{P_m}{2\omega W_{sto}} = \frac{1}{Q_c} + \frac{1}{Q_e} + \frac{1}{Q_m} \quad (II.9)$$

## II.4.2 Circuit électrique équivalent

Une inductance peut être représentée par un réseau électrique en  $\pi$  [6] comme présenté sur la Figure II.4.

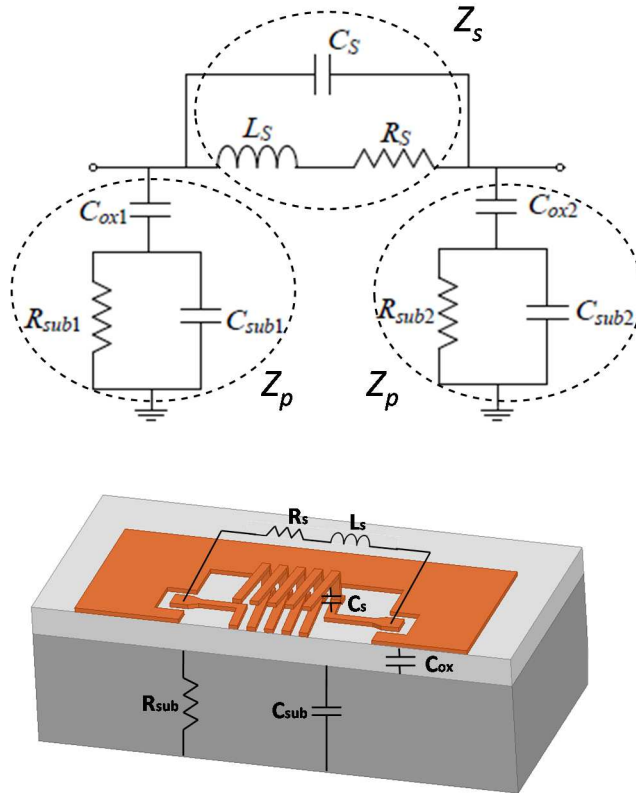


Figure II.4 : schéma électrique équivalent d'une inductance.

Sur la branche série de ce modèle,  $L_s$ ,  $R_s$  et  $C_s$  représentent respectivement l'inductance série, la résistance série et la capacitance inter-spire de la self. Les pertes par effet Joule  $P_c$  dans les conducteurs sont modélisées par la résistance  $R_s$  qui varie généralement avec la fréquence pour traduire correctement les effets de peau et de proximité.  $R_s$  est calculée par :

$$R_s = \frac{\rho l}{w\delta(1 - e^{-t/\delta})} \quad (II.10)$$

Avec  $l$ ,  $w$ ,  $t$ ,  $\rho$  et  $\delta$  représentant la longueur, largeur, épaisseur, conductivité et épaisseur de peau du conducteur.

Sur la branche parallèle, les pertes d'origines électriques sont représentées par  $C_{sub}$  et  $R_{sub}$  tandis que le couplage entre la self et le substrat est représenté par  $C_{ox}$ .

Pour l'obtention de ce modèle, les valeurs des éléments sont extraites par ajustement de courbes. Cet ajustement se fait entre les valeurs mesurées des admittances  $Y_s$  et  $Y_p$  et les valeurs calculées par estimation en utilisant les équations suivantes [7] :

$$Y_s = \frac{1}{Z_s} = \frac{1}{R_s + j\omega L_s} + j\omega C_s \quad (II.11)$$

$$Y_p = \frac{1}{Z_p} = \frac{1}{\frac{1}{j\omega C_{ox}} + \frac{1}{\frac{1}{R_{sub}} + j\omega C_{sub}}} \quad (II.12)$$

Afin de réaliser une détermination directe des éléments équivalents, Yue et al [4] proposent un modèle simplifié. Ce modèle consiste à remplacer  $C_{ox}$ ,  $C_{sub}$  et  $R_{sub}$  par  $C_p$  et  $R_p$  tel que montré sur la Figure II.5.

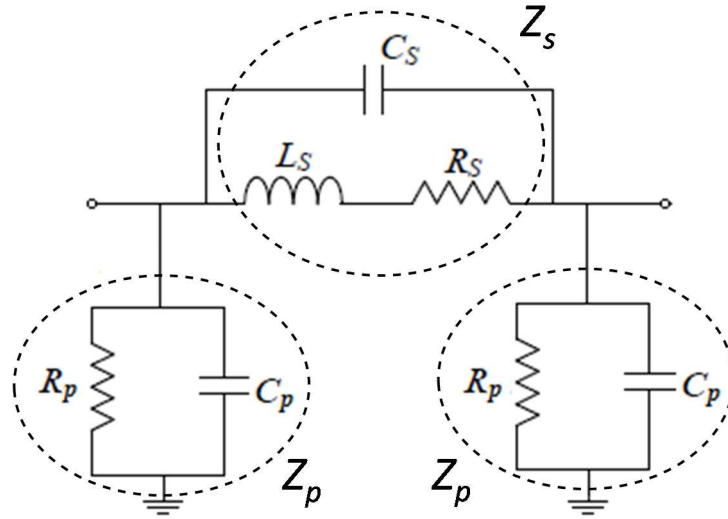


Figure II.5 : schéma électrique équivalent simplifié d'une inductance.

$Y_s$  et  $Y_p$  sont réécrits sur la base du schéma électrique simplifié de la :

$$Y_p = \frac{1}{R_p} + j\omega C_p = \frac{\omega^2 C_{ox}^2 R_{sub}}{1 + [\omega R_{sub}(C_{sub} + C_{ox})]^2} + \frac{j\omega C_{ox} [1 + \omega^2 (C_{sub} + C_{ox}) C_{sub} R_{sub}^2]}{1 + [\omega R_{sub}(C_{sub} + C_{ox})]^2} \quad (II.13)$$

Pour ce modèle, il est alors possible de calculer directement les valeurs des éléments à partir de la matrice d'admittance  $[Y]$  déduite de la mesure des paramètres-[S] et en utilisant les équations suivantes :

$$R_s = Re(1/-y_{21}) \quad (II.14)$$

$$L_s = \frac{\text{Im}(1/-y_{21})}{\omega} \quad (II.15)$$

$$C_s = \frac{1}{\omega_0^2 L_{lf}} \quad (II.16)$$

$$R_p = \frac{1}{\text{Re}(y_{11} + y_{21})} \quad (II.17)$$

$$C_p = \frac{\text{Im}(y_{11} + y_{21})}{\omega} \quad (II.18)$$

et  $\omega_0$  la fréquence de résonance de la self,  $L_{lf}$  étant la valeur de l'inductance  $L_s$  aux basses fréquences.

Pour déterminer le facteur de qualité  $Q$  de l'inductance à partir de ce modèle et prendre en compte la contribution des différentes pertes, il est nécessaire de court-circuiter un des accès de l'inductance. Dans ce cas, on obtient le circuit électrique équivalent de la Figure II.6.

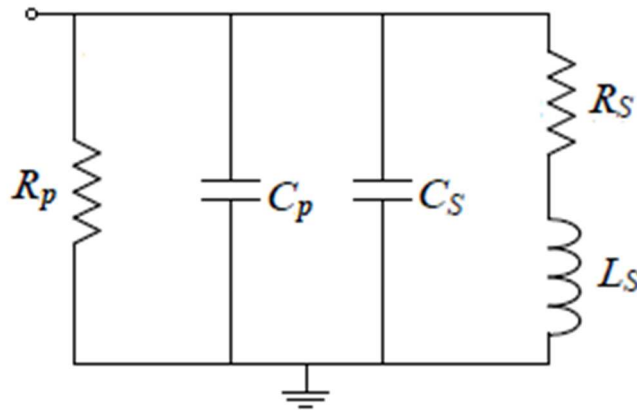


Figure II.6 : schéma électrique d'une inductance dont un des accès est court-circuité.

En utilisant les équations (II.11) et (II.13), l'expression du facteur de qualité de l'inductance est alors la suivante [7] :



$$Q_{self} = \underbrace{\frac{\omega L_s}{R_s}}_{(a)} \cdot \underbrace{\frac{1}{1 + \frac{R_s}{R_p} \left[ \left( \frac{\omega L_s}{R_s} \right)^2 + 1 \right]}}_{(b)} \cdot \underbrace{\left[ 1 - \frac{R_s^2 (C_s + C_p)}{L_s} - \omega^2 L_s (C_s + C_p) \right]}_{(c)} = \frac{\omega L_t}{R_t} \quad (II.19)$$

Avec  $L_t$  l'inductance totale de la self, prenant en compte les effets du substrat, et  $R_t$  la résistance totale, prenant en compte les pertes dans les métallisations et le substrat. Dans cette équation, le terme (a) représente le rapport entre l'énergie emmagasinée dans l'inductance et les pertes ohmiques dans le métal, le terme (b) représente l'énergie dissipée dans le substrat et enfin, le terme (c) - le facteur d'auto-résonance de l'inductance.

### II.4.3 Performances visées

L'objectif principal du travail présenté dans ce manuscrit est de perfectionner une approche technologique déjà en cours au LAAS [8] , [9] dans l'objectif d'améliorer simultanément les performances et les densités d'intégration des composants inductifs intégrés. Deux niveaux d'amélioration sont envisagés, sur le procédé technologique, ce point est traité dans le Chapitre IV, et au niveau de la topologie des composants intégrés, ce qui fait l'objet de cette partie.

Pour ce travail, le cahier des charges est le suivant :

- Développer une bibliothèque d'inductances de valeurs comprises entre 2 nH et 10 nH,
- Obtenir un coefficient de qualité maximal  $Q_{max}$  supérieur à 50 pour une inductance de 2 nH,
- Réduire au maximum la surface occupée, avec un compromis performance/encombrement à discuter.

## II.5 Description du solénoïde étudié

Les inductances étudiées sont des inductances à deux niveaux de métallisation. Elles sont constituées d'un substrat en silicium à haute résistivité ayant une épaisseur de 400  $\mu m$  sur lequel les niveaux inférieur et supérieur de la bobine sont déposés. Le second niveau est réalisé à l'aide d'une couche de diélectrique épais (Figure II.7 (a) et (b)).

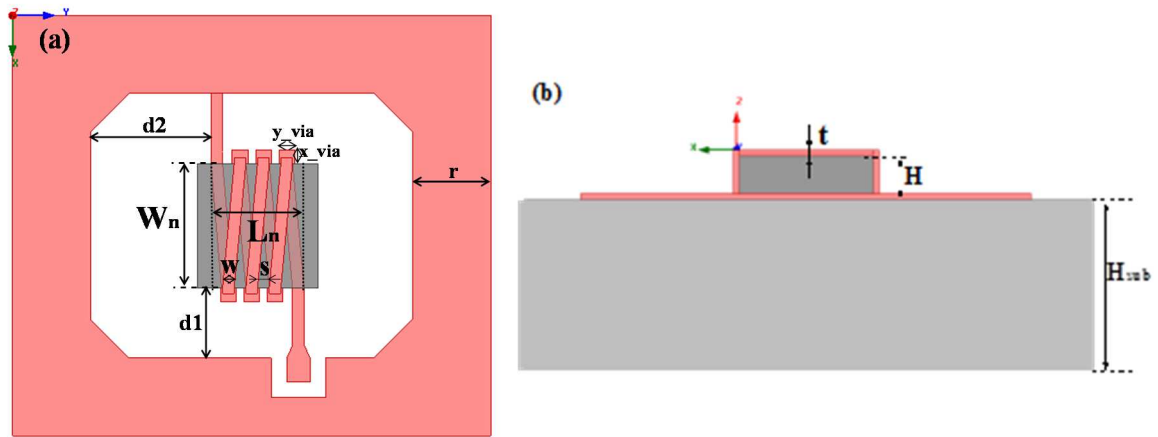


Figure II.7 : (a) vue de dessus (b) et vue en coupe du solénoïde sous HFSS.

Pour réaliser l'inductance, différents paramètres géométriques sont définis dans le Tableau II.1. L'étude se focalisera sur l'optimisation des structures en fonction de ses dimensions géométriques et de la fréquence.

Paramètre	Désignations	Valeurs
<b>W</b>	Largeur des pistes	Variable
<b>S</b>	Espacement entre les pistes	Variable
<b>d1</b>	Distance entre le noyau et le plan de masse	180 $\mu\text{m}$
<b>d2</b>	Distance entre la dernière spire et le plan de masse	300 $\mu\text{m}$
<b>t</b>	Epaisseur de conducteur	Variable de 5 à 30 $\mu\text{m}$
<b>x_via</b>	Longueur de via	$W+5\mu\text{m}$
<b>y_via</b>	Largeur de via	40 $\mu\text{m}$
<b>r</b>	Largeur de plan de masse	200 $\mu\text{m}$
<b>W<sub>n</sub></b>	Largeur du noyau	Variable
<b>H</b>	Hauteur du noyau	Variable
<b>L<sub>n</sub></b>	Longueur du noyau	Variable
<b>N</b>	Nombre de tours	Variable
<b>H<sub>sub</sub></b>	Epaisseur du substrat	400 $\mu\text{m}$

Tableau II.1 : désignation et valeurs des paramètres géométriques des inductances étudiées.

## II.5.2 Dimensionnement de l'inductance

Dans ce paragraphe, nous étudierons l'incidence des paramètres géométriques sur la valeur d'inductance, la résistance série, le facteur de qualité et la limite en fréquence du composant.

Les paramètres d'optimisation sont les suivants :

- une largeur de piste  $W$ ,

- une épaisseur de conducteur  $t$ ,
- un espacement entre les spires  $S$ ,
- un rapport hauteur / largeur du noyau ( $H/W_n$ ),
- un nombre de tours  $N$ .

Dans le cas de l'inductance composée par un ruban comportant plusieurs tours l'effet de proximité ne peut pas être négligé.

Nous avons réalisé des simulations électromagnétiques pour observer le couplage et l'effet de proximité en fonction de paramètres géométriques de la structure.

### II.5.2.a Influence de l'épaisseur de conducteur

Pour étudier l'influence de l'épaisseur de conducteur  $t$  sur les caractéristiques de l'inductance nous avons réalisé des simulations électromagnétiques en faisant varier  $t$  de 5 à 35  $\mu\text{m}$ . Des simulations ont été effectuées sur une inductance de 1 tour et sur une seconde inductance de 3 tours. La première inductance permet de s'affranchir de l'effet de couplage entre deux spires voisines. La valeur d'inductance, la résistance série et le facteur de qualité en fonction de l'épaisseur de conducteur  $t$  relevées à 2 GHz sont représentés sur la Figure II.8. Ces résultats de simulation montrent que le facteur de qualité s'accroît avec l'épaisseur de conducteur. L'accroissement de la section de la métallisation diminue la valeur d'inductance mais également celle de la résistance. Cette dernière diminue plus rapidement, ce qui bénéficie au coefficient de qualité.

La seconde inductance présente en plus un effet de couplage entre plusieurs tours qui sont positionnés les uns à côté des autres. Nous avons testé des rapports  $S/W$  de 20  $\mu\text{m}/15 \mu\text{m}$ , 20  $\mu\text{m}/20 \mu\text{m}$  et 20  $\mu\text{m}/30 \mu\text{m}$ . La valeur d'inductance, la résistance série et le facteur de qualité en fonction de l'épaisseur de conducteur  $t$  relevées à 2 GHz sont représentés sur la Figure II.9.

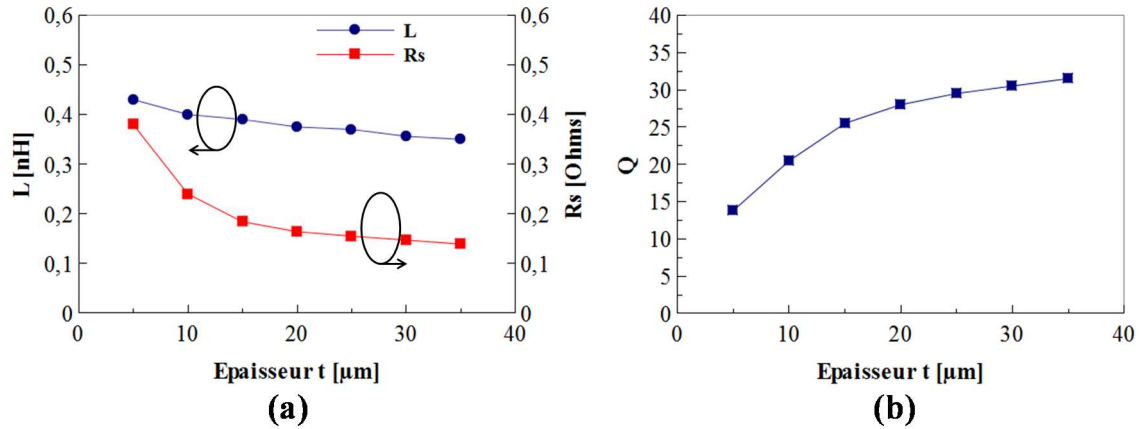


Figure II.8 : variations (a) de l'inductance  $L$ , de la résistance série  $R_s$  et (b) du facteur de qualité  $Q$  à 2 GHz en fonction de l'épaisseur de conducteur  $t$  (inductance de 1 tour,  $W=30\text{ }\mu\text{m}$ ).

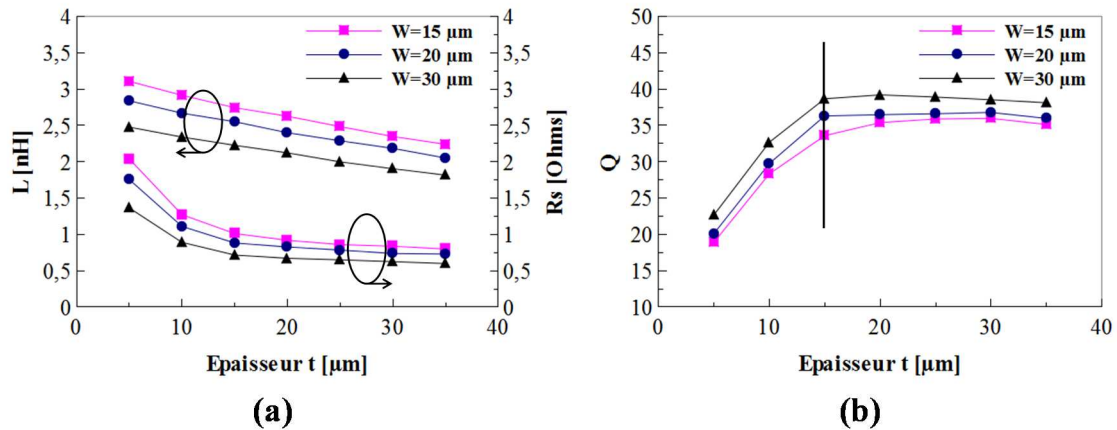


Figure II.9 : variations (a) de l'inductance  $L$ , de la résistance série  $R_s$  et (b) du facteur de qualité  $Q$  à 2 GHz en fonction de l'épaisseur de conducteur  $t$  (inductance de 3 tours).

Nous constatons que l'augmentation de l'épaisseur  $t$ , tend à réduire la valeur de l'inductance et celle de la résistance série  $R_s$  (Figure II.9 (a)), comme précédemment. Le facteur de qualité  $Q$ , quant à lui, augmente de manière significative jusqu'à  $15\text{ }\mu\text{m}$  puis se stabilise (Figure II.9 (b)). Cette différence avec l'inductance à un seul tour est due à l'augmentation de la capacité entre les tours, dont les effets négatifs sont d'autant plus marqués que l'épaisseur est importante et ce, malgré l'accroissement de la section effective théorique du ruban. En conclusion, il n'est pas intéressant de choisir une épaisseur de métallisation supérieure à  $15\text{ }\mu\text{m}$ .

### II.5.2.b Influence de largeur de piste W

Pour étudier l'influence de la largeur du conducteur  $W$  sur les caractéristiques de l'inductance nous avons réalisé des simulations électromagnétiques d'une inductance en faisant varier  $W$  de 5 à 40  $\mu\text{m}$ . Pour ce faire, nous reprenons l'inductance de 3 tours précédente mais avec un rapport  $S/t$  égal à 20  $\mu\text{m}/15 \mu\text{m}$ . La valeur d'inductance, la résistance série et le facteur de qualité en fonction de la largeur de ruban  $W$  sont représentés sur la Figure II.10.

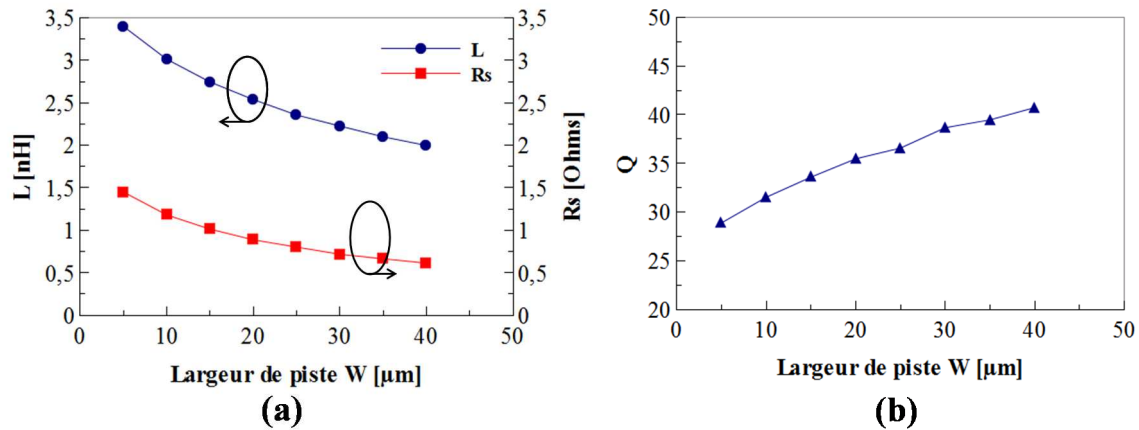


Figure II.10 : variations (a) de l'inductance  $L$ , de la résistance série  $R_s$  et (b) du facteur de qualité  $Q$  à 2 GHz en fonction de la largeur de piste  $W$ .

Nous constatons sur la Figure II.10 (a) que la valeur d'inductance et de la résistance série diminue en fonction de largeur de piste  $W$ . En effet, lorsque la largeur de piste augmente, la section effective du conducteur devient plus importante et contribue à la réduction de cette résistance. Comme la résistance diminue plus rapidement que la réactance, le facteur de qualité s'améliore (Figure II.10 (b)). Dans ce cas, la performance s'obtient au détriment de la compacité du composant. Un compromis sera donc à trouver par le concepteur en fonction des besoins. Les largeurs de ruban inférieures à 15  $\mu\text{m}$  sont ignorées du fait de leurs difficultés de réalisation en salle blanche. Nous retenons pour cette étude trois valeurs de  $W$  : 15  $\mu\text{m}$ , 20  $\mu\text{m}$  et 30  $\mu\text{m}$ .

### II.5.2.c Influence de l'espacement entre les spires S

Pour étudier l'effet de proximité et le couplage en fonction de l'éloignement des spires, nous avons simulé une inductance de trois tours dont l'espacement entre les spires varie de 5 à 40  $\mu\text{m}$ . Pour ce travail, un rapport  $W/t$  égal à 20  $\mu\text{m}/15 \mu\text{m}$  est utilisé, mais les résultats sont extrapolables à d'autres ratios. La valeur d'inductance, de la résistance série et du facteur de qualité en fonction de l'espacement  $S$  relevé à 2 GHz sont représentés sur la Figure II.11.

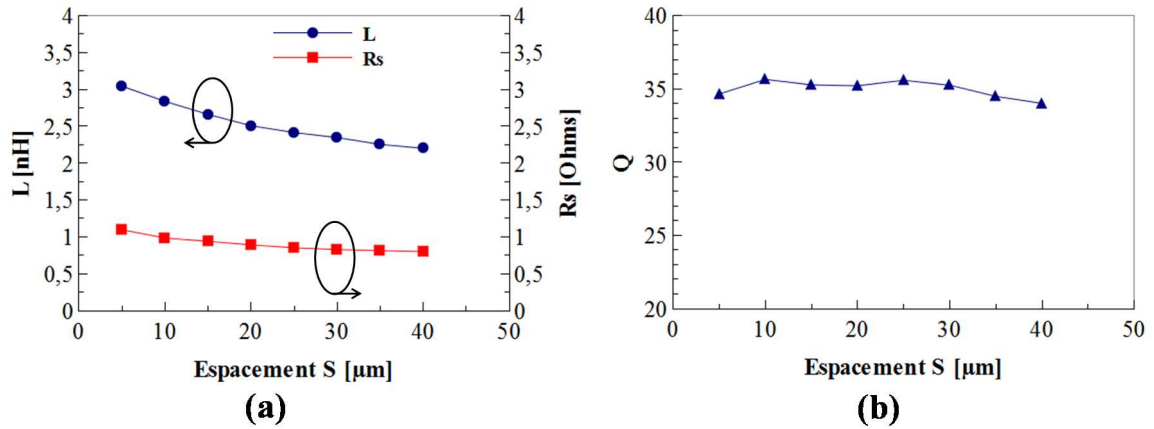


Figure II.11 : variations (a) de l'inductance  $L$ , de la résistance série  $R_s$  et (b) du facteur de qualité  $Q$  à 2 GHz en fonction de l'espacement entre les spires  $S$ .

La Figure II.11(a) montre que le rapprochement des spires entraîne une augmentation de l'inductance  $L$  par induction mutuelle positive, mais aussi celle de la résistance série  $R_s$ , en raison de l'effet de proximité. La Figure II.11 (b) montre que le rapprochement des rubans change légèrement le facteur de qualité  $Q$ , qui varie de 1 à 2 points sur l'ensemble de la courbe. Ce résultat montre une faible influence du facteur de qualité  $Q$  avec la distance 'S' de séparation des rubans. Nous avons donc intérêt à utiliser la plus petite distance permis par le procédé technologique.

#### II.5.2.d Influence du rapport de forme hauteur/largeur du noyau

Dans ce paragraphe nous avons étudié l'influence de la géométrie du noyau sur les performances de l'inductance dans le but de minimiser les effets néfastes du substrat et maximiser le couplage mutuel positif entre les rubans de l'inductance (Figure II.12).

Pour ce faire nous avons simulé l'inductance de 3 tours en modifiant le rapport entre la hauteur  $H$  et la largeur  $W_n$  du noyau en gardant la section du noyau constante. Dans notre cas, les limites du rapport  $H/W_n$  nous seront imposées par l'épaisseur maximale (100  $\mu\text{m}$ ) de diélectrique qu'il est possible d'atteindre en exploitant la technologie développée. Cette épaisseur maximale est fixée à 100  $\mu\text{m}$ . Par conséquent,  $H$  prend les valeurs de 32  $\mu\text{m}$  à 100  $\mu\text{m}$  ( $W_n$  prend les valeurs de 312,5  $\mu\text{m}$  à 100  $\mu\text{m}$ ) pour une section du noyau ( $H \times W_n$ ) égale à 10000  $\mu\text{m}^2$  (Figure II.13). La Figure II.14 (a-b) représente la résistance série et la valeur d'inductance ainsi que le facteur de qualité d'une inductance ( $W:30\_S:30$ ) simulée en fonction du rapport de forme  $H/W_n$ . Il est à noter qu'un rapport de 1 correspond à la limite d'épaisseur du noyau.

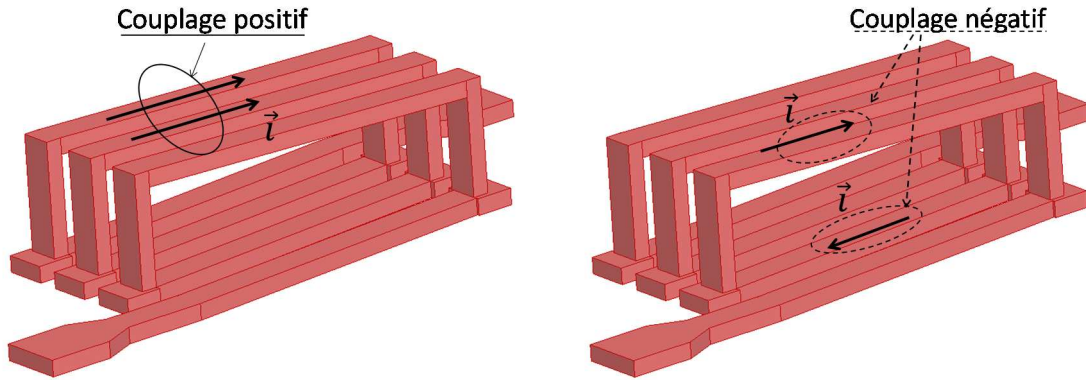


Figure II.12 : schéma de principe du couplage inductif dans une inductance étudiée.

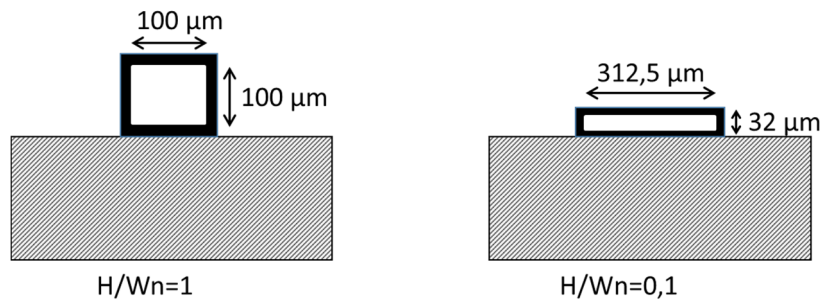


Figure II.13 : rapport  $H/W_n$  du noyau.

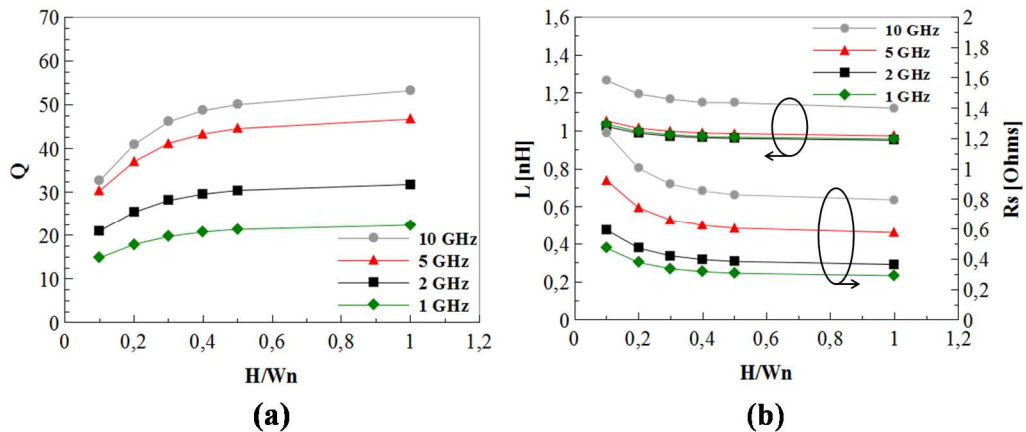


Figure II.14 : variations (a) du coefficient de qualité, (b) de l'inductance et de la résistance série en fonction de facteur de forme  $H/W_n$  (pour l'inductance W:30\_S:30).

La Figure II.14 (a) montre que le coefficient de qualité  $Q$  croît lorsque le rapport  $H/W_n$  augmente. En effet, dans le cas où la hauteur du noyau  $H/W_n$  égale à 1, la portion d'inductance en regard du substrat est plus petite, ce qui permet de réduire les pertes dues au substrat de silicium ainsi que la capacité inter-spire. Cette diminution se traduit par une augmentation de la valeur maximale du facteur de qualité et de la fréquence associée ainsi que de la fréquence de résonance de self. Lorsque le rapport  $H/W_n$  est de valeur réduite, le niveau

des pertes diélectriques augmente, ce qui explique la faiblesse du facteur de qualité dans cette zone [10].

Pour le rapport  $H/W_n = 0,1$  le périmètre de la structure est plus important qu'avec  $H/W_n = 1$  (bien que la section soit toujours la même) ce qui permet de maximiser la valeur d'inductance. Par contre, dans ce cas la résistance du fil est plus grande ainsi que le fort couplage mutuel négatif qui dégrade le facteur de qualité.

D'après cette étude même si le rapport  $H/W_n = 1$  présente le meilleur facteur de qualité, nous devons aussi tenir compte de l'encombrement et du nombre de spires nécessaires à la réalisation des inductances de 2 à 10 nH.

Afin de trouver le compromis entre rapport  $H/W_n$  et du nombre de tours  $N$ , nous avons fait varier le nombre de tours de 2 à 5 d'une inductance de 2,3 nH ainsi que la largeur du noyau  $W_n$ . La hauteur  $H$  est fixée à la valeur maximale de 100  $\mu\text{m}$ . Les résultats de simulation sont représentés sur la Figure II.15.

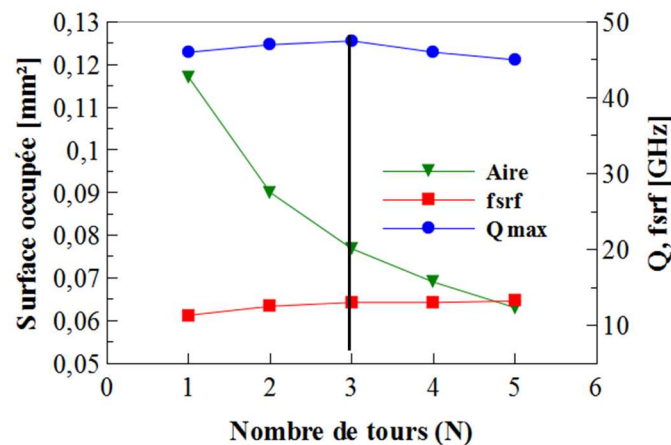


Figure II.15 : coefficient de qualité maximal, surface occupée et fréquence de résonance pour l'inductance 2,3 nH (W:30\_S:30) en fonction de nombre de tours.

La Figure II.15 montre l'évolution du coefficient de qualité, de la fréquence de résonance et de la surface occupée  $S=(W_n \cdot L_n)$  de l'inductance en fonction de nombre de tours. Nous constatons que l'accroissement du nombre de tours profite à la surface occupée, qui diminue progressivement. Ce résultat est cohérent car pour obtenir une inductance de 2,3 nH, la largeur  $W_n$  varie et est plus petite pour  $N=5$ .

Nous retenons pour notre étude une inductance de 3 tours, ce qui donne un rapport  $H/W_n=0,32$ , un facteur de qualité  $Q=47,5$  et une fréquence de résonance  $f_{srf}= 13$  GHz.

Les graphes de la Figure II.16 (a), (b) et (c) montrent le facteur de qualité maximal, la fréquence de résonance et la valeur d'inductance en fonction de la largeur de piste  $W$ , de l'espacement entre les spires  $S$  et du nombre de tours  $N$ , (la hauteur du noyau  $H$  constante et



égale à  $100 \mu\text{m}/W_n=320 \mu\text{m}$ ). Ces courbes nous servent comme abaque pour dimensionner les inductances en fonction des valeurs souhaitées.

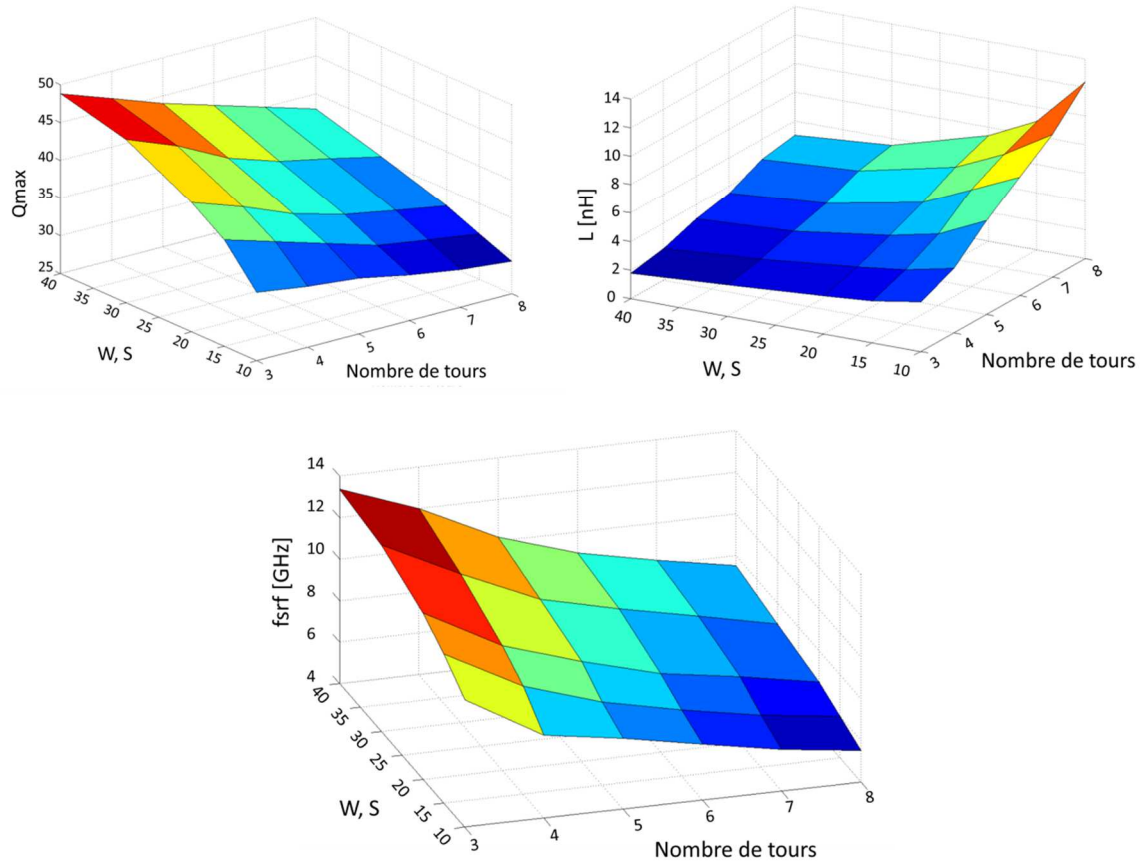


Figure II.16 : facteur de qualité maximal, valeurs d'inductances et fréquence de résonance de self en fonction de la largeur de piste W/ l'espacement entre les spires S et le nombre de tours.

### II.5.2.e Paramètres géométriques retenues pour la fabrication des inductances

En se basant sur les résultats des études précédentes, nous retenons pour la fabrication quatre topologies avec  $W:S=30 \mu\text{m}:30 \mu\text{m}$ ,  $20 \mu\text{m}:20 \mu\text{m}$ ,  $17 \mu\text{m}:17 \mu\text{m}$  et  $15 \mu\text{m}:15 \mu\text{m}$ .

Pour la fabrication, nous avons retenu les structures présentant un coefficient de qualité élevé ( $W=30/20 \mu\text{m}$ ,  $S=30/20 \mu\text{m}$ ). Ces paramètres géométriques sont plus facilement métrisables par le procédé technologique. De plus nous avons ajouté pour la réalisation, les structures avec la densité d'intégration est plus élevée ( $W=17/15 \mu\text{m}$ ,  $S=17/15 \mu\text{m}$ ) et donc avec des contraintes technologique plus importante.

Les paramètres géométriques détaillés sont présentés dans le Tableau II.2.

Nom	Inductance W:30_S:30			Inductance W:20_S:20			Inductance W:17_S:17			Inductance W:15_S:15	
Largeur des spires W ( $\mu\text{m}$ )	30			20			17			15	
Espacement entre les spires S ( $\mu\text{m}$ )	30			20			17			15	
Epaisseur de conducteur t ( $\mu\text{m}$ )	15			15			15			15	
Nombre de tours (N)	3	6	8	3	6	8	3	6	8	3	6
Largeur du noyau $W_n$ ( $\mu\text{m}$ )	320	320	390	320	320	320	320	320	390	320	320
Longueur du noyau $L_n$ ( $\mu\text{m}$ )	240	420	540	160	280	360	140	240	310	125	215

Tableau II.2 : paramètres géométriques des inductances retenues pour la fabrication.

## II.6 Optimisation des performances des transformateurs

En intercalant deux solénoïdes, il est possible d'obtenir des transformateurs. Dans cette partie, nous recherchons les conditions qui permettent d'en maximiser les performances.

### II.6.1 Paramètres électriques étudiés

Le modèle du transformateur [11] est représenté par un primaire et un secondaire couplé par une inductance mutuelle  $M$ . Chaque branche est composée d'une inductance et d'une résistance  $L_p$  et  $R_p$  pour le primaire et  $L_s$  et  $R_s$  pour le secondaire (Figure II.17).

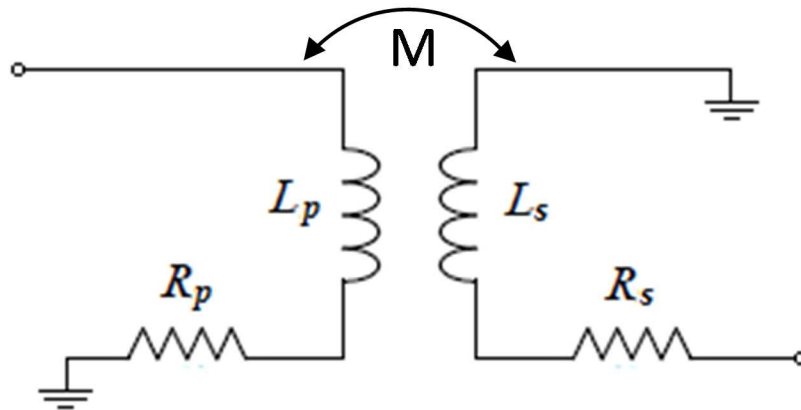


Figure II.17 : modèle de transformateur à 2 accès.

Les valeurs des inductances  $L_p$  et  $L_s$ , les facteurs de qualité des inductances  $Q_p$  et  $Q_s$ , ainsi que le coefficient de couplage  $K$  qui représente le couplage magnétique entre primaire et secondaire sont calculées à partir des paramètres  $Z$ . Ces différentes grandeurs sont définies comme suit [12]:

$$L_p = \frac{Im(Z_{11})}{\omega} \quad (II.20)$$

$$L_s = \frac{Im(Z_{22})}{\omega} \quad (II.21)$$

$$M = \frac{Im(Z_{21})}{\omega} \quad (II.22)$$

$$K = \frac{M}{\sqrt{L_p \cdot L_s}} \quad (II.23)$$

avec  $\omega$  la pulsation du signal.

$$Q_p = \frac{Im(Z_{11})}{Re(Z_{11})} \quad (II.24)$$

$$Q_s = \frac{Im(Z_{22})}{Re(Z_{22})} \quad (II.25)$$

Les résistances des enroulements primaire et secondaire  $R_p$  et  $R_s$  sont données par :

$$R_p = Re(Z_{11}) \quad (II.26)$$

$$R_s = Re(Z_{22}) \quad (II.27)$$

Le gain maximum disponible  $G_{max}$  représente le facteur de mérite d'un transformateur adapté en impédance en entrée et en sortie [12], [13].  $G_{max}$  est calculé à partir de l'expression :

$$G_{max} = \left| \frac{S_{21}}{S_{12}} \right| \left( k_s - \sqrt{k_s^2 - 1} \right) \quad (II.28)$$

avec  $k_s$  le coefficient de Rollet donné par :

$$k_s = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |S_{11}S_{22} - S_{12}S_{21}|^2}{2|S_{12}||S_{21}|} \quad (II.29)$$

Le gain maximum disponible  $G_{\max}$  peut également s'écrire en fonction du facteur de qualité  $Q=Q_p=Q_s$  et le coefficient de couplage  $K$  [14] :

$$G_{\max}(Q, K) = 1 + \frac{2}{Q^2 K^2} - 2 \sqrt{\frac{1}{Q^4 K^4} + \frac{1}{Q^2 K^2}} \quad (II.30)$$

Le graphe de la Figure II.18 montre que pour avoir un  $G_{\max}$  élevé il faut avoir un facteur de qualité  $Q$  et un facteur de couplage  $K$  les plus grands possibles.

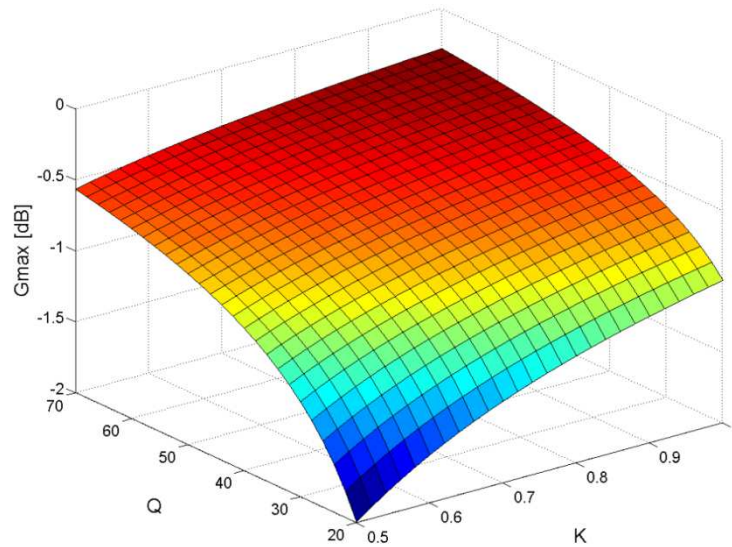


Figure II.18 : gain maximum disponible  $G_{\max}$  en fonction du facteur de qualité  $Q$  et du coefficient de couplage  $K$ .

## II.6.2 Performances visées

Compte tenu des potentialités de la technologie développée, nous avons cherché à atteindre la plage de caractéristiques suivantes pour les transformateurs à intégrer :

- un gain maximum disponible le plus élevé possible, ce qui revient à maximiser simultanément les facteurs de qualité et les coefficients de couplages comme nous venons de l'expliquer,
- une fréquence de fonctionnement comprise entre 2 et 15 GHz,
- une faible surface occupée.

## II.6.3 Dimensionnement des transformateurs

Dans la partie II.4, nous avons recherché comment optimiser le coefficient de qualité d'un solénoïde en fonction de ses paramètres géométriques. Dans cette partie nous allons nous

concentrer sur le coefficient de couplage  $K$  et le gain maximum disponible  $G_{\max}$  du transformateur. La vue de dessus du transformateur simulé est présentée en Figure II.19.

Les paramètres géométriques à optimiser sont les suivants :

- une largeur de piste  $W$ ,
- un espacement entre les spires  $S$ ,
- un nombre de tours  $N$ .

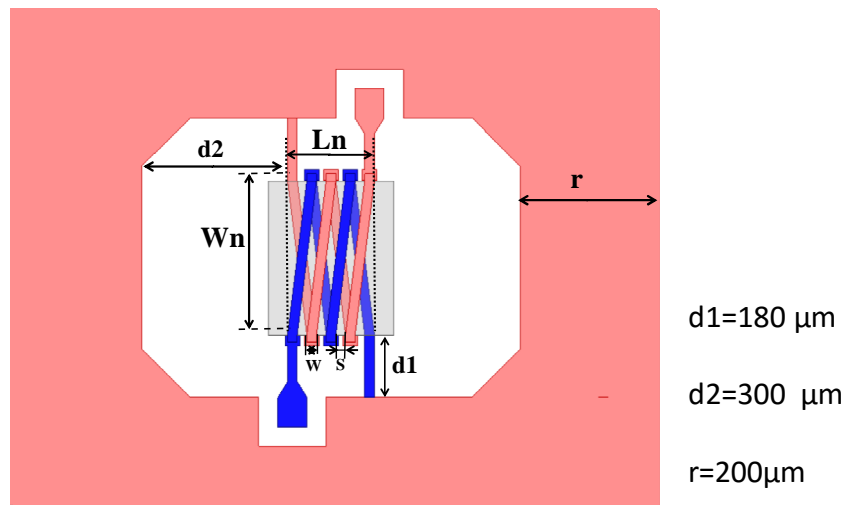


Figure II.19 : vue de dessus du transformateur sous HFSS.

### II.6.3.b Influence de la largeur de piste $W$

Pour étudier l'influence de la largeur du conducteur  $W$  sur les caractéristiques du transformateur nous avons effectué des simulations électromagnétiques en faisant varier  $W$  de 5 à 40  $\mu\text{m}$  sur un transformateur de 2 tours doté d'un rapport  $S/t$  égal à 20  $\mu\text{m}/15\ \mu\text{m}$ .

La valeur du coefficient de couplage  $K$  et du gain maximum disponible  $G_{\max}$  sont représentés sur la Figure II.20 en fonction de la largeur de ruban  $W$ .

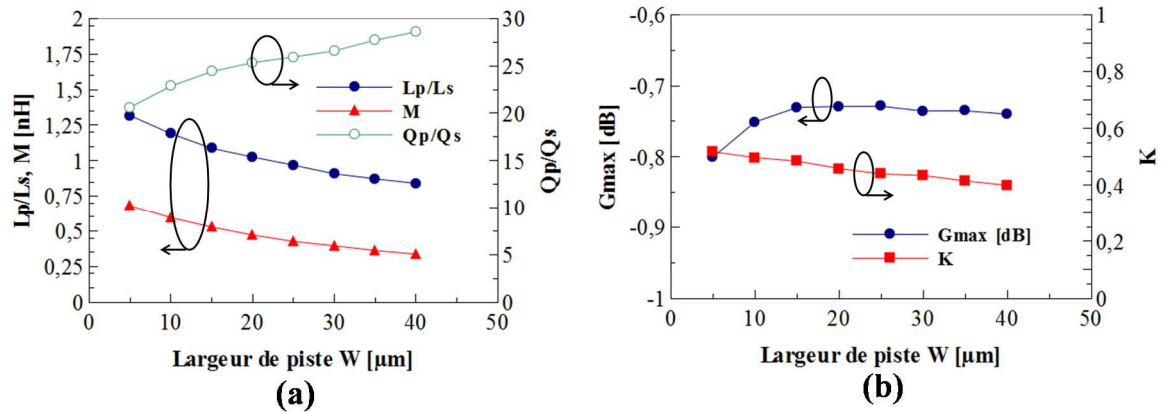


Figure II.20 : variations (a) de l'inductance  $L_p/L_s$  et de l'inductance mutuelle  $M$  (b) du facteur  $Q_p/Q_s$ , du coefficient de couplage magnétique  $K$  et du gain maximum disponible  $G_{\text{max}}$  à 2 GHz en fonction de la largeur de piste  $W$ .

La Figure II.20 (a) montre que l'augmentation de la largeur  $W$  du ruban diminue l'inductance du primaire  $L_p$  et du secondaire  $L_s$  ainsi que l'inductance mutuelle  $M$ . Cette dernière diminue toutefois moins rapidement que les inductances  $L_p$  et  $L_s$ , ce qui explique la dégradation du couplage magnétique  $K$  (expression II.23). En outre, cette augmentation de  $W$  présente un effet positif sur les facteurs de qualités similaire à ce que nous avons constaté lors de l'étude du solénoïde. Cet effet compense finalement la chute du coefficient de couplage  $K$ , reporté sur la Figure II.20 (b), ce qui permet d'optimiser le gain maximum disponible pour une largeur  $W$  comprise entre 15  $\mu\text{m}$  et 25  $\mu\text{m}$ . Au-delà de 25  $\mu\text{m}$ , le gain maximum disponible diminue légèrement.

Comme les valeurs sont les mêmes pour  $L_p$  et  $L_s$  ainsi que pour  $Q_p$  et  $Q_s$ , seule l'inductance du primaire  $L_p$  et le facteur de qualité du primaire  $Q_p$  seront présentés dans la suite de l'étude.

### II.6.3.c Influence de l'espacement entre les spires $S$

Pour étudier l'effet de proximité ainsi que l'évolution du couplage magnétique  $K$  en fonction de l'éloignement des spires, nous avons réalisé des simulations électromagnétiques du transformateur en faisant varier l'espacement entre les spires  $S$  de 5 à 40  $\mu\text{m}$ . Les simulations ont été effectuées sur un transformateur de 2 tours doté d'un rapport  $W/t$  égale à 20  $\mu\text{m}/15 \mu\text{m}$ .

La valeur d'inductance primaire, d'inductance mutuelle, le coefficient de couplage  $K$  et le gain maximum disponible  $G_{\text{max}}$  en fonction de l'espacement  $S$  relevé à 2 GHz sont représentés sur la Figure II.21.

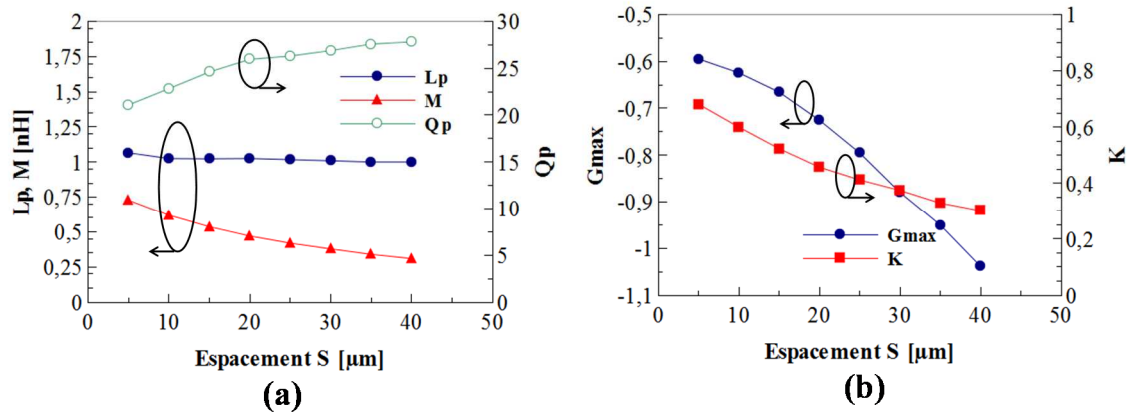


Figure II.21 : variations (a) de l'inductance  $L_p$  et mutuelle  $M$ , le facteur  $Q_p$ , (b) de coefficient de couplage  $K$  et le gain maximum disponible  $G_{\text{max}}$  à 2 GHz en fonction de l'espacement entre les spires  $S$ .

Les précédentes courbes montrent que la diminution de l'espacement  $S$  améliore significativement l'inductance mutuelle, ce qui pouvait être prévisible, sans changer la valeur d'inductance. Cet effet profite largement au coefficient de couplage  $K$ . En revanche, l'accroissement de l'effet de proximité qui en résulte réduit les coefficients de qualités. Globalement, l'accroissement du couplage  $K$  dû à la diminution de l'espacement  $S$  compense totalement la baisse de facteur de qualité et profite finalement au gain maximum disponible. Il faut donc rechercher l'espacement permis par la technologie le plus petit possible.

Attention toutefois car cette réduction de  $S$  accroît la capacité parasite entre primaire et secondaire, ce qui d'une part, rajoute un couplage électrique mais réduit potentiellement la limite haute en fréquence du composant.

#### II.6.3.d Paramètres géométriques retenues pour la fabrication des transformateurs

En se basant sur les résultats des études précédentes, nous retenons pour la fabrication quatre topologie W:S égale à 30  $\mu\text{m}$ :30  $\mu\text{m}$ , 20  $\mu\text{m}$ :20  $\mu\text{m}$ , 17  $\mu\text{m}$ :17  $\mu\text{m}$  et 15  $\mu\text{m}$ :15  $\mu\text{m}$ . Les paramètres géométriques détaillés sont présentés dans le Tableau II.3.

Nom	Transformateur W:30_S:30			Transformateur W:20_S:20			Transformateur W:17_S:17		Transformateur W:15_S:15	
Largeur des spires W ( $\mu\text{m}$ )	30			20			17		15	
Espacement entre les spires S ( $\mu\text{m}$ )	30			20			17		15	
Epaisseur de conducteur t ( $\mu\text{m}$ )	15			15			15		15	
Nombre de tours (N)	2	4	8	2	4	8	2	4	2	4
Largeur du noyau $W_n$ ( $\mu\text{m}$ )	320	320	320	320	320	320	320	320	320	320
Longueur du noyau $L_n$ ( $\mu\text{m}$ )	270	510	990	180	340	660	155	290	135	255

Tableau II.3 : paramètres géométriques des transformateurs retenus pour la fabrication.

## II.7 Conclusion

Dans ce chapitre, nous avons introduit les inductances et les transformateurs intégrées utilisées dans des applications électroniques RF et microondes.

Dans un premier temps, les différents mécanismes à l'origine des pertes dans les structures inductives ont été présentés puis décrits et schématisés par un circuit électrique équivalent. Par la suite, les conditions de simulation électromagnétique sous HFSS ont été spécifiées. De plus, le facteur de qualité Q, qui est le critère d'évaluation des performances des inductances, a été introduit ainsi que les diverses expressions analytiques permettant son calcul.

Dans un deuxième temps, après avoir défini les performances visées pour le projet faisant l'objet de notre thèse, nous avons étudié l'influence des différents paramètres géométriques sur les caractéristiques du composant. Nous avons montré qu'une épaisseur de conducteur de 15  $\mu\text{m}$  est suffisante pour atteindre un coefficient de qualité élevé pour une structure solénoïde à plusieurs spires. De plus, un rapport de forme hauteur/largeur du noyau égal à 1 permet d'améliorer davantage le facteur de qualité ainsi que la fréquence de résonance de la self. Après la présentation des paramètres électriques des transformateurs, nous avons étudié l'influence des différents paramètres géométriques (la largeur du ruban conducteur et l'espacement entre les spires) sur les performances des transformateurs. Grace à cette étude nous avons optimisé et dimensionné les structures inductives pour leur future fabrication.



## II.8 Références

- [1] C. Viallon, « Optimisation de structures différentielles en technologie SiGe pour applications en bande millimétrique. Application à la conception d'un mélangeur doublement équilibré en bande K », Université Paul Sabatier-Toulouse III, 2003.
- [2] K. K. Youssouf, « Modélisation de transformateurs planaires intégrés », Université Jean Monnet-Saint-Etienne, 2014.
- [3] A. Ghannam, « Conception et intégration“ above IC” d'inductances à fort coefficient de surtension pour applications de puissance RF », Université Paul Sabatier-Toulouse III, 2010.
- [4] C. P. Yue et S. S. Wong, « On-chip spiral inductors with patterned ground shields for Si-based RF ICs », *IEEE J. Solid-State Circuits*, vol. 33, n° 5, p. 743-752, mai 1998.
- [5] K. O, « Estimation methods for quality factors of inductors fabricated in silicon integrated circuit process technologies », *IEEE J. Solid-State Circuits*, vol. 33, n° 8, p. 1249-1252, août 1998.
- [6] A. M. Niknejad et R. G. Meyer, « Analysis, design, and optimization of spiral inductors and transformers for Si RF ICs », *IEEE J. Solid-State Circuits*, vol. 33, n° 10, p. 1470-1481, oct. 1998.
- [7] N. Chomnawang, « Three-dimensional micromachined on-chip inductors for high frequency applications », Louisiana State University, 2002.
- [8] A. Ghannam, L. Ourak, D. Bourrier, C. Viallon, et T. Parra, « Efficient low cost process for single step metal forming of 3D interconnected above-IC inductors », in *Solid-State Device Research Conference (ESSDERC), 2011 Proceedings of the European*, 2011, p. 367-370.
- [9] L. Ourak, A. Ghannam, D. Bourrier, C. Viallon, et T. Parra, « Solenoidal transformers for magnetic materials integration », in *Microwave Conference Proceedings (APMC), 2012 Asia-Pacific*, 2012, p. 854-856.
- [10] C.-M. Tai et C.-N. Liao, « A Physical Model of Solenoid Inductors on Silicon Substrates », *IEEE Trans. Microw. Theory Tech.*, vol. 55, n° 12, p. 2579-2585, déc. 2007.
- [11] I. Aoki, S. D. Kee, D. B. Rutledge, et A. Hajimiri, « Distributed active transformer-a new power-combining and impedance-transformation technique », *IEEE Trans. Microw. Theory Tech.*, vol. 50, n° 1, p. 316-331, janv. 2002.
- [12] D. C. Laney, L. E. Larson, P. Chan, J. Malinowski, D. Harame, S. Subbanna, R. Volant, et M. Case, « Lateral microwave transformers and inductors implemented in a Si/SiGe HBT process », in *Microwave Symposium Digest, 1999 IEEE MTT-S International*, 1999, vol. 3, p. 855-858 vol.3.
- [13] K. T. Ng, B. Rejaei, N. O. Ormando, et J. N. Burghartz, « Design and Optimization of Monolithic RF Transformers on Silicon », in *Microwave Conference, 2001. 31st European*, 2001, p. 1-4.
- [14] A. M. Niknejad, *Electromagnetics for High-Speed Analog and Digital Communication Circuits*. Cambridge University Press, 2007.



## Chapitre III : INFLUENCE DE L'ENVIRONNEMENT DE MESURE SUR L'EXTRACTION DES PERFORMANCES DES DISPOSITIFS A FORT COEFFICIENT DE QUALITE

### III.1 Introduction

La caractérisation des circuits intégrées monolithiques RF (MMIC) est généralement effectuée à l'aide d'un analyseur de réseau vectoriel (VNA), de câbles coaxiaux et de pointes RF. Un calibrage SOLT (« Short, Open, Line, Thru ») est appliqué pour amener les plans de référence de la mesure aux extrémités des pointes coplanaires. Bien que très pratique, cette technique de caractérisation est loin d'être exempte de défauts. En effet, les pointes RF sont susceptibles de générer des modes parasites qui peuvent se propager ou bien subir un couplage électromagnétique parasite avec la structure sous test, ce qui a pour conséquence de fausser les résultats. La littérature abonde d'exemples particuliers mettant en avant ce type de problème [1]–[4] .

Dans le cas de la caractérisation d'inductances, les pointes RF peuvent générer un deuxième mode de propagation (microstrip) en raison de la présence d'un plan métallique sous la plaquette (le plateau métallique de la station de mesure sur lequel repose la plaquette de test) [1], [2]. Aux fréquences millimétriques, la pointe RF peut se coupler à la structure testée [4] ainsi qu'aux structures adjacentes permettant de nouvelles voies de couplage parasites [3].

Dans ce chapitre, nous mettons en évidence un phénomène parasite qui n'a pas encore été détaillé dans la littérature. Ce phénomène a tendance à s'exprimer sous certaines conditions, lorsque des inductances à caractériser sont dotées d'un coefficient de qualité  $Q$  supérieur à 30. Il se traduit par l'extraction expérimentale d'une valeur de facteur de qualité sous-évalué et d'une fréquence de résonance de l'inductance différente par rapport à ce que prévoit la simulation électromagnétique.

Dans un premier temps, nous avons cherché à reproduire les résultats expérimentaux dans le simulateur de façon à modéliser puis analyser le phénomène inconnu [5].

Un nouveau dispositif expérimental est ensuite développé de façon à confirmer le phénomène.

Pour finir, les solutions sont recherchées pour limiter le problème. A la suite de ce travail, des nouvelles structures des tests réduisant fortement le problème sont proposées et évaluées expérimentalement.

## III.2 Mise en évidence d'un problème de caractérisation des inductances

Dans cette partie, nous présentons la caractérisation de plusieurs dispositifs, de topologies et technologies de fabrication différentes. Différentes pointes RF sont également utilisées. En dehors des pointes RF, toutes les mesures sont effectuées dans les mêmes conditions expérimentales, c'est-à-dire la même station sous pointe et le même analyseur de réseau vectoriel, un MS4647A de chez Anritsu.

### III.2.1 Cas d'un solénoïde

Pour cette structure, une pointe coplanaire GSG (Groung-Signal-Ground) Cascade Microtech Infinity est employée. Le dispositif testé est un solénoïde à 4 tours montré en Figure III.1 et fabriqué sur un substrat de silicium à haute résistivité. Les rubans en cuivre font  $30\text{ }\mu\text{m}$  de large pour  $13\text{ }\mu\text{m}$  de haut et sont espacés de  $120\text{ }\mu\text{m}$ . La croissance électrolytique 3D du cuivre a été réalisée en une seule étape technologique [6]. Un calibrage SOLT (Short, Open, Load, Thru) a été réalisé pour localiser le plan de référence du signal RF au niveau de l'extrémité de la pointe.

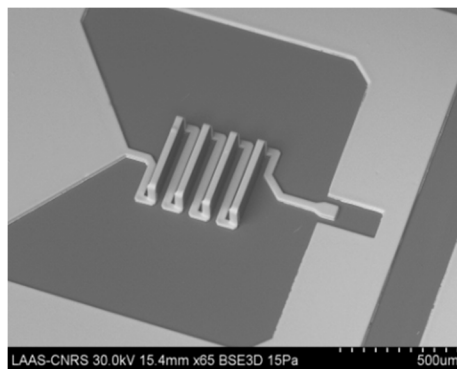


Figure III.1 : microphotographie MEB du solénoïde.

La précision du banc d'essai a été soigneusement vérifiée en répétant plusieurs étalonnages SOLT et des mesures sur la même inductance. Les résultats de mesures (Figure III.2) montrent une erreur maximale de 0,002 du coefficient de réflexion sur toute la plage de fréquence comprise entre 400 MHz et 20 GHz. A 5 GHz, cette incertitude se traduit par une erreur de l'ordre de 6% pour un facteur Q de 30 [7].

Le facteur de qualité Q et l'inductance L sont extraits à partir de l'admittance  $Y_{11}$  en utilisant les expressions suivantes :

$$Q = -\frac{Im(Y_{11})}{Re(Y_{11})} \quad (III.1)$$

$$L = \frac{Im(Y_{11}^{-1})}{\omega} \quad (III.2)$$

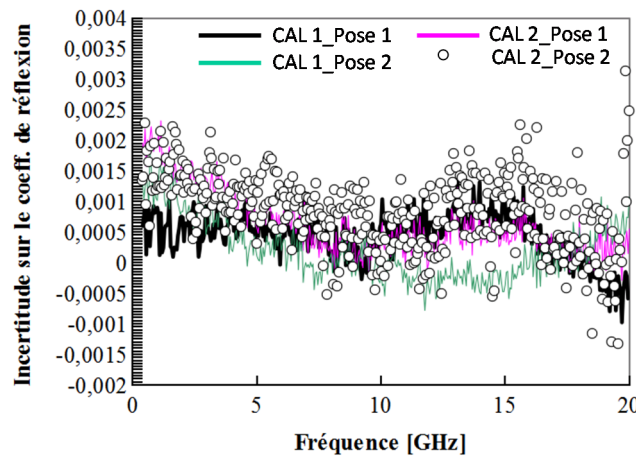


Figure III.2 : incertitude mesurée sur le coefficient de réflexion après deux étalonnages SOLT et plusieurs posés de pointe.

Le facteur Q et la valeur de l'inductance L simulés et mesurés sont reportés sur la Figure III.3. Ces résultats montrent un écart significatif avec des mesures qui sous-évaluent le coefficient Q. La mesure du facteur de qualité donne une valeur maximale de 36 au lieu de la valeur 45 simulée. La fréquence de résonance de l'inductance est également différente. Cependant, la simulation électromagnétique modélise correctement la valeur d'inductance de 3 nH et le facteur de qualité aux fréquences inférieures à 2 GHz.

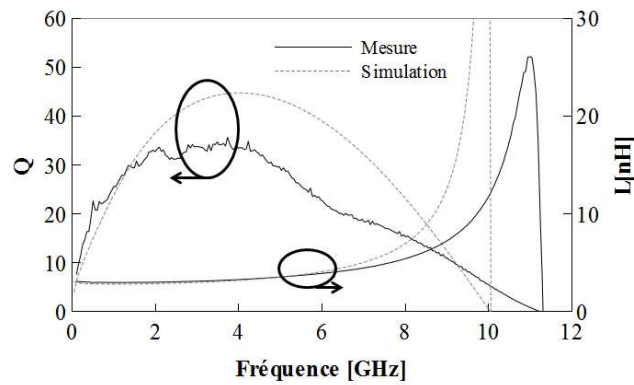


Figure III.3 : facteur de qualité  $Q$  et inductance  $L$  simulés et mesurés en fonction de la fréquence.

### III.2.2 Cas d'une inductance spirale

Des écarts similaires entre simulations électromagnétiques et mesures ont été observés sur des inductances planaires fabriquées à partir d'une filière technologique IPD commercialisée par la société IPDiA. Le procédé exploite un substrat silicium à haute résistivité sur lequel sont formés deux niveaux métalliques en cuivre de  $4\ \mu\text{m}$  et  $12\ \mu\text{m}$  d'épaisseur. Les rubans de l'inductance font  $40\ \mu\text{m}$  de large et sont espacés de  $30\ \mu\text{m}$ . Le diamètre interne du composant est d'environ  $424\ \mu\text{m}$ . La vue de dessus et en coupe de l'inductance spirale de  $7,1\ \text{nH}$  sont représentées respectivement sur les Figure III.4 (a) et (b).

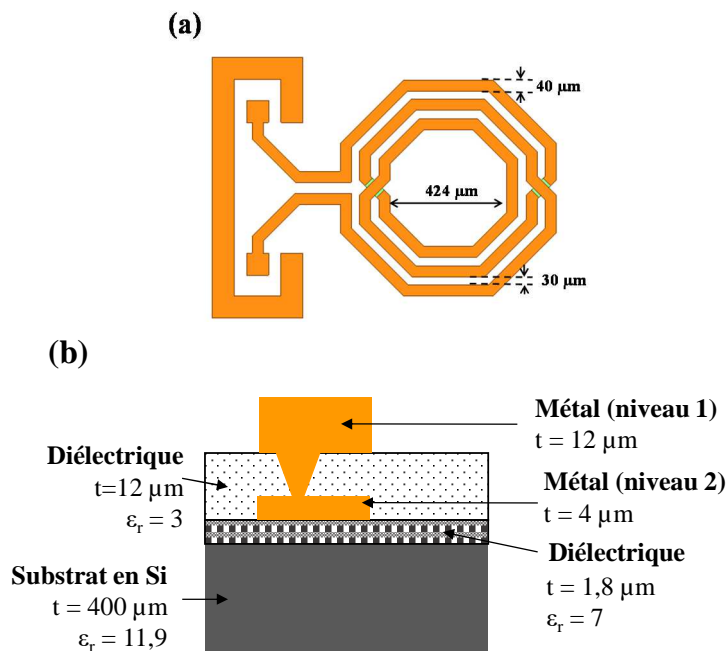


Figure III.4 : vue de dessus (a) et vue en coupe (b) de l'inductance spirale.

Les résultats de mesure et de simulation sont détaillés sur la Figure III.5. Comme pour l'inductance précédente, un bon accord peut être observé pour la valeur d'inductance, ainsi que pour le facteur de qualité en dessous de 1 GHz où les pertes sont principalement régies par des effets de peau et de proximité dans les conducteurs. Toutefois, une valeur maximale expérimentale du facteur de qualité de 27 est relevée au lieu de de 42, la valeur prévue en simulation. En outre, un décalage supérieur à 1 GHz est obtenu sur la fréquence de résonance.

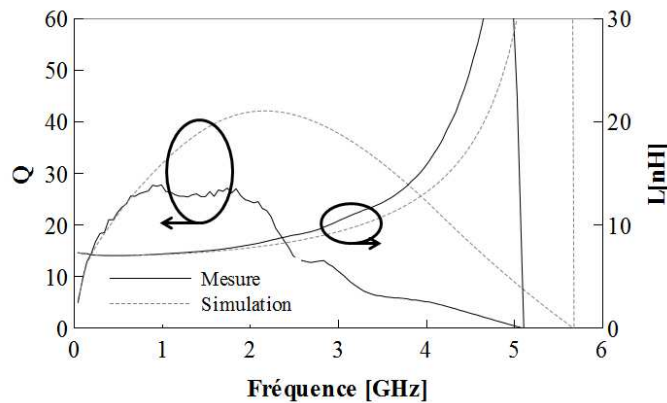


Figure III.5 : facteur de qualité  $Q$  et inductance  $L$  simulés et mesurés en fonction de la fréquence.

### III.2.3 Caractérisation à l'aide de différentes pointes RF

Puisque le simulateur électromagnétique prédit correctement les valeurs d'inductance et de facteur de qualité aux basses fréquences pour les deux inductances, nous soupçonnons l'existence d'un phénomène parasite déclenché par des conditions expérimentales particulières qui ne sont pas reproduites en simulation. Cette hypothèse se vérifie en effectuant la mesure de ces mêmes inductances à l'aide de pointes de mesure différentes.

Trois pointes RF sont utilisées. Elles possèdent toutes la même topologie GSG avec un espacement de  $150\ \mu\text{m}$  entre chaque point de contact. Elles se distinguent toutefois par des modes de construction différents. Alors que la partie terminale de la pointe Z-probe est un guide coplanaire qui se rétrécit progressivement jusqu'aux contacts GSG terminaux, les pointes Cascade Infinity et MPI utilisent un guide coaxial entouré de matériau absorbant terminé par un accès coplanaires GSG. Ces deux dernières présentent le même angle d'élévation de  $45^\circ$  du guide coaxial. L'angle d'élévation du guide coaxial de la pointe Z-probe vaut  $30^\circ$ . Les Figure III.6 (a) et (b) présentent le facteur de qualité  $Q$  et la valeur  $L$  du solénoïde de la Figure III.1 réalisé sur substrat en verre et mesurés avec les trois pointes.

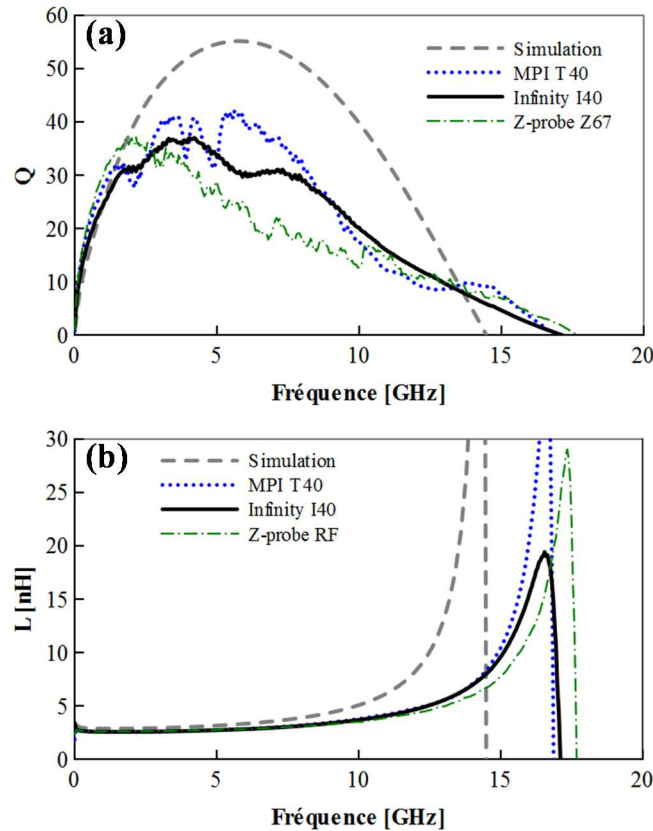


Figure III.6 : influence des pointes RF sur le facteur de qualité Q (a) et la valeur d'inductance L (b) du solénoïde fabriqué sur un substrat en verre.

Ce résultat montre que le décalage observé précédemment entre la mesure et la simulation dépend fortement de la pointe RF, ce qui confirme que le corps de la pointe RF interagit avec la structure mesurée.

### III.3 Reproduction et analyse du problème en simulation

Les résultats expérimentaux précédents montrent que le problème ne résulte pas d'une structure en particulier et n'est pas non plus lié à une technologie. Nous avons également rencontré des cas pour lesquels aucun problème de caractérisation n'était à noter, avec des inductances à hautes performances et avec un excellent accord simulation / mesure [6].

Si l'on revient sur les mesures présentées dans le paragraphe précédent, on constate que le problème se manifeste différemment selon le modèle de pointe utilisé. Afin de comprendre les origines du désaccord simulation / mesure, nous avons cherché à reproduire en simulation l'effet parasite constaté expérimentalement en intégrant la partie terminale de la pointe RF dans le simulateur électromagnétique.



### III.3.1 Intégration de la pointe RF dans la simulation EM

Nous avons dessiné la partie finale du guide coaxial qui dépasse de la gaine absorbante de la pointe Cascade Infinity. Comme il n'est pas possible de mesurer ses côtes précisément, les dimensions du guide coaxial sont choisies pour correspondre à une impédance caractéristique de  $50\ \Omega$ . L'angle d'élévation de  $45^\circ$  du guide coaxial réel est respecté. La longueur de la pointe est de 2 mm, la distance GSG est fixée à  $150\ \mu\text{m}$ . Les dimensions de la pointe sont données sur la Figure III.7. Son effet est retiré du résultat de simulation brut en utilisant la fonctionnalité d'épluchage des accès implémentée dans le simulateur électromagnétique HFSS. Comme nous pouvons constater sur la Figure III.8, les nouvelles simulations avec la pointe RF affichent maintenant un très bon accord avec les mesures.

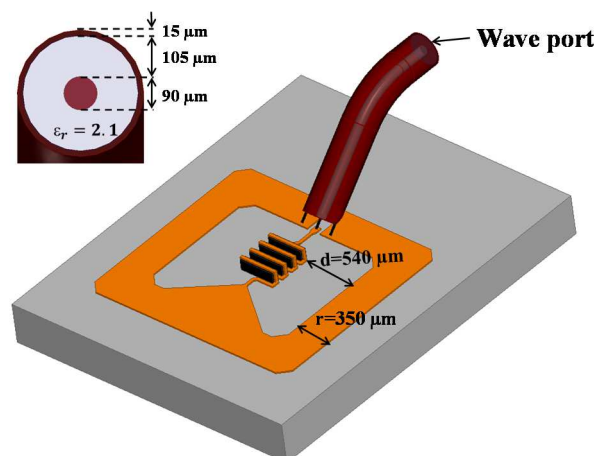


Figure III.7 : modèle de l'inductance avec la pointe RF.

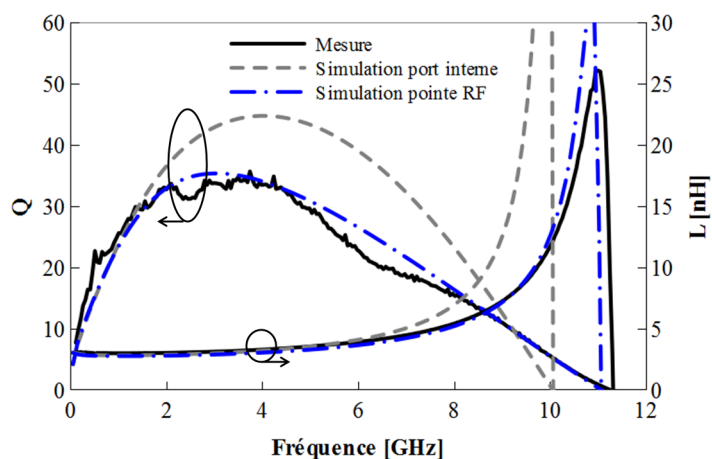


Figure III.8 : nouvelles simulations avec la pointe RF comparées aux mesures et aux simulations initiales.

La Figure III.9 reporte le champ électrique  $E$  créé par l'inductance simulée sans et avec la pointe RF. Dans le cas de la Figure III.9 (a), nous constatons que le champ électrique reste concentré autour de l'inductance. Sur la Figure III.9 (b), la proximité de la pointe RF en modifie significativement la distribution. Le champ  $E$  généré par la structure de test montre un couplage fort avec la pointe RF.

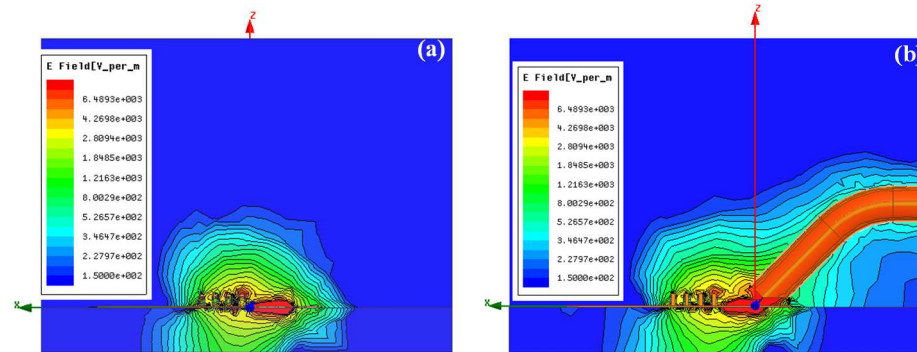


Figure III.9 : carte du champ électrique  $E$  tracé à 5 GHz dans le cas de l'inductance simulée avec le port interne (a) et avec la pointe RF (b).

Ce couplage s'accompagne d'un rayonnement très important. En effet, le graphe de la Figure III.10 (b) montre que la puissance rayonnée par le solénoïde est beaucoup plus importante dans pratiquement toutes les directions lorsque la pointe RF est incluse dans la simulation par rapport à la simulation effectuée à l'aide d'un simple port interne, dont le résultat est représenté en Figure III.10 (a). Entre ces deux simulations, les puissances rayonnées diffèrent dans un rapport au moins égal à 10 dans pratiquement toutes les directions. L'allure de ce rayonnement est également grandement modifiée lorsque la pointe RF est incluse dans les simulations.

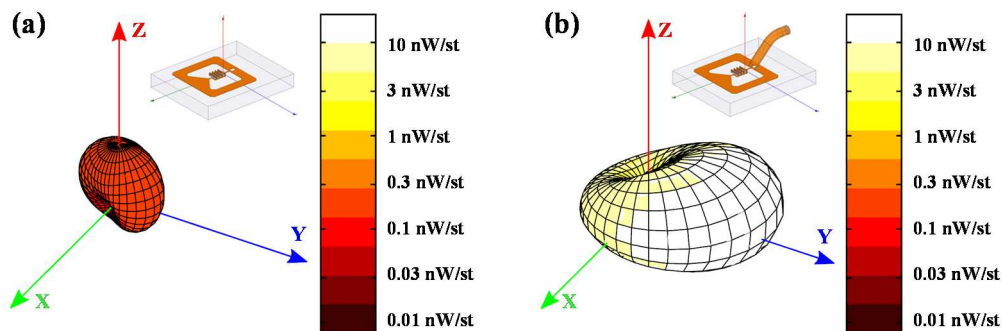


Figure III.10 : intensité du rayonnement à 5 GHz du solénoïde exprimée en nWatt / stéradian. Simulation avec un port interne (a) et avec une pointe RF (b).

Avec ces résultats, nous pouvons supposer que la dégradation observée sur le facteur de qualité est issue du rayonnement produit par l'interaction solénoïde / pointe RF. Cet effet devient visible à partir de quelques GHz, lorsque les autres contributions aux pertes dans le solénoïde deviennent suffisamment faibles ( $Q > 30$ ). En outre, l'intensité du rayonnement 3D de la Figure III.10 (b) est similaire à ce qui peut être observé dans le cas d'une antenne dipôle. La première branche du dipôle est constituée par l'inductance et son anneau métallique tandis que la partie extérieure du guide coaxial de la pointe réalise la seconde branche. La différence de potentiel qui s'installe entre ces deux éléments crée le rayonnement parasite. L'intensité du rayonnement dépend de la topologie de l'inductance et de la construction de la pointe RF.

Pour valider cette hypothèse, il convient maintenant de quantifier les différents types de pertes calculées par le simulateur électromagnétique pour les deux méthodes de simulation (port interne et pointe RF rapportée) et de les comparer. Pour cela, et pour chaque simulation, nous allons extraire les puissances fournies à la structure, dissipées dans les matériaux et rayonnées ainsi que l'énergie stockée. Ce travail fait l'objet de la partie suivante.

### III.3.2 Extraction des puissances absorbées et de l'énergie stockée à partir des champs $E$ et $H$

Avant de chercher à extraire du simulateur la puissance dissipée dans le volume ainsi que la part de puissance perdue par rayonnement dans le cas du solénoïde, il faut distinguer les différentes puissances définies dans le simulateur électromagnétique.  $P_{acc}$  est la puissance active délivrée au niveau de l'accès et qui est par conséquent intégralement consommée par l'inductance. Elle est calculée à partir des champs électrique  $E$  et magnétique  $H$  qui traversent la surface  $A$  de l'accès [8]:

$$P_{acc} = Re \int_A \mathbf{E} \times \mathbf{H}^* \cdot d\mathbf{s} \quad (III.3)$$

Dans le cas d'une inductance modélisée avec un seul accès, l'expression générale de la puissance acceptée se réduit à l'expression suivante

$$P_{acc} = |a_1|^2 (1 - |S_{11}|^2) \quad (III.4)$$

où terme  $|a_1|^2$  désigne la puissance disponible fixée par le simulateur dans le plan d'excitation.

La puissance acceptée par l'inductance ( $P_{acc}$ ) se répartit ensuite entre la partie perdue par rayonnement ( $P_{rad}$ ) et la partie dissipée dans les matériaux constituant l'inductance ( $P_{diss}$ ). La loi de conservation de l'énergie indique donc que

$$P_{acc} = P_{diss} + P_{rad} \quad (III.5)$$

La puissance totale rayonnée est donnée par le flux du vecteur de Poynting traversant une surface  $S$  :

$$P_{rad} = Re \int_S \mathbf{E} \times \mathbf{H}^* \cdot d\mathbf{s} \quad (III.6)$$

La puissance  $P_{diss}$  dissipée par l'inductance dans la matière est déduite de  $P_{acc}$  et  $P_{rad}$  en utilisant la relation III.5.  $P_{acc}$  et  $P_{rad}$  sont données par HFSS aux fréquences souhaitées.

Le logiciel de simulation HFSS nous permet également de calculer les énergies électriques et magnétiques moyennes stockées dans le volume, notées respectivement  $W_e$  et  $W_m$ . Nous pouvons extraire ces quantités à partir des champs électrique  $\mathbf{E}$  et magnétique  $\mathbf{H}$  à l'aide des expressions suivantes [8] :

$$W_m = \frac{\mu}{4} \int_V \mathbf{H} \cdot \mathbf{H}^* \cdot dv \quad (III.7)$$

$$W_e = \frac{\varepsilon}{4} \int_V \mathbf{E} \cdot \mathbf{E}^* \cdot dv \quad (III.8)$$

où  $\varepsilon$  représente la permittivité électrique et  $\mu$  la perméabilité magnétique du volume  $V$  utilisé pour le calcul. Pour rester en accord avec la définition du facteur de qualité électrique calculé par la relation (III.1), l'énergie stockée nette  $W_{sto}$  d'une inductance est définie comme suit :

$$W_{sto} = W_m - W_e \quad (III.9)$$

Le Tableau III.2 rapporte les valeurs de puissance dissipée ( $P_{diss}$ ), rayonnée ( $P_{rad}$ ) et acceptée ( $P_{acc}$ ) par l'inductance à 5 GHz ainsi que l'énergie stockée pour les deux simulations électromagnétiques effectuées à partir d'une excitation interne puis avec la pointe RF. Dans ce tableau, les valeurs d'énergie stockée  $W_{sto}$  et de puissance dissipée  $P_{diss}$  sont pratiquement identiques dans les deux cas en étant légèrement plus importantes pour le cas de la simulation incorporant la pointe RF. Ces différences peuvent être attribuées au couplage

électromagnétique solénoïde / pointe RF qui modifie très légèrement la capacité parasite de l'inductance et les pertes associées. L'épluchage du corps de la pointe, directement effectué dans HFSS, peut également contribuer à cet écart. Notons toutefois qu'en vertu de la proximité de ces valeurs, nous pouvons considérer que la même quantité de puissance alimente l'inductance dans les deux cas. Ainsi, les puissances dissipées par effet de peau et dans les diélectriques sont pratiquement les mêmes pour les deux simulations. La seule réelle différence est à noter au niveau de la puissance rayonnée  $P_{rad}$ , qui change considérablement la puissance totale consommée. Celle-ci augmente dans un rapport de 20 en faveur de la simulation incorporant la pointe RF. Ces résultats confirment que le surcroît de pertes observé à 5 GHz lorsque la pointe RF est présente est dû à un rayonnement électromagnétique.

Simulation	$P_{acc} (\mu W)$	$P_{diss} (\mu W)$	$P_{rad} (\mu W)$	$W_{sto} (fJ)$
Port interne	340	332	8	220
Avec pointe RF	512	341	171	240

Tableau III.2 : valeurs des puissances extraites à 5 GHz pour le solénoïde de 3 nH.

En pratique, ce rayonnement explique la baisse sensible relevée sur le facteur de qualité mesuré par rapport à ce qui est attendu en simulation, lorsque celle-ci est effectuée à l'aide d'une simple excitation interne. L'évaluation expérimentale des performances réelles d'une inductance à partir de mesures sous pointes peut s'avérer impossible lorsqu'un rayonnement parasite se produit.

### III.3.3 Représentation du problème par les facteurs de qualité

Les énergies et puissances extraites des simulations EM dépendent de l'amplitude de la tension définie au niveau de la source d'excitation. Plutôt que de comparer les puissances entre deux simulations EM, ce qui peut engendrer des erreurs d'interprétation si les puissances définies au niveau des excitations ne sont pas identiques dans les deux cas (par exemple lorsqu'un épluchage est réalisé pour déplacer le plan de référence), il apparaît plus rigoureux de normaliser les énergies perdues par rapport aux énergies stockées. C'est ce que réalise le coefficient de qualité. Nous pouvons ainsi définir deux facteurs de qualité associés au rayonnement ( $Q_{rad}$ ) et aux pertes dans les matériaux ( $Q_{diss}$ ) [9] :

$$Q_{diss} = \frac{2\omega \cdot W_{sto}}{P_{diss}} \quad (III.10)$$

$$Q_{rad} = \frac{2\omega \cdot W_{sto}}{P_{rad}} \quad (III.11)$$

Ces deux facteurs de qualité se combinent pour former le facteur de qualité total  $Q$ , équivalent à la définition donnée en (III.1) et calculée à partir du coefficient de réflexion de l'inductance.

$$Q = \frac{2\omega \cdot W_{sto}}{P_{acc}} = \left( \frac{1}{Q_{diss}} + \frac{1}{Q_{rad}} \right)^{-1} \quad (III.12)$$

Les facteurs de qualité  $Q_{diss}$  et  $Q_{rad}$  sont reportés sur la Figure II.11 (a) pour les deux cas simulés, c'est-à-dire avec un port interne (traits pleins) et avec la pointe RF (pointillés). On rappelle que le facteur de qualité est un indicateur dont la valeur s'accroît lorsque l'on réduit la quantité d'énergie perdue dans l'inductance relativement à la part d'énergie qui est stockée sur une période de signal [9]. L'équivalence des définitions (III.1) et (III.12) est vérifiée en Figure II.11 (b). Bien que  $Q_{diss}$  soit le principal contributeur au facteur de qualité total  $Q$ , le graphe de la Figure II.11 (a) montre que la part issue du rayonnement ( $Q_{rad}$ ) est loin d'être négligeable lorsque l'interaction avec la pointe RF est prise en compte. A la fréquence de 5 GHz, cette valeur chute de 42 à 30 lorsque la pointe RF est incluse dans la simulation.  $Q_{diss}$  reste inchangé dans les deux cas.

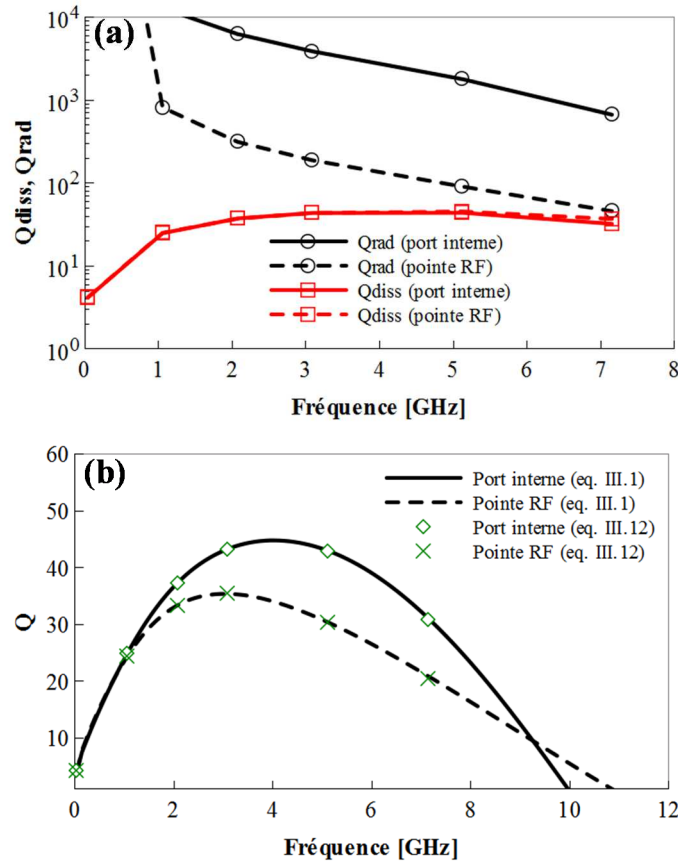


Figure III.11 : (a)  $Q_{rad}$  et  $Q_{diss}$  calculés à partir des puissances et énergies simulées. (b) Facteurs de qualité issus de l'équation (III.1) et de l'équation (III.12).

Il suffit donc de comparer les coefficients de qualité  $Q_{rad}$  et  $Q_{diss}$  pour rendre compte très simplement des différences entre les simulations. Cette représentation sera utilisée dans toute la suite.

### III.4 Validation expérimentale de l'hypothèse d'un rayonnement électromagnétique

Les simulations électromagnétiques effectuées sur le solénoïde nous ont permis de mettre en évidence un phénomène de rayonnement engendré par la proximité de la structure de test avec la pointe RF et par la mauvaise équipotentialité de l'anneau métallique chargé d'amener le potentiel de masse depuis la pointe jusqu'à la seconde extrémité de l'inductance. Pour valider expérimentalement l'existence de ce phénomène, nous avons cherché à rétablir cette équipotentialité. Pour ce faire, nous avons reporté l'inductance sur un support en cuivre (Figure III.12 (a)) et connecté l'anneau à ce support. Le contact électrique réalisé entre l'anneau métallique entourant l'inductance et le plan métallique est assuré par une série de fils micro-soudés (Figure III.12 (b)). La photographie de l'expérience est présentée sur la Figure III.12 (c).

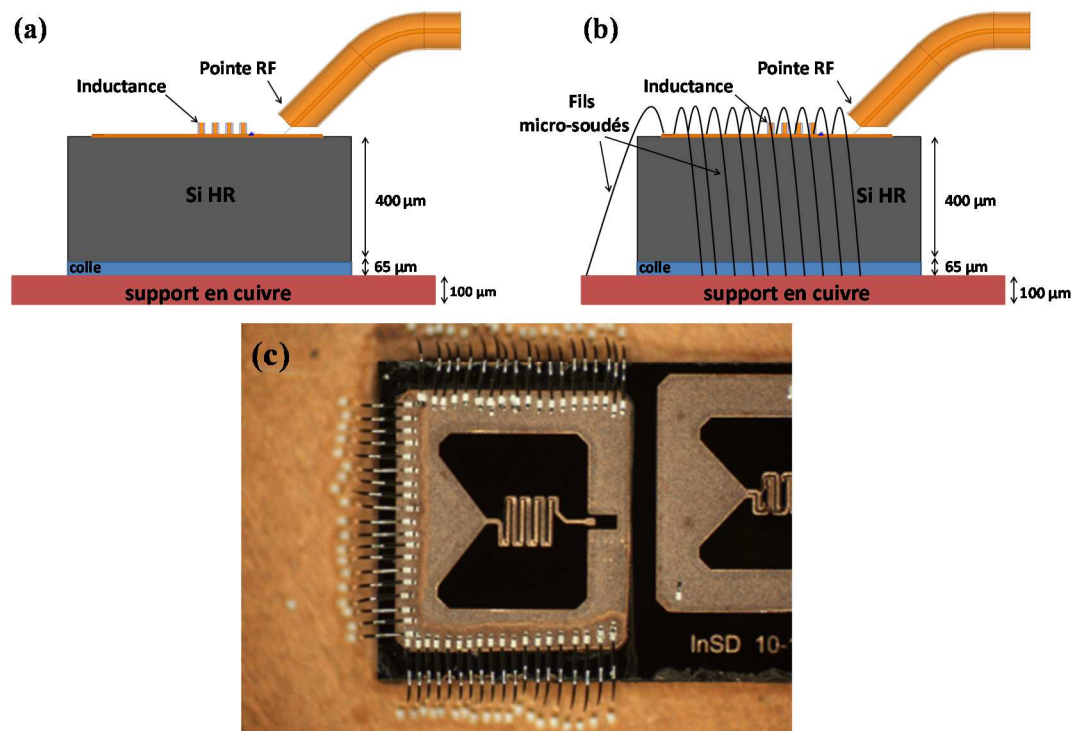


Figure III.12 : vue en coupe transversale de l'inductance collée sur un support en cuivre (a), inductance connecté par les fils micro-soudés (b), photographie de l'expérience (c).

L'inductance placée dans cette nouvelle configuration a été caractérisée avant et après l'ajout des fils micro-soudés. Les résultats de mesure sont représentés en Figure III.13 en gris avant le soudage des fils et en noir après. Cette figure montre que la connexion de l'anneau au plan métallique sous-jacent augmente significativement les performances de l'inductance au point de retrouver la valeur maximale de 45 qui avait été initialement prévue en simulation, soit avant d'introduire le modèle de la pointe RF (courbe en vert).

On note toutefois qu'un écart apparaît au-delà de 6 GHz entre le facteur de qualité initialement simulé (en vert) et l'inductance connectée au plan métallique (en noir). Cet effet provient de la fine épaisseur de couche isolante rajoutée par la colle utilisée pour le report du composant sur le support métallique (EPO-TEK H70E avec la permittivité relative  $\epsilon'_r = 4,6$ ). Cette épaisseur supplémentaire réduit la capacité parasite de l'inductance, ce qui a pour conséquence d'accroître légèrement la fréquence de résonance.

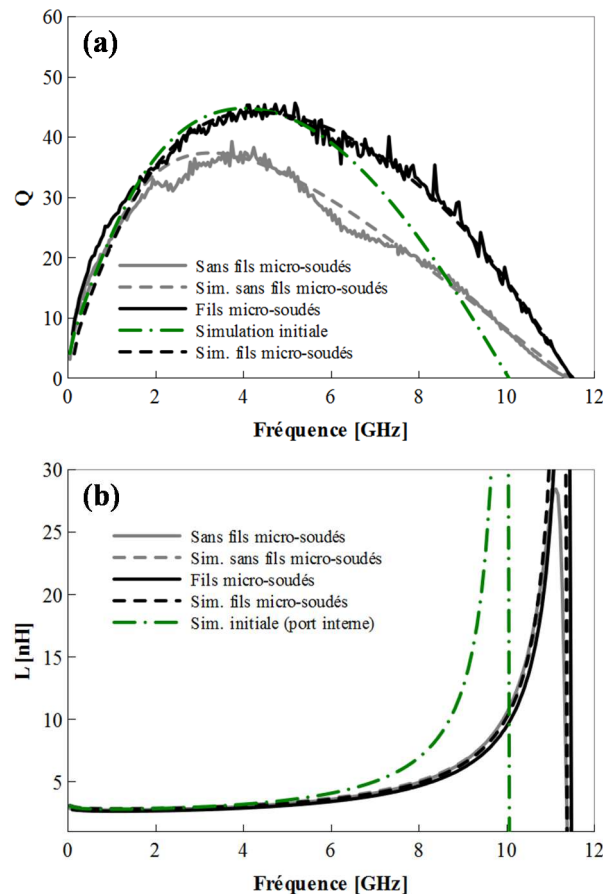


Figure III.13 : facteur de qualité  $Q$  (a) et l'inductance  $L$  (b) avant et après la mise en place des fils micro-soudés comparé à la simulation EM.

Sur ce graphe, nous avons également ajouté les résultats des simulations EM menées avant et après connexion au plan métallique inférieur. Ces simulations incluent la pointe RF. Grâce à l'excellent accord obtenu avec les mesures, nous pouvons de nouveau comparer les



coefficients de qualité  $Q_{diss}$  et  $Q_{rad}$  avant et après l'expérience. Ces résultats, reportés sur le graphe de la Figure III.14 (a), confirment encore une fois la forte réduction des pertes par rayonnement obtenue en connectant l'anneau de l'inductance au plan métallique inférieur puisque  $Q_{rad}$  augmente considérablement dans ce dernier cas.  $Q_{diss}$  reste inchangé dans les deux cas. La Figure III.14 (b) permet de vérifier l'équivalence des résultats issus des expressions (III.1) et (III.12) en reportant les facteurs Q déterminés par ces deux méthodes.

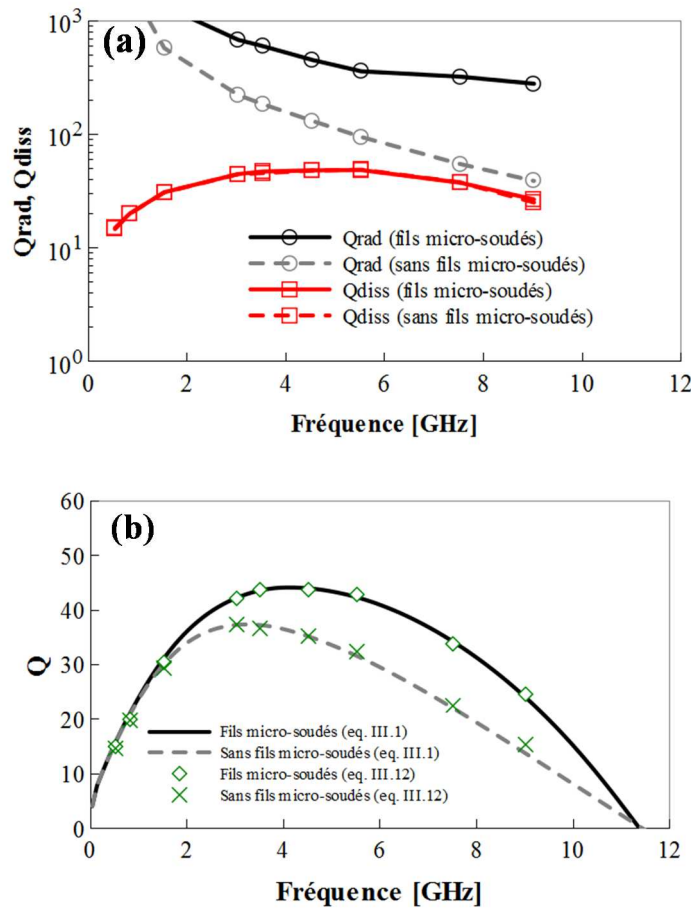


Figure III.14 : (a)  $Q_{rad}$  et  $Q_{diss}$  de la structure de test sans et avec les fils micro-soudés, (b)  $Q$  issu de l'équation (III.1) et de l'équation (III.12).

### III.5 Solutions visant à réduire le rayonnement parasite

La connexion de l'anneau métallique entourant l'inductance à un plan métallisé massif placé en dessous de la structure ne peut raisonnablement pas être appliquée à chacune des structures de la plaquette. Il faut trouver une solution qui ne nécessite pas le recours à un tel niveau de complexité pour la caractérisation. Sachant qu'une modification du procédé technologique n'est pas souhaitable, nous avons cherché dessiner des structures de test qui empêchent l'apparition de ce rayonnement. Les tests effectués et les résultats obtenus sont exposés dans ce paragraphe.

### III.5.1 Plan de masse commun à un ensemble de structures de test

La première solution que nous avons testé consiste à réaliser un plan de masse commun à toutes les structures comme illustré en Figure III.15. Nous avons simulé l'inductance 1 en lui connectant la pointe RF. Une seconde simulation a ensuite été effectuée en déplaçant l'accès et la pointe RF au niveau de l'inductance 2. Les résultats de ce travail sont reportés sur la Figure III.16.

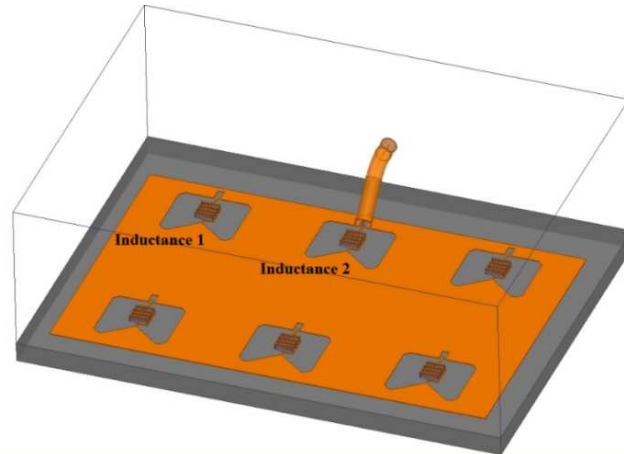


Figure III.15 : plan de masse commun entre les inductances.

Ceux-ci montrent que le plan de masse commun permet d'augmenter le facteur de qualité et de se rapprocher de la valeur maximale initialement prévue (courbes en pointillé rouge). Grâce au plan de masse commun,  $Q_{max}$  passe à 43 contre 44 dans le cas de l'inductance de référence. La surface importante du plan de masse permet d'éviter à l'inductance de rayonner mais les ouvertures effectuées périodiquement pour dessiner les inductances ajoutent des cavités parasites qui résonnent à certaines fréquences. Les valeurs de ces fréquences dépendent du motif testé. Cette solution n'est donc pas entièrement satisfaisante.

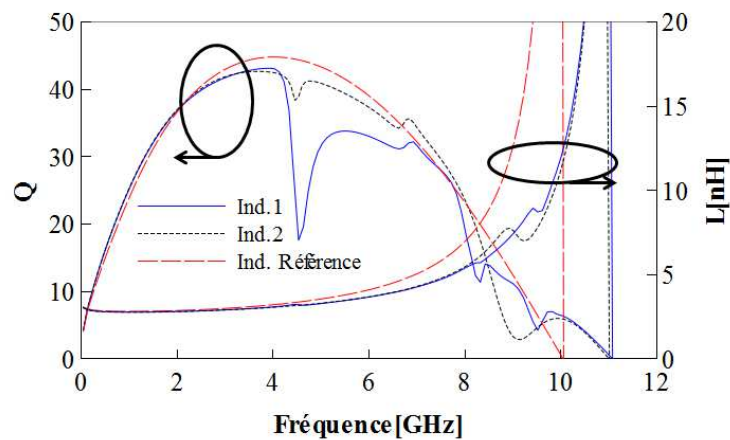


Figure III.16 : résultats de simulation des facteurs de qualité et des valeurs d'inductance des éléments 1 et 2 comparés avec l'inductance de référence.

### III.5.2 Dimensionnement de l'anneau métallique entourant l'inductance

La deuxième solution testée consiste à modifier les dimensions de l'anneau métallique qui entoure l'inductance. Pour ce faire, nous avons observé l'influence de la largeur de cet anneau et de la distance qui le sépare de l'inductance sur les pertes par rayonnement.

- **Effet de la largeur**

Nous avons simulé l'inductance (excitée par la pointe RF) pour différentes largeurs  $r$  de l'anneau (Figure III.17) comprises entre  $150\ \mu\text{m}$  et  $1150\ \mu\text{m}$  par pas de  $200\ \mu\text{m}$ . Les valeurs de  $Q_{diss}$ ,  $Q_{rad}$ ,  $Q$  et  $L$  sont extraites à  $5\ \text{GHz}$  et reportées en fonction de  $r$  en Figure III.18. Nous pouvons remarquer que  $Q_{rad}$  augmente avec  $r$  sans affecter  $Q_{diss}$ . Cette diminution des pertes par rayonnement a pour effet d'augmenter le facteur de qualité total de 30 à 39 lorsque la largeur de l'anneau passe de  $350\ \mu\text{m}$  à  $1150\ \mu\text{m}$ , la valeur d'inductance  $L$  restant inchangée.

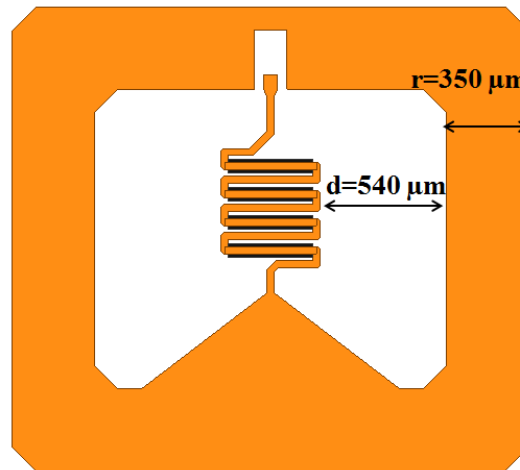


Figure III.17 : solénoïde avec les dimensions initiales.

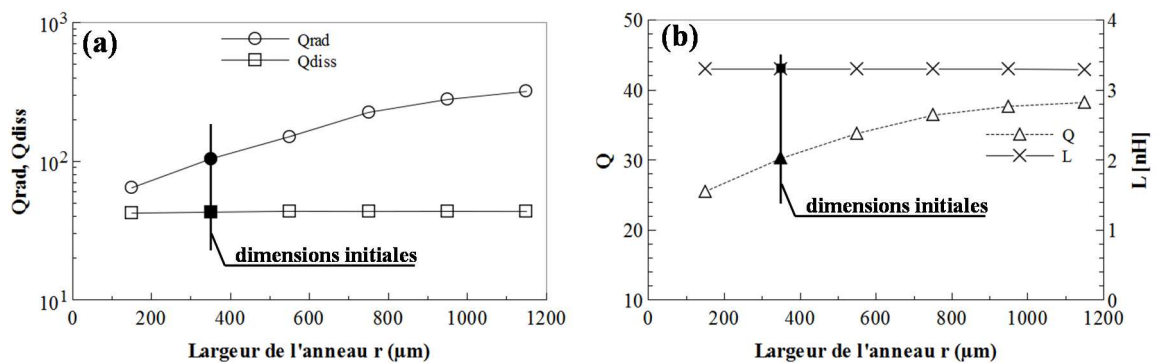


Figure III.18 : effet de la largeur de l'anneau métallique sur  $Q_{rad}$ ,  $Q_{diss}$  (a), facteur  $Q$  et inductance  $L$  (b) à  $5\ \text{GHz}$ .

### • Effet de l'espacement entre inductance et anneau métallique

Nous avons également cherché à réduire la distance  $d$  entre l'anneau métallique et l'inductance, afin d'améliorer le confinement des champs électromagnétiques autour de cette dernière. Les valeurs de  $Q_{diss}$ ,  $Q_{rad}$ ,  $Q$  et  $L$  sont tracées en Figure III.19 en fonction de  $d$ , pour des valeurs comprises entre 40 et 640  $\mu\text{m}$ . On observe que  $Q_{rad}$  augmente lorsque la distance  $d$  est réduite. Le facteur de qualité total  $Q$  augmente de 30 à 36 lorsque la distance passe de 540  $\mu\text{m}$  à 40  $\mu\text{m}$ . Il faut cependant remarquer que le confinement du champ magnétique entraine une légère réduction de la valeur  $L$  de l'inductance.

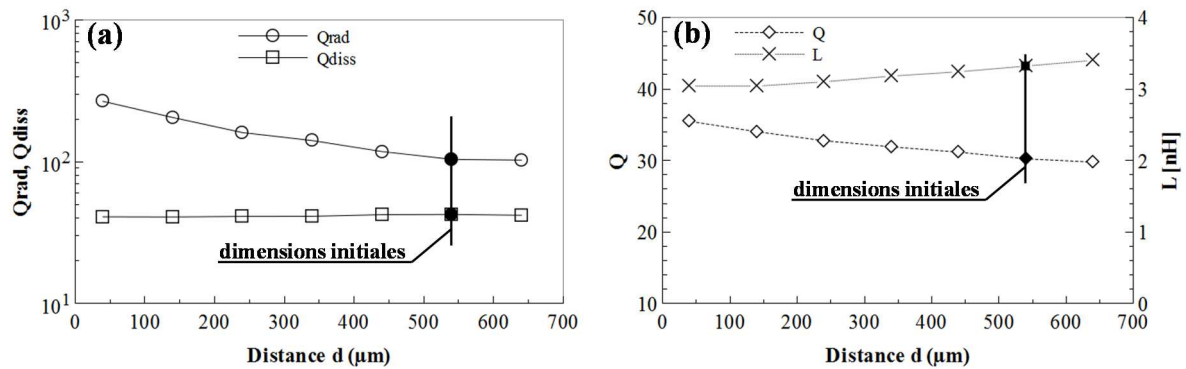


Figure III.19 : (a) effet de la distance  $d$  qui sépare l'inductance de l'anneau métallique sur  $Q_{rad}$  et  $Q_{diss}$ , (b) le facteur  $Q$  et l'inductance  $L$  à 5GHz.

Ces résultats confirment que le dimensionnement de l'anneau métallique de l'inductance influe fortement sur les pertes par rayonnement. La géométrie de l'anneau doit être choisie pour obtenir le meilleur compromis entre la surface occupée, la valeur d'inductance et le facteur de qualité.

## III.6 Application à de nouvelles structures test

### III.6.1 Inductance

Les résultats précédents ont été appliqués aux solénoïdes conçus à l'aide de la dernière version du procédé technologique développé dans cette thèse (Voir Chapitre IV). La Figure III.20 (a) reproduit l'exemple d'une inductance de 3 tours dotée d'une largeur du ruban métallique de 30  $\mu\text{m}$ , un espacement inter-spires de 30  $\mu\text{m}$ . La distance séparant l'inductance de l'anneau métallique ainsi que la largeur de ce dernier sont optimisés pour limiter au maximum les problèmes qui pourraient survenir lors de la caractérisation.

La Figure III.20 (b) montre le facteur  $Q$  et la valeur de l'inductance  $L$  mesurés et simulés. Les résultats de simulation avec le port interne/pointe RF et les résultats de mesure montrent un écart négligeable jusqu'à 12 GHz du coefficient de qualité avec pour paramètre de

simulation la pointe RF. Cet écart se creuse au-delà de 12 GHz et nous remarquons une différence de 3 GHz sur la fréquence de résonance.

En effet, les permittivités relatives des matériaux englobant l'inductance limitent la fréquence de résonance. Le comportement du champ électromagnétique est modifié par la présence de la pointe RF et cela même avec l'anneau métallique optimisé. La permittivité relative effective qui est la somme des permittivités de l'air, substrat, résine réduit le champ électromagnétique réellement présent dans l'inductance.

Pour résumé, nous confirmons que l'optimisation du plan de masse de l'inductance diminue l'effet de rayonnement. Néanmoins, la présence de la pointe attire une partie du champ E se propageant dans l'air. Ce phénomène diminue la permittivité relative effective de la structure et comme conséquence change la fréquence de résonance.

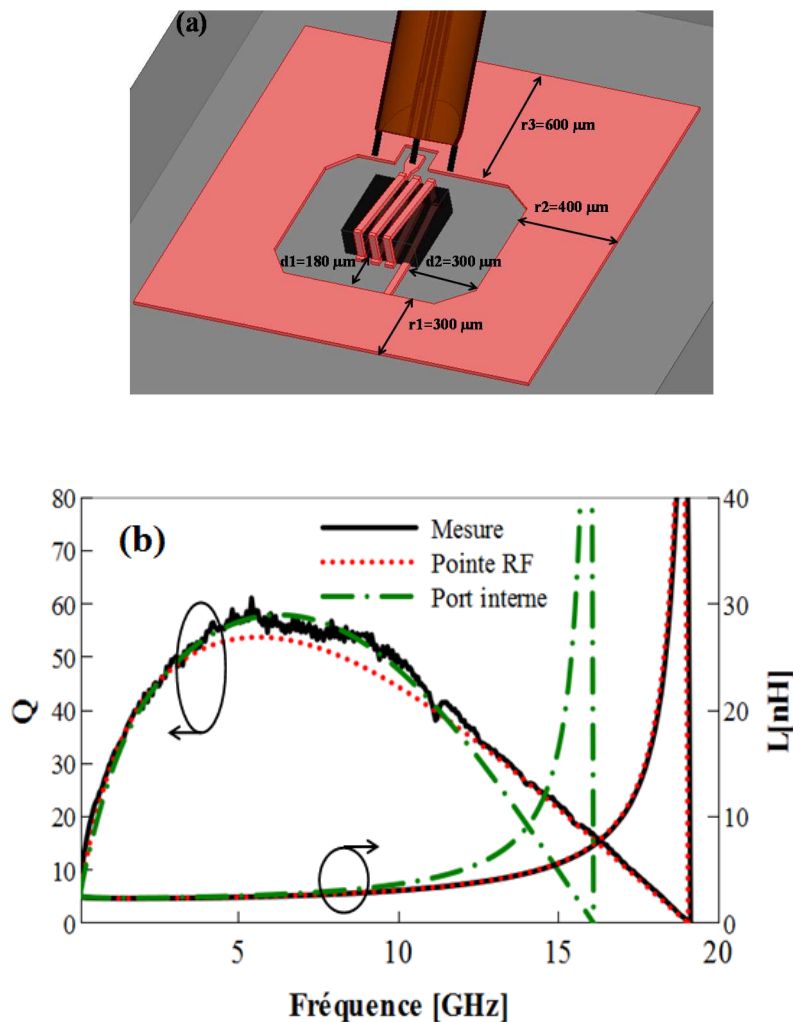


Figure III.20 : (a) inductance dessinée avec un anneau métallique optimisé (b) performances mesurées et simulées ( $Q$  et  $L$ ) de la structure en fonction de la fréquence.

### III.6.2 Transformateur

Dans le paragraphe précédent nous avons étudié l'interaction parasite entre la pointe RF et l'inductance. A présent, nous nous intéressons à l'interaction qui pourrait éventuellement se produire entre la pointe RF et le transformateur.

Afin d'étudier cette interaction, le champ électrique  $E$  pour le transformateur à 2 tours avec l'anneau métallique non-optimisé ( $r=150\text{ }\mu\text{m}$ ,  $d=500\text{ }\mu\text{m}$ ) est visualisé. Le dispositif est alors excité avec les ports internes (Figure III.21 (a)), et également avec les pointes RF (Figure III.21 (b)).

Nous constatons que le champ électrique est concentré autour des spires du transformateur dans le cas d'une excitation par les ports internes (Figure III.21 (a)). Sur la Figure III.21 (b) nous remarquons que même avec la présence des pointes RF, le champ  $E$  reste confiné autour du transformateur. Le comportement du champ  $E$  est légèrement modifié par la présence de la pointe RF. Cela nous permet de mettre en évidence un couplage entre la pointe RF et la structure sous test beaucoup moins important que pour le solénoïde.

Le Tableau III.3 rapporte les valeurs extraites pour la puissance dissipée ( $P_{diss}$ ) dans le solénoïde, la puissance rayonnée ( $P_{rad}$ ) et la puissance acceptée ( $P_{acc}$ ) à 5 GHz. Nous observons que la puissance rayonnée augmente légèrement en passant de  $1\mu\text{W}$  à  $3\mu\text{W}$  lorsque la pointe RF est prise en compte dans la simulation. Les données du Tableau III.2 confirment que le phénomène de rayonnement ne se produit pas dans le cas de la caractérisation d'un transformateur sous pointe.

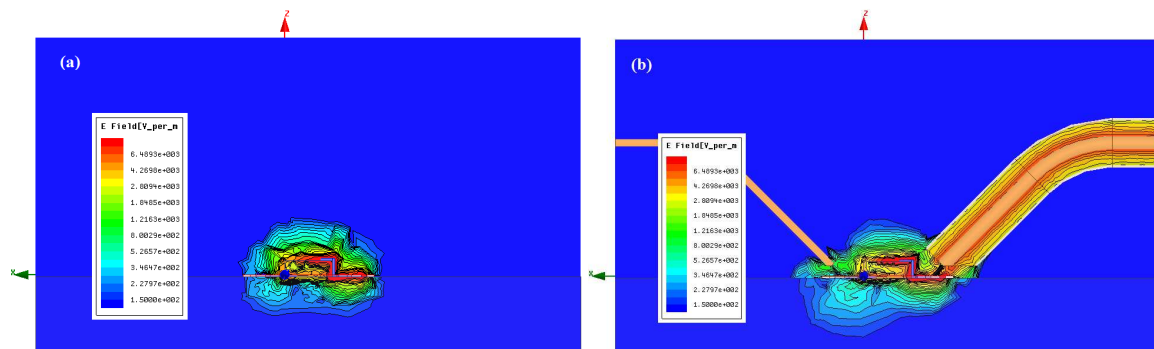


Figure III.21 : Vue en coupe du champ électrique  $E$  à 5GHz dans le transformateur simulé avec le port interne (a) et avec la pointe RF (b).

Simulation	Pacc ( $\mu\text{W}$ )	Pdiss ( $\mu\text{W}$ )	Prad ( $\mu\text{W}$ )
Ports internes	490	489	1
Avec pointes RF	510	507	3

Tableau III.3 : valeur des puissances extraites à 5 GHz pour le transformateur à 2 tours ( $W=20\text{ }\mu\text{m}$ ,  $S=20\text{ }\mu\text{m}$ ).

La caractérisation associée aux simulations du transformateur à 2 tours avec les pointes RF et avec les ports internes sont présentés sur la Figure III.22. Cette figure montre un bon accord entre la mesure et la simulation avec le port interne/pointe RF jusqu'à 8 GHz. Au-delà de 8 GHz, nous remarquons un petit écart de 750 MHz sur la fréquence de résonance. Comme dans le cas de l'inductance, cette différence est attribuée au couplage électromagnétique entre transformateur / pointe RF qui modifie la permittivité relative effective de la structure.

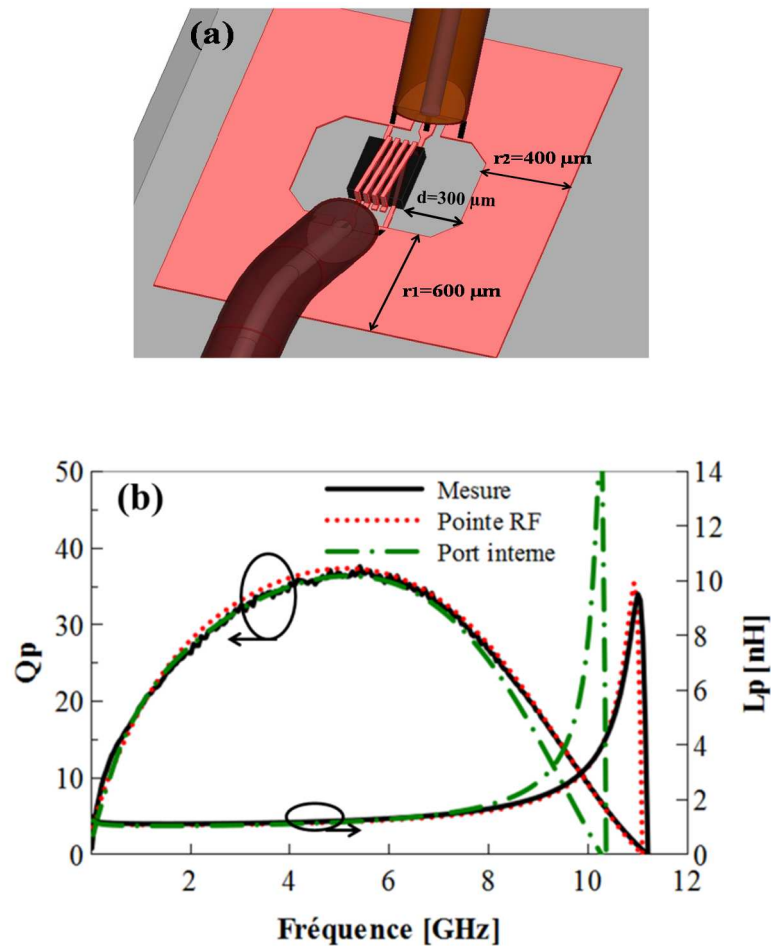


Figure III.22 : (a) transformateur dessinée avec un anneau métallique optimisé (b) performances mesurées et simulées ( $Q$  et  $L$ ) de la structure en fonction de la fréquence.

### III.7 Conclusion

Dans ce chapitre, nous avons démontré que les structures de test telles que dessinées classiquement ne sont pas toujours adaptées pour la caractérisation sous pointes d'inductances intégrées à fort coefficient de qualité. Une interaction parasite de l'élément testé avec la pointe RF peut être observée dans certaines circonstances et empêche l'extraction des véritables performances du composant.

Dans un premier temps, nous avons présenté les désaccords entre les mesures et les simulations électromagnétiques pour un solénoïde intégré de 3 nH, ainsi que pour une inductance spirale de 7,1 nH. En ajoutant l'extrémité simplifiée de la pointe RF au modèle simulé de l'inductance nous avons reproduit et analysé le phénomène parasite en utilisant la simulation EM. L'extraction de la puissance dissipée, rayonnée et de l'énergie stockée via le simulateur EM pour l'inductance, nous a ensuite permis de quantifier la proportion des pertes par rayonnement sur le facteur de qualité global  $Q$ .

Dans un deuxième temps, une nouvelle expérience a été conçue pour valider cette hypothèse d'un rayonnement parasite. Pour ce faire, nous avons placé l'anneau métallique autour de l'inductance au même potentiel que celui du support métallique situé en sous la puce. Cette expérience montre que le rayonnement peut être fortement atténué. On retrouve alors les performances initialement calculées à partir de la simulation électromagnétique.

Par la suite, plusieurs solutions visant à réduire le rayonnement parasite sont proposées. La mise en commun des anneaux de masse entourant les structures de test réduit le rayonnement parasite et augmente le facteur de qualité  $Q$ . Il rajoute toutefois des résonances parasites visibles sur les facteurs de qualité extraits. Un accroissement de la largeur de l'anneau métallique réduit l'effet de rayonnement. La réduction de la distance qui sépare l'inductance de cet anneau diminue également le rayonnement. La contrainte amenée sur le champ magnétique créé par le solénoïde réduit toutefois très légèrement la valeur de l'inductance. Les mesures effectuées sur la nouvelle inductance avec l'anneau métallique optimisé ont permis de retrouver la valeur de facteur  $Q$  attendue.

Enfin, l'absence de phénomène de rayonnement dans le cas de caractérisation d'un transformateur sous la pointe a été démontrée, avec un bon accord obtenu entre mesure et simulation.



### III.8 Références

- [1] A. M. Safwat, « Study of microstrip mode in RF on-wafer probes », *Microw. Opt. Technol. Lett.*, vol. 45, n° 4, p. 324–328, 2005.
- [2] B. Rejaei, A. Akhnoukh, M. Spirito, et L. Hayden, « Effect of a Local Ground and Probe Radiation on the Microwave Characterization of Integrated Inductors », *IEEE Trans. Microw. Theory Tech.*, vol. 55, n° 10, p. 2240-2247, oct. 2007.
- [3] C. Andrei, D. Gloria, F. Danneville, P. Scheer, et G. Dambrine, « Coupling on-wafer measurement errors and their impact on calibration and de-embedding up to 110 GHz for CMOS millimeter wave characterizations », in *IEEE International Conference on Microelectronic Test Structures, 2007. ICMTS '07*, 2007, p. 253-256.
- [4] K. Mohammadpour-Aghdam, S. Brebels, A. Enayati, R. Faraji-Dana, G. A. Vandenbosch, et W. DeRaedt, « RF probe influence study in millimeter-wave antenna pattern measurements », *Int. J. RF Microw. Comput.-Aided Eng.*, vol. 21, n° 4, p. 413–420, 2011.
- [5] B. Olga, A. Ghannam, C. Viallon, et T. Parra, « Pertes par rayonnement lors de la caractérisation sous pointes d'inductances à fort Q », in *19èmes Journées Nationales Microondes*, 2015.
- [6] A. Ghannam, D. Bourrier, L. Ourak, C. Viallon, et T. Parra, « 3-D Multilayer Copper Interconnects for High-Performance Monolithic Devices and Passives », *IEEE Trans. Compon. Packag. Manuf. Technol.*, vol. 3, n° 6, p. 935-942, juin 2013.
- [7] W. B. Kuhn et A. P. Boutz, « Measuring and Reporting High Quality Factors of Inductors Using Vector Network Analyzers », *IEEE Trans. Microw. Theory Tech.*, vol. 58, n° 4, p. 1046-1055, avr. 2010.
- [8] D. M. Pozar, *Microwave Engineering*. J.Wiley & Sons, New York, 2nd ed., 1998.
- [9] K. O, « Estimation methods for quality factors of inductors fabricated in silicon integrated circuit process technologies », *IEEE J. Solid-State Circuits*, vol. 33, n° 8, p. 1249-1252, août 1998.



## Chapitre IV : **FABRICATION ET CARACTERISATION DES DEMONSTRATEURS**

### IV.1 Introduction

L'objectif global de cette thèse concerne l'étude, la réalisation et la caractérisation d'inductances et de transformateurs tridimensionnels utilisant un procédé d'interconnexions 3D. Dans le Chapitre II, nous avons optimisé les structures inductives en utilisant les simulations électromagnétiques. Dans le Chapitre III, nous avons identifié une interaction parasite de la pointe RF avec l'inductance à fort facteur de qualité lors de la caractérisation. Nous avons proposé des principes sur la conception de la structure de test qui permette de minimiser cette interaction parasite et de remonter aux véritables caractéristiques du composant.

Ce quatrième chapitre est consacré à la fabrication et à la caractérisation des structures inductives intégrées 3D, réalisées à partir de l'utilisation d'une couche épaisse de diélectrique. Dans un premier temps, nous présentons le nouveau procédé technologique développé qui permet de réaliser des structures inductives avec un bon compromis entre facilité de mise en œuvre du procédé et performances des dispositifs.

Ensuite, nous exposons les résultats des caractérisations des inductances et des transformateurs solénoïdaux réalisés sur silicium à haute résistivité, ainsi que sur verre. Finalement, nous présentons un comparatif de nos composants avec l'état de l'art qui, comme nous le verrons, confirme l'intérêt du procédé technologique développé.

### IV.2 Développements technologiques

Ce paragraphe est consacré aux développements technologiques que nous avons menés pour l'intégration des inductances et des transformateurs qui ont été dimensionnés et simulés dans le Chapitre II.

Nous allons dans un premier temps présenter le procédé d'interconnexions 3D "Above-IC" que nous avons développé au sein de la centrale technologique du LAAS, qui permet de réaliser des dispositifs 3D impliquant deux niveaux métalliques.

### IV.2.1 Procédé technologique

La fabrication des structures inductives 3D est basée sur un procédé développé pour la réalisation d'interconnexions 3D. Ce procédé permet de réaliser la croissance électrolytique tridimensionnelle du cuivre en une seule étape technologique sans avoir recours au remplissage de via [1], [2]. En se basant sur cette technologie 3D, un nouveau procédé a été mis au point en collaboration avec la société « 3DiS Technologies ». Son principe consiste à effectuer une intégration des spires à l'aide de deux niveaux métalliques, ce qui permet de croiser les pistes métalliques et d'augmenter la densité d'intégration et les performances des structures inductives. Les étapes technologiques du procédé sont représentées sur la Figure IV.1.

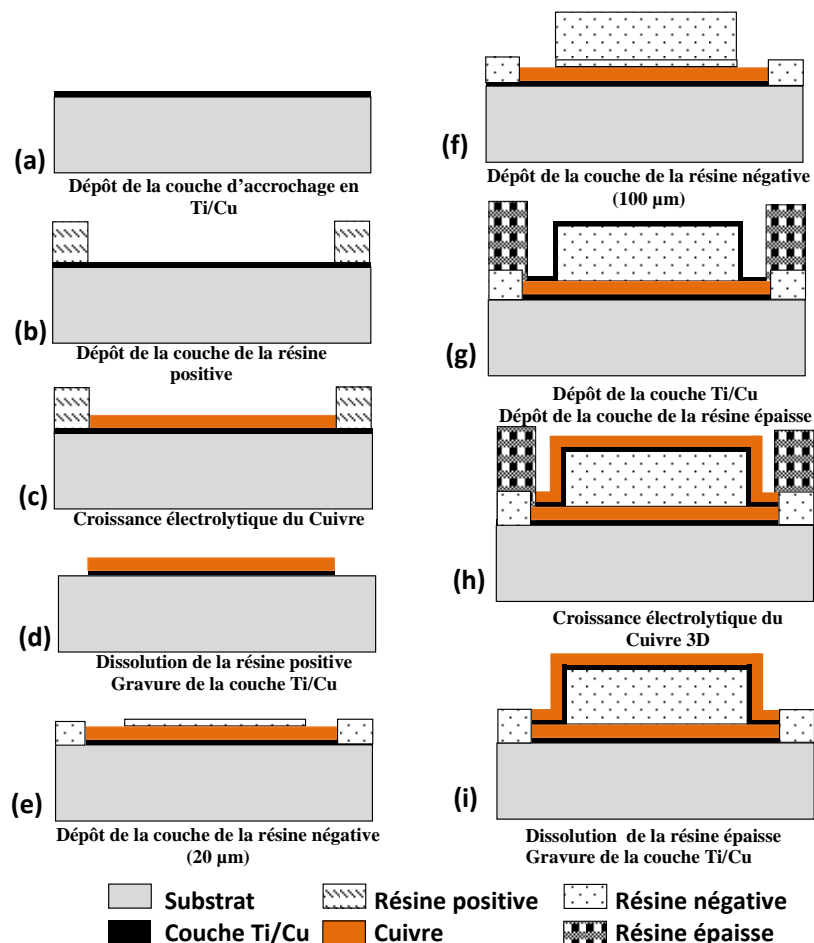


Figure IV.1 : étapes technologiques du procédé.

***(a) et (g) Dépôt de la couche d'accrochage Titane / Cuivre "Ti/Cu"***

Cette couche est réalisée par le dépôt par évaporation sous vide d'une couche de titane puis d'une couche de cuivre. Elle constitue une base pour la croissance électrolytique du cuivre. Elle doit être suffisamment épaisse pour obtenir une bonne qualité de dépôt mais relativement fine pour être ensuite facilement gravée sans que cette gravure ne détériore les autres couches. Dans notre procédé une bi-couche de 1000 Å de titane et de 1000 Å d'or a été utilisée.

***(b) Dépôt d'une couche de résine positive***

Nous avons choisi d'utiliser une résine positive pour la réalisation du moule de croissance électrolytique du premier niveau de cuivre. La hauteur du moule doit dépasser l'épaisseur de cuivre souhaitée. Pour permettre une épaisseur de 15 µm de cuivre, un dépôt de 20µm d'épaisseur de résine a été réalisé.

***(c) Croissance électrolytique du Cuivre***

Cette étape permet la formation des premiers niveaux des enroulements. Le procédé de croissance électrolytique du cuivre consiste à plonger le wafer métallisé dans un bain contenant des ions de cuivre et à imposer un potentiel entre la surface du wafer et une contre électrode, afin de transporter les ions métalliques au contact de la surface. Plusieurs paramètres de dépôt peuvent influencer la qualité et l'homogénéité du cuivre tel que la concentration des ions de cuivre, l'intensité du courant, les additifs, le pH de la solution. La vitesse de croissance du cuivre est dépendante de la densité d'électrons présente à la surface de la plaquette. Il est indispensable d'avoir le métal de la couche d'accrochage le plus conducteur possible sur la surface du wafer pour obtenir une croissance de cuivre d'épaisseur constante sur toute la surface de la plaquette.

***(d) Dissolution de la résine positive***

La résine est dissoute après le dépôt électrolytique. Cette étape est réalisée en immergeant et en agitant la plaquette dans l'acétone pendant une certaine durée.

***(d) et (i) Gravure de la couche d'accrochage en Ti/Cu***

Après dissolution de la résine positive, il est nécessaire de graver la couche d'accrochage entre les rubans. La gravure de cette couche se fait en deux étapes :

1. Gravure de la couche de cuivre par une solution chimique à base de  $\text{H}_2\text{O} + \text{H}_2\text{O}_2 + \text{HCl}$ .
2. Gravure de la couche de titane par une solution à base d'acide fluorhydrique HF.

Les cycles d'attaque et de rinçage se font à l'aide d'eau désionisée et sont indispensables pour chasser les bulles d'air formées lors de l'attaque et qui empêchent localement la gravure. Il est important de respecter le temps de gravure pour ne pas sur-graver la couche d'accrochage et décoller les métallisations.

***(e) Dépôt de la couche de résine SU8 de 20  $\mu\text{m}$***

Cette couche de résine est utilisée pour localiser le dépôt de cuivre 3D, pour la réalisation notamment des interconnexions entre les deux niveaux. La résine est déposée par spin coating. La plaquette est recuite, puis insolée aux UV 365 nm, recuite à nouveau, développée en utilisant le SU8 Developer et enfin recuite à plus haute température. A la fin du procédé les ouvertures dans la résine au-dessus du premier niveau de cuivre sont formées.

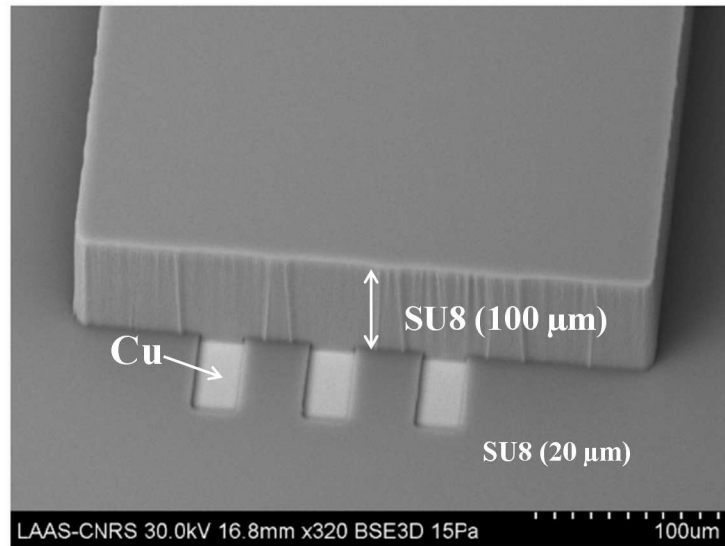


Figure IV.2 : microphotographie MEB d'un plot de SU8 (100  $\mu\text{m}$ ) fabriqué sur une couche de SU8 (20  $\mu\text{m}$ ) avec les ouvertures pour les prises de contact sur le premier niveau métallique.

***(f) Dépôt de la résine SU8 de 100  $\mu\text{m}$***

Pour réaliser nos dispositifs tridimensionnels nous avons choisi la résine SU8. Cette résine visqueuse permet de réaliser de fortes épaisseurs en une seule enduction, ainsi qu'une bonne homogénéité de cette épaisseur sur la totalité de la plaquette. Pour former une couche de 100  $\mu\text{m}$ , les étapes suivantes sont nécessaires :

- Enduction d'un volume de 8 ml de SU8 par spin coating
- Recuit de la couche
- Insolation par rayons UV (longueur d'onde : 365nm)
- Recuit après insolation à 95°C (Post exposure bake)
- Développement de la résine en utilisant le SU8 Developer
- Recuit final à haute température.

La Figure IV.2 présente une microphotographie d'un plot de résine SU8 de 100 $\mu\text{m}$  (étape « f » du procédé) réalisée sur une couche de SU8 de 20  $\mu\text{m}$ .

***(g) Dépôt du moule de résine épaisse pour la métallisation***

Pour réaliser la métallisation de niveau 2 (niveau supérieur), la résine doit présenter une épaisseur supérieure à la somme des épaisseurs de diélectrique épais (SU8) auquel s'ajoutent deux niveaux de cuivre. En plus, elle doit présenter des rapports de formes importants pour permettre une résolution suffisante lors de la réalisation des interconnexions entre les deux niveaux (transitions verticales). Cette résine épaisse doit être dissoute facilement à la fin du procédé. Cette étape du procédé a été effectuée par la société « 3DiS Technologies ». La société possède une technologie originale et efficace permettant de former des interconnexions 3D et des dispositifs passifs inductifs 3D en une seule étape de métallisation.

De plus, la technologie initiale développée au sein de la centrale technologique du LAAS possède un problème important de court-circuit entre les spires [2] qui dégrade le fonctionnement des structures inductives. La solution pour résoudre ce problème a également été développée par la société « 3DiS Technologies ».

***(h) Croissance électrolytique 3D du Cuivre***

Cette étape permet la réalisation de la partie supérieure des spires, ainsi que celle des flancs verticaux qui relient les deux niveaux de métallisation. Le procédé de croissance électrolytique du cuivre est le même que celui qui a été décrit pour le premier niveau métallique.

## **IV.2.2 Dessin de masques**

Nous avons dessiné un réticule comportant différents types de structures pour différentes valeurs d'inductances et de transformateurs. Le procédé comporte quatre niveaux et conduit donc à quatre masques (Figure IV.3) :

Masque 1 : premier niveau de cuivre

Masque 2 : ouvertures pour les contacts sur le premier niveau métallique

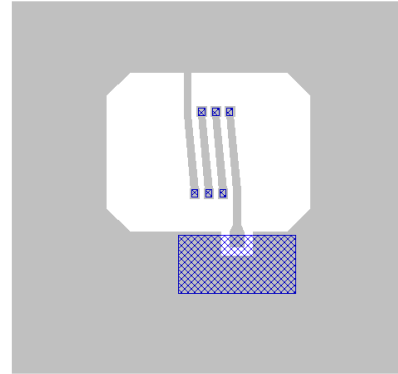
Masque 3 : couche diélectrique épaisse de SU8

Masque 4 : moules dans la résine épaisse pour la croissance électrolytique du deuxième niveau du cuivre

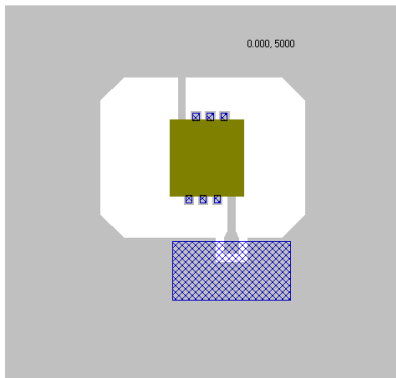
**Masque 1 : niveau 1 de cuivre**



**Masque 2 : ouvertures des vias**



**Masque 3 : diélectrique épais**



**Masque 4 : niveau 2 de cuivre**

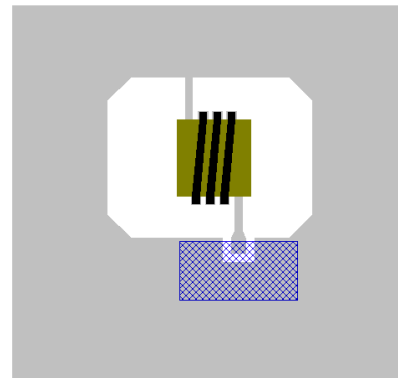


Figure IV.3 : dessin des quatre niveaux de masque du procédé technologique.

### IV.3 Mesure des performances RF des composants réalisés sur silicium

A la suite de la fabrication sur substrat silicium des composants, à l'aide du procédé que nous venons de décrire, nous présentons ici les résultats de la caractérisation sous pointes des structures inductives intégrées ainsi que leurs performances simulées avec HFSS.

Dans un premier temps, nous montrons les résultats obtenus pour une inductance de 3 tours. Comme nous le décrivons, une dégradation des performances est observée, liée à une altération des caractéristiques du silicium pendant le procédé de fabrication.

Dans un deuxième temps, nous extrayons l'inductance de l'enroulement primaire et le coefficient de couplage pour plusieurs types de transformateurs, afin de présenter les évolutions de ces paramètres en fonction du nombre de tours.



### IV.3.1 Résultats de caractérisation des inductances

Nous avons fabriqué des inductances avec différentes largeurs de piste ( $W$ ), d'espacement ( $S$ ) et de nombre de tours ( $N$ ) (Figure IV.4). Un composant est répertorié avec une étiquette du type «  $W:X_S:X_N$  ». Les structures sont réalisées sur un substrat de silicium à haute résistivité.

Ces structures ont été mesurées à l'aide d'un analyseur de réseau vectoriel (Anritsu MS4647A) et de pointes coplanaires de type GSG (Groung-Signal-Ground). Un calibrage SOLT (« Short, Open, Line, Thru ») a été réalisé pour amener les plans de référence au bout des pointes coplanaires. A partir des mesures des paramètres  $S$ , les valeurs du facteur de qualité et de l'inductance ont été extraites. Les résultats pour l'inductance solénoïdale de type  $W:30_S:30_3$  avec une épaisseur de cuivre de  $15\text{ }\mu\text{m}$  sont présentés sur la Figure IV.5.

Sur la Figure IV.5, nous remarquons un écart significatif entre les résultats issus des simulations électromagnétiques et ceux extraits des mesures pour lesquels le facteur de qualité  $Q$  apparaît sous-évalué. La valeur maximale  $Q$  mesurée vaut 36 au lieu de la valeur 45 issue des simulations. Cependant, la simulation électromagnétique modélise correctement la valeur d'inductance de  $2,3\text{ nH}$ . La fréquence de résonance est donc proche de la valeur attendue de  $13\text{ GHz}$ .

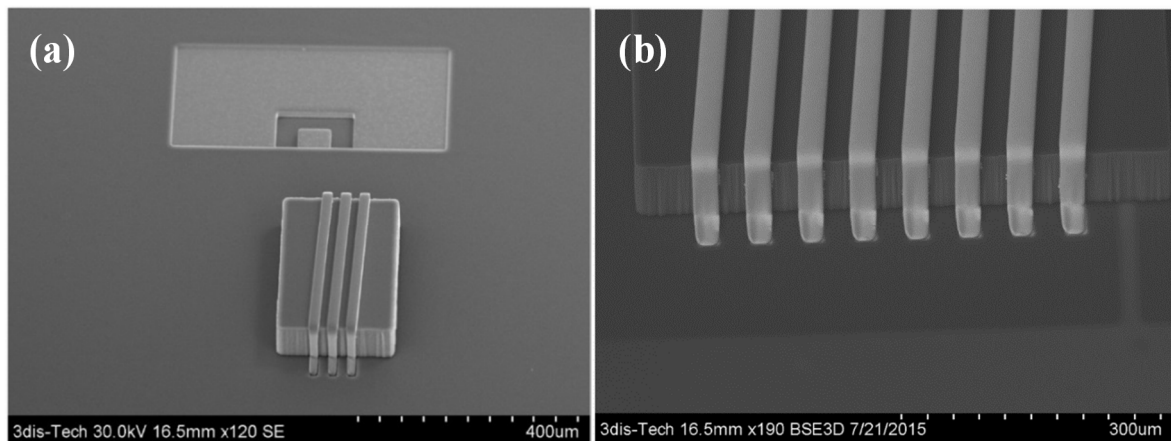


Figure IV.4 : microphotographie MEB d'une inductance (a)  $W:17_S:17_3$  et (b)  $W:20_S:20_8$ .

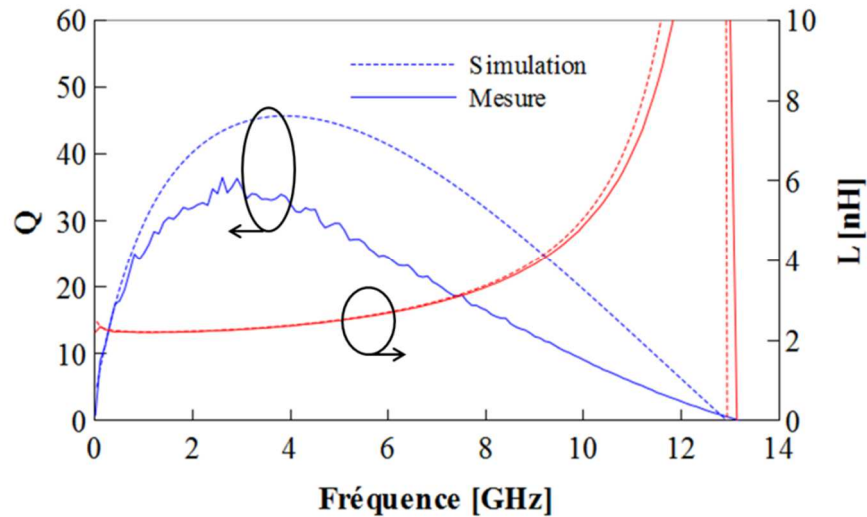


Figure IV.5 : facteur de qualité  $Q$  et inductance  $L$  en fonction de la fréquence.

Afin de trouver l'origine de la différence observée entre les facteurs de qualité mesurés et calculés, nous avons analysé les performances de l'inductance en comparant les modèles électriques extraits des mesures et des simulations (Figure IV.6).

Nous observons que la valeur de la résistance série  $R_s$  mesurée est très légèrement plus élevée que celle simulée au-dessous de 10 GHz (Figure IV.7). Les valeurs de l'inductance  $L_s$  et de la capacité  $C_p$  mesurées sont en bon accord avec les valeurs simulées (Figure IV.8). La principale différence réside dans la valeur de la résistance  $R_p$  qui est d'une dizaine de  $k\Omega$  au lieu d'une centaine de  $k\Omega$  tel que le donne la simulation. Cela désigne la présence de pertes (énergie dissipée) dans le substrat.

Nous avons bien relevé expérimentalement que la résistance est d'une dizaine de  $k\Omega$  sur la surface de silicium. La chute de performance des structures inductives pourrait ainsi être due à une contamination métallique du silicium durant le procédé.

La fabrication de structures sur le silicium avec d'une fine couche d'oxyde ou de diélectrique permet de s'affranchir des problèmes de dégradation des caractéristiques du silicium pendant le procédé de fabrication.

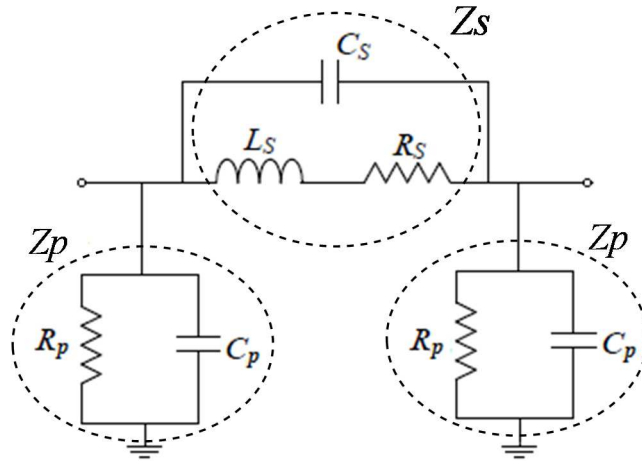


Figure IV.6 : schéma électrique équivalent d'une inductance intégrée sur Silicium.

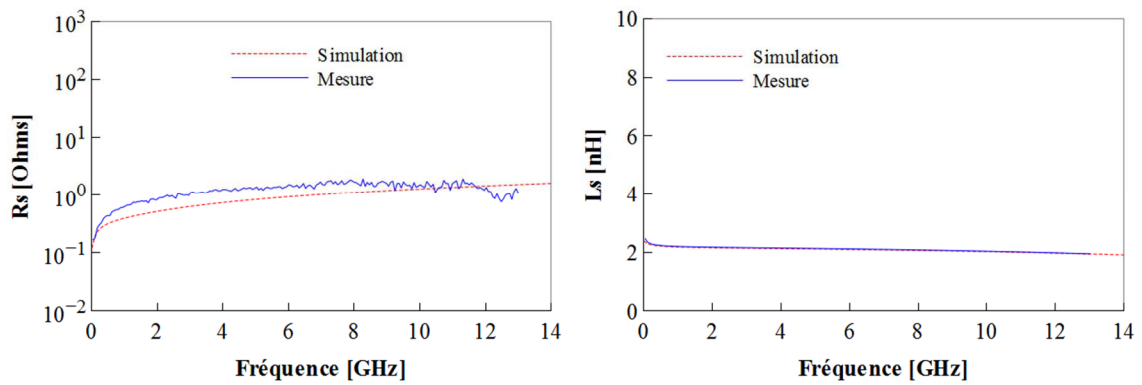


Figure IV.7 : résistance  $R_s$  et inductance série  $L_s$  simulées et mesurées.

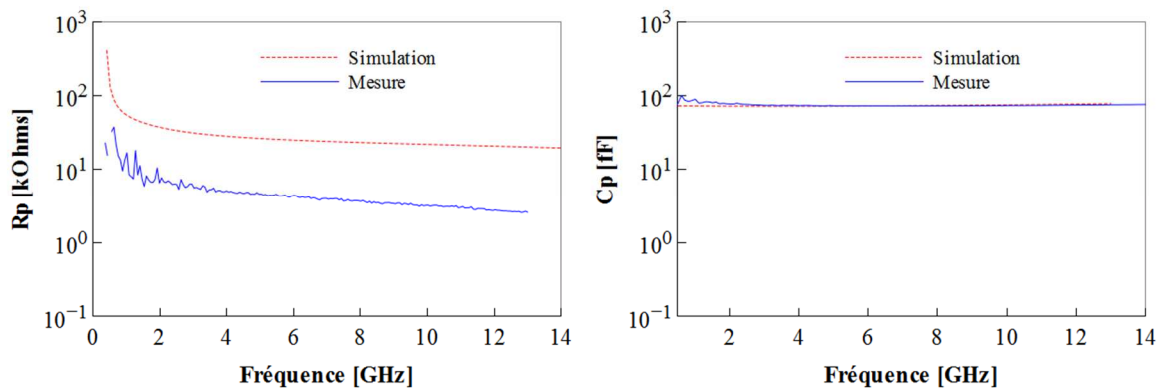


Figure IV.8 : résistance  $R_p$  et capacité  $C_p$  simulées et mesurées.

### IV.3.2 Résultats de caractérisation des transformateurs

Le transformateur du type « W:20\_S:20\_2 » a été de même mesuré. Le facteur de qualité  $Q_p$  et l'inductance  $L_p$  de l'enroulement primaire, le facteur de qualité  $Q_s$  et l'inductance de

l'enroulement secondaire  $L_s$ , l'inductance mutuelle  $M$  et le coefficient de couplage  $K$  mesurés et simulés en fonction de la fréquence sont présentés sur la Figure IV.9.

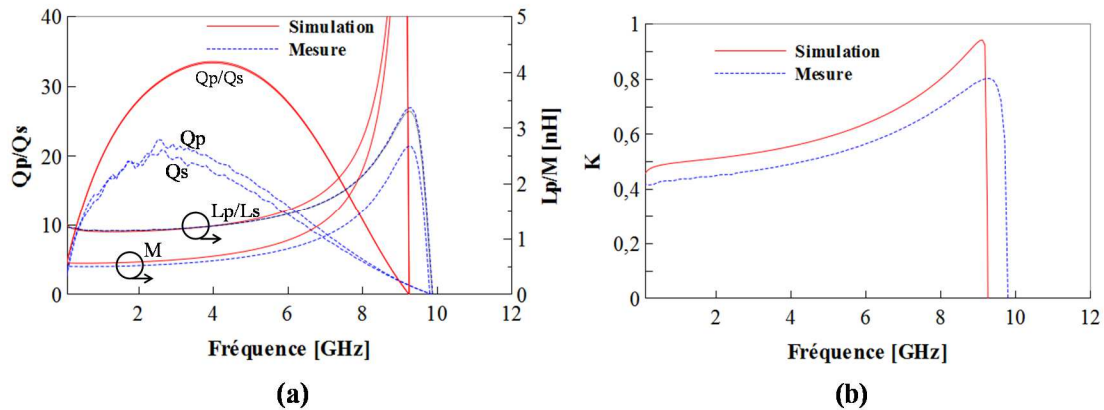


Figure IV.9 : (a) facteur de qualité  $Q_p/Q_s$  et inductance  $L_p/L_s$  de l'enroulement primaire/secondaire et inductance mutuelle  $M$ , (b) coefficient de couplage  $K$  mesuré et simulé en fonction de la fréquence pour le transformateur W:20\_S:20\_2.

Comme dans le cas de l'inductance, nous remarquons un écart significatif entre simulations et mesures, avec des mesures qui sous-évaluent les coefficients de qualité  $Q_p$  et  $Q_s$ . La valeur maximale du facteur de qualité mesurée vaut 22 au lieu de la valeur 33 simulée. Les valeurs d'inductances du primaire  $L_p$  et du secondaire  $L_s$  simulées et mesurées sont proches et égales à 1,15 nH. L'inductance mutuelle simulée est légèrement supérieure à la valeur mesurée. La fréquence de résonance est proche de la valeur attendue. Comme les valeurs sont les mêmes pour  $L_p$  et  $L_s$  ainsi que pour  $Q_p$  et  $Q_s$ , seule l'inductance du primaire  $L_p$  et le facteur de qualité du primaire  $Q_p$  seront présentés dans la suite de l'étude. Le coefficient de couplage  $K$  mesuré à 2,5 GHz vaut 0,46 pour 0,52 simulé.

En raison de l'influence de la dégradation des caractéristiques du silicium sur les performances des transformateurs, nous avons décidé d'analyser uniquement en relatif les autres types de structures.

- **Influence de la largeur de piste  $W$  et de l'espacement  $S$  entre les pistes du primaire et du secondaire**

Les résultats de mesure des transformateurs de 2 tours avec les différentes largeurs de piste  $W$  (30  $\mu\text{m}$ , 20  $\mu\text{m}$ , 15  $\mu\text{m}$ ) et d'espacement  $S$  (30  $\mu\text{m}$ , 20  $\mu\text{m}$ , 15  $\mu\text{m}$ ) sont représentés sur la Figure IV.10 (a), (b) et (c). Conformément à ce qui pouvait être attendu, nous remarquons que plus les spires sont étroites et serrées, plus les valeurs d'inductance du primaire  $L_p$  et mutuelle  $M$  sont grandes (Figure IV.10 (b)). Le rapprochement des rubans métalliques augmente le couplage magnétique entre les spires en confinant les lignes de champs du champ magnétique. Le passage des dimensions de W:30\_S:30 à W:15\_S:15 permet d'augmenter les valeurs de l'inductance primaire  $L_p$  de 23% et de l'inductance mutuelle  $M$  de 100%, conduisant à un

coefficient de couplage  $K$  augmenté de 60% (Figure IV.10 (c)). La réduction sur le facteur de qualité  $Q_{max}$  est de 56% (de 28 à 15,6) en raison de l'augmentation de la capacité entre les spires et de la résistance série.

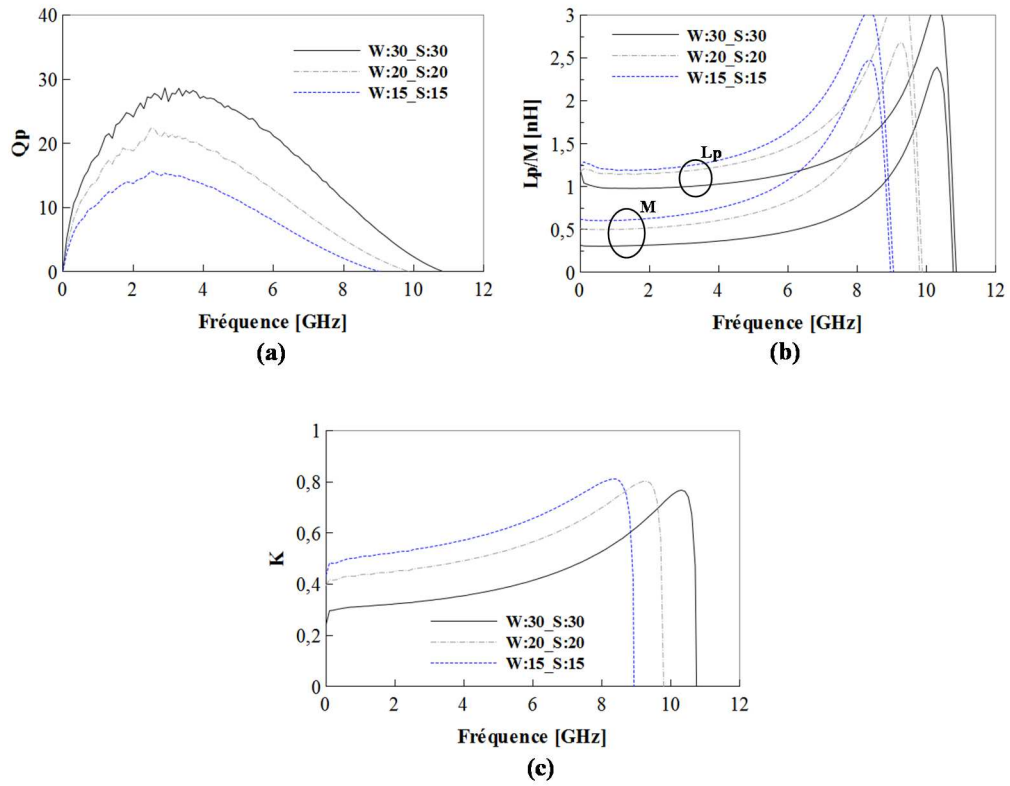


Figure IV.10 : (a) facteur de qualité  $Q_p$ , (b) inductance  $L_p$  de l'enroulement primaire et inductance mutuelle  $M$ , (c) coefficient de couplage  $K$ , mesurés en fonction de la fréquence pour les différents dimensionnements de transformateur de 2 tours.

### • Comparaison des transformateurs pour différents nombres de tours

La valeur d'inductance primaire  $L_p$  et le coefficient de couplage  $K$ , mesurés en fonction du nombre de tours, sont présentés sur les Figure IV.11 (a) et (b), respectivement. Nous observons sur la Figure IV.11 (a) que l'inductance du primaire augmente linéairement avec le nombre de tours. En effet, lorsque le nombre de spires du primaire et du secondaire augmente on voit apparaître l'augmentation des flux propres du primaire et du secondaire. Ainsi nous constatons une augmentation du coefficient de couplage (Figure IV.11 (b)) avec le nombre de tours. Pour un faible nombre de spires, les fuites primaire et secondaire sont importantes, alors que pour un nombre de spires élevé les fuites primaire et secondaire diminuent, ce qui se traduit par l'augmentation du coefficient de couplage.

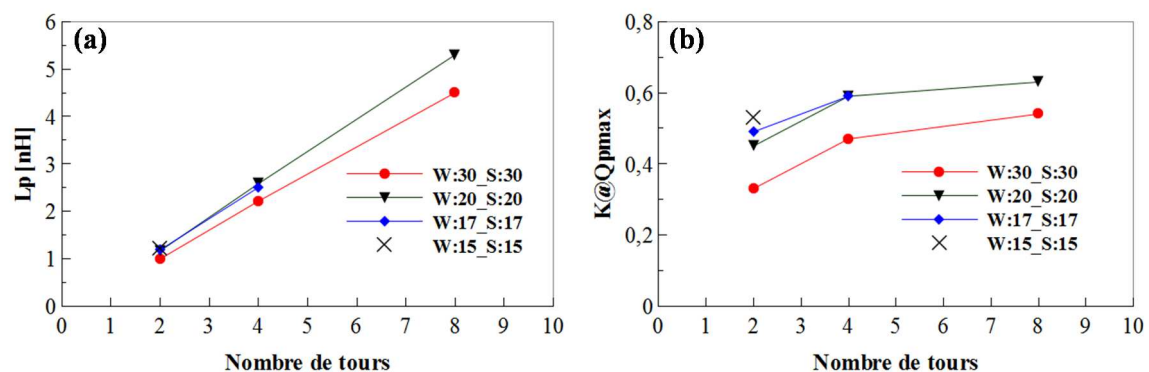


Figure IV.11 : (a) inductance du primaire  $L_p$  et (b) coefficient de couplage  $K$  en fonction du nombre de spires pour les transformateurs W:30\_S:30, W:20\_S:20 et W:15\_S:15.

## IV.4 Mesure des performances RF des composants fabriqués sur substrat verre

Nous avons vu dans le paragraphe précédent que les structures fabriquées sur le silicium à haute résistivité présentent des performances dégradées du fait de la présence probable d'une couche conductrice en surface du substrat. Nous avons alors choisi de fabriquer le deuxième démonstrateur sur un substrat verre. De plus, le verre présente certains avantages en comparaison du silicium à haute résistivité : il est beaucoup moins coûteux, parfaitement isolant et possède une permittivité diélectrique inférieure au silicium ( $\epsilon_r=5,1$  au lieu de  $\epsilon_r=11,7$ ). Aux fréquences les plus basses et jusqu'à environ 1-2 GHz, le facteur de qualité des inductances dépend essentiellement des pertes dans les conducteurs, et un substrat verre n'apporte pas d'amélioration dans ce cas. Lorsque la fréquence augmente au-delà de quelques GHz, l'influence du substrat devient alors importante, à la fois sur le facteur de qualité et sur la fréquence de résonance. Sur le plan électrique, le verre devient alors plus intéressant que le silicium à haute résistivité.

En plus du substrat verre, pour minimiser le coût de procédé et le temps, nous testons le film sec à base de résine époxy photosensible, ayant des propriétés similaires à la SU8. Ce film possède certains avantages, comme le coût et la facilité de mise en œuvre. De plus, afin de réduire le nombre d'étapes, le dépôt de 20  $\mu\text{m}$  de SU8 est supprimé.

#### IV.4.1 Dépôt d'un film sec de résine époxy

Le dépôt d'un film sec à la surface d'un substrat utilise la technique de laminage. Dans notre cas, l'étape de dépôt est très critique puisque le film doit remplir l'espace entre les pistes du premier niveau de cuivre épais tout en ayant l'épaisseur souhaitée et une bonne homogénéité de cette épaisseur sur la totalité de la plaquette. La présence de cuivre perturbe le laminage de la résine sur la surface de la plaquette. Les paramètres de laminage ont été optimisés afin de pouvoir obtenir une couche conforme.

La Figure IV.12 montre la microphotographie d'un plot réalisée par microscopie électronique à balayage. Nous pouvons remarquer que les deux couches de film sec de résine époxy montrent une bonne adhérence entre elles formant une couche d'épaisseur totale de 100  $\mu\text{m}$ .

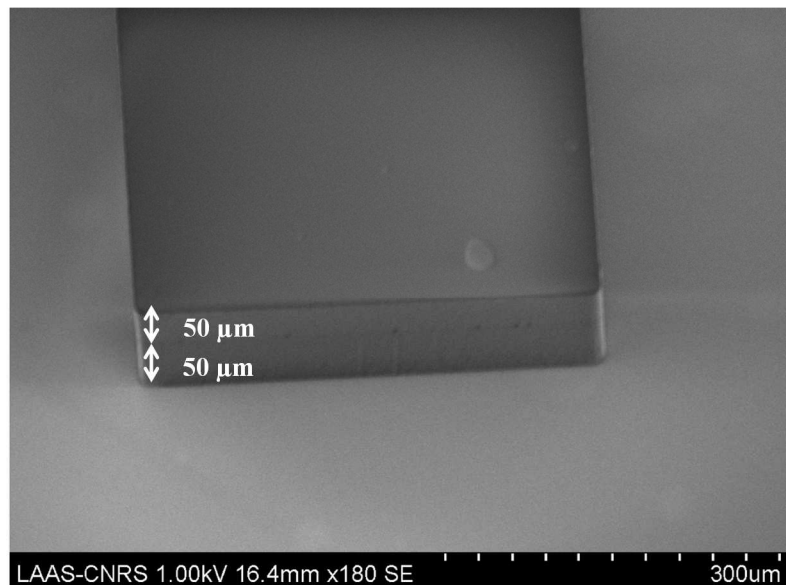


Figure IV.12 : microphotographie MEB d'un plot de hauteur 100  $\mu\text{m}$  fabriqué par laminage de deux couches de film sec.

### IV.4.2 Caractérisation du film sec de résine époxy

Les films secs photosensibles présentent des avantages technologiques par rapport à la résine SU8. Ces avantages résident dans la rapidité et la facilité de fabrication d'un motif épais en résine, surtout qu'il est possible de laminier couche sur couche. Cependant, les valeurs de la constante diélectrique, ainsi que celles de l'angle de pertes ne sont pas données par le constructeur.

Pour pouvoir disposer des propriétés électriques de ce matériau dans nos simulations électromagnétiques, nous avons donc décidé de le caractériser en utilisant des lignes micro-rubans, relativement faciles à fabriquer.

- **Méthode de caractérisation**

L'extraction des caractéristiques diélectrique nécessite le calcul de la permittivité effective complexe  $\epsilon_{\text{eff}}$  à partir des paramètres S mesurés sous pointes pour une ligne réalisée sur le matériau [3].

La permittivité  $\epsilon_{\text{eff}}$  est calculée avec la méthode de la transmission-réflexion [4] en utilisant les équations (IV.1) à (IV.6) ci-dessous :

$$P = \frac{S_{11} + S_{21} - \Gamma}{1 - (S_{11} + S_{21})\Gamma} = |P|e^{-j\varphi} \quad (IV.1)$$

$$\gamma = \frac{1}{l} \cdot \ln\left(\frac{1}{|P|}\right) + j\frac{-\varphi}{l} \quad (IV.2)$$

$$\gamma_0 = j\frac{\omega}{c} \quad (IV.3)$$

$$\Gamma = \chi \pm \sqrt{\chi^2 - 1} \quad (IV.4)$$

$$\chi = \frac{S_{11}^2 - S_{21}^2 + 1}{2S_{11}} \quad (IV.5)$$

$$\epsilon_{\text{eff}} = \frac{\gamma}{\gamma_0} \cdot \frac{1 - \Gamma}{1 + \Gamma} \cdot \frac{Z_c}{Z_0} = \epsilon'_{\text{eff}} + j\epsilon''_{\text{eff}} \quad (IV.6)$$



Avec  $\Gamma$  le coefficient de réflexion,  $P$  le facteur de propagation,  $\gamma_0$  et  $\gamma$  les constantes de propagation en espace libre et en présence du matériau, respectivement,  $l$  la longueur physique de la ligne micro-ruban,  $Z_c$  l'impédance caractéristique dans l'air, et  $Z_0 = 50 \Omega$  l'impédance de référence.

La méthode directe basée sur les équations dérivées des formules de Bahl [5] a été utilisée pour calculer la permittivité relative du matériau diélectrique. Cette méthode d'extraction présente un taux d'erreur inférieur à 1% [3] pour un rapport de l'épaisseur de métallisation  $t$  sur l'épaisseur de diélectrique  $h$  inférieur à 1,2 ( $t/h < 1,2$ ).

La permittivité relative  $\epsilon'_r$  est calculée en utilisant les équations (IV.7) à (IV.9) ci-dessous :

$$\epsilon'_r = \frac{\epsilon'_{eff} - 0.5 + x/2 - y}{0.5 + x/2 - y} \quad (IV.7)$$

$$y = \frac{t}{7.8h\sqrt{w/h}} \quad (IV.8)$$

$$x = \begin{cases} \left(1 + 12 \frac{h}{w}\right)^{-1/2}, & \frac{w}{h} < 1 \\ \left(1 + 12 \frac{h}{w}\right)^{-1/2} + 0.04 \left(1 - \frac{w}{h}\right)^2, & \frac{w}{h} \geq 1 \end{cases} \quad (IV.9)$$

L'angle de pertes  $\tan\delta$  est calculé en utilisant l'équation suivante [3]:

$$\tan\delta = \frac{\epsilon''_{eff}}{\epsilon'_{eff}} \cdot \frac{1 - 1/\epsilon'_r}{1 - 1/\epsilon'_{eff}} \quad (IV.10)$$

- **Fabrication des lignes micro-rubans**

Un ensemble de lignes micro-rubans de plusieurs longueurs a été fabriqué sur le film sec de résine époxy dans le but de caractériser le matériau. Sur un substrat verre nous avons déposé un plan de masse, le film sec diélectrique de 20  $\mu\text{m}$  et ensuite les lignes métalliques de signal. Ces lignes possèdent une largeur  $w$  égale à 90  $\mu\text{m}$ , des longueurs  $l$  de 1000  $\mu\text{m}$ , 2000  $\mu\text{m}$  et 3650  $\mu\text{m}$ , pour une épaisseur de cuivre  $t$  égale à 5  $\mu\text{m}$ . Les structures réalisées

intègrent des trous métallisés pour les transitions entre la ligne micro-ruban et les accès coplanaires nécessaires à la caractérisation sous pointe, ainsi que pour la réalisation des structures court-circuit (Short), circuit-ouvert (Open) et Thru. La Figure IV.13 montre la microphotographie des motifs micro-rubans réalisés.

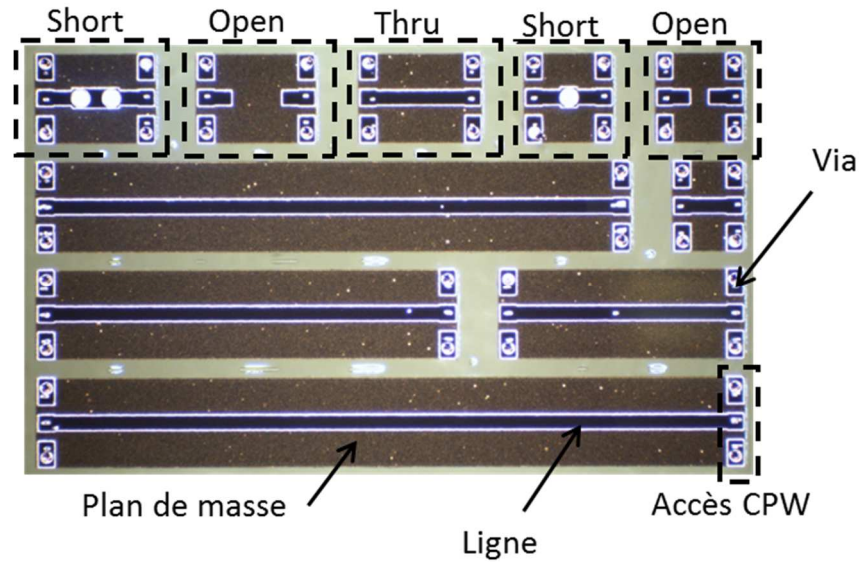


Figure IV.13 : structures micro-rubans réalisées sur le film sec.

- **Caractéristiques de film sec de résine époxy**

Après fabrication des structures, les mesures des paramètres  $S$  ont été effectuées avec un analyseur de réseau vectoriel (Anritsu MS4647A). Un calibrage SOLT a été appliqué pour localiser les plans de référence de la mesure au niveau des pointes coplanaires. Les mesures sont corrigées à l'aide des structures Short et Open pour ramener les plans de référence de la mesure au niveau de la ligne micro-ruban. La Figure IV.14 montre la permittivité relative ( $\epsilon'_r$ ) et l'angle de pertes ( $\tan \delta$ ) extraits des mesures des paramètres  $S$ . On relève une valeur de 3,45 pour  $\epsilon'_r$  et de 0,02 pour  $\tan \delta$

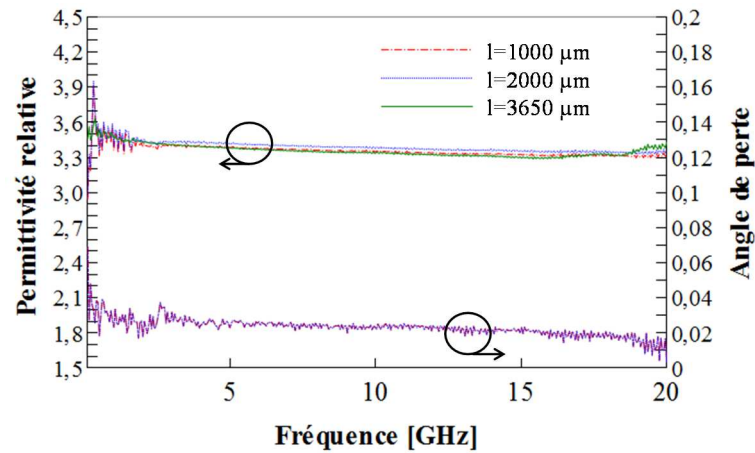
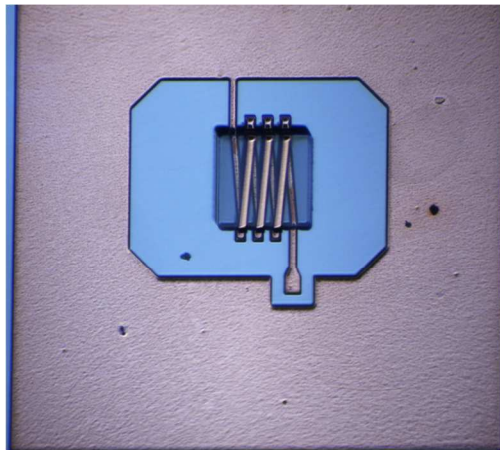
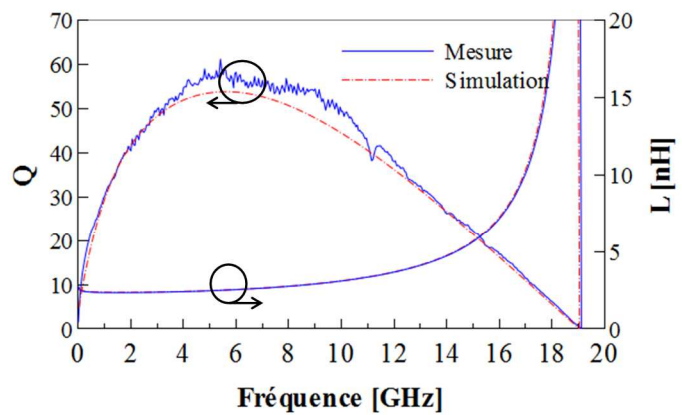


Figure IV.14 : permittivité relative et angle de perte extraits de la mesure pour le film sec de résine époxy.

Nous avons introduit ces valeurs dans la simulation électromagnétique de l'inductance de trois tours fabriquée sur une couche de 100  $\mu\text{m}$  de film sec (Figure IV.15 (a)). La Figure IV.15 (b) montre le facteur de qualité et la valeur totale d'inductance. Le très bon accord entre simulations et mesures observé sur cette figure valide les caractéristiques mesurées pour le film sec.



(a)



(b)

Figure IV.15 : (a) inductance intégrée sur le film sec de résine époxy.(b) Comparaison entre simulations et mesures de la valeur du facteur de qualité et de la valeur d'inductance.

#### IV.4.3 Résultats de caractérisation des structures inductives

Dans ce paragraphe, nous présentons les résultats de la caractérisation sous pointes des structures inductives que nous avons fabriquées, ainsi que leurs performances simulées avec

le logiciel HFSS. Un comparatif des performances et des caractéristiques de ces composants avec l'état de l'art permettra de démontrer l'intérêt de la technologie que nous avons développée.

#### IV.4.3.a Inductances

Les mesures sont réalisées à l'aide d'un analyseur de réseau vectoriel (Anritsu MS4647A) et des pointes coplanaires de type GSG (Groung-Signal-Ground). Les inductances caractérisées sont de types (W:X\_S:X\_N) pour différentes largeurs de pistes (W), différents espacements (S), et pour un nombre de tours (N) de 3, 6 ou 8.

- **Les inductances de 3 tours**

Les Figure IV.16 (a) et (b) montrent des images MEB des inductances de type W:30\_S:30\_3 et W:17\_S:17\_3 respectivement. L'épaisseur de cuivre est de 15  $\mu\text{m}$ .

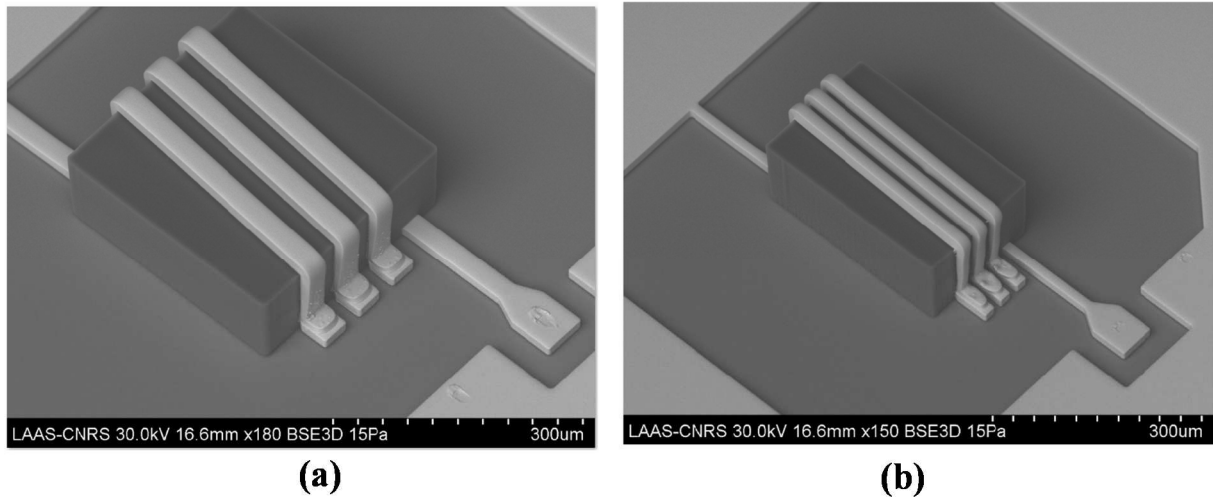


Figure IV.16 : microphotographie MEB d'une inductance (a) W:30\_S:30\_3 et (b) W:17\_S:17\_3.

Les résultats de mesure et de simulation sont présentés sur la Figure IV.17 pour les inductances W:30\_S:30\_3, W:20\_S:20\_3 et W:17\_S:17\_3.

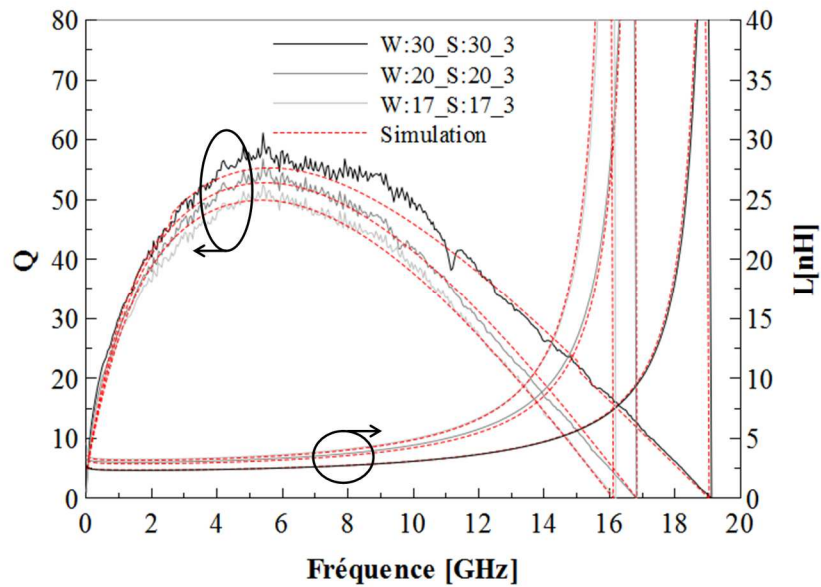


Figure IV.17 : facteur de qualité  $Q$  et inductance  $L$  mesurés et simulés en fonction de la fréquence pour les inductances W:30\_S:30, W:20\_S:20, W:17\_S:17 de 3 tours.

La comparaison des performances des inductances de types W:30\_S:30\_3 et W:17\_S:17\_3 montre que la densité d'inductance bénéficie largement de la réduction de la largeur de piste  $W$  et de l'espacement  $S$ . La surface occupée est réduite de 42%, passant de  $320\text{ }\mu\text{m} \times 240\text{ }\mu\text{m}$  à  $320\text{ }\mu\text{m} \times 140\text{ }\mu\text{m}$ , tandis que la valeur d'inductance est augmentée de 40%, passant de 2,5 nH à 3,5 nH. Cependant, l'amélioration de la densité d'inductance est couplée avec une légère réduction de la valeur maximale du facteur de qualité  $Q_{\text{max}}$  et de la fréquence de résonance  $f_{\text{srf}}$ . En effet, la réduction de la valeur  $Q_{\text{max}}$  est principalement liée à la réduction de la section du conducteur quand la largeur  $W$  diminue, ainsi qu'à l'augmentation de l'effet de proximité en raison de la diminution de la distance  $S$  entre les spires. La réduction de la fréquence de résonance  $f_{\text{srf}}$  est provoquée par une augmentation de la capacité entre les tours. Il convient de noter ici encore qu'un bon accord entre la simulation et la mesure est observé, ce qui montre que les paramètres technologiques sont bien maîtrisés.

- **Les inductances de type W:20\_S:20**

Les Figure IV.18 (a) et (b) montrent l'image MEB de l'inductance W:20\_S:20\_6 et l'image optique de l'inductance W:20\_S:20\_8 respectivement. L'épaisseur de cuivre est toujours de  $15\text{ }\mu\text{m}$ .

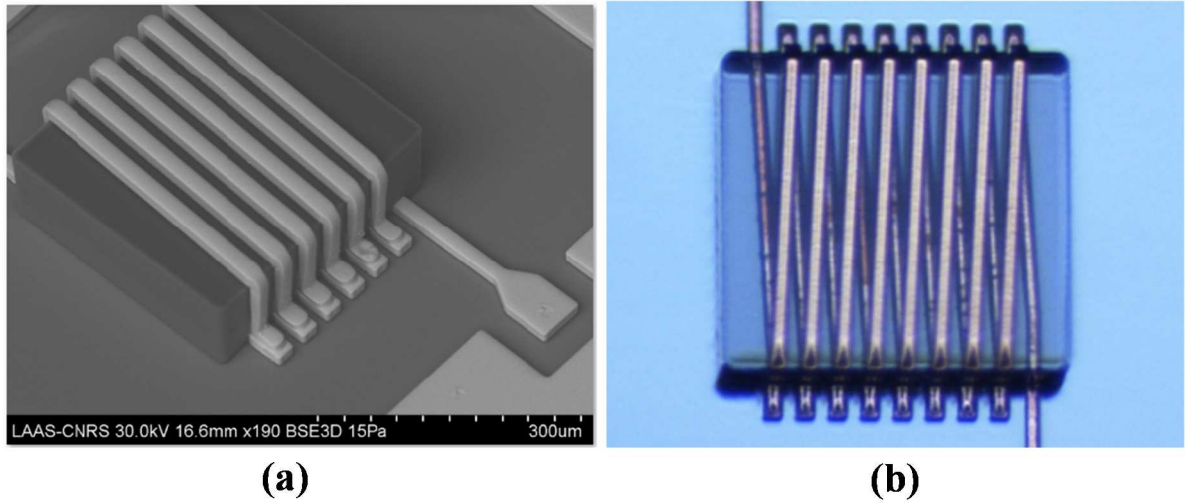


Figure IV.18 : (a) microphotographie MEB de l'inductance W:20\_S:20\_6 et (b) photographie optique de l'inductance W:20\_S:20\_8.

Les résultats de mesure et de simulation sont présentés sur la Figure IV.19 pour les inductances W:20\_S:20\_2, W:20\_S:20\_6, W:20\_S:20\_8.

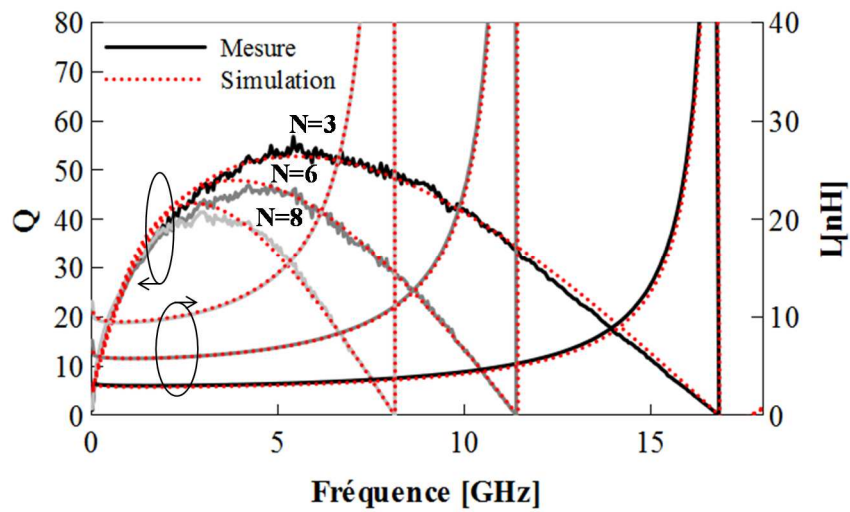


Figure IV.19 : facteur de qualité  $Q$  et inductance  $L$  mesurés et simulés en fonction de la fréquence pour une inductance de type W:20\_S:20 pour différents nombres de tours.

Nous observons sur la Figure IV.19 que l'inductance de 3 tours (W:20\_S:20\_3) a le meilleur facteur de qualité  $Q_{\max}$  dont la valeur atteint 56, pour une valeur d'inductance de 3,3 nH. L'augmentation d'un facteur 2 du nombre de spires (W:20\_S:20\_6) impacte fortement la valeur d'inductance qui augmente de 97%, alors que la réduction sur  $Q_{\max}$  n'est que de 16% (de 56 à 47) en raison de l'augmentation de la capacité entre les spires et de la résistance série à mesure que la longueur de ruban augmente. La densité d'inductance est augmentée de 12%, passant de 64,5 à 72,5 nH / mm<sup>2</sup>.

La densité d'inductance de la structure de 8 tours W:20\_S:20\_8 atteint la valeur importante de 75 nH / mm<sup>2</sup> grâce au nombre de tours élevé. Par rapport à l'inductance de 3 tours, la valeur d'inductance L augmente de 218%, passant de 3,3 nH à 10,5 nH tandis que le facteur de qualité  $Q_{\max}$  n'est réduit que de 26% (de 56 à 41) et  $f_{\text{srf}}$  de 53%, passant de 17 GHz à 8 GHz. Un bon accord entre la simulation et la mesure est observé.

#### • Comparaison de toutes les inductances fabriquées

Les valeurs mesurées des inductances, des facteurs de qualité, ainsi que des fréquences de résonance des selfs sont résumées dans le Tableau IV.1. Nous remarquons que la structure W:30\_S:30 de 3 tours présentes le meilleur facteur de qualité  $Q_{\max}$  qui est égal à 61 et la plus grande fréquence de résonance (19 GHz) pour une valeur d'inductance de 2,5 nH. Dans le cas de la structure W:17\_W:17\_3, la diminution de W et S augmente fortement la valeur d'inductance d'un facteur 40%. Cela entraîne une réduction de 13% sur  $Q_{\max}$  et 15% sur la fréquence de résonance des selfs. Le rapprochement des rubans métalliques entraîne une augmentation de l'inductance totale du fil par induction mutuelle.

W_S	Nombre de tours	Surface occupée [μm×μm]	L[nH]@ $Q_{\max}$	L/Surface occupée [nH/mm <sup>2</sup> ]	$f_{\text{srf}}$ [GHz]	$Q_{\max}$ @f [GHz]
30_30	3	320×240	2,5	32,6	19	61@5,4
	6	320×420	4,8	35,7	12,6	48@4,2
	8	-	-	-	-	-
20_20	3	320×160	3,3	64,5	17	56@5,4
	6	320×280	6,5	72,5	11,4	47@4,2
	8	390×360	10,5	75	8	41@3
17_17	3	320×140	3,5	78	16	52,6@5,4
	6	-	-	-	-	-
	8	-	-	-	-	-

Tableau IV.1 : caractéristiques mesurées des inductances fabriquées.

Afin de pouvoir comparer les performances de différentes structures, nous avons utilisé le facteur de mérite FOM défini par l'expression (IV.11) [6]. Cette grandeur considère un niveau de performances, incluant la valeur d'inductance L, la valeur maximale du facteur de qualité  $Q_{\max}$  et la fréquence de résonance  $f_{\text{srf}}$  qu'elle normalise par rapport à la surface occupée par l'inductance.

$$\text{FOM} = \frac{L \cdot Q_{\max} \cdot f_{\text{srf}}}{\text{Surface occupée}} \quad (\text{IV.11})$$

La Figure IV.20 montre l'évolution du FOM des inductances pour différentes largeurs de pistes  $W$  et d'espacements  $S$  en fonction du nombre de tours. Nous constatons que la réduction de la largeur et de l'espacement des spires augmente le facteur de mérite. La diminution de la valeur du FOM avec l'augmentation du nombre de tours peut être attribuée à l'augmentation de la capacité entre les spires et de la résistance série car la longueur de ruban augmente.

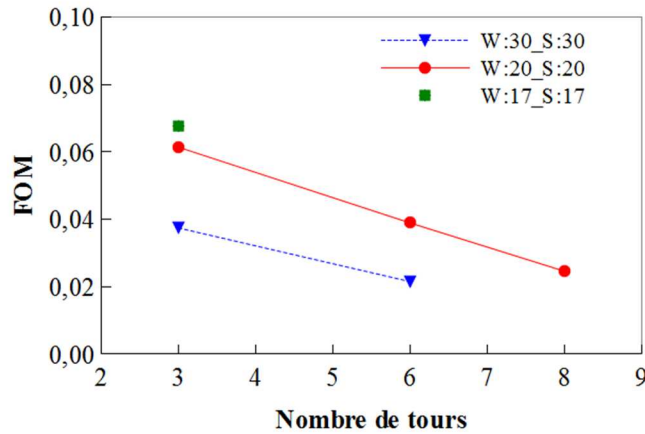


Figure IV.20 : facteur de mérite (FOM) en fonction du nombre de tours pour les inductances W:30\_S:30, W:20\_S:20 et W:17\_S:17.

#### IV.4.3.b Comparaison de nos inductances RF avec l'état de l'art

Dans ce paragraphe, nous réalisons une comparaison de nos structures avec celles qui sont présentes dans l'état de l'art, et dont les propriétés sont proches de celles que nous avons réalisées. Le Tableau IV.2 se focalise sur les paramètres suivants :

- La valeur d'inductance,
- Le facteur de qualité  $Q$ ,
- La fréquence de résonance de self  $f_{srf}$ ,
- La surface occupée par l'inductance,
- Le facteur de mérite FOM,
- La technologie de fabrication.



Réf.	Topologie	Type du substrat	L [nH]	$Q_{\max}$ (f [GHz])	$f_{\text{srf}}$ [GHz]	Surface occupée [ $\mu\text{m} \times \mu\text{m}$ ]	L/Surface occupée [nH/mm <sup>2</sup> ]	FOM [nH*GH z/ $\mu\text{m}^2$ ]	Technologie
Ce travail	Solénoïde W:20_S:20_3 W:17_S:17_3	Verre	3,3 3,5	56 (5,4) 52,6(5,4)	17 16	320×160 320×140	64,5 78	0,0613 0,065	Above-IC
[7]	Solénoïde	Si HR <sup>(1)</sup>	3	42 (5)	10	420×510	14	0,0058	Above-IC
[8]	Solénoïde	SiO <sub>2</sub>	1,1	50 (10)	22	350×200	15,7	0,017	Micro-usinée CMOS
[9]	Solénoïde	Si BR <sup>(2)</sup>	2,78	30 (6)	15	200×600	23,2	0,01	Micro-usinée CMOS/MEMS compatible
[10]	Solénoïde	Si BR	2,41	16 (2,5)	10	590×553	7,4	0,0011	Micro-usinée
[11]	Solénoïde	Verre	4,2	72 (2)	8,6	500×750*	11,2*	0,0069	Micro-usinée
[12]	Solénoïde	Verre	2,5	47	22	200×250	50	0,0517	Micro-usinée
[13]	Solénoïde	Si BR	1	32 (5)	>15	560×260	6,8	0,0033	Micro-usinée
[14]	Solénoïde	Verre	2,3	25,1(8,4)	15*	70x1080	30	0,0118	Micro-usinée MEMS
[15]	Solénoïde	Si HR	4,8	30 (1)	4	500×150	64	0,0076	Standard IC Monolithic
[16]	Spirale	Si HR	2,5	53 (2,9)	15	320×320*	24,4*	0,0232	WLP <sup>(3)</sup> Above-IC
[17]	Spirale	Verre	4*	35 (5)	12	300×300	44,5	0,0186	IPD thin-film process
[18]	Spirale	HR SOI <sup>(4)</sup>	3	22 (4)	10,5	300×300	33,3	0,0077	SOI CMOS
[19]	Spirale	Si HR	2	34 (2,5)	8,5	300×300	22	0,0064	Micro-usinée TSV
[20]	Spirale	HR SOI	5	25 (1)	9*	380×500	26	0,0059	SOI CMOS

Tableau IV.2 : état de l'art pour les inductances intégrées.

<sup>(1)</sup> Haute résistivité, <sup>(2)</sup> Basse résistivité, <sup>(3)</sup> Wafer-level packaging

<sup>(4)</sup> Silicium sur isolant, \*Valeur approximative.

Le facteur de mérite FOM et la valeur de l'inductance par la surface occupée en fonction de la valeur d'inductance  $L$  sont tracées sur les Figure IV.21 (a)-(b), respectivement.

Nous nous apercevons sur les Figure IV.21 (a)-(b) que les inductances de type W:20\_S:20\_3 et W:17\_S:17\_3 possèdent les facteurs de mérite FOM ainsi que les densités d'intégration qui sont supérieures aux autres inductances, qu'elles soient réalisées à partir de technologies silicium CMOS [8], [9] classique, sur SOI [18], [20], ou à base de TSV [19]. La plupart des composants présentés dans l'état de l'art sont des solénoïdes fabriqués sur silicium à haute résistivité [7- 8], [15] ou sur verre [11-12], [17], ce qui démontre tout l'intérêt des composants réalisés durant cette thèse.

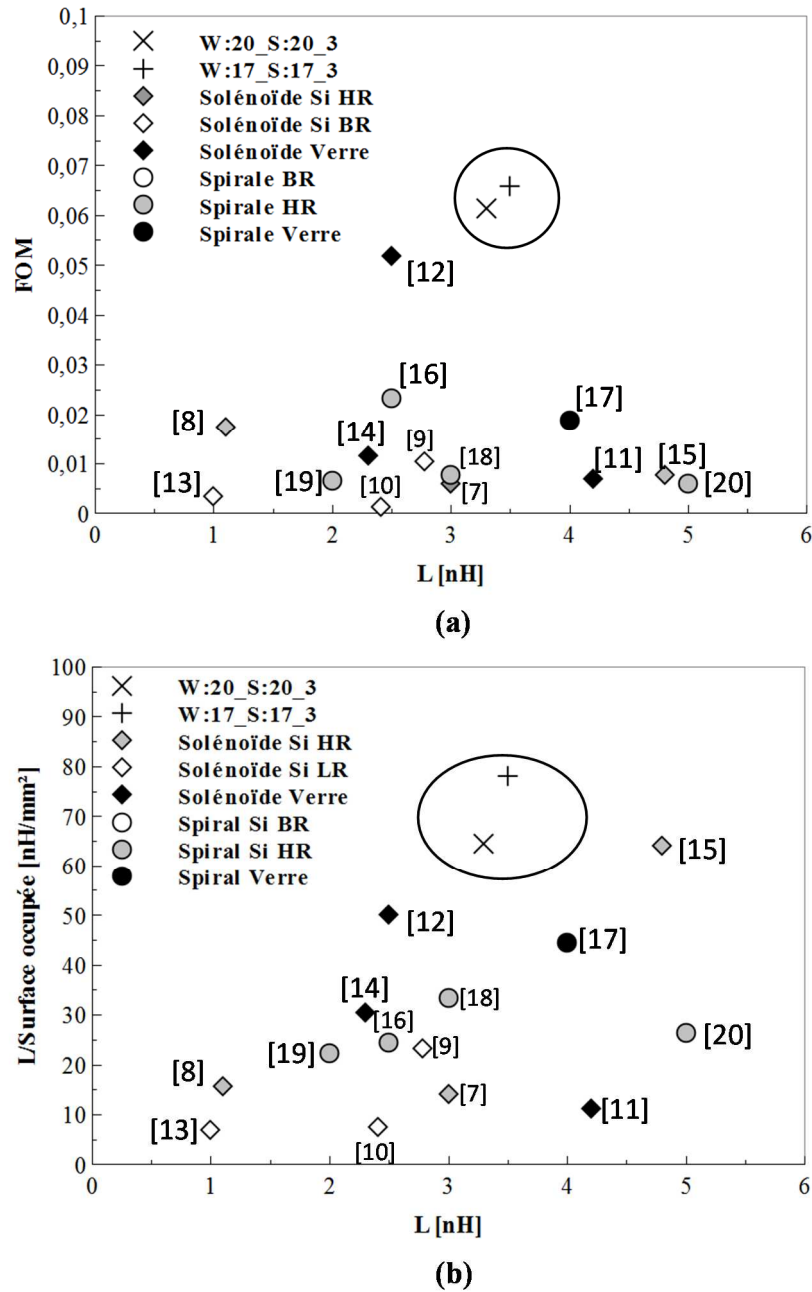


Figure IV.21 : état de l'art pour les inductances RF intégrées relativement (a) au facteur de mérite FOM et (b) à l'inductance par la surface occupée, en fonction de la valeur d'inductance  $L$ .

#### IV.4.3.c Transformateurs

Dans cette partie nous présentons les résultats de mesures obtenus pour les transformateurs fabriqués. Ces résultats seront ensuite comparés avec l'état de l'art pour démontrer une nouvelle fois l'intérêt de la technologie que nous avons développée.

Plusieurs types des transformateurs (W\_S\_N) ont été fabriqués et mesurés pour différentes largeurs de pistes (W), différents espacement (S) et nombres de tours (N).

A titre d'exemple, la Figure IV.22 montre la photographie optique du transformateur de type W:20\_S:20\_8.

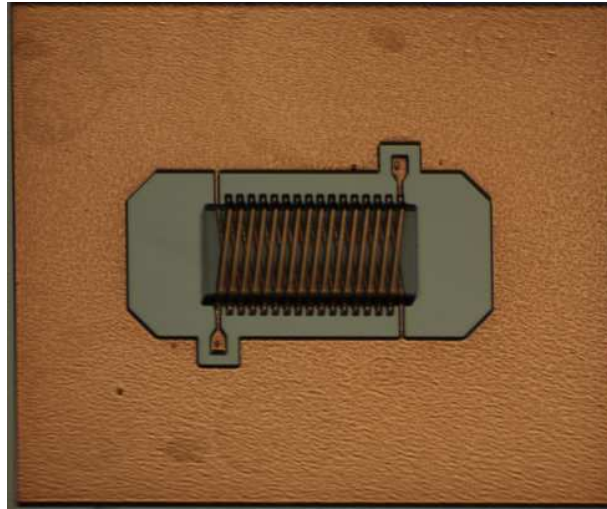


Figure IV.22 : photographie optique de transformateur W:20\_S:20\_8.

Les caractéristiques issues des mesures et des simulations pour les transformateurs W:20\_S:20 de 2 et de 8 tours, et W:15\_S:20 de 4 tours sont présentées sur la Figure IV.23 et la Figure IV.24.

Nous observons sur la Figure IV.23 (a) que l'inductance du primaire et l'inductance mutuelle augmentent avec le nombre de tours, en raison de l'augmentation des flux propres dans les deux enroulements. Le passage du transformateur W:20\_S:20\_2 au transformateur W:20\_S:20\_8 permet d'augmenter les valeurs des inductances du primaire  $L_p$  de 306%, l'inductance mutuelle  $M$  de 385% (Figure IV.23 (a)) conduisant à un coefficient de couplage  $K$  augmenté de 16% (Figure IV.23 (b)). Ces caractéristiques se traduisent par une augmentation du gain maximum disponible  $G_{\max}$  de -0,63 dB à -0,46 dB à 2 GHz (Figure IV.24 (a)) ce qui conduit à un meilleur transfert de puissance entre les enroulements primaire et secondaire. Une réduction de la bande passante est aussi observée en raison de l'augmentation des valeurs des inductances du transformateur. Enfin, nous pouvons noter une réduction du facteur de qualité  $Q_{\max}$  de 47% (Figure IV.24 (b)).

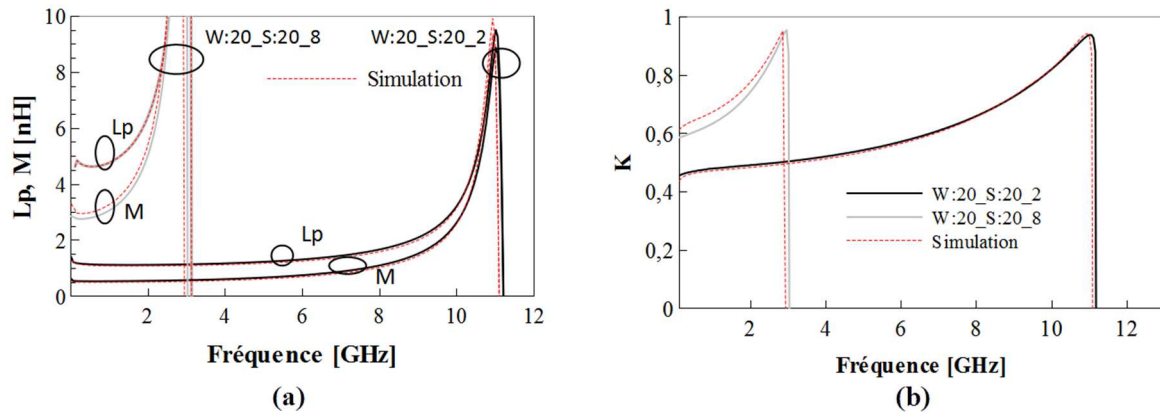


Figure IV.23 : (a) inductance du primaire  $L_p$ , inductance mutuelle  $M$  et (b) coefficient de couplage  $K$  mesurés et simulés pour les transformateurs W:20\_S:20\_2 et W:20\_S:20\_8.

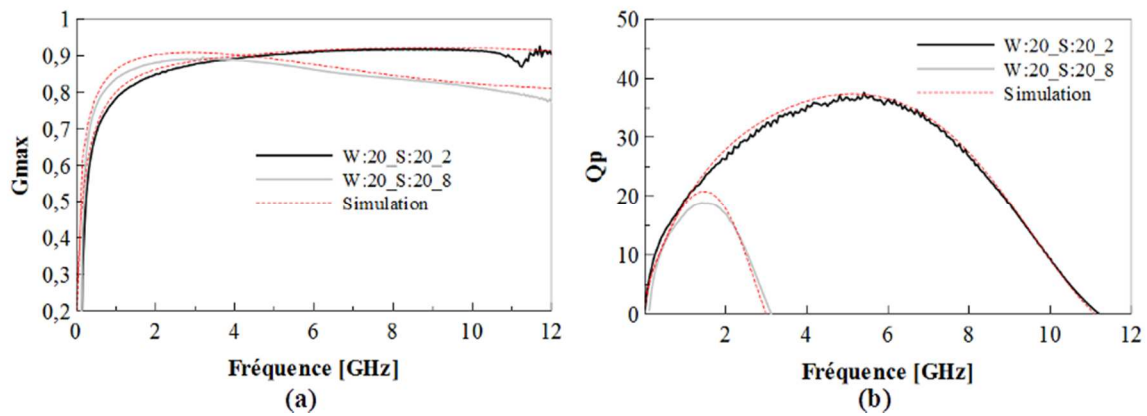


Figure IV.24 : (a) gain maximum disponible  $G_{max}$  et (b) facteur de qualité primaire  $Q_p$  mesurés et simulés pour les transformateurs W:20\_S:20\_2 et W:20\_S:20\_8.

#### IV.4.3.d Comparaison des transformateurs RF fabriqués avec l'état de l'art

Dans ce paragraphe, nous réalisons un bilan comparatif entre les différents transformateurs présents dans l'état de l'art. Ce bilan, présenté sur le Tableau IV.3, se focalise sur les paramètres suivants :

- La valeur d'inductance  $L_p$ ,
- Le facteur de qualité  $Q_p$ ,
- Le gain maximum disponible  $G_{max}$ ,
- La technologie de fabrication,
- La topologie de transformateur.

Réf.	Topologie	Type du substrat	$L_p$ [nH]	$Q_{pmax}$ (f [GHz])	$G_{max}$ [dB] (f [GHz])	Technologies
Ce travail	W:20_S:2_2	Verre	1,28	37 (5,6)	-0,46 (5,6)	Above-IC
[6]	Spirale	HR <sup>(1)</sup> SOI <sup>(2)</sup>	0,7	N/A	-1,67 (3)	SOI CMOS
[21]	Solénoïde	Si BR <sup>(3)</sup>	2,3	14,3 (2,4)	-0,5 (2)	CMOS
[2]	Solénoïde	Si HR	1,2	25 (6)	-1,45 (2,5)	Above-IC
[22]	Spirale	Si BR	1,79	N/A	-1 (10)	Si standard
[23]	Solénoïde	Si HR	1,63	N/A	-1,13 (1,6)	Micro-usinée
[24]	Spirale	Si BR	3,4	9,3 (5,3)	-1,1 (5,4)	Microporous Si CMOS
[25]	Spirale	Si BR	N/A	5,24(5,2)	-0,97 (6*)	BiCMOS

Tableau IV.3 état de l'art pour les transformateurs intégrés

<sup>(1)</sup> Haute résistivité, <sup>(2)</sup> Silicium sur isolant, <sup>(3)</sup> Basse résistivité, \* Valeur approximative.

La caractérisation du transformateur de type W:20\_S:20\_2 révèle un gain maximum disponible  $G_{max}$  de -0,46 dB. En comparant à la littérature (Figure IV.25), ce résultat démontre la supériorité de ce transformateur par rapport à toutes les structures proposées. Une majeure partie des transformateurs réalisés à partir de technologies silicium CMOS, BiCMOS, [6], [24], [25], sur silicium standard [22] ou silicium à haute résistivité [2], [23] présente des gains maximaux disponibles inférieurs à -1,0 dB. Seul le transformateur tridimensionnel réalisé au-dessus d'une cavité gravée dans le silicium [21] présente un  $G_{max}$  de -0,5 dB.

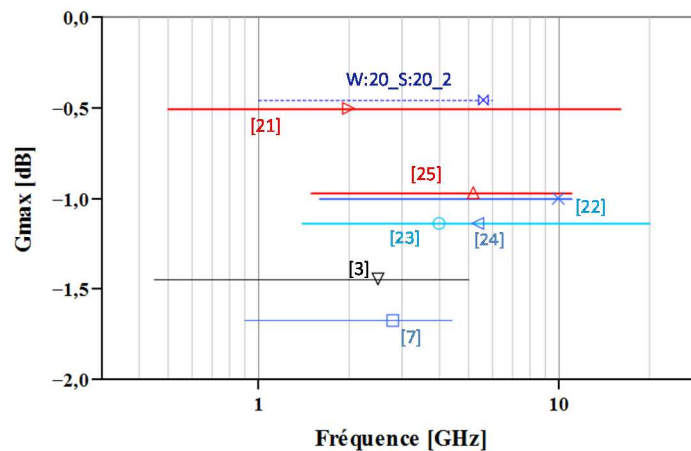


Figure IV.25 : état de l'art pour les transformateurs RF intégrés représenté sous la forme du gain maximum disponible  $G_{max}$  et de la bande de fonctionnement.

## IV.5 Conclusion

Dans ce dernier chapitre, nous avons présenté les résultats expérimentaux obtenus sur les inductances et les transformateurs fabriqués à l'aide de la technologie Above-IC développée. Cette technologie à haute performance a été appliquée sur un substrat silicium à haute résistivité, ainsi que sur un substrat verre.

Dans un premier temps, nous avons présenté le nouveau procédé que nous avons développé basé sur une réalisation des spires à l'aide de deux niveaux métalliques. En permettant le rapprochement des spires par rapport à une structure en méandre, ce procédé permet d'augmenter la densité d'intégration et les performances des structures inductives fabriquées.

Dans un deuxième temps, les structures fabriquées ont été caractérisées sous pointes RF. Pour les inductances et les transformateurs fabriqués sur des wafers silicium à haute résistivité en utilisant la résine SU8, les résultats des caractérisations RF ont montré une dégradation des caractéristiques du silicium pendant le procédé de fabrication.

Par la suite, dans le but d'optimiser les performances électriques et le procédé de fabrication, les structures inductives ont été fabriquées sur wafers en verre à partir d'un film sec de résine époxy. Le film sec a été préalablement caractérisé. Ses propriétés diélectriques ont été extraites à partir de mesures des paramètres S effectuées sur des lignes micro-rubans. Les valeurs trouvées pour la permittivité relative et l'angle de pertes ont été introduites dans les simulations. Ces caractéristiques mesurées ont conduit à l'obtention systématique d'une bonne concordance entre les valeurs mesurées et simulées pour les performances des composants.

Pour l'application du procédé sur verre, les résultats expérimentaux ont confirmé l'intérêt de la technologie proposée, puisqu'ils ont montré un facteur de mérite, combinant performances et densité d'intégration, supérieur à celui de toutes les inductances proposées dans la littérature. Ce travail a notamment démontré la possibilité d'obtenir une inductance de 2, 5 nH avec un facteur de qualité maximum de 61 à 5,4 GHz.

Le transformateur de 2 tours réalisé à partir de pistes de 20  $\mu\text{m}$  de largeur et espacées de 20  $\mu\text{m}$  présente un gain maximum disponible  $G_{\text{max}}$  mesuré de -0,5 dB à -0,39 dB sur une plage de fréquence 3,8 GHz – 6,5 GHz. Ces performances sont également supérieures à celles qui ont été obtenues pour les transformateurs présentés dans la littérature. Tous ces résultats confirment donc l'intérêt du procédé technologique développé.

## IV.6 Références

- [1] A. Ghannam, D. Bourrier, L. Ourak, C. Viallon, et T. Parra, « 3-D Multilayer Copper Interconnects for High-Performance Monolithic Devices and Passives », *IEEE Trans. Compon. Packag. Manuf. Technol.*, vol. 3, n° 6, p. 935-942, juin 2013.
- [2] L. Ourak, A. Ghannam, D. Bourrier, C. Viallon, et T. Parra, « Solenoidal transformers for magnetic materials integration », in *Microwave Conference Proceedings (APMC), 2012 Asia-Pacific*, 2012, p. 854-856.
- [3] A. Ghannam, C. Viallon, D. Bourrier, et T. Parra, « Dielectric microwave characterization of the SU-8 thick resin used in an above IC process », in *Microwave Conference, 2009. EuMC 2009. European*, 2009, p. 1041-1044.
- [4] W. B. Weir, « Automatic measurement of complex dielectric constant and permeability at microwave frequencies », *Proc. IEEE*, vol. 62, n° 1, p. 33-36, 1974.
- [5] I. J. Bahl et R. Garg, « Simple and accurate formulas for a microstrip with finite strip thickness », *Proc. IEEE*, vol. 65, n° 11, p. 1611-1612, 1977.
- [6] V. N. R. Vanukuru et A. Chakravorty, « High Density Solenoidal Series Pair Symmetric Inductors and Transformers », *IEEE Trans. Electron Devices*, vol. 61, n° 7, p. 2503-2508, juill. 2014.
- [7] B. Olga, A. Ghannam, C. Viallon, et T. Parra, « Pertes par rayonnement lors de la caractérisation sous pointes d'inductances à fort Q », in *19èmes Journées Nationales Microondes*, 2015.
- [8] I. Zine-El-Abidine et M. Okoniewski, « CMOS-Compatible Micromachined Toroid and Solenoid Inductors With High -Factors », *IEEE Electron Device Lett.*, vol. 28, n° 3, p. 226-228, mars 2007.
- [9] L. Gu et X. Li, « High-Q Solenoid Inductors With a CMOS-Compatible Concave-Suspending MEMS Process », *J. Microelectromechanical Syst.*, vol. 16, n° 5, p. 1162-1172, oct. 2007.
- [10] C.-M. Tai et C.-N. Liao, « A Physical Model of Solenoid Inductors on Silicon Substrates », *IEEE Trans. Microw. Theory Tech.*, vol. 55, n° 12, p. 2579-2585, déc. 2007.
- [11] Y.-H. Joung et M. G. Allen, « Chip-to-Board Micromachining for Interconnect Layer Passive Components », *IEEE Trans. Compon. Packag. Technol.*, vol. 30, n° 1, p. 15-23, mars 2007.
- [12] H. Lu, B. Pillans, J.-C. Lee, et J.-B. Lee, « High aspect ratio air core solenoid inductors using an improved UV-LIGA process with contrast enhancement material », *Microsyst. Technol.*, vol. 13, n° 3-4, p. 237-243, 2007.
- [13] I. Zine-El-Abidine, M. Okoniewski, et J. G. McRory, « An Embedded Suspended Micromachined Solenoid Inductor », in *Microwave Symposium Digest, 2006. IEEE MTT-S International*, 2006, p. 1137-1140.
- [14] J.-B. Yoon, B.-K. Kim, C.-H. Han, E. Yoon, et C.-K. Kim, « Surface micromachined solenoid on-Si and on-glass inductors for RF applications », *IEEE Electron Device Lett.*, vol. 20, n° 9, p. 487-489, sept. 1999.

- [15] D. J. Young, V. Malba, J. J. Ou, A. F. Bernhardt, et B. E. Boser, « Monolithic high-performance three-dimensional coil inductors for wireless communication applications », in *Electron Devices Meeting, 1997. IEDM '97. Technical Digest., International*, 1997, p. 67-70.
- [16] K. Itoi, M. Sato, K. Okada, K. Masu, et T. Ito, « Comparison of compact on-chip inductors embedded in wafer-level package », in *Electronic Components and Technology Conference, 2005. Proceedings. 55th*, 2005, p. 1578-1583 Vol. 2.
- [17] S.-M. Su, S.-M. Wu, C.-C. Lai, Y.-C. Tai, W.-Y. Lin, et S.-W. Guan, « Analysis and modeling of IPD for spiral inductor on glass substrate », in *International Conference on Microwave and Millimeter Wave Technology, 2008. ICMMT 2008*, 2008, vol. 3, p. 1274-1277.
- [18] V. N. R. Vanukuru et A. Chakravorty, « Integrated layout optimized high-g inductors on high-resistivity SOI substrates for RF front-end modules », in *2014 International Conference on Signal Processing and Communications (SPCOM)*, 2014, p. 1-5.
- [19] J.-M. Yook, D. Kim, et J. C. Kim, « High-Q trenchd spiral inductors and low-loss low pass filters using through silicon via processes », *Jpn. J. Appl. Phys.*, vol. 53, n° 4S, p. 04EE11, 2014.
- [20] V. N. R. Vanukuru et A. Chakravorty, « Design of Novel High-Q Multipath Parallel-Stacked Inductor », *IEEE Trans. Electron Devices*, vol. 61, n° 11, p. 3905-3909, nov. 2014.
- [21] L. Gu et X. Li, « High-Performance CMOS-Compatible Solenoidal Transformers With a Concave-Suspended Configuration », *IEEE Trans. Microw. Theory Tech.*, vol. 55, n° 6, p. 1237-1245, juin 2007.
- [22] T. Biondi, A. Scuderi, E. Ragonese, et G. Palmisano, « Analysis and modeling of layout scaling in silicon integrated stacked transformers », *IEEE Trans. Microw. Theory Tech.*, vol. 54, n° 5, p. 2203-2210, mai 2006.
- [23] D.-H. Weon et S. Mohammadi, « High Performance 3-D Helical RF Transformers », in *Microwave Symposium, 2007. IEEE/MTT-S International*, 2007, p. 1897-1900.
- [24] K. Chong et Y.-H. Xie, « High-performance on-chip transformers », *IEEE Electron Device Lett.*, vol. 26, n° 8, p. 557-559, août 2005.
- [25] Y.-S. Lin, H.-B. Liang, T. Wang, et S.-S. Lu, « Temperature-dependence of noise figure of monolithic RF transformers on a thin (20  $\mu\text{m}$ ) silicon substrate », *IEEE Electron Device Lett.*, vol. 26, n° 3, p. 208-211, mars 2005.



# Conclusion générale

L'objectif principal du travail présenté dans cette thèse a consisté à développer une intégration faible coût de structures inductives tridimensionnelles à fort coefficient de qualité et de densités d'intégration élevées. Pour atteindre cet objectif, plusieurs points ont été abordés tels que l'optimisation et le dimensionnement des structures inductives, la mise en œuvre de caractérisation sous pointe RF d'inductances intégrées à fort coefficient de qualité, et le développement d'un procédé technologique de fabrication.

Le premier chapitre de ce mémoire est consacré à la présentation des structures inductives RF, aux différentes topologies qu'elles peuvent mettre en œuvre ainsi qu'aux diverses technologies développées pour leur fabrication. Dans un premier temps, nous avons démontré l'intérêt de l'intégration de composants passifs à fort facteur de qualité  $Q$  et de densités d'intégration élevées pour de nombreux circuits implémentés dans un système radiofréquence d'émission/réception. Ensuite, nous avons présenté un état de l'art des différentes structures d'inductances et de transformateurs rencontrées dans la littérature. Les structures présentées peuvent être regroupées en trois types : spirale, spirale empilé et solénoïde. À l'issue de notre étude, la structure solénoïdale a été choisie car le facteur de qualité qu'elle présente est bien supérieur à ceux des autres types de structures, ce qui répond bien à nos exigences. Notre exposé se poursuit avec les différentes techniques d'intégration de structures inductives tridimensionnelles (principalement solénoïdales) trouvées dans la littérature. Les technologies de micro-usinage et LTCC offrent des facteurs de qualité les plus élevés. Cependant, les procédés de fabrication impliqués sont relativement complexes et souvent onéreux. Finalement notre choix s'est porté sur la technologie Above-IC. Cette technique présente des résultats attrayants en termes de facteur de qualité  $Q$  et de densité d'intégration, et elle présente de plus de nombreux degrés de liberté pour optimiser les performances, puisque pratiquement toutes dimensions physiques des composants peuvent être modifiées. L'analyse précédente nous a permis aussi de définir un axe important pour l'amélioration de la technologie, qui consiste à effectuer une intégration des spires à l'aide de deux niveaux métalliques réalisés en deux étapes de métallisation. Dans ces conditions un véritable solénoïde est finalement obtenu.

Le dimensionnement et la conception d'inductances et de transformateurs tridimensionnels de hautes performances font l'objet du deuxième chapitre de cette thèse. Dans un premier temps, nous avons exposé les différents mécanismes à l'origine des pertes

présentes dans une inductance intégrée. Ensuite, nous avons présenté le cahier des charges que notre étude doit satisfaire. Dans un second temps, nous avons étudié à l'aide de simulations électromagnétiques l'impact des différents paramètres géométriques sur les performances des inductances. Nous avons montré qu'une épaisseur de conducteur de  $15\text{ }\mu\text{m}$  est suffisante pour atteindre un coefficient de qualité élevé d'un solénoïde à plusieurs spires. De plus, le meilleur compromis entre le rapport de forme hauteur/largeur du noyau et le nombre de spires a été choisi. Ensuite, à partir de simulations électromagnétiques nous avons construit un abaque qui nous permet d'obtenir avec une bonne précision la dimension de l'inductance à mettre en œuvre pour obtenir la valeur souhaitée. Sur cette base, plusieurs types d'inductances avec différentes largeurs de la piste conductrice, divers espacements inter-spire et nombres de spires ont été retenus pour la fabrication. La deuxième partie de ce chapitre traite de l'optimisation des performances des transformateurs. Après la présentation des paramètres électriques des transformateurs, nous avons étudié l'influence des paramètres géométriques (largeur du ruban conducteur et espacement entre les spires) sur les performances des transformateurs. Finalement, après cette étude nous avons retenus plusieurs types de composants pour la fabrication.

Dans le troisième chapitre nous avons étudié le problème des désaccords observés entre les mesures et les simulations électromagnétiques pour les inductances à fort coefficient de qualité. En ajoutant l'extrémité simplifiée de la pointe RF utilisée pour la caractérisation, les simulations EM de l'inductance nous ont permis de reproduire et d'analyser le phénomène parasite à l'origine de ces désaccords: un couplage parasite entre la pointe et la structure sous test entraîne un rayonnement parasite. De plus, nous avons quantifié la proportion des pertes par rayonnement sur le facteur de qualité global  $Q$  grâce à l'extraction de la puissance dissipée, de la puissance rayonnée et de l'énergie stockée à l'aide du simulateur EM. Afin de diminuer ce rayonnement, l'anneau métallique autour de l'inductance doit être placé au même potentiel que celui du support métallique situé en dessous de la puce (chuck). De la même manière, la mise en commun des anneaux de masse entourant les structures de test réduit le rayonnement parasite et augmente le facteur de qualité  $Q$ , mais rajoute toutefois des résonances parasites visibles sur les facteurs de qualité extraits. Finalement, nous avons démontré par simulation EM et expérimentalement qu'un accroissement de la largeur de l'anneau métallique et la réduction de la distance qui sépare l'inductance de cet anneau réduisent l'effet le rayonnement et ses conséquences.

Enfin, le dernier chapitre de ces travaux traite de la fabrication et de la caractérisation des inductances et des transformateurs fabriqués à l'aide de la technologie Above-IC que nous avons développée au sein de la centrale technologique du LAAS-CNRS. Dans un premier temps, les inductances et les transformateurs réalisés sur un substrat silicium à haute

résistivité et à partir de résine SU8 ont été caractérisés. Nous avons relevé une diminution des performances électriques en raison de dégradation des caractéristiques du silicium pendant le procédé de fabrication. Dans un second temps, les mêmes structures inductives ont été fabriquées sur un substrat verre en utilisant un film sec de résine époxy. Les propriétés diélectriques de cette résine ont d'abord été extraites à partir de mesures paramètres-S de lignes micro-rubans (permittivité relative  $\epsilon'_r$  de 3,45 et un angle de pertes  $\tan\delta$  de 0,02). Finalement, des résultats de mesures des paramètres-S sous pointes, nous avons extrait un facteur de qualité maximum de 61 à 5,4 GHz pour une valeur d'inductance de 2,5 nH. Ces résultats et le très bon accord généralement obtenu entre simulations et mesures ont permis de valider les simulations électromagnétiques et ont démontré que le procédé technologique était stable et maîtrisé. Nous avons également confirmé l'intérêt de la technologie proposée puisque le facteur de mérite calculé pour nos composants est supérieur à celui qui est obtenu pour toutes les inductances proposées dans la littérature. Les performances du transformateur de 2 tours avec un gain maximum disponible  $G_{\max}$  mesuré de -0,5 dB à -0,39 dB sur une plage de fréquence 3,8 GHz – 6,5 GHz sont également supérieures à celles qui ont été obtenues pour les transformateurs présentés dans la littérature.



## Perspectives

Du point de vue technologique, le procédé développé dans cette thèse ouvre la voie à la réalisation de divers composants passifs pour applications RF et micro-ondes tels que des capacités, des antennes, des coupleurs, des interconnexions etc. Cette technologie rend possible l'intégration de tous ces éléments directement en surface d'une puce active.

Des améliorations supplémentaires peuvent être apportées au procédé pour améliorer les composants. Par exemple, le retrait complet de la résine SU8/ film sec de résine époxy pour créer des structures suspendues permet d'améliorer les performances électriques des structures inductives.



# Liste des publications

## Publication internationale

- [1] O. Bushueva, C. Viallon, A. Ghannam and T. Parra, « On-Wafer Measurement Errors Due to Unwanted Radiations on High-Q Inductors, » in *IEEE Transactions on Microwave Theory and Techniques*, vol. 64, no. 9, pp. 2905-2911, Sept. 2016.

## Communication nationale

- [2] O. Bushueva, A. Ghannam, C. Viallon, et T. Parra, « Pertes par rayonnement lors de la caractérisation sous pointes d'inductances à fort Q », in *19èmes Journées Nationales Microondes*, 2015.





**Titre :** «Conception, réalisation et caractérisation d'inductances et de transformateurs tridimensionnels pour applications RF et microondes»

Olga Bushueva

**Directeur de thèse :** Thierry PARRA, 7 Avenue du Colonel Roche, 31031 Toulouse

**Co-Directeur de thèse :** Christophe VIALON, 7 Avenue du Colonel Roche, 31031 Toulouse

**Mots-clés :** Solénoïde, Inductance à fort coefficient de qualité Q, Transformateur, Substrat à haute résistivité, SU8, Pointe RF, Couplage électromagnétique, Radiation

La miniaturisation, la fabrication et l'intégration des composants passifs RF constituent des enjeux majeurs actuels, sans oublier le critère du coût de fabrication, très important notamment pour les applications grand public. Les composants passifs tels que les inductances et les transformateurs font l'objet d'un effort de développement permanent pour accroître leurs performances et réduire la surface occupée. Les travaux décrits dans ce manuscrit s'inscrivent dans ce contexte et visent le développement d'une nouvelle filière technologique permettant la réalisation à faible coût de composants inductifs tridimensionnels à hautes performances.

Le travail présenté dans ce mémoire s'articule en quatre chapitres. Le premier chapitre dresse un état de l'art des inductances et des transformateurs intégrés en abordant les principales topologies utilisées, les technologies de fabrication et les applications. Dans le deuxième chapitre, l'étude et l'optimisation des inductances et des transformateurs solénoïdaux est abordée après avoir décrit les origines des pertes limitant les performances. Pour cela, nous avons recours à la simulation électromagnétique 3D. Dans le troisième chapitre, un problème de caractérisation des composants inductifs à forts coefficients de surtension est soulevé. Après avoir constaté que l'environnement de mesure réduisait artificiellement les performances, quelques solutions sont proposées et vérifiées expérimentalement. Enfin, le dernier chapitre traite de la fabrication et de la caractérisation des composants mis au point. Les meilleures performances mesurées correspondent à un facteur de qualité de 61 à 5,4 GHz pour une inductance de 2,5 nH et un gain maximum disponible de -0,5 dB à -0,39 dB sur la plage 3,8 - 6,5 GHz pour un transformateur 2:2. Ces résultats placent ces composants parmi les meilleures réalisations actuelles.



**Title :** «Design, realization and characterization of three-dimensional inductors and transformers for RF and microwave applications »

Olga Bushueva

**Director :** Thierry PARRA, 7 Avenue du Colonel Roche, 31031 Toulouse

**Co-Director:** Christophe VIALON, 7 Avenue du Colonel Roche, 31031 Toulouse

**Keywords :** Solenoid, High-Q-Inductor, Transformer, High-resistivity substrate, SU8, RF probe, Electromagnetic coupling, Radiation

The miniaturization, fabrication and integration of RF passive components are current major challenges, also taking into account the fabrication cost which is very important especially for consumer applications. Passive components such as inductors and transformers are subject to an ongoing development to improve their performance and reduce the area occupied. The work described in this manuscript is part of that context and target the development of a new technological process allowing the production of low-cost three-dimensional high-performance inductive components.

The work presented in this paper is divided into four chapters. The first chapter describes the state of the art of integrated inductors and transformers by addressing the main topologies used fabrication technologies and applications. In the second chapter, the study and optimization of solenoid inductors and transformers is discussed after describing the origins of performance limiting losses. For this, we use the 3D electromagnetic simulation. In the third chapter, the problem concerning the characterization of inductive components with high Q factor is raised. After finding that the measurement environment artificially reduces performance, some solutions are proposed and experimentally verified. Finally, the last chapter discusses the fabrication and characterization of developed components. The best measured performance corresponds to a quality factor of 61 to 5.4 GHz for an inductance value of 2.5 nH and a maximum available gain from -0.5 dB to 0.39 dB over the range from 3.8 to 6.5 GHz for a 2:2 transformer. These results place these components among the best current achievements.