



# Validation du concept du RFNoC en VHDL-AMS et Allocation de ressources spectrales

## Sommaire

---

<b>2.1</b>	<b>Introduction</b>	<b>52</b>
<b>2.2</b>	<b>Le langage VHDL-AMS</b>	<b>54</b>
<b>2.3</b>	<b>Modélisation idéale du RFNoC</b>	<b>56</b>
2.3.1	Modélisation idéale de l'émetteur	56
2.3.2	Modèle compact de la ligne de transmission	60
2.3.3	Modélisation du récepteur idéal	61
<b>2.4</b>	<b>Validation du Concept du RFNoC</b>	<b>64</b>
<b>2.5</b>	<b>Allocation de ressources spectrales</b>	<b>66</b>
2.5.1	Métrique de mesure	67
2.5.2	Communication en half-duplex	69
2.5.3	Communication en full-duplex	71
2.5.4	Optimisation d'allocation de ressources spectrales	73
<b>2.6</b>	<b>Conclusion</b>	<b>75</b>

---

## 2.1 Introduction

Un réseau sur puce établi avec des interconnexions RF est constitué d'un émetteur RF, d'une ligne de transmission et d'un récepteur RF. Vu les multiples avantages des interconnexions RF par rapport aux interconnexions classiques, l'idéal serait de les déployer massivement sur les MPSoC, notamment pour les communications à longue distance. Toutefois, l'état de l'art de l'intégration des émetteurs-récepteurs dans les SoC indique que les interconnexions RF ne peuvent remplacer les interconnexions classiques que partiellement. L'approche de réseau hiérarchique est alors adoptée. Localement, les communications sont accomplies par les interconnexions classiques pendant que les données échangées à longues distances sont transmises à travers les interconnexions RF.

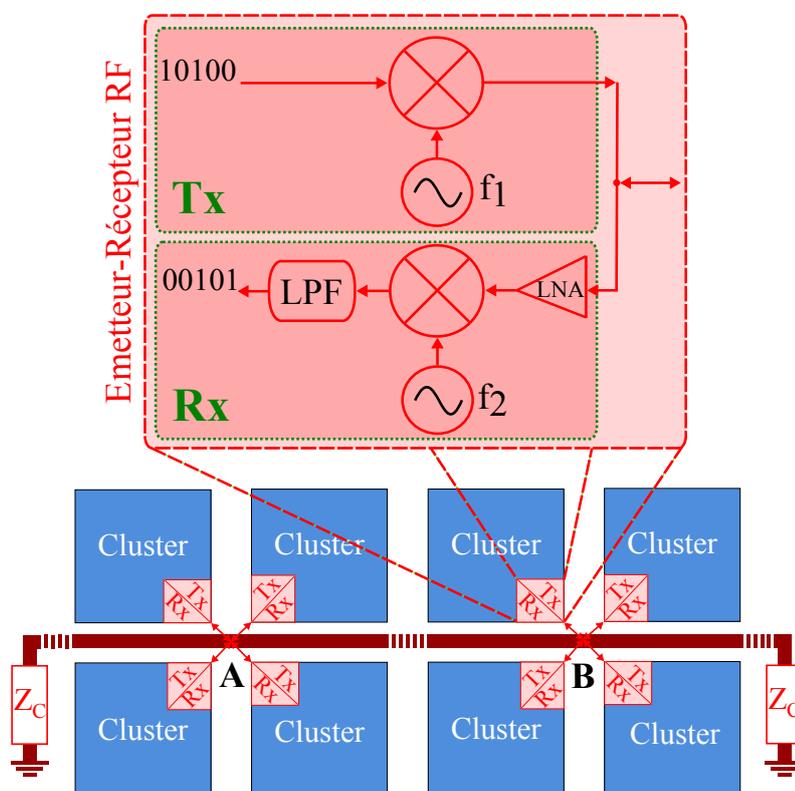


Figure 2.1 – Architecture générale d'un MPSoC avec un RFNoC

Les éléments constituant le MPSoC, c'est-à-dire, les processeurs, les mémoires caches ou tout simplement des IP, sont réunis dans des *clusters* de tailles égales généralement (figure 2.1). Un sous réseau de topologie de grille en 2D ou autre topologie assure les interconnexions à l'intérieur du cluster. Chaque cluster est doté d'un émetteur-récepteur RF (*Tx-Rx* dans la figure 2.1) et lui permet d'envoyer et de recevoir des données à travers la ligne de transmission. La ligne de transmission dessert tous les émetteurs-récepteurs RF.

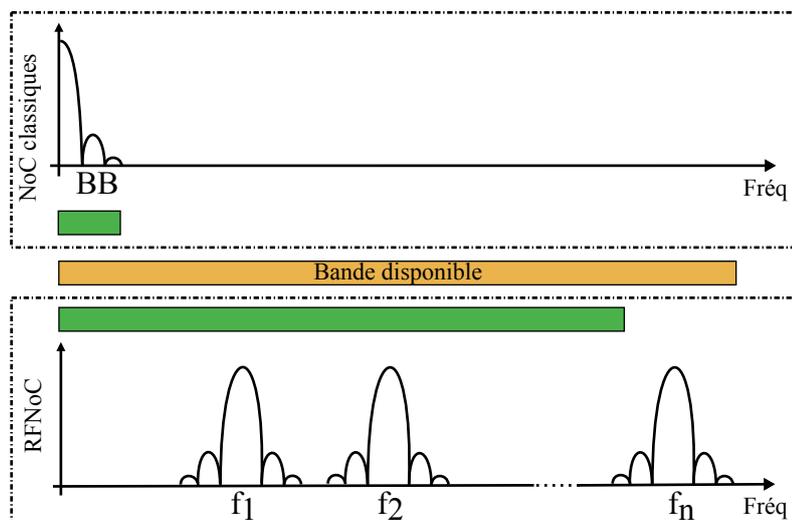
## 2.1 Introduction

---

Alors que dans la plupart des bus d'interconnexions classiques les données sont transmises en parallèle à travers plusieurs fils de cuivre, en ce qui concerne les interconnexions RF, les données sont sérialisées et transmises à travers des bandes de fréquences. Dans un RFNoC, les données sont transposées à une fréquence porteuse qui est fixée par l'oscillateur local. En effet, à travers une simple modulation analogique d'amplitude (ASK), le signal numérique provenant du cluster initiateur, sous forme d'une suite de bits, est mélangé avec le signal RF délivré par l'oscillateur local. Le signal ainsi généré est envoyé à travers la ligne de transmission. Étant donné que l'accès multiple est effectué par répartition en fréquence (FDMA), tous les clusters transmettent leurs données à travers la même ligne de transmission en même temps. Cependant, chaque émetteur rattaché à un cluster utilise une fréquence porteuse différente des autres. A un instant donné, chaque récepteur est accordé sur une seule fréquence porteuse par son oscillateur local. Le signal provenant de la ligne de transmission dont la fréquence porteuse est égale à celle sur laquelle le récepteur est accordé est transposé en bande de base par le mélangeur du récepteur. Avant d'atteindre le cluster cible, le signal passe à travers un filtre passe-bas afin d'éliminer tous les signaux en dehors de la bande utile. Finalement, le signal numérique est reconstitué grâce à un détecteur de seuil.

Les interconnexions RF permettent aux RFNoC de mieux exploiter les ressources spectrales disponibles. En effet, les bandes de transmission de données occupent le maximum de la bande disponible. En revanche, les réseaux classiques, transmettant les données uniquement en bande de base, n'exploitent qu'une part infime des ressources spectrales disponibles (Figure 2.2). Pour la figure 2.2, nous supposons que chaque bande de transmission du RFNoC permet la transmission d'un débit égale à celui d'un bus classique.

Dans ce chapitre, l'objectif est, dans un premier temps, la validation du concept du RFNoC par des simulations utilisant des modèles simplifiés des éléments du RFNoC avec le FDMA comme technique d'accès multiple. Nous avons choisi le FDMA parmi d'autres méthodes d'accès multiple. Notre choix est motivé par la simplicité du segment RF que le FDMA nécessite, notamment en émetteur-récepteur homodyne. Ce segment RF est aussi l'un des plus compacts. Nous avons choisi pour la modélisation le langage VHDL-AMS qui est particulièrement adapté pour développer ces modèles car il permet la modélisation des circuits numériques, analogiques et mixtes. Dans un deuxième temps, une étude prospective est présentée afin d'optimiser l'allocation d'une bande spectrale disponible à l'ensemble des utilisateurs du RFNoC qui sont dans ce cas, les clusters. Cette optimisation doit répondre à plusieurs critères : la largeur d'une bande de transmission de données est fixe et est équivalente au débit de transmission des bus classiques, il faut allouer un maximum de bandes afin d'augmenter le débit de données, il faut également réduire au minimum la surface des émetteurs-récepteurs et leur consommation d'énergie.



**Figure 2.2** – Ressources spectrales disponible et les bandes exploitées par les NoC classiques en bande de base et par les RFNoC en bande RF.

## 2.2 Le langage VHDL-AMS

Le VHDL-AMS est un langage de description matériel à signal numérique, analogique et mixte. Il constitue un sur-ensemble du VHDL, ainsi toute description établie en VHDL est valide et produit le même résultat en VHDL-AMS [Peterson 02]. Les simulations qu'elles soient fréquentielles ou temporelles sont également supportées en VHDL-AMS

Quelques années seulement après la sortie du premier standard du VHDL, le besoin pour un langage de description matérielle étendu aux circuits analogiques est apparu, cependant le premier standard de ce langage ne voit le jour qu'en 1999 sous le nom du **IEEE Standard 1076.1** [iee 07].

Le VHDL-AMS est établi pour répondre à des besoins lors du processus de conception des circuits électroniques à plusieurs étapes. En effet, le VHDL-AMS permet d'abord de décrire la structure des systèmes complexes ainsi que la connectique des sous-systèmes les composant. Ensuite, le fonctionnement de chaque système primaire est spécifié en utilisant des équations et de simples fonctions. Ainsi, un prototypage virtuel du système complet est simulé avant sa fabrication et permet d'effectuer des corrections et des optimisations afin d'éviter des coûts élevés du processus de fabrication, en plus du temps que cela nécessite. Enfin, le VHDL-AMS permet également de décrire les micro-systèmes avec des structures très détaillées afin de faciliter et d'optimiser l'étape de leur synthèse en silicium.

La modélisation en VHDL-AMS peut être effectuée à différents niveaux d'abstraction du système manipulant des grandeurs électriques et non électriques. Ces niveaux d'abstraction sont obtenus grâce à des modèles à complexité variable (des réseaux de Kirchhoff jusqu'aux modèles à flot de données). Le VHDL-AMS offre aussi la possibilité de modélisation de systèmes complets pouvant aller jusqu'à une chaîne d'acquisition de données, y compris l'environnement du capteur. En plus de

## 2.2 Le langage VHDL-AMS

---

résolution d'équations algébriques, le VHDL-AMS est doté d'un noyau de résolution d'équations différentielles décrivant le fonctionnement des systèmes [Nikitin 07]. De nouvelles quantités sont définies également afin de permettre l'évaluation des différences de potentiels ainsi que des courants dans les réseaux électriques mais aussi d'autres grandeurs physiques mécaniques, thermiques, etc.

Un composant ou un système primaire modélisé en VHDL-AMS est communément constitué d'une entité associée à une ou plusieurs architectures. L'entité définit l'aspect extérieur du composant, notamment les paramètres génériques ainsi que les **ports** qui constituent son interface avec les composants auxquels il est connecté. Les ports peuvent être de classe **signal** pour les canaux de communication directionnels ou bidirectionnels, de classe **terminal** pour les points équipotentiels de connexions analogiques et aux niveaux desquels les lois de Kirchhoff sont vérifiées (lois de conservation d'énergie pour les grandeurs non électriques) ou encore de classe **quantity** pour les points de connexion analogique sans que les lois de Kirchhoff soient satisfaites. Quant aux architectures, elles décrivent la structure interne ou bien le comportement du composant modélisé.

Tout composant ou système modélisé et ensuite compilé via un outil de VHDL-AMS crée un fichier dans la **bibliothèque de conception**. La **bibliothèque logique** prédéfinie pour cet usage porte le nom **work**, tandis que la bibliothèque logique **std** comporte les compilations des définitions des types, des opérateurs et des sous-programmes prédéfinis.

Une variété de nouveaux attributs sont mis en place en VHDL-AMS et s'appliquent aux quantités modélisant les différences de potentiels et les courants dans le cas des circuits électroniques, notamment la dérivée et l'intégration par rapport au temps (**Q'dot** et **Q'integ**), la transformée de Laplace et en Z (**Q'ltf** et **Q'ztf**), l'échantillonneur bloqueur (**Q'zoh**), **Q'ramp** ou encore **Q'above** pour la comparaison d'une quantité à une valeur seuil avec création d'événement. Pour la synchronisation du noyau de simulation VHDL et le calculateur analogique, l'attribut **above**, associé à l'instruction **break** qui prévient des discontinuités, est d'une importance capitale. Dès qu'un événement est créé par l'attribut **above**, l'instruction **break** intervient et force le calcul d'une solution analogique avec prise en compte du résultat immédiat.

La description d'un système airbag dans en VHDL-AMS par F. Pêcheux et al [Pecheux 06] constitue un exemple mettant en avant la pluridisciplinarité du langage VHDL-AMS. Pour cet effet, des modèles dans diverses disciplines sont développés, mécanique (accéléromètre) notamment, électrique (inverseur CMOS), thermique (couplage thermique) et optique (fibre optique, diode, photo-diode).

Pour les circuits numériques décrits en VHDL, il existe une multitude d'outils permettant leur synthèse et implémentation sur des circuits de type FPGA. Cependant, à l'heure actuelle, il n'existe pas d'outils, ni de circuits analogiques configurables (programmables) avancés qui permettent la synthèse et l'implémentation

pour modèles incluant des circuits analogiques, cela malgré l'existence de plusieurs langages de description matérielle adaptés, dont le VHDL-AMS. Néanmoins, dans la littérature, diverses idées sont proposées dans ce sens [Nesrine 06]. En effet, un circuit analogique équivalent d'un FPGA appelé FPAA<sup>1</sup> est développé [Anderson 04]. Un exemple de conception d'un stéthoscope intelligent est présenté [Asensi 06] avec un FPAA constitué de quatre blocs analogiques programmables (CAB<sup>2</sup>), chacun de ces CAB peut synthétiser un ensemble de composants analogiques ou encore un convertisseur analogique numérique de 8 bits [Anadigm]. Cependant, que ce soit la taille du FPAA ou la modularité des CAB, tous les deux nécessitent des améliorations considérables.

### 2.3 Modélisation idéale du RFNoC

A travers des simulations d'une architecture d'un RFNoC, cette partie est dédiée à la modélisation en VHDL-AMS d'un RFNoC et à la validation du concept du RFNoC. Cette validation est effectuée avec des modèles comportementaux des éléments du RFNoC et sans tenir compte de tous les défauts de ces éléments.

Les signaux numériques étant traités généralement en temporel [Sen 98], nous avons opté pour le développement de modèles temporels et en VHDL-AMS des éléments du RFNoC. L'architecture modélisée est celle donnée dans la figure 2.3. Pour ce faire, les modèles de l'émetteur RF, du récepteur RF ainsi que de la ligne de transmission sont nécessaires.

La topologie du RFNoC présentée dans la figure 2.3 n'est certes pas très représentative d'un cas réel, néanmoins notre choix est motivé par la nécessité d'isoler les sources de dégradation du signal transmis à travers le RFNoC. En effet, une topologie avec des émetteurs-récepteurs positionnés le long de la ligne de transmission et à travers tout le MPSoC, qui est plus représentative d'un cas réel, sera confrontée au problème de désadaptation de la ligne de transmission qui constitue une problématique à part entière dans le domaine des RFNoC.

#### 2.3.1 Modélisation idéale de l'émetteur

L'émetteur RF est composé d'un mélangeur ainsi que d'un oscillateur local. Quant au cluster, il est modélisé par un générateur de données ainsi qu'un convertisseur numérique/analogique (CNA).

*Le générateur de données aléatoire* est modélisé sous la forme d'un simple registre à décalage à rétroaction linéaire (LFSR<sup>3</sup>). A chaque valeur initiale attri-

---

1. Field Programmable Analog Arrays
2. Configurable Analog Block
3. Linear Feedback Shift Register

## 2.3 Modélisation idéale du RFNoC

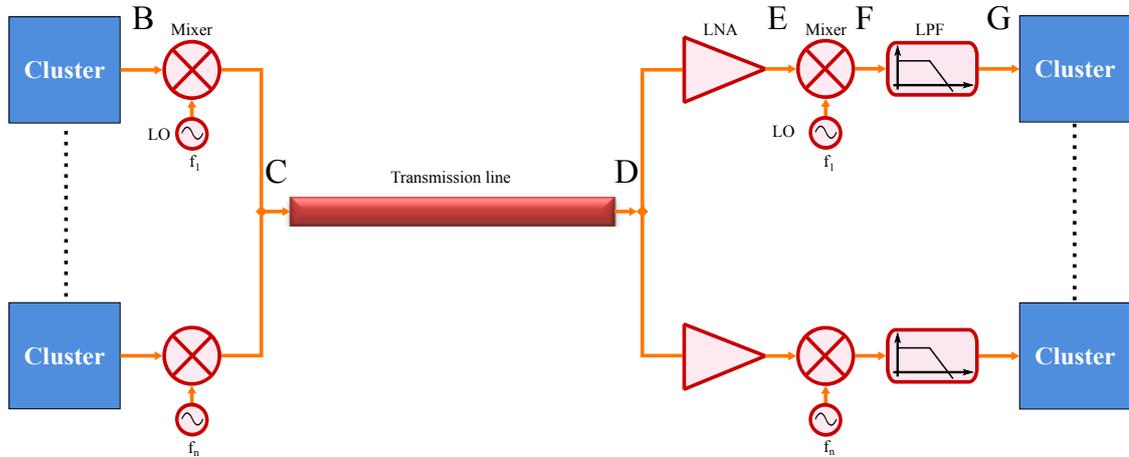


Figure 2.3 – Architecture du RFNoC simulé

buée au registre, est associée une séquence de données différentes. Cette propriété du LFSR permet de générer des flux de données distincts pour chaque cluster du réseau. Le deuxième avantage de ce générateur demeure dans le fait que pour un même cluster, en maintenant la même valeur initiale du LFSR, la séquence du flux de données générée reste inchangée pour toutes les simulations.

Le LFSR est cadencé sur une fréquence de  $1/T_b$ .  $T_b$ <sup>4</sup> étant la durée du bit correspondant au débit de données ciblé.

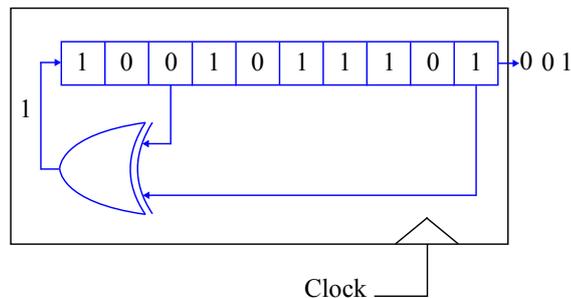


Figure 2.4 – Modélisation du registre à décalage à rétroaction linéaire

*Le convertisseur numérique/analogique* n'est pas nécessaire pour l'architecture réelle du RFNoC. Cependant, en simulation, la conversion de la nature du signal est indispensable. En effet, le signal que fournit le cluster est de type binaire alors que les modèles des éléments du RFNoC manipulent des tensions et des courants. Pour le signal de sortie de ce convertisseur, le modèle prévoit également un temps de montée et un temps de descente,  $t_r$ <sup>5</sup> et  $t_f$ <sup>6</sup> respectivement.

4. Bit Duration Time

5. Rise Time

6. Fall Time

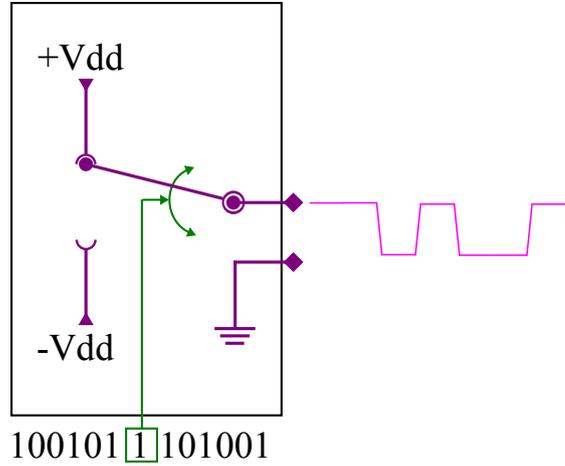


Figure 2.5 – Modélisation du Convertisseur Numérique/Analogique

**Le mélangeur :** La fonction du mélangeur consiste à transposer fréquemment son signal d'entrée. Pour ce faire, le mélangeur opère une multiplication du signal d'entrée avec celui de l'oscillateur local. Le signal d'entrée est, soit à fréquence intermédiaire (basse), soit à fréquence RF. D'autre part, le mélangeur fonctionne en *Up-converter* ou en *Down-converter*, respectivement.

Le mélangeur est modélisé idéalement comme un circuit électronique dont la fonction consiste à multiplier les signaux des ports d'entrée. Seulement deux caractéristiques sont prises en compte dans ce premier modèle idéal, le gain de conversion en décibel  $GC_{dB}$  ainsi que les impédances réelles d'entrée et de sortie ( $R_{in\_mx}$ ,  $R_{lo\_mx}$  et  $R_{out\_mx}$ ). Le gain de conversion dépend de la puissance de l'oscillateur local. Par conséquent, pour modéliser correctement le gain de conversion  $GC_{dB}$ , il est nécessaire de connaître la puissance du signal de l'oscillateur local.

La modélisation comportementale d'un composant électronique non-linéaire, est habituellement décrite par un polynôme dont l'ordre  $n$  dépend du type des non-linéarités à prendre en compte. Dans le cas du mélangeur, l'expression de ce polynôme est donnée en équation 2.1 et sera traité comme tel dans le chapitre 3. Néanmoins, concernant le modèle utilisé dans ce chapitre 2, il ne tient compte que du gain de conversion. Ainsi, à l'exception du coefficient  $k_{mx\_1}$ , tous les autres coefficients  $k_{mx\_i}$  sont nuls. Les simplifications de ce modèle traduisent le comportement linéaire du mélangeur lorsque la puissance du signal d'entrée est basse. En tenant compte de l'impédance réelle de sortie du mélangeur, la nouvelle expression du polynôme est donnée par l'équation 2.2.

## 2.3 Modélisation idéale du RFNoC

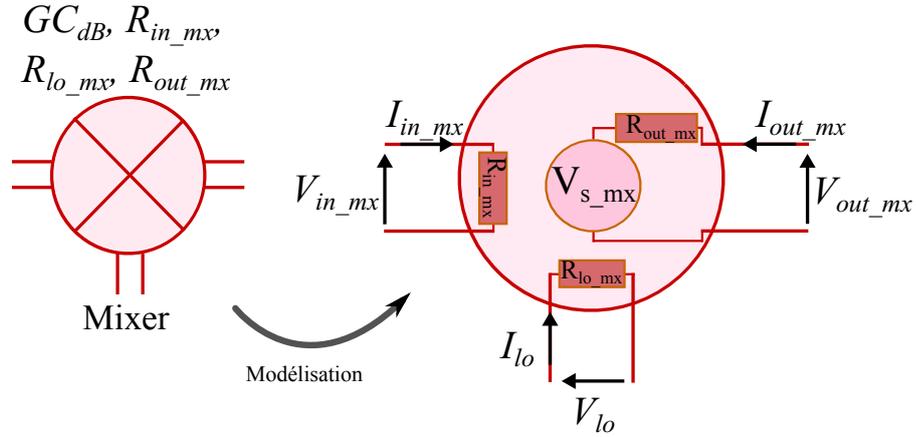


Figure 2.6 – Modélisation du mélangeur.

$$\left\{ \begin{array}{l} V_{out\_mx} = \left( \sum_{i=1}^n k_{mx\_i} V_{in\_mx}^i \right) V_{lo\_mx} \\ \text{avec :} \\ V_{in\_mx} = A_{in\_mx} \cos(2\pi f_{in\_mx} t) \\ V_{lo\_mx} = A_{lo\_mx} \cos(2\pi f_{lo\_mx} t) \end{array} \right. \quad (2.1)$$

$$\left\{ \begin{array}{l} V_{s\_mx} = 2k_{mx\_1} V_{in\_mx} V_{lo\_mx} \\ \text{avec :} \\ k_{mx\_1} = \frac{2}{A_{lo\_mx}} \sqrt{\frac{R_{out\_mx}}{R_{in\_mx}}} 10^{\frac{GC_{dB}}{20}} \\ A_{lo\_mx} = \sqrt{2 R_{lo\_mx}} 10^{\frac{P_{lo}-30}{20}} \end{array} \right. \quad (2.2)$$

où  $P_{lo}$  désigne la puissance du signal de l'oscillateur locale en dBm<sup>7</sup> et  $GC_{dB}$  le gain de conversion en dB.

Le code VHDL-AMS de ce modèle idéal du mélangeur est donné à titre d'exemple en annexe A.2

7. Décibel-milliwatts

L'*oscillateur local* est représenté par une source d'un signal sinusoïdal de fréquence  $f_{LO}$ , de puissance  $P_{lo}$  et éventuellement de retard  $\tau$  et de composante continue  $V_{DC}$ . L'impédance réelle de sortie ( $R_{out_{lo}}$ ) de cet élément est également prise en compte.

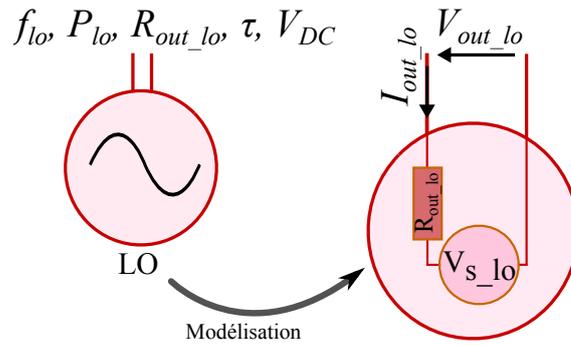


Figure 2.7 – Modélisation de l'oscillateur local.

$$\begin{cases} V_{s\_lo} = 2V_{DC} + 2A_{lo} \cos(2\pi f_{lo}(t - \tau)) \\ A_{lo} = \sqrt{2R_{out\_lo}} 10^{\frac{P_{lo}-30}{20}} \end{cases} \quad (2.3)$$

### 2.3.2 Modèle compact de la ligne de transmission

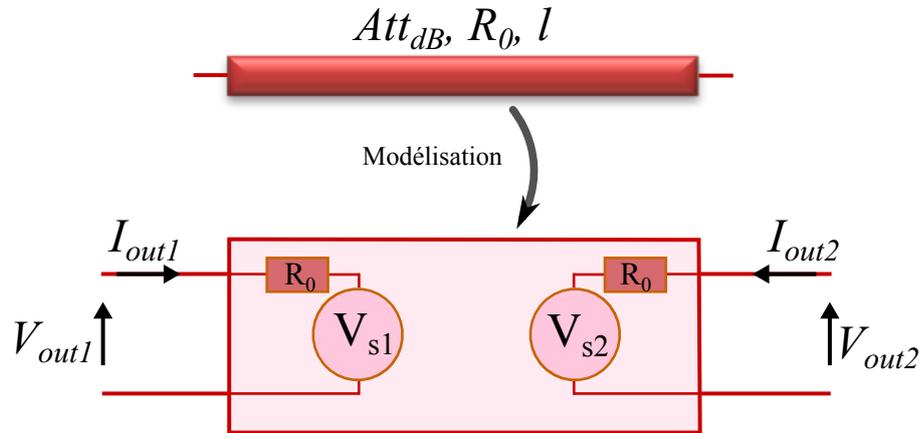
Un modèle compact de la ligne de transmission est développé et permet d'effectuer des simulations très rapides. Plusieurs paramètres sont retenus pour ce modèle, à savoir, une atténuation constante en fonction de la fréquence du signal  $Att_{dB}$ , une impédance caractéristique sous forme d'une résistance de valeur constante également ainsi qu'un retard occasionné par la ligne en fonction de sa longueur  $l$  (figure 2.8).

$$\begin{cases} V_{s1} = 2a [V_{out2}(t - \tau) - V_{s2}(t - \tau)] \\ V_{s2} = 2a [V_{out1}(t - \tau) - V_{s1}(t - \tau)] \\ avec : a = 10^{\frac{l \times Att_{dB}}{20}} \\ \tau = l \times \tau_0 \end{cases} \quad (2.4)$$

$Att_{dB}$  est l'atténuation de la ligne en dB pour un millimètre de longueur. Sa valeur varie généralement entre 0.7 dB/mm et 1.5 dB/mm [Chang 08a] voire plus dans certaines configurations de la ligne de transmission.  $l$  est la longueur de la

## 2.3 Modélisation idéale du RFNoC

---



**Figure 2.8** – Modélisation compacte de la ligne de transmission.

ligne en millimètres.  $\tau_0$  est le retard dans la ligne de transmission d'une longueur d'un millimètre. Sa valeur est d'environ 7.0 ps [Chang 08a]. Les résultats de simulation montrés en figure 2.9 montrent la validation du modèle compact de la ligne de transmission dans un contexte du RFNoC. La figure 2.9 représente une ligne de transmission avec six points d'accès.

Un signal impulsionnel envoyé par  $V_g$  au point  $T_A$  arrive à tous les autres points d'accès avec un retard proportionnel à la distance le séparant du point  $T_A$ . En plus de ce signal transmis, chacun des points d'accès reçoit la réflexion du signal due aux autres points d'accès. Du fait de la désadaptation aux points  $T_B$ ,  $T_C$ ,  $T_D$  et  $T_E$ , des réflexions multiples apparaissent ainsi que des transmissions de ces signaux réfléchis. Ces deux phénomènes créent de multiples échos sur chacun des points  $T_i$ .

### 2.3.3 Modélisation du récepteur idéal

L'architecture du récepteur RF contient un mélangeur et un oscillateur local dont les modèles seront les mêmes que ceux décrits pour l'émetteur RF dans le paragraphe 2.3.1. Le récepteur RF est composé également d'un amplificateur faible bruit (LNA), d'un filtre passe-bas et d'un convertisseur analogique/numérique (CAN).

#### 2.3.3.1 Modélisation du LNA

Tout comme le mélangeur, la modélisation comportementale des non-linéarités de l'amplificateur faible bruit est communément décrite par un polynôme dont l'ordre dépend du type des non-linéarités à prendre en compte. L'expression de ce polynôme est donnée en équation 2.5 [Gautier 14b]. Les coefficients pour les non-linéarités seront déterminés dans le chapitre 3.

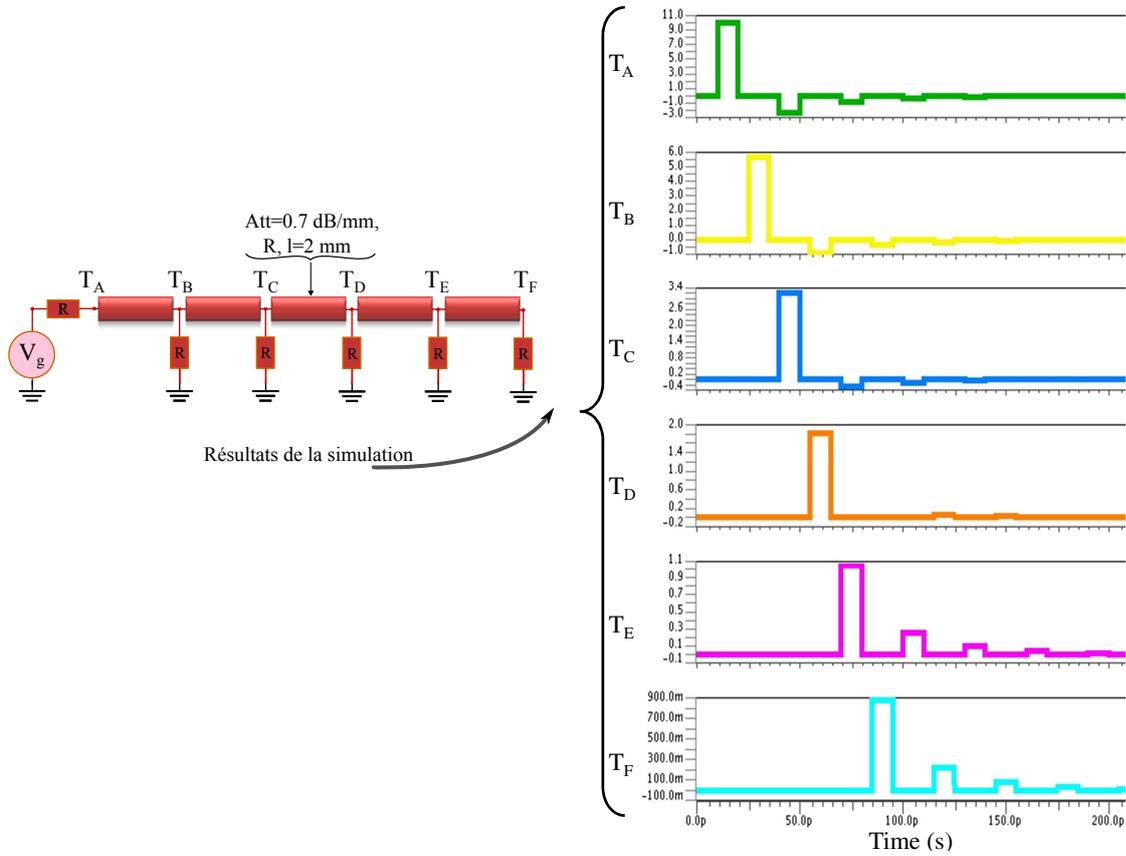


Figure 2.9 – Validation du modèle compact de la ligne de transmission.

$$\begin{cases} V_{out\_lna} = \sum_{i=1}^n k_{lna\_i} V_{in\_lna}^i \\ avec : V_{in\_lna} = A_{in\_lna} \cos(2\pi f_{in\_lna} t) \end{cases} \quad (2.5)$$

Le modèle de l'amplificateur faible bruit est simplifié pour les besoins du présent chapitre et consiste uniquement en l'amplification du signal d'entrée avec un gain constant  $G_{dB}$  et cela quelle que soit la puissance du signal d'entrée. Les impédances réelles d'entrée ( $R_{in\_lna}$ ) et de sortie ( $R_{out\_lna}$ ) sont également prises en considération pour l'établissement du modèle. L'expression simplifiée du polynôme est donnée par l'équation 2.6.

## 2.3 Modélisation idéale du RFNoC

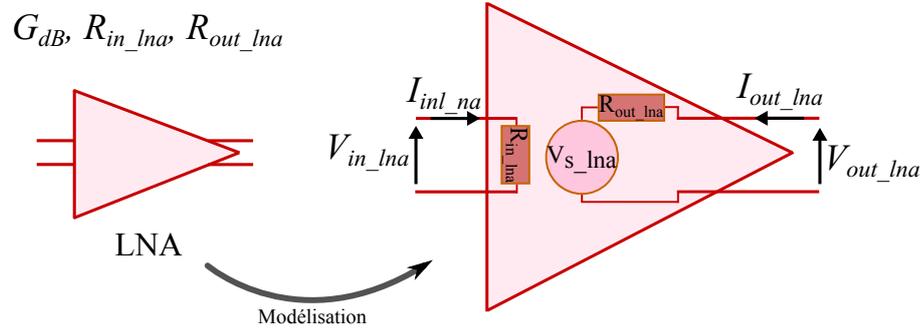


Figure 2.10 – Modélisation de l'amplificateur faible bruit.

$$\begin{cases} V_{s\_lna} = 2k_{lna\_1} V_{in\_lna} \\ k_{lna\_1} = \sqrt{\frac{R_{out\_lna}}{R_{in\_lna}}} 10^{\frac{G_{dB}}{20}} \end{cases} \quad (2.6)$$

Où  $G_{dB}$  est le gain du LNA en décibel.

Les simulations correspondent dans ce cas à une configuration à faible niveau de puissance des signaux.

### 2.3.3.2 Modélisation du filtre passe-bas

L'approche la plus simple pour modéliser le filtre passe-bas consiste à utiliser la fonction de transfert dans le domaine de Laplace que le langage VHDL-AMS permet de simuler. En revanche, l'impossibilité de tenir compte, correctement, des impédances d'entrée et de sortie par cette méthode de modélisation sous forme de boîte noire, a fait que nous avons choisi une autre méthode de modélisation. La méthode que nous avons mise en place s'appuie sur la synthèse des filtres avec des cellules *LC*. Un programme développé en VHDL-AMS permet de générer automatiquement l'architecture d'un filtre dont le fonctionnement correspond aux spécifications renseignées. Le nombre de cellules de cette architecture dépend de l'ordre du filtre  $N$ , tandis que les valeurs des paramètres  $L_k$  et  $C_k$  dépendent de la fréquence de coupure  $f_c$  et de la résistance de référence  $R_0$ . Un filtre de type Butterworth est choisi car, le gain, dans la bande passante de ce filtre est la plus plate possible des filtres usuels.

$$\begin{cases} L_k = R_0 \frac{L_n}{\omega_c} \\ C_k = \frac{C_n}{R_0 \omega_c} \\ \omega_c = 2\pi f_c \end{cases} \quad (2.7)$$

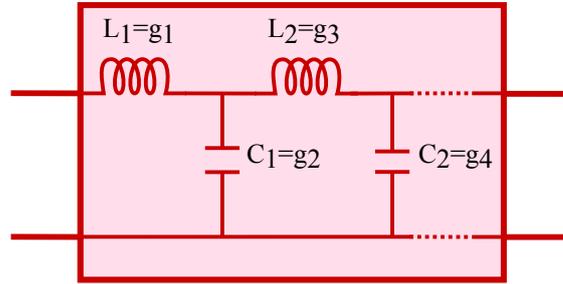


Figure 2.11 – Modélisation du filtre passe-bas.

Où  $L_n$  et  $C_n$  sont les paramètres du filtre normalisé ( $f_c = \frac{1}{2\pi} Hz$  et  $R_0 = 1\Omega$ ) dont un tableau des valeurs est placé en annexe A.1.

Lorsqu'un gabarit du filtre passe-bas est défini sous forme de deux fréquences de coupure, l'une  $f_c$  à -3 dB et l'autre  $f_s$  à  $A_s dB$  ( $A_s < -3dB$ ), l'ordre du filtre  $N$  est donné par le plus petit entier supérieur à  $Q$  (équation 2.8).

$$Q = \frac{1}{2} \frac{\ln \left( 10^{\left(\frac{A_s}{10}\right)} - 1 \right) - \ln \left( 10^{\left(\frac{-3}{10}\right)} - 1 \right)}{\ln \left( \frac{f_s}{f_c} \right)} \quad (2.8)$$

*Le convertisseur analogique/numérique* a pour rôle, la conversion de la nature du signal fourni par le RFNoC au cluster. Le signal traité dans le cluster est de nature binaire tandis que les modèles des éléments du RFNoC manipulent des tensions et courants. Le modèle est composé d'un port d'entrée analogique et d'un port de sortie numérique de largeur d'un bit. Son fonctionnement est référé à une tension de seuil  $V_{th}$ . La configuration asynchrone du modèle maintient le port de sortie à une valeur binaire de "1" tant que la tension d'entrée est supérieure à  $V_{th}$  sinon la sortie est maintenue à "0". Pour la configuration synchrone, le changement de valeur du port de sortie intervient uniquement lors des fronts d'horloge. Tout au long de ce manuscrit, la configuration asynchrone est adoptée.

## 2.4 Validation du Concept du RFNoC

Dans un premier temps, une même architecture du RFNoC a été décrite à la fois en VHDL-AMS et sur la partie circuit du logiciel ADS qui est un logiciel de simulation circuit et système [Agilent]. Cette architecture est composée uniquement d'un émetteur, d'un récepteur et d'une ligne de transmission. Une comparaison du signal entre chaque point équivalent des deux modélisations a permis la validation des modèles développés en VHDL-AMS.

Ensuite, l'architecture illustrée en figure 2.3 est décrite en VHDL-AMS avec quatre émetteurs au point C et quatre récepteurs au point D avec la configuration suivante des différents éléments du RFNoC :

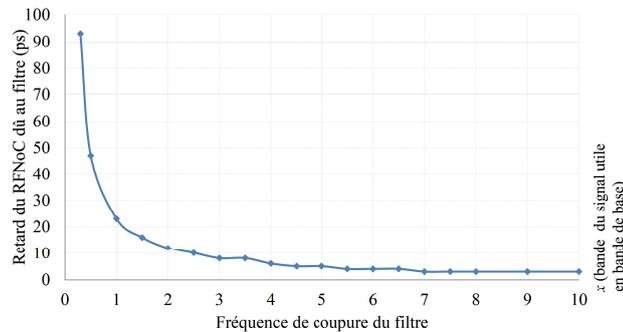
- ✓ Débit de données : 1Gbps.

## 2.4 Validation du Concept du RFNoC

---

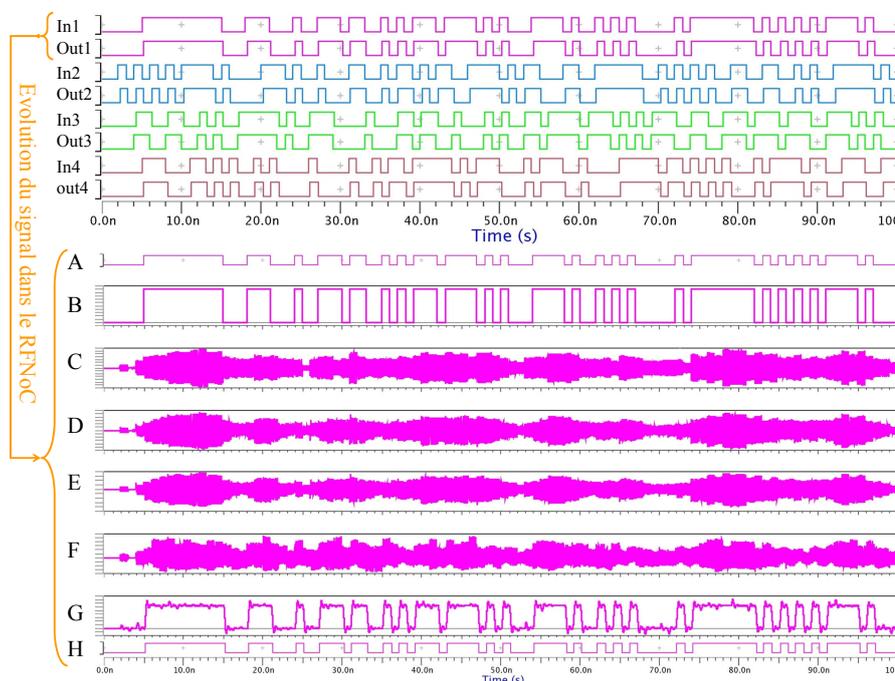
- ✓  $\pm V_{DD} = \pm 0.8$  V.
- ✓ Les fréquences porteuses : 10 GHz, 20 GHz, 30 GHz et 40 GHz (D'autres fréquences auraient pu être choisies. Néanmoins, nous avons constaté la disponibilité dans l'état de l'art des émetteurs-récepteurs miniaturisés à ces ordres de grandeur des fréquences).
- ✓ La ligne de transmission est caractérisée par  $l = 12$  mm (à titre d'exemple),  $Att_{dB} = 0.7$  dB/mm et  $\tau_0 = 7.5$  ps/mm.
- ✓ Le filtre passe-bas est de second ordre avec  $f_c = 3$  GHz.
- ✓ La tension de seuil du convertisseur Analogique/Numérique :  $V_{th} = 0.0$  (Modulation BPSK).

**Remarque** Un compromis est nécessaire pour le choix de la fréquence de coupure du filtre passe-bas. En effet, cette fréquence doit être élevée afin de récupérer, à la sortie du filtre, un signal qui se rapproche le plus du signal carré, et en même temps, raisonnablement basse pour atténuer suffisamment les signaux issus des transmission aux fréquences voisines. Du point de vue du retard dans le RFNoC dû au filtre, nous avons montré qu'il est inutile de paramétrer le filtre passe-bas à une fréquence supérieure à trois fois la bande du signal utile en bande de base (Figure 2.12). Cette démonstration est effectuée à travers une série de simulations et montre qu'à partir de cette fréquence, le retard dans le RFNoC dû au filtre est quasi constant et est à une valeur très faible.



**Figure 2.12** – Retard du RFNoC dû au filtre passe-bas en fonction de la fréquence de coupure de celui-ci.

La figure 2.13 montre les chronogrammes des signaux numériques envoyés et ceux reçus. Pour un seul couple émetteur/récepteur, le détail de l'évolution du signal tout au long du RFNoC est fourni. Les données générées par les initiateurs sont transformées en ondes électromagnétiques par les émetteurs et transitent, en même temps, sur la ligne de transmission. Avec cette représentation temporelle, il est pratiquement impossible de distinguer visuellement les signaux provenant des quatre émetteurs. Néanmoins, tout au long de la durée de la simulation, les données de chaque émetteur sont correctement récupérées par l'un des quatre récepteurs correspondant.



**Figure 2.13** – Chronogrammes des signaux envoyés et reçus.

Le réseau sur puce ainsi simulé ne peut être que de type globalement asynchrone et localement synchrone (GALS). En effet, toute la partie RF du réseau est asynchrone. Une interface réseau permet la transition entre ces communications RF et celles effectuées à l'intérieur des clusters, sachant que ces dernières sont synchrones. Le rôle de cette interface consiste également à empaqueter/des-empaqueter les données et éventuellement la gestion du code correcteur d'erreur. Cette interface ne sera pas abordée dans ce travail mais reste une question à ne pas négliger.

## 2.5 Allocation de ressources spectrales

Afin d'obtenir le débit global le plus élevé possible du RFNoC, une optimisation de l'allocation des ressources spectrales est indispensable. Pour ce faire, nous nous sommes fixés de permettre le plus grand nombre de transmissions simultanées possibles à 1Gbps. Cependant, la bande totale attribuable est limitée, d'une part, par la fréquence maximale ( $f_T$ ) à laquelle les circuits RF peuvent fonctionner correctement et d'autre part, par une fréquence minimale à partir de laquelle les circuits RF sont suffisamment miniaturisés pour qu'ils soient intégrables en nombre au sein du SoC.

Le spectre fréquentiel d'un signal de données est composé d'un lobe principal et de plusieurs lobes secondaires. Le nombre de bandes est limité par les puissances des lobes secondaires. En effet, ces puissances peuvent s'avérer suffisamment élevées

## 2.5 Allocation de ressources spectrales

---

pour nuire aux bandes adjacentes, notamment si une mise en forme optimale n'est pas mise en place tel que dans le cas de ce RFNoC pour des questions de coût en surface.

En vue d'une optimisation de l'allocation des ressources spectrales, l'architecture de la figure 2.3 est modélisée avec la même configuration que dans le paragraphe 2.4. L'objectif est de déterminer le nombre maximum de bandes de données pouvant être allouées, tout en assurant un BER<sup>8</sup> fixé à l'avance. L'approche développée dans cette section est effectuée pour un BER ciblé de  $10^{-7}$ , qui est certes une valeur plus élevée que celle obtenue par les NoC classiques (de l'ordre du  $10^{-18}$  [Bartzas 09]), néanmoins elle est raisonnable pour les interconnexions RF [Chang 05b] auxquelles il est nécessaire d'appliquer un code correcteur d'erreur. Ce type de code existe déjà pour les réseaux sur puce classiques [Murali 05], il conviendra de l'adapter si besoin est. Quant à la bande fréquentielle totale disponible pour ce RFNoC, pour des raisons d'adéquation aux simulations et à titre d'exemple, elle est fixée entre 50 GHz et 100 GHz. Cela dit, la méthode montrée restera valide au-delà de cette bande.

Dans un premier temps, les performances du RFNoC sont évaluées pour chacun des deux types de communication possibles, à savoir en half-duplex et en full-duplex, ensuite une optimisation d'allocation est proposée. Ce travail a été valorisé dans le cadre d'un article de conférence internationale [Zerioul 15].

### 2.5.1 Métrique de mesure

Dans le but de déterminer l'allocation optimale des ressources spectrales, le paramètre évalué est le rapport signal à bruit (SNR<sup>9</sup>). Ce paramètre et le BER sont reliés pour chaque type de modulation. Le SNR peut être calculé à partir du diagramme de l'œil (Figure 2.14) obtenu sur le signal de sortie du filtre passe-bas (Figure 2.3) par l'équation 2.9.

$$\begin{cases} SNR = \frac{H_{level} - L_{level}}{HL_{stdev} + LL_{stdev}} \\ Eb/N_0 = 20 \log(SNR) - 3 \end{cases} \quad (2.9)$$

$H_{level}$  et  $L_{level}$  indiquent les valeurs moyennes des parties haute et basse du diagramme de l'œil respectivement.  $HL_{stdev}$  et  $LL_{stdev}$  sont les écarts types calculés sur les parties haute et basse du diagramme de l'œil respectivement.  $Eb/N_0$  est communément utilisé pour établir les courbes théoriques reliant le BER au rapport signal à bruit. Un rapport signal à bruit minimum de valeur  $Eb/N_0 = 11.32dB$  est requis pour atteindre le BER ciblé de  $10^{-7}$  pour un signal de type BPSK dans le cas d'un canal à bruit Gaussien (Figure 2.15).

---

8. Bit Error Rate

9. Signal to Noise Ratio

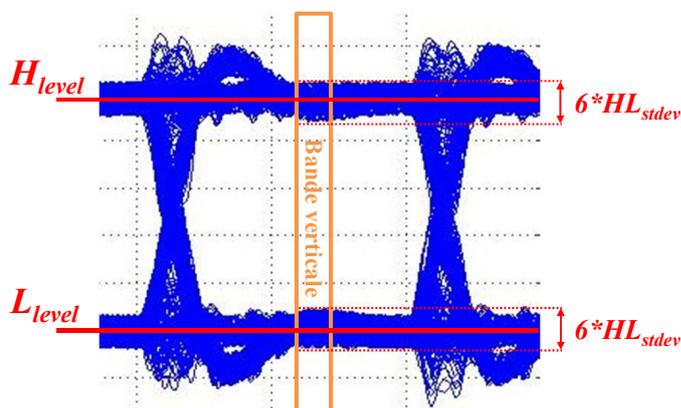


Figure 2.14 – Diagramme de l’œil.

La figure 2.15 représente une comparaison de deux courbes équivalentes du BER en fonction de  $E_b/N_0$  dans le cas d’un canal Gaussien et une modulation BPSK. L’une est la courbe théorique tandis que l’autre est obtenue avec des simulations VHDL-AMS en appliquant l’équation 2.9.

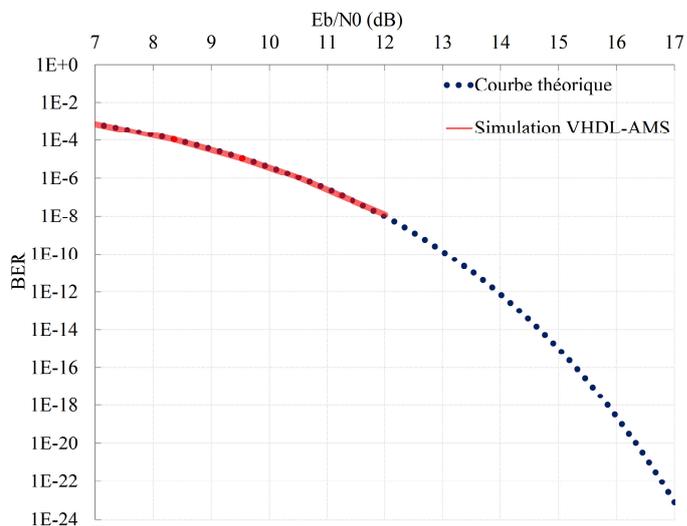


Figure 2.15 – BER vs  $E_b/N_0$  pour une modulation BPSK et un bruit Gaussien.

Dans le cadre de ce chapitre, le bruit considéré n’est pas celui des composants du RFNoC, mais plutôt celui relatif aux interférences entre les bandes adjacentes. Comme l’immense majorité des bruits des circuits électroniques, ces interférences sont approximées par un bruit Gaussien.

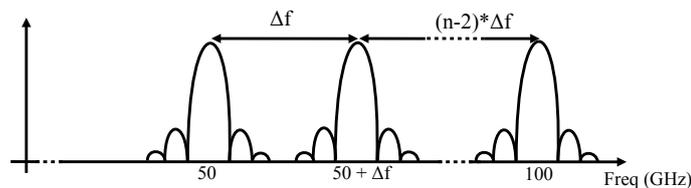
## 2.5 Allocation de ressources spectrales

### 2.5.2 Communication en half-duplex

La communication half-duplex est caractérisée par la possibilité de réaliser des communications bidirectionnelles sur le même support mais dans un seul sens à la fois uniquement. Ce type de communications s'applique aux bus partagés ainsi qu'à une bonne partie des supports de communication numériques. Pour modéliser ce cas de figure, tous les clusters connectés au point **C** (Figure 2.3) envoient des données à ceux connectés au point **D**, ou bien l'inverse mais jamais les deux en même temps.

Dans un premier temps, un filtre passe-bas quasi-parfait (filtre d'ordre 4) est utilisé afin d'établir un cas de référence. Dans un but de restreindre la surface dédiée aux circuits du RFNoC, dans un deuxième temps, le filtre passe-bas est remplacé par un autre dont l'ordre est de deux.

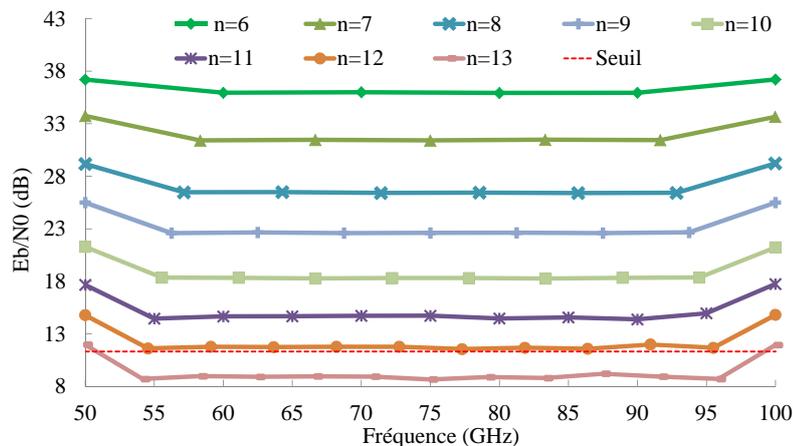
Les ressources spectrales disponibles entre 50 GHz et 100 GHz sont partagées entre les  $n$  bandes allouées aux émetteurs correspondants aux clusters communicants. Pour chaque configuration du RFNoC caractérisée par le nombre de bandes de communication  $n$ , un paramètre appelé  $\Delta f$  est défini et détermine l'écart entre les fréquences centrales de deux bandes adjacentes (Figure 2.16). A travers chacune des bandes allouées et en fonction du type de modulation, les données sont transmises avec un débit fixe  $\mathbf{Db}$ . Ce débit  $\mathbf{Db}$  est multiplié par  $n$  pour obtenir le débit global du RFNoC.



**Figure 2.16** – Répartition des ressources spectrales disponibles.

En figure 2.16 est représenté le spectre du signal transmis à travers la ligne de transmission. Ce spectre contient les  $n$  bandes de transmission de données avec un lobe principal et des lobes secondaires. Chaque point de l'axe des fréquences représente la fréquence centrale de l'une des bandes de transmission de données et correspond à la fréquence de l'oscillateur local de l'émetteur concerné.

Nous faisons varier le nombre de bandes de communication  $n$  afin de déterminer le nombre de communications maximum simultanées. Dans chaque cas, le rapport signal à bruit est calculé et comparé à la valeur seuil correspondant au BER ciblé. La figure 2.17 montre les résultats avec un filtre d'ordre quatre.



**Figure 2.17** – Rapport signal à bruit dans le cas du half-duplex et du filtre d'ordre 4.

Lorsque le nombre de bandes  $n$  allouées augmente, l'écart entre les fréquences centrale  $\Delta f$  diminue, par conséquent, la proportion du signal de la bande adjacente venant perturber la bande utile est plus élevée, le rapport signal à bruit est alors diminué.

Grâce au filtrage quasi-parfait, le seuil en terme de rapport signal à bruit requis pour le BER visé est largement dépassé et cela jusqu'à une répartition sur dix bandes des 50 GHz de ressources spectrales disponibles. Il est à noter également que pour chacune des répartitions, la valeur du rapport signal à bruit demeure identique pour tous les récepteurs à l'exception de ceux dont les fréquences porteuses sont situées aux limites de la bande. En effet, le rapport signal à bruit de ces deux récepteurs n'est dégradé que par une seule bande adjacente contrairement aux autres récepteurs. Avec cette configuration, il est possible de transmettre simultanément jusqu'à 12 bandes de transmission.

L'un des objectifs clés lors de la conception des RFNoC est de faire en sorte que la surface en Silicium dédiée aux émetteurs-récepteurs soit la plus faible possible. Les filtres sont constitués, entre autre, d'inductances qui occupent une grande surface. Par conséquent, les filtres dont l'ordre est élevé sont à éviter dans la mesure du possible. Ainsi, le filtre passe-bas utilisé précédemment est remplacé par un autre dont l'ordre est de deux.

La figure 2.18 montre les résultats des simulations avec un filtre d'ordre deux. La forme des courbes est similaire à celles avec un filtrage quasi-parfait, avec un glissement groupé de ces courbes vers le bas. Ainsi, le seuil en rapport signal à bruit n'est dépassé que lorsque le nombre de bandes allouées est au maximum de 8. Notons que ce nombre passe à 10 pour une configuration du RFNoC avec un filtre passe-bas d'ordre 3.

## 2.5 Allocation de ressources spectrales

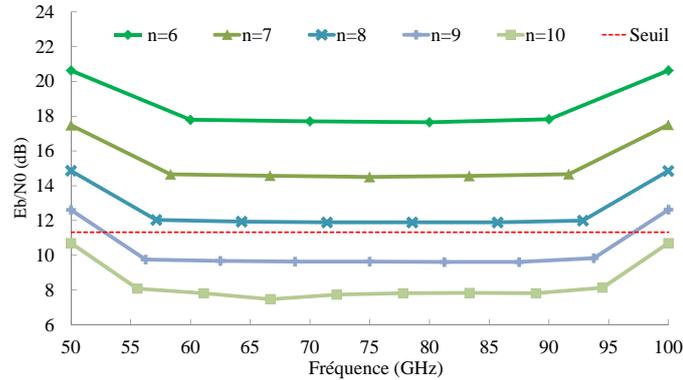


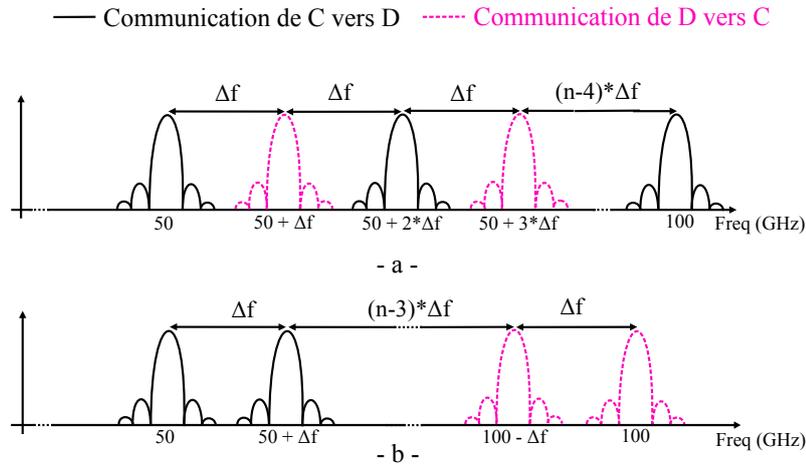
Figure 2.18 – Rapport signal à bruit dans le cas du half-duplex et du filtre d'ordre 2.

### 2.5.3 Communication en full-duplex

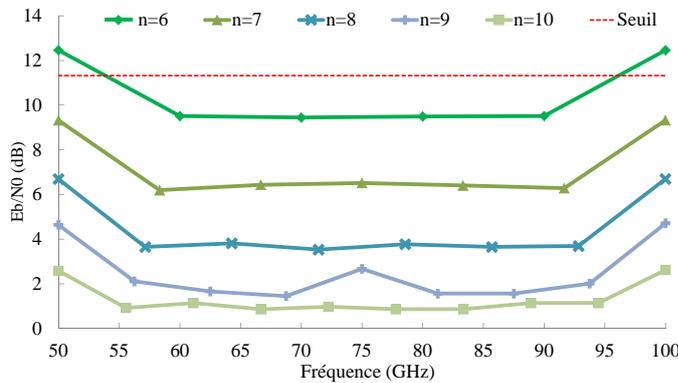
En full-duplex, les communications bidirectionnelles sont non seulement possibles mais peuvent être effectuées simultanément. Ce concept est appliqué notamment dans les communications en bande transposée. Afin de modéliser cette approche dans le cadre du RFNoC, la figure 2.3 est reprise, avec une partie des clusters connectés au point **C** qui envoie des données, tandis que l'autre partie reçoit des données envoyées par une partie des clusters connectés au point **D**. Ainsi, une partie des bandes allouées véhiculent des données à travers la ligne de transmission dans un sens pendant que l'autre le fait dans le sens opposé.

Deux organisations différentes de cette allocation sont envisageables. Si à chaque fois que deux bandes adjacentes transmettent des données dans un même sens à travers la ligne de transmission sont intercalées par une bande dont les données sont transmises dans le sens opposé, cette organisation du spectre est dite **inter-digitée** (Figure 2.19.a). La seconde organisation consiste à **grouper** sur un côté les bandes des communications effectuées dans chacun des deux sens de la ligne de transmission (Figure 2.19.b).

Comme le montre la figure 2.20, le rapport signal à bruit ciblé n'est aucunement atteint pour les communications en full-duplex avec une organisation inter-digitée des bandes et cela quelle que soit l'allocation des ressources spectrales disponibles et jusqu'à la diminution du nombre de bandes allouées à six. Cette détérioration considérable du rapport signal à bruit est dû au fait que les puissances des signaux des bandes adjacentes sont très élevées, car ils sont générés par des émetteurs se trouvant au même endroit que le récepteur du signal utile. En revanche, le seuil est dépassé en augmentant l'ordre du filtre passe-bas, jusqu'à  $n=7$  pour l'ordre 3 et  $n=9$  pour l'ordre 4.



**Figure 2.19** – Répartition des ressources spectrales disponibles en communications full-duplex a) inter-digité et b) groupé.



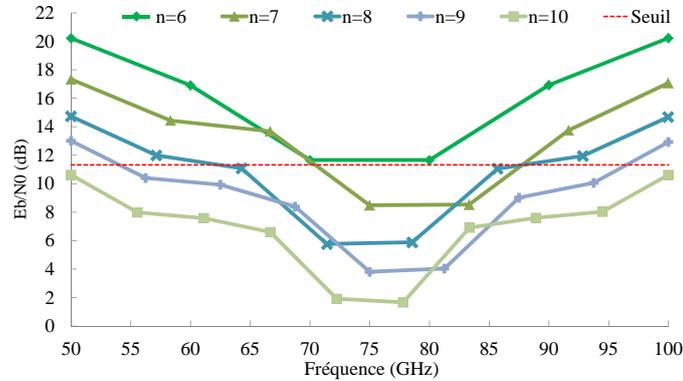
**Figure 2.20** – Rapport signal à bruit dans le cas de communication en full-duplex inter-digité et du filtre d'ordre 2.

En communication full-duplex à organisation groupée des bandes, les résultats en terme de rapport signal à bruit sont globalement améliorés pour l'ensemble des allocations testées à l'exception des bandes situées en zone fréquentielle de transition entre les deux ensembles de bandes groupées de part et d'autre. Une remarque se dégage de ces résultats illustrés en figure 2.21 ; à l'extérieur de la zone de transition, les résultats sont très proches de ceux en communication en half duplex alors qu'à l'intérieur de cette zone, les résultats sont très proches de ceux en communication en full-duplex avec bandes groupées.

La dégradation des résultats dans la zone de transition est de même origine que pour l'organisation en inter-digité des bandes, c'est à dire, la forte puissance du signal de l'une des bandes adjacentes due au fait que celui-ci est émis par un émetteur situé au même point que celui de récepteur du signal utile. Selon les cas considérés, seule l'allocation de 6 bandes de transmission permet de dépasser le seuil du rapport signal à bruit. En augmentant l'ordre du filtre passe-bas à 3, l'objectif en

## 2.5 Allocation de ressources spectrales

question est atteint jusqu'à  $n=8$  tandis que pour un ordre 4, cette limite du nombre  $n$  est portée à 10.



**Figure 2.21** – Rapport signal à bruit dans le cas de communication en full-duplex groupée et du filtre d'ordre 2.

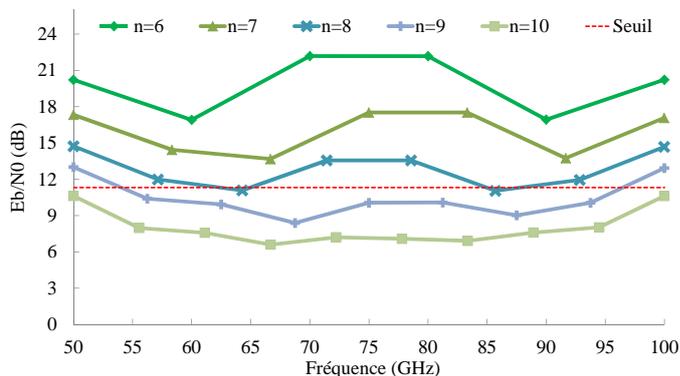
### 2.5.4 Optimisation d'allocation de ressources spectrales

Bien que les communications de type full-duplex soient les plus plausibles au sein des MPSoC, les allocations classiques des ressources spectrales disponibles ne permettent pas de maximiser le nombre de bandes à travers lesquelles des données sont échangées, par conséquent une optimisation de cette allocation est indispensable. L'agencement groupé des bandes allouées semble apporter la solution à l'exception de la zone fréquentielle de transition. Deux solutions sont envisageables à partir de cette configuration :

- ✓ Augmentation de l'ordre du filtre passe-bas (de manière permanente, lors de la conception du RFNoC) des récepteurs des bandes en zone de transition.
- ✓ Suppression de l'une des deux bandes dans la zone de transition.

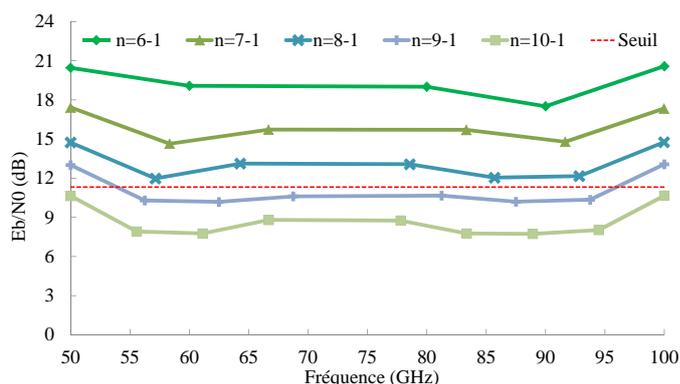
La première solution permet d'atténuer davantage les signaux de bandes adjacentes pour les récepteurs des bandes en zone de transition fréquentielle, d'où l'augmentation de l'ordre du filtre passe-bas des deux récepteurs en question. La figure 2.22 montre qu'en utilisant uniquement un ordre 3 du filtre passe-bas pour ces deux récepteurs, les données peuvent être échangées avec le rapport signal à bruit requis à travers un nombre de bande allant pratiquement jusqu'à 8.

La seconde solution consiste en la suppression de l'allocation de l'une des deux bandes situées dans la zone de transition fréquentielle. Ainsi, le niveau du rapport signal à bruit en zone de transition fréquentielle s'aligne, voire dépasse de peu celui des bandes en dehors de cette zone (Figure 2.23). Quant au seuil en terme de rapport signal à bruit, il est dépassé pour toute allocation dont le nombre de bandes de transmission ne dépasse pas les  $n=8-1$ . Cette solution est certes obtenue au prix de la perte d'une bande donc de la réduction du débit global, cependant l'ordre des



**Figure 2.22** – Rapport signal à bruit dans le cas de communication en full-duplex groupée et du filtre d'ordre 3 dans la zone de transition.

filtres de tous les récepteurs est maintenu à 2, par la même occasion la surface dédiée au récepteur est ramenée au plus bas possible.



**Figure 2.23** – Rapport signal à bruit dans le cas de communication en full-duplex groupée avec suppression d'une bande en zone de transition.

En vue de mettre en évidence les écarts entre les niveaux des rapports signal à bruit, les courbes de ceux-ci correspondantes aux différents cas traités lors des paragraphes précédents sont mises en comparaison dans la figure 2.24. Cette figure met bien en exergue l'effondrement de la qualité du signal dans le cas des communications en full-duplex. Cette détérioration de la qualité du signal apparaît sur l'ensemble des bandes allouées pour l'organisation inter-digitée de celles-ci et uniquement en zone de transition pour l'organisation groupée. La figure 2.24 montre également que lorsque les solutions que nous avons proposées sont appliquées, la qualité du signal pour les allocations en full-duplex est largement améliorée et rejoint le niveau des communications en half-duplex.

## 2.6 Conclusion

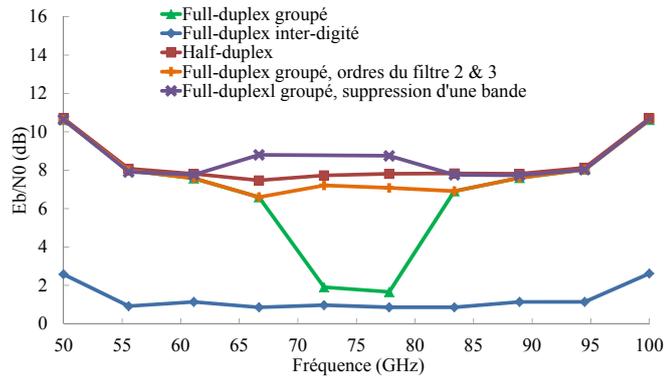


Figure 2.24 – Comparaison des niveaux des rapports signaux aux bruits.

L'augmentation du débit global d'un RFNoC passe inévitablement par l'allocation d'un maximum de bandes de transmissions sur l'ensemble de ressources spectrales disponibles. Cependant, cela doit se faire en réduisant au minimum la surface dédiée au RFNoC. A l'issue de la série des simulations effectuées dans ce but, un certain nombre de conclusions peuvent être tirées. Ces conclusions restent valides au-delà de la limitation imposée aux ressources spectrales disponibles de 50 à 100GHz mais à condition de garder la même configuration du RFNoC que celle décrite au paragraphe 2.4 avec la possibilité de modifier les fréquences porteuses ainsi que le nombre des émetteur-récepteurs. A cause de la projection des résultats à des ressources spectrales disponible illimitées, ceux-ci seront donnés, non pas sous forme de nombre maximum de bandes à allouer mais d'écart en fréquence ( $\Delta f$ ) minimum entre les fréquences centrales des bandes de transmissions pour avoir un  $E_b/N_0$  minimum de 11.32 dB.

- ✓ Avec les communications en half-duplex, un  $\Delta f$  minimum de 7.14 GHz est requis (Débit global de  $n * 1Gbps$ ).
- ✓ Avec les communications en full-duplex, il est préconisé d'opter pour l'organisation groupée des bandes allouées avec empêchement d'allocation de l'une des deux bandes en zone de transition et de s'assurer d'un  $\Delta f$  minimum de 7.14 GHz (Débit global de  $(n - 1) * 1Gbps$ ).

## 2.6 Conclusion

Des modèles simplifiés d'un émetteur-récepteur RF ainsi que d'une ligne de transmission sont développés pour l'outil de simulation VHDL-AMS et ont permis la validation du concept du réseau sur puce basé sur des interconnexions RF en utilisant la technique d'accès multiple du FDMA. Ces modèles permettent de modéliser différentes topologies du RFNoC et par conséquent d'optimiser les performances de celui-ci. Néanmoins, la nature simple de ces modèles risque de rendre vulnérables les résultats obtenus par une telle démarche. Dès lors, le développement de modèles plus précis est indispensable.

La coexistence de plusieurs bandes de transmissions de données sur la ligne de transmission du RFNoC n'est pas tout le temps sans conséquences sur les performances du RFNoC. Afin d'isoler les conséquences des interférences entre ces bandes sur les performances du RFNoC, plusieurs configurations des communications à travers un RFNoC sont simulées grâce aux modèles simples. Cette exploration a permis de montrer que pour les communications de type full-duplex, il est conseillé de grouper les bandes communicantes dans une même direction sur la ligne et de ne pas allouer l'une des deux bandes de transmission situées dans la zone de transition entre les deux ensembles de bandes groupées.

Les résultats ainsi que les conséquences tirées de cet ensemble de simulations peuvent être généralisés. Ainsi, quelle que soit la topologie du RFNoC, nous conseillons d'allouer les bandes de transmissions lointaines à des couples d'émetteurs-récepteurs reliés par une courte distance de la ligne de transmission. Inversement, il faut allouer les bandes proches à des couples d'émetteurs-récepteurs reliés par une longue distance de la ligne de transmission. Cette approche permet de réduire les interférences entre bandes adjacentes.