
Introduction aux problématiques de la nanoélectronique

Ce premier chapitre aura pour vocation d'introduire les problématiques de la recherche en microélectronique et des futurs challenges qui en découlent. Nous commencerons par un rapide historique du transistor MOSFET pour aboutir sur une analyse critique des possibilités de la recherche en simulation et modélisation du transistor MOSFET. Ensuite, nous insisterons sur l'importance de mettre en place une modélisation physique suffisamment précise pour adresser des analyses allant du dispositif à l'élément de circuit. Pour finir nous présenterons les objectifs principaux de ce travail de thèse.

I.1) UN SYSTEME MICRO, NANO ET POURQUOI PAS SUB-NANOMETRIQUE ?	17
I.1.1) LE TRANSISTOR : UNE REVOLUTION INDUSTRIELLE ET CULTURELLE.....	17
I.1.2) LE TRANSISTOR D'UN POINT DE VUE SYSTEME.	20
I.1.3) LA SIMULATION : UN INVESTISSEMENT POUR NOTRE COMPREHENSION !	21
I.2) DU CONCEPT AU MOSFET.....	24
I.2.1) LE TRANSISTOR : BLOQUANT OU PASSANT ?	24
I.2.2) ELECTROSTATIQUE ET TRANSPORT ELECTRONIQUE : UN COMBAT COMMUN	26
I.3) CONCLUSION	30

I.1) Un système micro, nano et pourquoi pas sub-nanométrique ?

I.1.1) Le transistor : une révolution industrielle et culturelle

L'histoire du transistor prend sa source lors de la découverte du silicium (Si) en 1823 par J. Berzélius et l'obtention de silicium cristallin en 1854 par H. Sainte-Claire Deville. La silice n'est rien d'autre que du sable (SiO_2) et son constituant, le silicium, représente le second élément de la croûte terrestre après l'oxygène (O). En ce qui concerne les débuts de l'électronique, ils sont attribués à J.A. Fleming en 1904 avec la diode portant son nom et qui se base sur les travaux de la lampe à verre de T. Edison. Le concept fut amélioré en 1906 avec la triode de L. De Forest et l'introduction d'une grille contrôlant le déplacement des électrons. En 1910 les travaux de deux chercheurs américains, Dunwoody et Pickard, sur les cristaux aboutirent à l'invention du récepteur à galène et par la même occasion de la première radio. Par la suite, les travaux théoriques de F. Bloch (théorie cohérente de la conduction dans les solides), de Nevill F. Mott (jonction métal-semi-conducteur) ou encore le principe du transistor MOSFET (Metal Oxide Semiconductor Field Effect Transistor) énoncé par J.E. Lilienfeld ont mis en évidence que l'avenir de l'électronique résidait dans les semi-conducteurs. Il faudra néanmoins attendre les travaux de J. Bardeen, W. Brattain et W. Shockley en 1947 pour voir apparaître le transistor bipolaire à base de germanium. Il se nomme ainsi car son fonctionnement fait appel à deux types de porteurs de charges opposées : électrons et trous. Son avantage par rapport au MOSFET (lui aussi en germanium), plus performant sur le « papier », réside dans le fait qu'à l'époque il était impossible d'obtenir de bons oxydes de germanium. Ce problème sera résolu en 1960 avec D. Kahng en utilisant du silicium et de l'oxyde de silicium, deux ans après l'invention des circuits intégrés par J. Kilby et sept ans avant l'invention du CMOS (Complementary Metal Oxide Semiconductor) par F. Wanlass. La sortie du 1^{er} processeur Intel 4004 en 1971 (en technologie CMOS) est le démarrage d'une vertigineuse miniaturisation du transistor MOS qui est à ce jour encore en action.

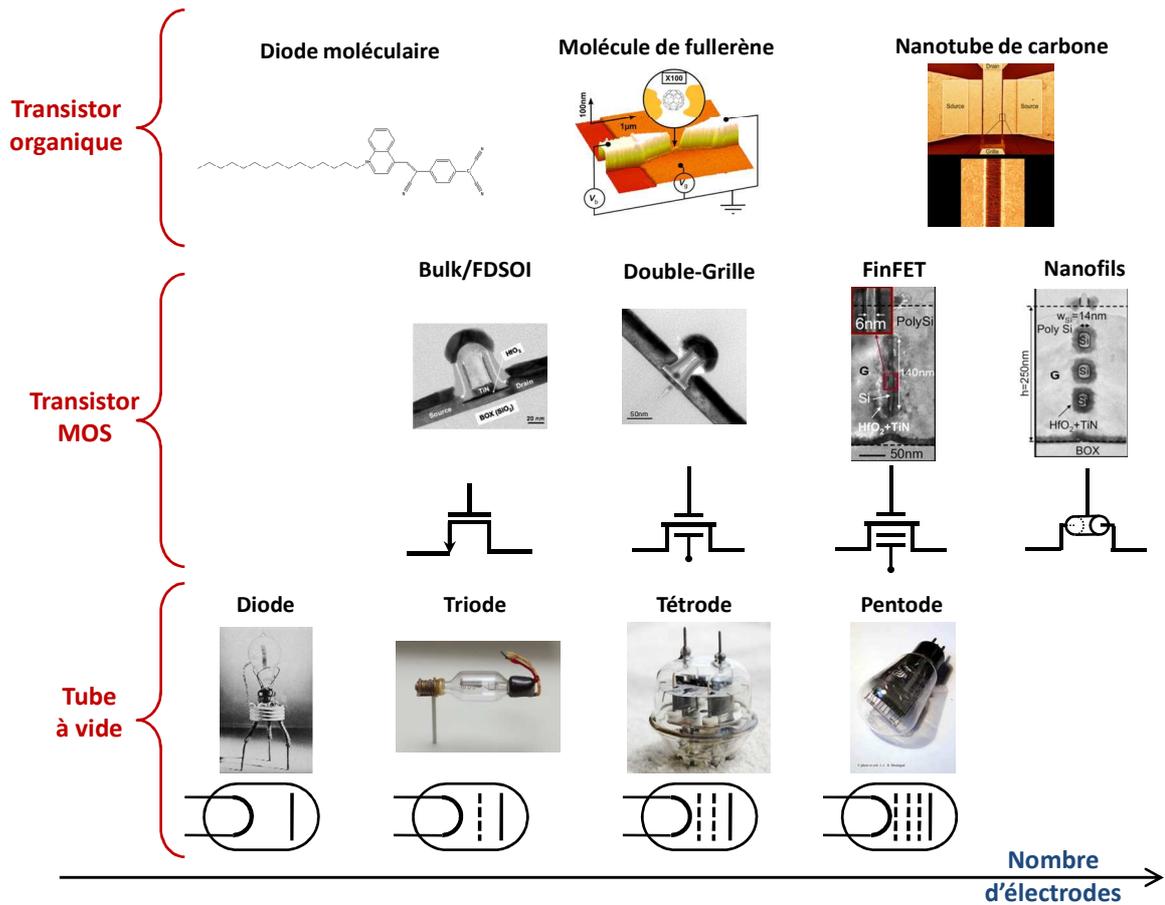


Figure I.1. Evolution des architectures des tubes et des transistors en fonction du nombre d'électrodes.

Ce que nous pouvons conclure de cette rapide bibliographie historique est que l'évolution de la microélectronique actuelle représente surtout l'aboutissement d'efforts colossaux dans le domaine de la recherche fondamentale et technologique. A ce titre, on remarquera aussi certaines similitudes entre l'évolution technologique des tubes à vide et celle des transistors (Figure I.1). Ainsi, l'apparition de nouveaux dispositifs à grille multiple (Double-Grille, nanofil ...) suit la même logique de passage de la triode à la pentode : on cherche toujours à mieux contrôler le flux d'électrons. Cette remarque n'est pas sans conséquences sur certaines conclusions de notre travail : nous verrons plus tard l'importance de bien faire la différence entre « électrostatique » et « transport électronique ». L'électrostatique représente l'influence de l'architecture (nombre de grilles, géométrie du dispositif ...) sur le flux des particules (électrons ou trous) alors que le transport électronique symbolise le comportement des particules dans le canal (interactions électron-électron, électron-phonon ...) de ces mêmes particules. A ce titre, le véritable moteur de la loi Moore (aussi appelée loi de réduction d'échelle) était au début directement lié à l'aspect électrostatique, puisque pour des transistors MOSFET d'une longueur de canal supérieur à $\sim 1 \mu\text{m}$ l'électrostatique prédomine sur le transport électronique. Par conséquent, il était plus

« pratique » de prédire les performances d'un transistor en quantifiant les paramètres majeurs (dimensions, dopages, capacité, courant ...) avec un facteur unique K [Baccarani2] et donc de prédire aisément les performances des futures technologies de transistor.

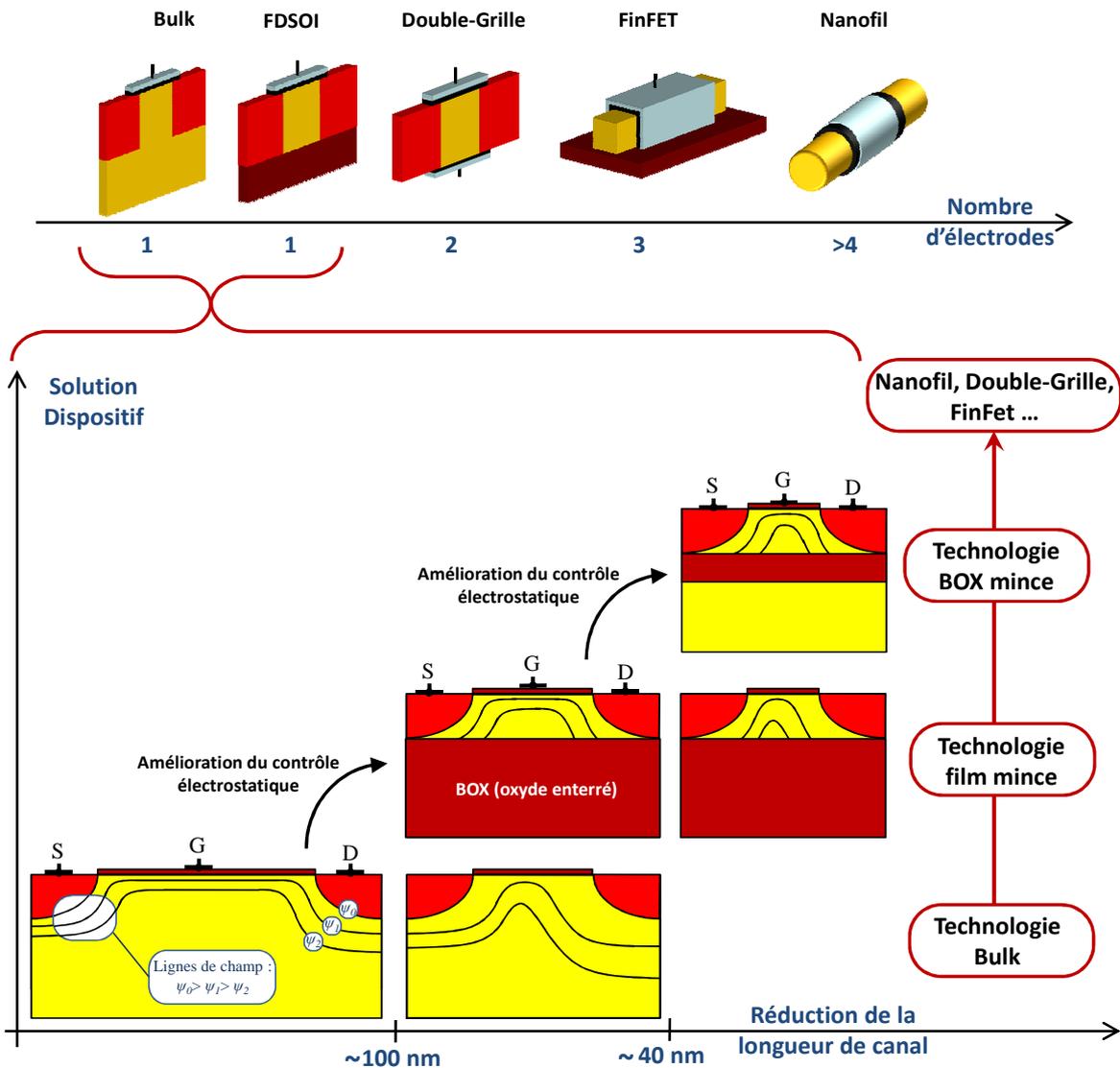


Figure I.2. Evolution des technologies SOI (Silicon On Insulator) d'un point de vue du contrôle électrostatique.

D'un point de vue technologique, l'évolution des architectures MOSFET : bulk, FDSOI, Double-Grille, FinFET ou nanofil est la conséquence des objectifs imposés par la loi de réduction d'échelle (la figure I.2 résume les différentes solutions existantes à ce jour). Prenons par exemple le cas concret de l'élaboration du transistor FDSOI (Fully Depleted Silicon On Insulator) [Andrieu] [Gallon] [Barral]. Historiquement* les technologies SOI sont apparues

* Le développement de ce type d'architecture était jusque dans les années 90 uniquement utilisé dans le domaine l'aérospatial et militaire.

comme une solution au problème de sensibilité des dispositifs bulk aux radiations ionisantes [Munteanu2]. Mais, il a été aussi observé que ce type de structure ayant un oxyde enterré avait un meilleur rendement en termes de puissance dissipée et présentait des capacités parasites plus faibles par rapport aux architectures classiques. Plus particulièrement, les architectures sur isolant totalement désertées (dépendant du dopage et de l'épaisseur de silicium), FDSOI, ont démontré leur très bonne tenue en termes de contrôle électrostatique. De même, la réduction de l'épaisseur de l'oxyde enterré a été aussi retenue comme solution car elle permet d'avoir encore* un très bon contrôle électrostatique pour des grilles plus petites et cela en gardant des structures planaires. La figure I.2 résume l'évolution des architectures sur isolant proposées pour solutionner le problème de la loi de réduction d'échèle.

I.1.2) Le transistor d'un point de vue système.

D'un point de vue économique, le monde de la microélectronique a apporté « une réduction des coûts unique dans l'histoire de l'industrie » [Fanet]. Cette affirmation, directement liée aux règles de « scaling » (la loi de Moore), s'essouffle au fil des ans : par exemple le coût de R&D (recherche et développement) normalisé par rapport au nœud technologique 0.25 μm est multiplié [Matheron] par 3 pour le nœud 0.18 μm , par 9 pour le nœud 0.9 μm et par 12 pour le nœud 0.45 μm . Il est d'ailleurs plus difficile (technologiquement parlant) de concevoir des transistors plus petits et moins chers. Par exemple, l'impact des éléments parasites, comme les résistances ou les capacités, devient incontournable (Figure II.3.a et II.3.b). Ceci s'explique visuellement sur le schéma de la figure II.3.c en comparant le volume du chemin d'accès du transistor, du contact à la jonction du transistor en passant par les vias et les différents niveaux de métallisation, comparé au transistor lui-même. Il est alors évident que les solutions technologiques s'orienteront plus au niveau système ; on citera par exemple l'intégration tri dimensionnelle empilant deux niveaux de transistors [Batude] ou l'apport de nouvelles fonctionnalités au niveau circuit pour le secteur très prometteur des MEMS (Micro Electronic Mechanical System).

* Le contrôle électrostatique d'un transistor FDSOI avec un oxyde enterré mince est comparable à un transistor Double-Grille.

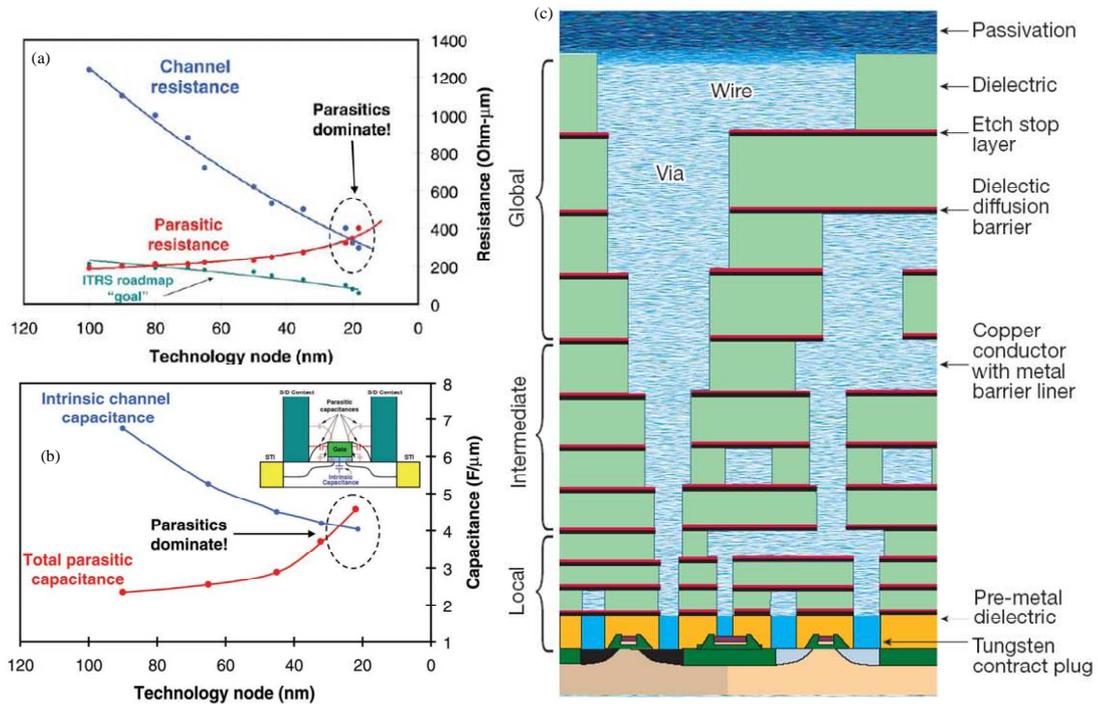


Figure I.3. Variation des résistances parasites (a) et des capacités parasites (b) en fonction du nœud technologique [Thompson] ; (c) dessin schématique du chemin d'accès d'un transistor [Peercy].

Nous arrivons donc au paradoxe suivant : comment continuer d'intégrer de plus en plus de transistors en technologie CMOS alors qu'économiquement et théoriquement parlant les solutions deviennent de plus en plus complexes à mettre en œuvre ? Il est possible que, dans le futur, les efforts de recherche se concentrent moins sur le transistor lui-même, et qu'un investissement plus important soit consacré aux problématiques au niveau système. Néanmoins, le concept du transistor ne disparaîtra pas puisque nous aurons toujours besoin de sa fonctionnalité dans tout système intégrant de nombreux calculs. Mais, il semble cependant évident que le transistor sous sa forme actuelle connaîtra un changement radical (de la même façon que le tube vide), par exemple vers une forme moléculaire. Dans tout les cas, l'étude des futures technologies nécessitera toujours une étude au niveau système.

I.1.3) La simulation : un investissement pour notre compréhension !

L'apparition et l'utilisation de la simulation numérique* sont concomitantes avec le développement des ordinateurs et de la programmation ; elle permet de calculer les divers cas d'un phénomène physique particulier. En d'autres termes, elle nous évite les tâches répétitives et

* Il est couramment admis que la simulation numérique est apparue avec le « projet Manhattan » pendant la 2nd guerre mondiale. Mais la véritable 1^{ère} simulation numérique sur ordinateur est l'expérience de Fermi-Pasta-Ulam.

parfois impossibles d'un calcul à la « main ». La simulation numérique nous permet surtout, si elle est prédictive, d'explorer à moindre coût les diverses possibilités technologiques. Pour finir, elle offre l'opportunité d'analyser les quantités physiques internes des dispositifs lors de son fonctionnement, quantités qui ne peuvent pas de surcroît être mesurées et qui sont facilement disponibles pendant une simulation numérique.

La simulation numérique est avant tout une affaire de modélisation et donc d'équation, que celle-ci soit résolue par des méthodes *ab initio*, stochastique, continue ou analytique ; seules les hypothèses de la théorie utilisée permettent de juger de la pertinence des résultats du modèle. Il est évident que la méthode de résolution des équations conditionne la complexité de la modélisation ainsi que des techniques d'implémentation/résolution sur ordinateur. De ce fait, en pratique, rares sont les simulations numériques reproduisant fidèlement les expériences réelles puisqu'elles seront limitées par la précision physique des équations mises en jeu. Néanmoins, la simulation numérique est un outil puissant qui permette d'évaluer avec une relative précision nos idées et de faire progresser rapidement notre compréhension.

En microélectronique, la simulation nous sert à évaluer l'impact des phénomènes physiques pour l'optimisation, l'amélioration et la création de dispositifs/circuits innovants pour concevoir des systèmes de plus en plus performants. Il est possible, de façon très schématique, de « diviser » le monde de la simulation en plusieurs grandes familles (méthodes) ou niveaux de modélisation (figure I.4) :

1. **Simulation numérique avancée** dédiée à l'étude de phénomènes physiques particuliers demandant une grande précision dans les approches telles que le calcul des structures de bande, le transport quantique ou la modélisation des interactions.
2. **Simulation numérique des composants et procédés technologiques** appliquée au développement et à la prédiction des performances des architectures innovantes.
3. **Simulation analytique/compacte** dédiée principalement à la simulation/conception de circuits à base de dispositifs innovants.

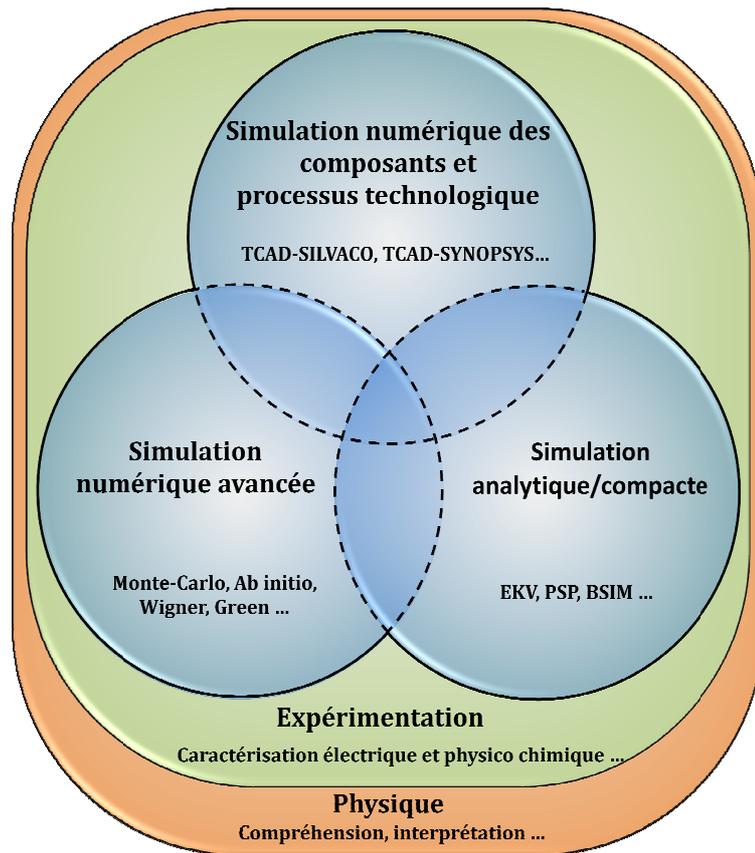


Figure I.4. Les différents niveaux de simulation. Les exemples* font référence à des approches/formalismes ou des noms de logiciel utilisés en microélectronique.

Les modèles relatifs au point 1 ne seront pas détaillés (mais utilisés) dans cette thèse (hormis une courte présentation sur leurs applications pour le transport balistique dans le chapitre III). Des travaux détaillés expliquent ces méthodes [Bescond], [Delerue], [Datta], [Dollfus], [Jaud], [Saint-Matin] ou [Querlioz]. En contre partie, les points 2 et 3 seront largement abordés dans notre travail, puisque nous développerons et utiliserons des modèles s'inscrivant dans le cadre de ces deux niveaux de simulation. Néanmoins, ces trois domaines ne sont pas indépendants, chacun apporte des réponses aux différents problèmes, ce qui nous permet de comprendre et, bien évidemment, de modéliser les différentes problématiques de la microélectronique. Par exemple, pour le transistor MOSFET nous aurons besoin de simulations ab initio pour connaître les paramètres matériaux (formation des interfaces des couches $\text{SiO}_2/\text{HfO}_2$), des approches Monte Carlo pour déterminer le type d'interactions et leurs quantités (électron-électron, électron-phonon ...), de la TCAD pour des études au niveau dispositif (comme l'étude de l'électrostatique), de la modélisation compacte pour quantifier l'impact au

* TCAD= Technology Computer Aided Design (SILVACO et SYNOPSIS sont les sociétés qui développent ce type de logiciel), EKV=modèle compact de l'École Polytechnique Fédérale de Lausanne, PSP=modèle compact de la société NXP, BSIM=modèle compact de l'université de Berkeley.

niveau circuit et **(bien sur !)** d'un bon nombre de résultats de caractérisation électrique et physico-chimique pour confirmer/infirmes nos hypothèses. Finalement, la simulation n'est qu'un élément supplémentaire pour comprendre un problème donné ; et même si cette thèse ne présentera pas de résultats relatifs à la « simulation numérique avancée » ou de la « caractérisation », les comparaisons et les discussions vis-à-vis de celles-ci seront toujours réalisées.

I.2) Du concept au MOSFET.

I.2.1) Le transistor : bloquant ou passant ?

Le principe de fonctionnement du MOSFET est présenté dans la figure I.5 : le courant est commandé par deux tensions, la tension grille-source V_{GS} qui influe sur la quantité d'électrons dans le canal (la charge) et la tension drain-source V_{DS} qui entraîne la circulation des électrons dans le canal. Pour un V_{DS} fixé, on parle alors « d'état bloqué » quand la tension V_{GS} est inférieure à la tension de seuil V_T et « d'état passant » quand V_{GS} est supérieur à V_T . Les performances des transistors MOSFET sont généralement définies à partir du ratio entre le courant I_{on} (courant de drain pour $V_{GS}=V_{DS}$ =tension d'alimentation) et le courant I_{off} (courant de drain pour $V_{GS}=0$ V et V_{DS} =tension d'alimentation). Cependant, le courant est limité par les interactions dans le canal (électron-électron, électron-phonon ...) décrites usuellement par un paramètre macroscopique : la mobilité μ_n . Les autres facteurs limitatifs sont souvent dépendants du type d'architecture ou de matériau comme les fuites de grille ou encore les fuites de jonction.

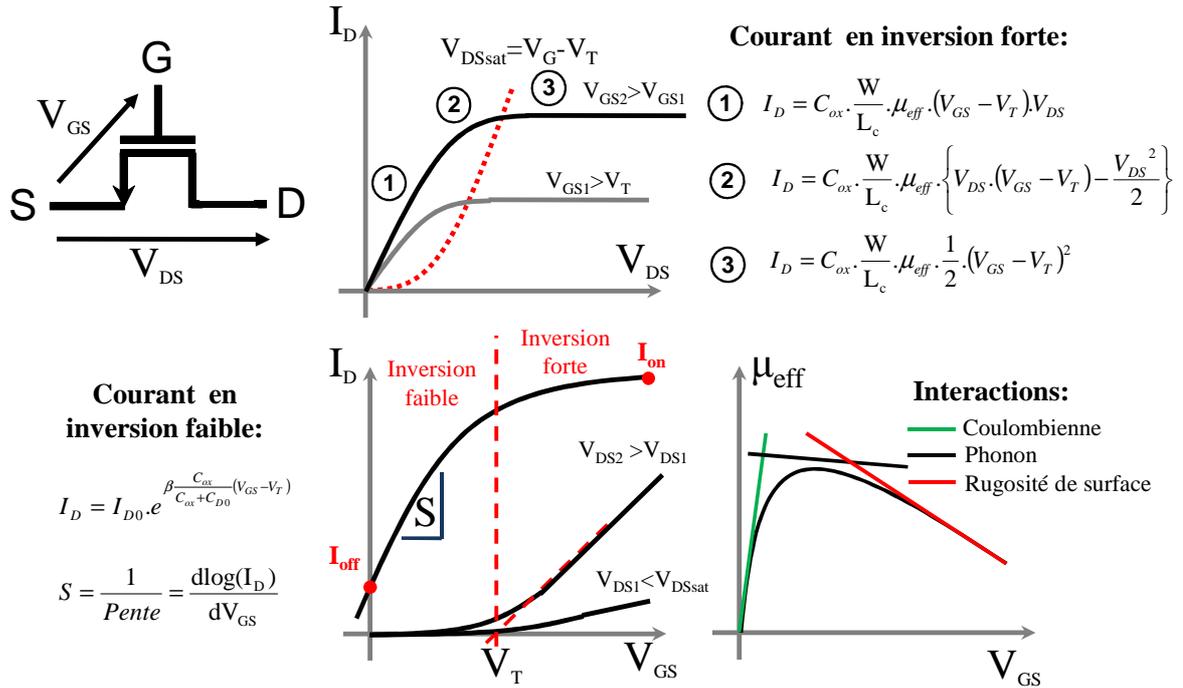


Figure I.5. Schéma équivalent, caractéristiques électriques I_D - V_{DS} et I_D - V_{GS} et mobilité d'un transistor nMOSFET [Mathieu] : 1=régime ohmique/linéaire, 2=régime non ohmique/linéaire et 3=régime de saturation (W est la largeur du transistor, L_c est la longueur du canal et C_{ox} est la capacité d'oxyde).

En absence du champ électrique, les porteurs libres (électrons ou trous) ont un mouvement Brownien et leur déplacement moyen est nul. Lorsque l'on applique un champ électrique \mathbf{E} un certain nombre de collisions auront lieu, collisions décrites par une force de type visqueux ($-\mathbf{f}_r \cdot \mathbf{v}_d$). Lorsqu'on applique le principe fondamental de la dynamique en régime permanent [Masson], on obtient :

$$\mathbf{a} = q \cdot \mathbf{E} / m_0 - \mathbf{v}_d / \tau_r = 0 \Rightarrow \mathbf{v}_d = q \cdot \mathbf{E} \cdot \tau_r / m_0 = \mu_n \mathbf{E} \quad (\text{I.1})$$

où \mathbf{a} est l'accélération et τ_r est le nombre moyen de collisions par unité de temps. Dans la majorité des cas trois mécanismes influent sur la mobilité : les collisions Coulombienne (dopants) correspondant à la mobilité μ_c , les collisions avec le réseau (phonons) correspondant à la mobilité μ_{ph} et les collisions avec la rugosité de surface (interactions avec la surface Si/SiO₂) correspondant à la mobilité μ_{sr} . La mobilité est régie par la loi de Matthiessen (figure I.5) :

$$\mu_{eff}^{-1} = \mu_c^{-1} + \mu_{ph}^{-1} + \mu_{sr}^{-1} \quad (\text{I.2})$$

La relation empirique pour le champ fort s'écrit alors [Sodini] [Canali] [Lombardi] :

$$\mu_n = \frac{\mu_{eff}}{\left(1 + \left(\frac{E}{E_c}\right)^\theta\right)^{1/\theta}} \quad (I.3)$$

où E_c est le champ critique (10^4 V.cm^{-1}) et $\theta=1$ ou 2^* . D'un point de vue transport électronique, lorsque le temps moyen entre deux collisions est sensiblement égal au temps que met un électron pour aller de la source au drain, on parle de transport balistique puisque la probabilité d'avoir une collision est quasi nulle. Pour mieux définir ce transport balistique, on utilise le terme de libre parcours moyen, qui caractérise la distance entre deux collisions (λ ou $l_{pm}=v_{th}.\tau_r$). L'opposé du transport balistique est bien évidemment le transport diffusif qui se caractérise par un grand nombre d'interactions. La définition du transport quasi-balistique est plus floue et nous l'aborderons dans le chapitre II de façon précise.

I.2.2) Electrostatique et transport électronique : un combat commun

Notre but n'étant pas de reprendre les explications détaillant les différents régimes du transistor MOSFET [Mathieu], dans ce paragraphe, nous expliquerons sommairement l'influence de la variation conjointe de la longueur de canal, de la mobilité et des résistances d'accès sur le courant de drain. Pour cela, nous partirons de l'équation en courant dans le régime non-linéaire [Mathieu] [Saint-Matin] [Baccarani] avec une mobilité dépendante du champ électrique parallèle (champ drain-source) considéré comme constant[†] :

$$I_D = C_{ox} \cdot \frac{W}{L_c} \cdot \left\{ \frac{\mu_{eff}}{1 + \mu_{eff} \cdot V_{DS} / (v_{sat} \cdot L_c)} \right\} \cdot \left\{ V_{DS} \cdot (V_{GS} - V_T) - \frac{V_{DS}^2}{2} \right\} \quad (I.4)$$

où W est la largeur du transistor, L_c est la longueur du canal, C_{ox} est la capacité d'oxyde et v_{sat} est la vitesse de saturation du silicium. Pour obtenir une description complète de la caractéristique $I_D V_D$ (courant en fonction de V_{DS}), nous devons déterminer le point de saturation. Il faut pour cela calculer l'extremum de l'équation précédente :

$$\left(\frac{dI_D}{dV_{DS}} = 0 \right)_{V_{DS}=V_{DSsat}} \Rightarrow V_{DSsat} = -\frac{v_{sat}}{\mu_{eff}} \cdot L_c + \sqrt{\left(\frac{v_{sat}}{\mu_{eff}} \cdot L_c \right)^2 + 2 \cdot (V_{GS} - V_T) \cdot \left(\frac{v_{sat}}{\mu_{eff}} \cdot L_c \right)} \quad (I.5)$$

* Le champ critique E_c ainsi que la puissance θ sont des paramètres de calibration qui dépendent du type de matériau et de porteur considéré (électron ou trou). Plus de détails sur cette méthode sont donnés dans la référence Sodini *et al* [Sodini].

[†] Cette équation se retrouve à partir du modèle de transport Dérive-Diffusion que nous définirons par la suite. L'hypothèse du champ constant n'est pas valide pour des longueurs de canal inférieures à 1000 nm, mais elle sera suffisante pour l'étude présente.

Pour obtenir le courant en régime saturé il suffit de calculer I_D pour $V_{DS}=V_{DSsat}$. Dans le cas où le terme $(v_{sat} \cdot L_c / \mu_{eff})$ devient important on retrouve la tension de saturation du cas classique où la dépendance de la mobilité au champ parallèle devient négligeable [Mathieu] : $V_{DSsat}=V_{GS}-V_T$. Nous pouvons aller plus loin en considérant les résistances d'accès [Mathieu] [Saint-Martin] :

$$I_D = C_{ox} \cdot \frac{W}{L_c} \cdot \left\{ \frac{\mu_{eff}}{1 + \mu_{eff} \cdot V'_{DS} / (v_{sat} \cdot L_c)} \right\} \cdot \left\{ V'_{DS} \cdot (V'_{GS} - V_T) - \frac{V'^2_{DS}}{2} \right\} \quad (I.6)$$

où $V'_{DS}=V_{DS}-2 \cdot R_{acc} \cdot I_D$ et $V'_{GS}=V_{GS}-R_{acc} \cdot I_D$ avec $R_{acc}=R_{acc,S}=R_{acc,D}$ les résistances d'accès de source et de drain. Nous calculons ici également le point de saturation. Pour cela, il faut résoudre l'équation (I.6), puis déterminer la tension de saturation de cette solution. Introduisons tout d'abord quelques variables :

$$\eta = V_{GS} - V_T ; \beta = W \cdot C_{ox} \cdot v_{sat} ; \zeta = v_{sat} \cdot L_c / \mu_{eff} \quad (I.7)$$

L'équation (I.5) se réécrit de la façon suivante, en posant $V_{GS}=V_G$, $V_{DS}=V_D$ et $I_D=I$:

$$I = \frac{\beta}{\zeta + (V_D - R_{acc} \cdot I)} \cdot \left\{ (V_D - R_{acc} \cdot I) \cdot \eta - \frac{(V_D - R_{acc} \cdot I)^2}{2} \right\} \quad (I.8)$$

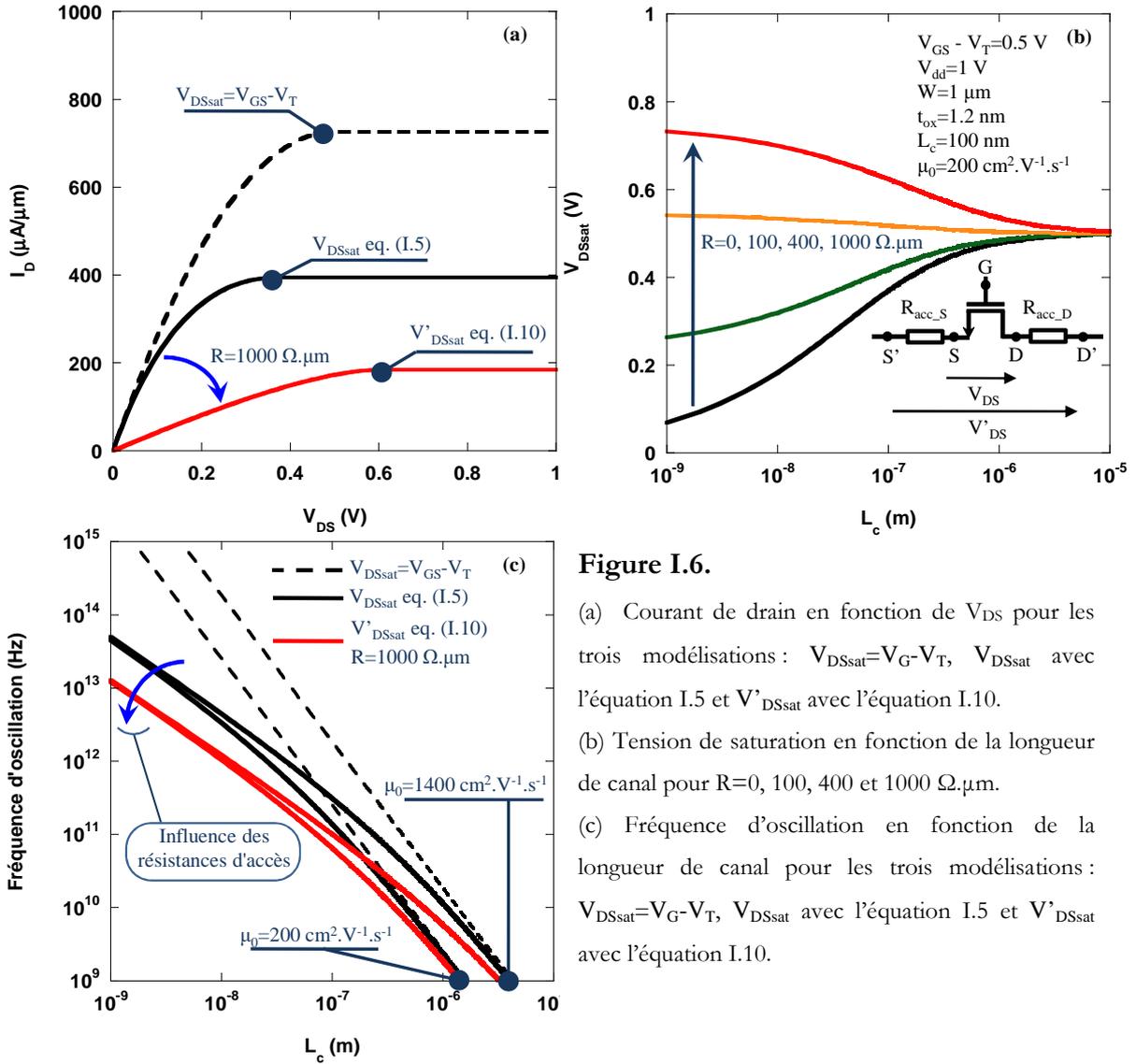
La solution de l'équation précédente est alors :

$$I = \frac{1}{8 \cdot R_{acc}} \cdot \left(\frac{2 \cdot V_D \cdot (1 - \beta \cdot R_{acc}) + 2 \cdot \zeta + 4 \cdot \beta \cdot \eta \cdot R_{acc}}{+ 2 \left(\begin{array}{l} V_D^2 \cdot (1 + 2 \cdot \beta \cdot R_{acc} + 2 \cdot \zeta + \beta^2 \cdot R_{acc}^2) \\ + 2 \cdot V_D \cdot (\zeta - 2 \cdot \eta \cdot \beta \cdot R_{acc} - \zeta \cdot \beta \cdot R_{acc} - 2 \cdot \eta \cdot \beta^2 \cdot R_{acc}^2) \\ + \zeta^2 + 4 \cdot \eta \cdot \zeta \cdot \beta \cdot R_{acc} + 4 \cdot \eta^2 \cdot \beta^2 \cdot R_{acc}^2 \end{array} \right)^{\frac{1}{2}}} \right) \quad (I.9)$$

La tension de saturation est égale à :

$$V'_{DSsat} = \frac{1}{(1 + \beta \cdot R_{acc} \cdot (2 + \beta \cdot R_{acc}))} \cdot \left(\begin{array}{l} -\zeta + \beta \cdot R_{acc} \cdot (2 \cdot \eta \cdot \beta \cdot R_{acc} + 2 \cdot \eta + \zeta) \\ \pm \left(\begin{array}{l} \zeta^2 \cdot (1 - 2 \cdot \beta \cdot R_{acc} + \beta^2 \cdot R_{acc}^2) \\ + 2 \cdot \eta \cdot \zeta \cdot (1 - \beta \cdot R_{acc} - \beta^2 \cdot R_{acc}^2 + \beta^3 \cdot R_{acc}^3) \end{array} \right)^{\frac{1}{2}} \end{array} \right) \quad (I.10)$$

Dans l'équation (I.10), le signe dépend de la valeur de la résistance : si $R_{acc} < I/\beta$ le signe sera négatif et si $R_{acc} > I/\beta$ le signe sera positif. Nous disposons donc d'un modèle très simple (voire scolaire), totalement analytique et prenant en compte l'influence conjointe de la mobilité et des résistances d'accès. Cependant, plusieurs phénomènes sont sciemment ignorés, comme les effets de confinement quantique ou les effets de canal court qui ont un impact important sur le courant. C'est pour cela que les valeurs obtenues ne reflètent certainement pas la réalité des dispositifs expérimentaux, mais nos conclusions n'en seront pas modifiées.


Figure I.6.

(a) Courant de drain en fonction de V_{DS} pour les trois modélisations : $V_{DSsat} = V_G - V_T$, V_{DSsat} avec l'équation I.5 et V'_{DSsat} avec l'équation I.10.

(b) Tension de saturation en fonction de la longueur de canal pour $R = 0, 100, 400$ et $1000 \Omega \cdot \mu\text{m}$.

(c) Fréquence d'oscillation en fonction de la longueur de canal pour les trois modélisations : $V_{DSsat} = V_G - V_T$, V_{DSsat} avec l'équation I.5 et V'_{DSsat} avec l'équation I.10.

Considérons d'abord les caractéristiques $I_D - V_D$ d'un transistor nMOSFET présentées dans la figure I.6.a. Dans cette figure 3 cas sont illustrés : le cas classique [Mathieu] (la tension de saturation est égale à $V_G - V_T$), le cas considérant uniquement l'influence sur le courant de la mobilité et le cas prenant en compte l'effet de la mobilité et avec des résistances d'accès de $1000 \Omega \cdot \mu\text{m}$. On remarque clairement que le cas classique donne la valeur de courant la plus forte puisque ce cas ne prend pas en compte la notion de vitesse saturation (équation (I.5)) qui réduit le courant (comme illustré sur la figure I.6.a). Si nous prenons en compte les résistances d'accès, le courant diminue et le point de saturation augmente en V_{DS} . Pour bien mettre en évidence l'impact des résistances d'accès, la figure I.6.b représente la tension de saturation pour plusieurs résistances d'accès en fonction de la longueur de canal. Comme attendu, les résistances d'accès jouent un rôle important sur le courant lorsque la longueur de canal diminue. Ces résultats

montrent aussi que, pour les longueurs de canal inférieures à environ 1 μm , l'influence des résistances d'accès devient plus importante que celle de la mobilité.

Le dernier graphique (figure I.6.c) représente la fréquence d'oscillation ($f=\tau^{-1}$ et $\tau=C_{ox}\cdot W\cdot L_c\cdot V_{dd}/I_D$) en fonction de la longueur de canal pour deux valeurs de mobilité : 200 $\text{cm}^2\cdot\text{V}^{-1}\cdot\text{s}^{-1}$ et 1400 $\text{cm}^2\cdot\text{V}^{-1}\cdot\text{s}^{-1}$, et cela pour les trois cas énumérés précédemment. Ce graphique illustre parfaitement la problématique actuelle en microélectronique et rejoint nos remarques précédentes (figure I.3) : le gain en fréquence (ou gain en courant) n'est que légèrement influencé par la mobilité pour des longueurs de canal extrêmement petites (2 courbes noires ou rouges se rejoignant sur la figure I.6.c). Dans ce cas l'influence des résistances d'accès devient indiscutable ; ce sont alors ces résistances d'accès qu'il faudra prendre en compte dans nos futures modélisations pour reproduire fidèlement les caractéristiques en courant.

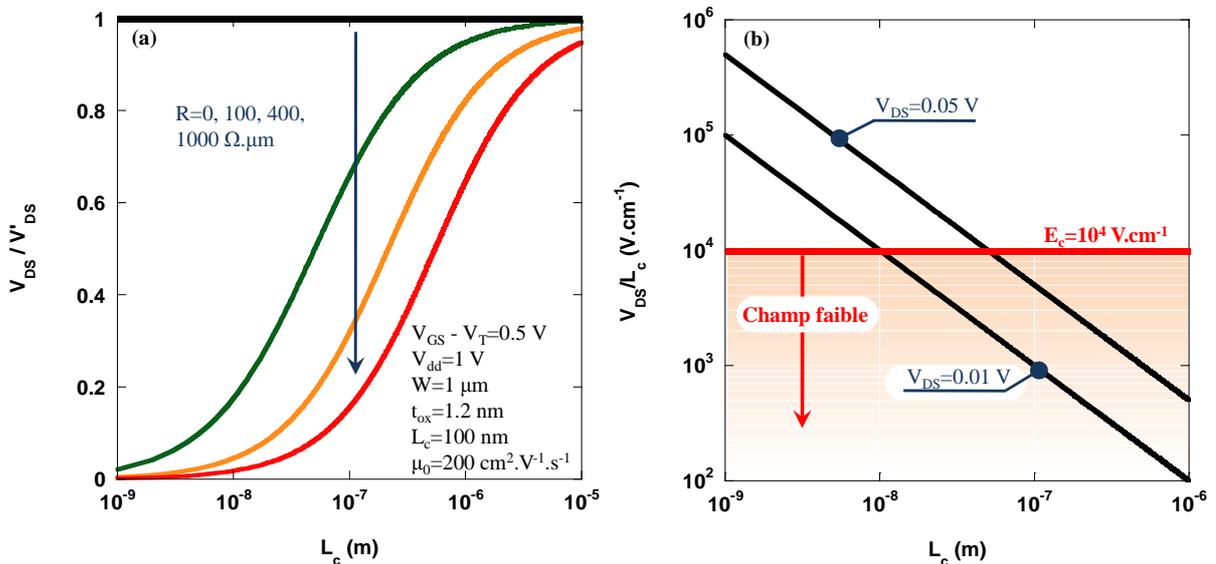


Figure I.7. (a) Tension au bornes du canal (normalisée) en fonction de la résistance d'accès et (b) calcul du champ électrique pour $V_{DS}=0.05 \text{ V}$ et $V_{DS}=0.01 \text{ V}$.

Ce modèle illustre aussi les problématiques de l'extraction de la mobilité à champ faible. En caractérisation électrique, la mobilité à faible champ est extraite à partir des courants de drain mesurés pour un V_{DS} faible [Barral]. Sur la figure I.7.a nous avons tracé la valeur de la tension aux bornes du canal en fonction de la longueur du canal. On identifie clairement que, plus la longueur du canal est faible, plus la chute de la tension aux bornes du canal est fortement dépendante des résistances d'accès. Dans les méthodes d'extraction il devient alors plus difficile d'isoler l'impact

* La valeur des mobilités n'est pas prise au hasard puisque 200 $\text{cm}^2\cdot\text{V}^{-1}\cdot\text{s}^{-1}$ est la mobilité moyenne des dispositifs ultimes utilisés au LETI [Barral] [Andrieu] [Dupré] et 1400 $\text{cm}^2\cdot\text{V}^{-1}\cdot\text{s}^{-1}$ est la valeur dans le silicium (massif) non dopé (intrinsèque).

des résistances d'accès [Barral]. Une mobilité « sous-estimée » est extraite lorsque les résistances séries ne sont pas exactement connues. Ceci a des conséquences dramatiques pour l'analyse du transport puisque la mobilité (ou le libre parcours moyen) est l'image de la qualité du transport des porteurs dans le canal. De même, la notion de champ faible ($<E_c$) peut être remise en question : la figure II.7.b montre qu'extraire μ_{eff} pour un $V_{DS}=0.05$ V n'est plus valide pour des longueurs de canal inférieures à 100 nm puisque la condition de champ faible n'est plus remplie. Ce problème a été largement abordé et en grande partie résolu par Barral *et al* [Barral] avec des méthodes d'extraction très performantes pour des $V_{DS}=0.01$ V*.

I.3) Conclusion

Dans ce chapitre nous avons expliqué l'évolution du transistor et ses limites ; dans le cadre actuel une question simple se pose : quelles sont les axes de travail possibles pour le domaine de la simulation/modélisation ? Comme l'un des titres des paragraphes précédant le fait sous-entendre, le niveau « système » joue un rôle crucial : le challenge actuel est donc d'être capable de partir d'une physique « relativement précise » pour modéliser les dispositifs innovants et évaluer leur impact sur des éléments de circuits [Munteanu2]. Cet objectif cadre parfaitement avec la recherche appliquée puisqu'elle permet, dans une certaine mesure, de donner des réponses suffisamment claires pour orienter les choix technologiques. Pour cela il faudra construire un modèle analytique et le valider ; nous développerons donc dans ce travail (cf chapitre II, III et IV) des approches analytiques permettant de décrire précisément les principaux phénomènes physiques du transistor MOSFET. Pour cela notre travail doit prendre en compte plusieurs facteurs. D'une part, il semble fondamental de comprendre les différents formalismes théoriques et les modèles associés en prenant en compte les contraintes des dispositifs actuels et en gardant à l'esprit que ces dispositifs sont utilisés dans un environnement circuit. D'autre part, il faudra impérativement comparer/confronter ce modèle à plusieurs autres approches plus « physiques » ainsi que des résultats de caractérisation électrique pour affirmer/infirmes nos hypothèses. Enfin, dans la mesure du possible nous répondrons à certaines questions de façon quantitative pour démontrer l'impact du transport électronique (ballistique/quasi-ballistique) sur le fonctionnement de quelques dispositifs et éléments de circuit.

* C'est la raison majeure de l'utilisation des ces excellents résultats expérimentaux pour valider nos approches dans les chapitres III et IV.