

Sommaire

<i>Introduction générale.....</i>	<i>(1)</i>
-----------------------------------	------------

Chapitre I : Rapport de vitesse & Capteurs

<i>I.1 Rapport de vitesse</i>	<i>(3)</i>
<i>I.1.1.Définition</i>	<i>(3)</i>
<i>I.1.2. Présentation de la boite de vitesse</i>	<i>(3)</i>
<i>I.1.2.1.Introduction</i>	<i>(3)</i>
<i>I.1.2.2. Principe de fonctionnement d'une boite de vitesse</i>	<i>(6)</i>
<i>I.1.2.3. Principe de fonctionnement (1/1)</i>	<i>(7)</i>
<i>I.1.2.4.PRINCIPE DE FONCTIONNEMENT (2/2).....</i>	<i>(8)</i>
<i>I.1.2.5.Caractéristique.....</i>	<i>(9)</i>
<i>I.2. Les Capteurs</i>	<i>(10)</i>
<i>I.2.1. Généralités sur les capteurs</i>	<i>(10)</i>
<i>I.2.2.Critères de classification des capteurs.....</i>	<i>(11)</i>
<i>I.2.3. Grandeurs caractéristiques des capteurs.....</i>	<i>(12)</i>
<i>I.2.3.1. La mesurande</i>	<i>(12)</i>
<i>I.2.3.2.Grandeurs d'influence</i>	<i>(13)</i>
<i>I.2.3.3.Les caractéristiques d'un capteur</i>	<i>(14)</i>
<i>I.2.3.3.1.L'étendue de mesure</i>	<i>(14)</i>

<i>I.2.3.3.2.La résolution</i>	<i>(14)</i>
<i>I.2.3.3.3.La sensibilité</i>	<i>(14)</i>
<i>I.2.3.3.4.La précision</i>	<i>(15)</i>
<i>I.2.3.3.5.La rapidité</i>	<i>(15)</i>
<i>I.2.3.3.6.La linéarité</i>	<i>(15)</i>
<i>I.2.4.Classification des capteurs</i>	<i>(15)</i>
<i>I.2.4.1.Les capteurs actifs</i>	<i>(15)</i>
<i>I.2.4.1.1. L'effet Hall</i>	<i>(16)</i>
<i>I.2.4.1.2.Effet thermoélectrique (ou effet Seebeck)</i>	<i>(17)</i>
<i>I.2.4.1.3. Effet d'induction électromagnétique</i>	<i>(17)</i>
<i>I.2.4.1.4.Effet piézoélectrique</i>	<i>(17)</i>
<i>I.2.5.2.Les capteurs passifs</i>	<i>(18)</i>
<i>I.2.6 Les Capteurs de Vitesse</i>	<i>(19)</i>

Chapitre II: Etude des différents constituants de l'indicateur étudié

<i>II. 1 Etude des différents éléments constituant notre montage</i>	<i>(22)</i>
<i>II.1.1 : Les portes universelles</i>	<i>(22)</i>
<i>II.1.1.1. Les portes logiques AND et NAND</i>	<i>(23)</i>
<i>II.1.1.2. Les portes logiques OR et NOR</i>	<i>(24)</i>
<i>II. 1.2. Bascule</i>	<i>(25)</i>
<i>II. 2.2.1. Bascule RS</i>	<i>(25)</i>
<i>II.2.3. Compteur/Décompteur</i>	<i>(27)</i>

II.2.3.1. Définition	(27)
II.2.3.1.1. Classification des compteurs	(28)
II.2.3.1.1.1 Définition du compteur synchrone	(29)
II.2.4.Décodeur	(30)
II.2.4.1. Définition	(30)
II.2.5: Afficheur	(30)
II.3. Conclusion	(31)

Chapitre III:Analyse du circuit

III.1 Analyse du circuit	(32)
III.2Chronogrammes.....	(35)
III.2.1 Compteur/Décompteur IC4029	(37)
II.3.Circuit imprimé	(39)

Conclusion

Conclusion Générale.....	(43)
---------------------------------	-------------

Bibliographie

Annexe

Data sheet

Liste des figures

Chapitre I: Rapport de vitesse & Capteurs

Figure I.1 Représentation d'une boîte à vitesse	(3)
Figure I.2 croquis d'une boîte de vitesse	(5)
Figure I.3 les arbres avec des pignons	(6)
Figure I.4 Boîte vitesse et son branchement avec la vitesse	(7)
Figure I.5: Vue d'un ensemble de pignons	(7)
Figure I.6 .les engranges	(9)
Figure I.7. Fonctionnement de la boîte à vitesse	(10)
Figure I.8: Schéma synoptique de la mécanique d'un véhicule.....	(10)
Figure I.9. Principe d'un capteur	(13)
Figure I.10. Etendue de mesure et courbe d'étalonna.....	(14)
Figure : I.11. Graphe de sensibilité	(15)
Figure I.12. Schéma d'effet de Hall	(16)
Figure I.13. Schéma de l'effet Seebeck	(17)
Figure I.14. Schéma d'effet d'induction électromagnétique	(17)
Figure I.15. Mise en évidence de l'effet piézoélectrique	(18)

Chapitre II: Etude des différents constituants de l'indicateur étudié

Figure II.1. Schéma synoptique de notre montage.....	(21)
---	-------------

<i>Figure II.2. Schéma électrique de l'indicateur de rapport de vitesse étudié</i>	<i>.....(22)</i>
<i>Figure II.3. Porte logique AND.....</i>	<i>.....(23)</i>
<i>Figure II.4. Porte logique NAND.....</i>	<i>.....(23)</i>
<i>Figure II.5. Symbole d'une porte OR</i>	<i>.....(24)</i>
<i>Figure II.6 Symbole d'une porte NOR</i>	<i>.....(25)</i>
<i>Figure II.7 Bascule RS.....</i>	<i>.....(26)</i>
<i>Figure II.8 Chronogramme de bascule RS</i>	<i>.....(27)</i>
<i>Figure II.9 Compteur synchrone modulo 16</i>	<i>.....(29)</i>
<i>Figure II.10 Chronogramme de compteur synchrone modulo 16</i>	<i>.....(29)</i>
<i>Figure II.11 Afficheur 7 segments</i>	<i>.....(31)</i>

Chapitre III :Analyse du circuit

<i>Figure III.1 : Schéma électrique de l'indicateur de rapport cyclique pour motocyclette</i>	<i>.....(32)</i>
<i>Figure III.2 Schéma du l'indicateur de rapport cyclique pour motocyclette (isis).....</i>	<i>.....(35)</i>
<i>Figure III.3 Chronogramme de des 3 bascules avec la porte AND.....</i>	<i>.....(36)</i>
<i>Figure III.4 Chronogramme de comptage pour conteur/décompteur CD40292.....</i>	<i>.....(37)</i>
<i>Figure III.5 Chronogramme de décomptage pour conteur/décompteur CD4029.....</i>	<i>.....(38)</i>

Figure III.6 Schéma de circuit imprimé de l'indicateur de rapport cyclique pour motocyclette(39)

Figure III.7 Schéma de circuit imprimé de l'indicateur de rapport cyclique pour motocyclette (3D)(39)

Figure III.8 Circuit imprimé de l'indicateur de rapport cyclique pour motocyclette(40)

Figure III.9 Circuit imprimé de l'afficheur de l'indicateur de rapport cyclique pour motocyclette(40)

Figure III.10 L'indicateur de rapport cyclique pour motocycle(41)

Figure III.11 L'afficheur de l'indicateur de rapport cyclique pour motocyclette(41)

Figure III.12 Micro-inverseur à retour automatique (micro-rupteur)(42)

Figure III.13 L'emplacement de micro-inverseur à retour automatique dans une lamelle de zinc de motocyclette(42)

Figure III.14 L'emplacement lamelle de zinc à la motocyclette(42)

Conclusion générale

Figure Indicateur de rapport de vitesse.....(43)

Liste des tableaux

Chapitre I : Rapport de vitesse & Capteurs

<i>Table I.1 différentes parties constituant la boîte à vitesse représentée en figure 1.2.....</i>	<i>(5)</i>
<i>Table I.2. Classification des capteurs</i>	<i>(12)</i>
<i>Table I.3. Données des quelques capteurs actifs.....</i>	<i>(16)</i>
<i>Table I.4. Données des quelques capteurs passifs.....</i>	<i>(19)</i>
<i>Table I.5 : Caractéristiques des tachymètres.....</i>	<i>(20)</i>

Chapitre II: Etude des différents constituants de l'indicateur étudié

<i>Table II. 1. Table de vérité de la porte AND et NAND.....</i>	<i>(24)</i>
<i>Table II.2. Table de vérité des portes OR et NOR.....</i>	<i>(25)</i>
<i>Table II.3. Table de vérité de bascule RS.....</i>	<i>(27)</i>

Introduction

Introduction générale

Introduction générale

Chaque propriétaire d'un véhicule ou d'une motocyclette est bien curieux de savoir à chaque instant dans quel rapport se trouve sa boîte de vitesse, ce qui lui évitera dans bien des cas de démarrer en seconde au passage au feu vert d'un feu qui était au rouge.

C'est ainsi que notre travail a consisté à étudier puis à réaliser pratiquement un montage indicateur de rapport pour motocyclette qui permettra justement de déterminer à tout moment ce rapport. Cet indicateur peut en fait être considéré tout simplement comme un afficheur numérique qui indique le rapport engagé de la moto.

Il est bien évidemment aisé de rappeler que nous ne sommes pas tous égaux face à cette préoccupation, il y a bien entendu des avantagés. Cependant, il est nécessaire de rappeler que toutes les motos ne sont pas équipées de cet accessoire. On cite l'exemple de quelques motos équipées d'origine d'un indicateur de rapport engagé intégré directement dans le compteur c'est le cas de la Suzuki GSR 600 / 750, Triumph Street Triple, Kawasaki Zx-6R, etc ... Cependant ce type d'engins de luxe est relativement onéreux. L'indicateur de rapport de vitesse dont ces engins sont dotés est un indicateur de rapport engagé intégrant un processeur qui analyse les différents rapports en fonction du régime moteur et la vitesse de la moto puis indique à l'afficheur le rapport engagé. Il convient à toutes les motos et existe sous différents modèles. Notre travail quant à nous consiste à réaliser un indicateur assez simple et peu coûteux pouvant s'adapter à différents d'engins qui n'en dispose pas.

Ainsi notre mémoire sera scindé en trois chapitres :

- ✓ *Le premier consacré à présenter les boîtes de vitesse, expliquer brièvement leur fonctionnement, on présentera dans ce même chapitre les capteurs.*

LE NUMERO 1 MONDIAL DU MÉMOIRES

Introduction générale

- ✓ *Le second chapitre sera consacré à présenter les différents étages constituant notre indicateur de rapport de la boîte de vitesse.*
- ✓ *le troisième et dernier chapitre sera consacré à l'analyse du circuit et à la présentation des différents résultats, chronogrammes et aux différentes mesures effectués aux différents nœuds de notre indicateur de rapport de vitesse.*

Chapitre I: Rapport de vitesse & Capteurs

Chapitre I: Rapport de vitesse & Capteurs

I.1 Rapport de vitesse

I.1.1.Définition

Le rapport de vitesse est considéré comme une transmission qui existe entre deux ou plusieurs des engrenages dans une boîte de vitesse d'une automobile ou d'une moto ou d'une machine permettant de changer le régime de vitesse. Notons que chaque régime a son propre rapport de vitesse.

I.1.2. Présentation de la boîte de vitesse

I.1.2.1.Introduction



Figure I.1 Représentation d'une boîte à vitesse [3].

Une boîte de vitesses est en fait un dispositif considéré comme étant mécanique, ou plus généralement un dispositif mécatronique, ce dernier permet d'adapter la transmission d'un mouvement existant entre un arbre moteur et un arbre récepteur. La boîte de vitesses est généralement utilisée dans divers contextes, on citera entre autres les machines -outil, véhicules, automobiles terrestre....., son cas d'utilisation la plus fréquente est la transformation et la transmission de la puissance d'un moteur ; ceci peut se faire en augmentant le couple moteur reçu du moteur. De ce fait, les pièces entraînées tournent moins vite que l'axe moteur lui-même et ceci de par la démultiplication. Cela a pour effet de multiplier le couple transmis à ces pièces.

Chapitre I: Rapport de vitesse & Capteurs

En proposant plusieurs coefficients de réduction dits aussi de démultiplication, et dénommés en fait rapports de transmission, la boîte de vitesses est par conséquent l'élément central qui permet d'ajuster en fonction des différentes situations dynamiques, et de manière très variable, pour vaincre la résistance à l'avancement au démarrage ou à l'avancement qui varie en fait suivant les conditions de roulage des véhicules. La plupart des boîtes de vitesses sont à rapports discrets, les différentes démultiplications sont alors assurées par l'utilisation d'engrenages. En effet cette solution t semble être la solution la plus efficace, elle a de ce fait été exclusivement retenue.

Il est à noter qu'un moteur alternatif à combustion interne tourne perpétuellement bien plus vite que les roues du véhicule qu'il est amené à propulser. La vitesse de l'engin à propulser est usuellement éminemment variable alors que le régime de rotation de son moteur doit non seulement rester à l'intérieur d'une zone comprise entre un maximum et un minimum, mais aussi le plus près possible de son point de rendement le plus favorable qui se déplace en fait en fonction de la puissance requise. Il est donc nécessaire de prévoir un système qui permettra de varier le rapport des vitesses de rotation entre les roues et le moteur. Ceci peut donc, comme nous l'avons cité précédemment, être réalisé par l'utilisation d'une série d'engrenages de nombres de dents respectifs situés dans différents enclos dans un carter étanche partiellement rempli d'huile. [3]

Chapitre I: Rapport de vitesse & Capteurs

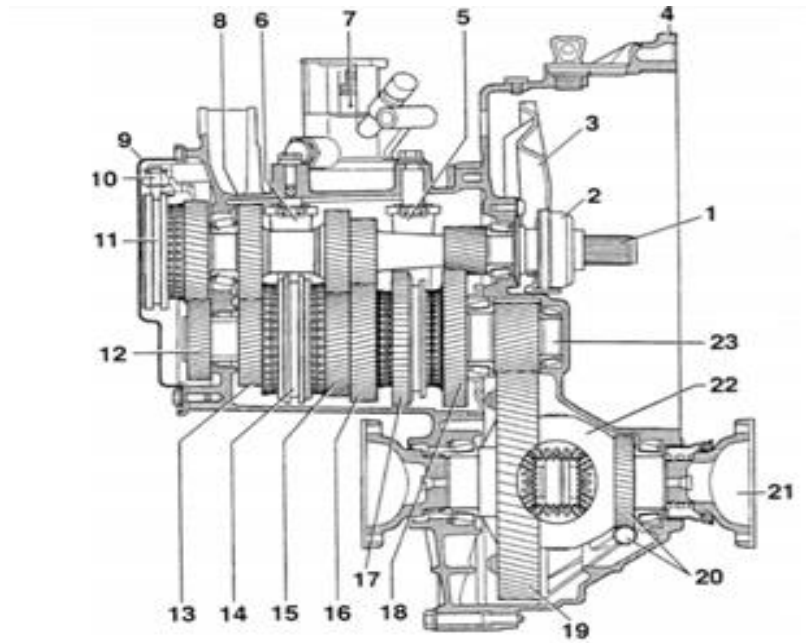


Figure I.2 croquis d'une boîte de vitesse [16].

Numéro	Nom de la pièce constituant la boîte de vitesse
1	Arbre Primaire
6	Fourchette du 3 ^{eme} /4 ^{eme}
8	Carter de boites de vitesse
11	Baladeur de 5 ^{eme}
12	Pignon mené de 5 ^{eme}
15	Pignon mené de 3 ^{eme}
16	Pignon mené de 2 ^{eme}
17	Baladeur/Synchroniseur de 2 ^{eme} /1 ^{ère} avec la MA
19	Couronne de différentiel
22	Boitier de différentiel
23	Arbre secondaire

Table I.1 différentes parties constituant la boîte à vitesse représentée en figure 1.2

Chapitre I: Rapport de vitesse & Capteurs

I.1.2.2.Principe de fonctionnement d'une boîte de vitesse

Dans une boîte de vitesse, lorsque le véhicule se trouve au point mort, aucune vitesse n'est engagée. Tous les pignons sont en rotation mis à part bien entendu le pignon intermédiaire de la marche arrière et l'arbre primaire. De ce fait l'arbre secondaire n'est relié à aucun élément lui permettant d'être solidaire avec l'arbre primaire, et les roues ne sont donc pas entraînées par le moteur. Le passage d'une vitesse s'effectue par accouplement d'un pignon lié à l'arbre secondaire. D'autre part, le choix de vitesse est conditionné par la manœuvre du conducteur sur le synchroniseur. [3]

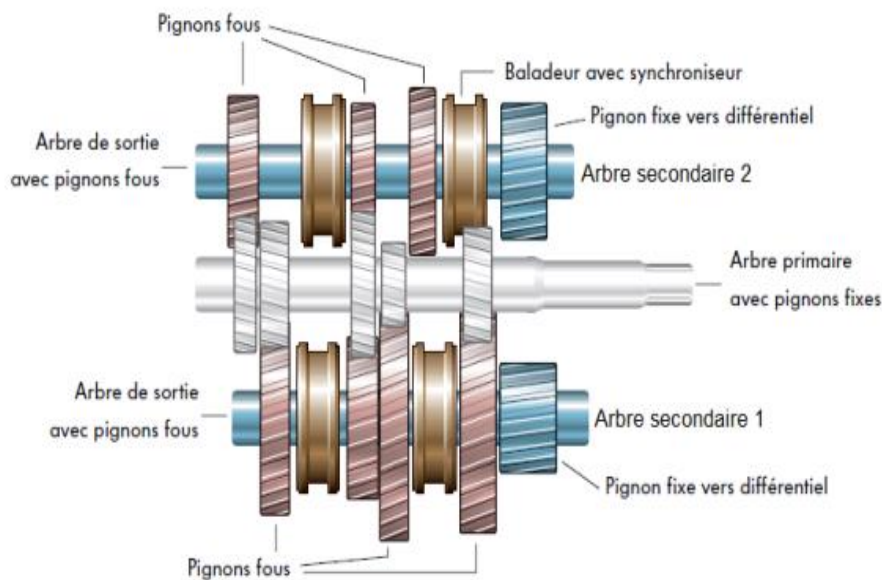


Figure I.3 les arbres avec des pignons [17].

Chapitre I: Rapport de vitesse & Capteurs

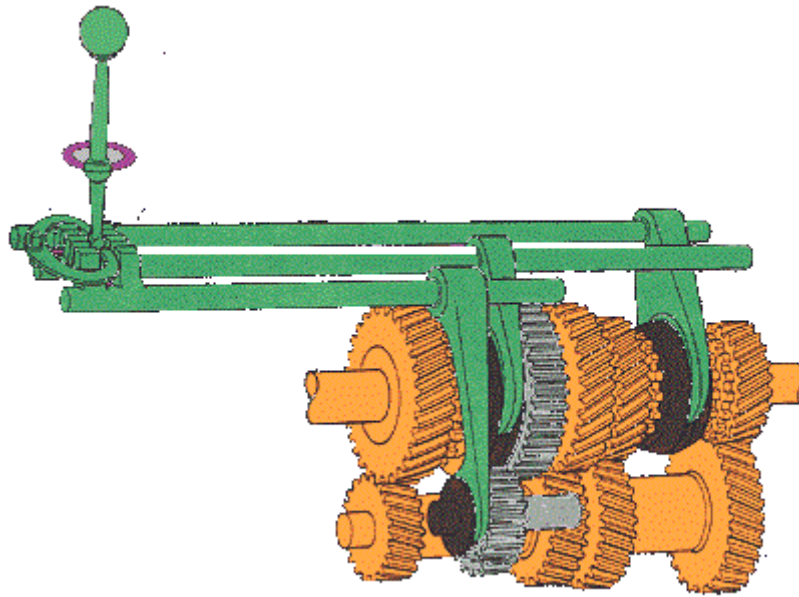


Figure I.4 Boite vitesse et son branchement avec la vitesse [18].

I.1.2.3. Principe de fonctionnement (1/1)

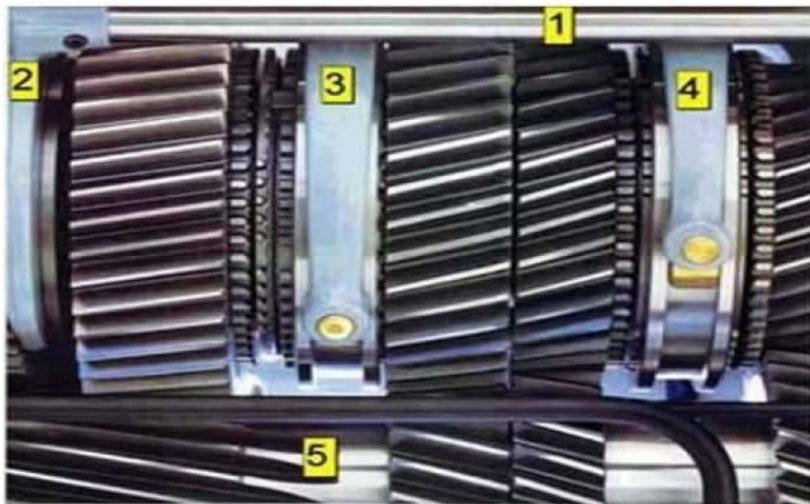


Figure I.5: Vue d'un ensemble de pignons [1].

Chapitre I: Rapport de vitesse & Capteurs

Présentons tout d'abord les différents éléments de la figure 1.5, on a alors:

1. Fourchette
2. Baladeur avec synchroniseurs.
3. Baladeur sans synchroniseurs.
4. Pignons à taille droite de marche arrière et rampante.
5. Pignons à taille hélicoïdale de 1ère et 2e

Les boîtes à vitesses automobiles ont des engrenages constamment en prise, mais dont l'un des deux pignons fou peut en fait tourner indépendamment sur son arbre. Au point mort, aucun des engrenages n'est solidarisé avec deux arbres. Les baladeurs sont entraînés par leur arbre tout en ayant la possibilité de coulisser axialement sur cet arbre. Le levier de vitesses actionne les axes (1) sur lesquels sont fixées les fourchettes (2, 3, 4) dans lesquelles tournent les baladeurs. Ceci est bien visibles sur le schéma de la figure 1.5 En effet, chaque fourchette est actionnée par un axe différent, et lorsqu'on déplace le levier transversalement au point mort, on passe d'un axe de fourchette à l'autre. On se met ainsi en position de commande permettant de commander un autre baladeur. Sur le schéma de la figure 1.5, les baladeurs (2) et (4) sont au point mort alors que le 3 est engagé en déplaçant le levier longitudinalement. Avant d'engager un baladeur il faut impérativement dégager l'autre baladeur, ce qui revient à ramener le levier au point mort. Les pignons de l'arbre 5 sont tous solidaires de l'arbre, qui pourrait être sur cette figure soit le primaire (d'entrée) s'il s'agissait d'une boîte sans prise directe, soit l'intermédiaire s'il est question d'une boîte de vitesse avec prise directe.[3]

I.1.2.4.Principe de fonctionnement (2/2)

Considérons le cas où la boîte de vitesse comporte 3 arbres:

Le primaire (où l'arbre d'entrée) entraîné par son extrémité cannelée s'insère directement dans le disque d'embrayage. L'intermédiaire, appelé aussi train fixe,

Chapitre I: Rapport de vitesse & Capteurs

est un arbre de renvoi. Le secondaire (ou arbre de sortie) est l'arbre sur lequel sont montés tous les pignons fous et baladeurs.

I.1.2.5. Caractéristique

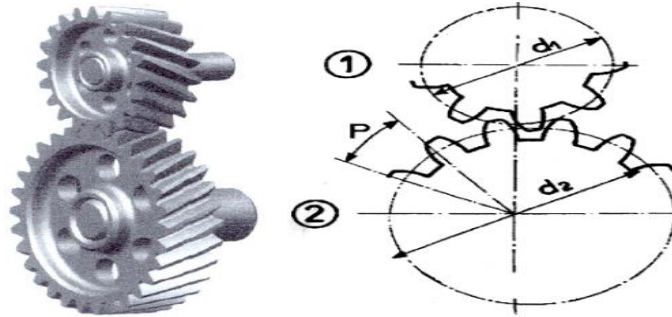


Figure I.6. les engranges [19].

Le diamètre primitif : d_1 et d_2 . On définit alors le module et le pas :

- Le module : représente le rapport entre le diamètre primitif et le nombre de dents. Si les 2 pignons n'ont pas le même module, ils ne pourront pas s'engrainer.
- Le pas : représente la longueur de l'arc de cercle du primitif compris entre les flancs de deux dents consécutives.

Chapitre I: Rapport de vitesse & Capteurs

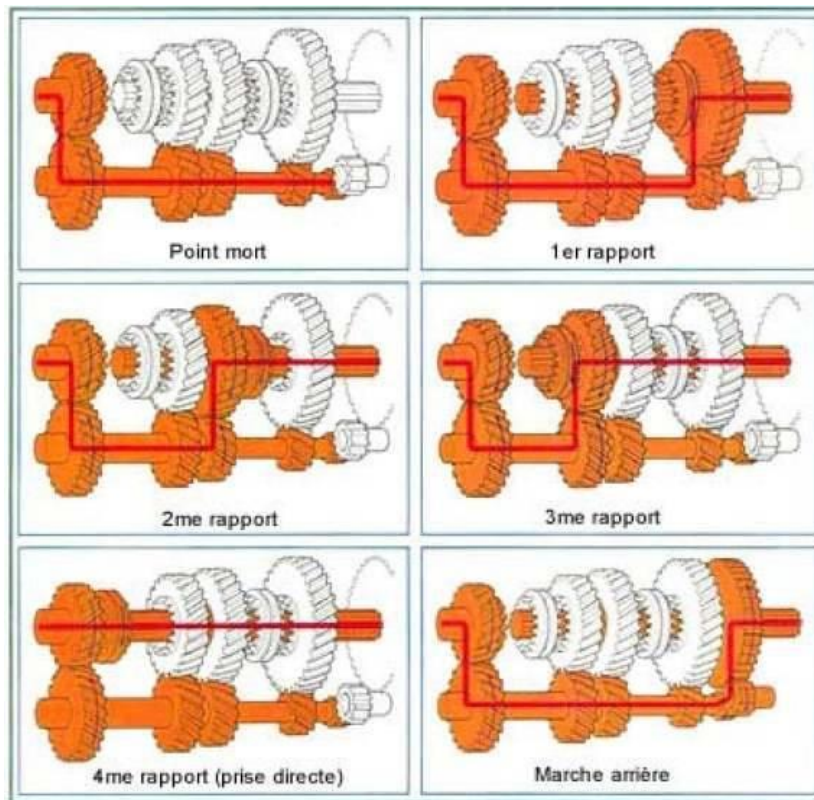


Figure I.7. Fonctionnement de la boîte à vitesse [3].



Figure I.8: Schéma synoptique de la mécanique d'un véhicule.

I.2. Les Capteurs

En considérant le schéma synoptique de la mécanique d'un véhicule on remarque qu'il comporte un capteur, c'est la raison pour laquelle nous présentons les capteurs brièvement dans ce qui suit.

I.2.1. Généralités sur les capteurs

Le capteur est le premier maillon de la chaîne de mesure. Il fournit un signal électrique proportionnel à la grandeur physique à mesurer. Le capteur est donc un

Chapitre I: Rapport de vitesse & Capteurs

un système de mesurage qui peut transformer une grandeur chimique, biologique, physique (force pression accélération ...) en une grandeur plus évidente à nos yeux, le plus souvent électrique qui représente la grandeur à mesurer.

On peut donc aisément définir un capteur comme étant un dispositif qui permet de transformer une grandeur physique en une grandeur normée et qui est généralement électrique, qui peut être interprétée par un dispositif de contrôle commande. On peut donc conclure que les capteurs permettent de traduire la variation d'une grandeur physique ou le changement de l'état physique en un signal qui sera compatible avec l'unité de traitement de la partie commande. Ce signal exploitable deviendra alors l'image informationnelle du phénomène physique considéré.

Suivant la nature du signal à exploiter, nous pouvons classer les capteurs en trois catégories, à savoir:

- **Les capteurs analogiques:** dans ce cas le signal délivré est la traduction exacte de la loi de variation de la grandeur physique mesurée.
- **Les capteurs logiques:** dans ce cas le signal ne présente que deux états, ces capteurs du type tout ou rien sont aussi désignés par détecteurs.
- **Les capteurs numériques:** dans ce cas le signal est codé au sein même du capteur par une électronique associée; ces capteurs sont également désignés par codeurs et compteurs.

1.2.2. Critères de classification des capteurs

Plusieurs critères de classification des capteurs sont possibles. on peut alors les citer dans le tableau qui suit.

Chapitre I: Rapport de vitesse & Capteurs







INFORMATION	Ex. de CAPTEURS	SYMBOLES	CARACTERISTIQUES	APPLICATIONS
INFORMATION DE POSITION (par contact avec l'objet)	CAPTEUR PNEUMATIQUE DE POSITION	 rappel par ressort	<ul style="list-style-type: none"> • Commande par galet • Rappel par ressort • Vitesse et attaque maximale : 0,1 m/s • Force minimale nécessaire pour l'enclenchement à 6 bars: 2daN 	Très nombreuses compte tenu: <ul style="list-style-type: none"> • de la robustesse • de la bonne résistance aux agents extérieurs, huiles, acides, poussières,...
INFORMATION DE DEPLACEMENT (par contact avec l'objet)	CODEUR OPTIQUE INCREMENTAL	 D: déplacement	<ul style="list-style-type: none"> • Tension d'alimentation 5 à 24 V continu • Vitesse de rotation de l'arbre: 6000 tr/min. max. • Résolution comprise entre 2500 et 7200. 	Le positionnement du mobile est entièrement maîtrisé par les systèmes de traitement associés au codeur ce qui convient à des bras de robots, des tables de machines-outils,...
INFORMATION DE TEMPERATURE D'UN FLUIDE	SONDE A THERMISTANCE	 θ: température	<ul style="list-style-type: none"> • Variation de la résistivité d'un semi-conducteur avec la température • Grande sensibilité • Temps de réponse très court 	<ul style="list-style-type: none"> • Grand champ d'application de -100 à +450°C • Utilisé pour la détection de la variation de température.
INFORMATION DE PRESSION DANS UN CIRCUIT	PRESSOSTAT	 p: pression	<ul style="list-style-type: none"> • Nature du fluide • Fréquence de fonctionnement • Mode de fonctionnement des contacts • Endurance électrique 	Appareils très robustes ayant un champ d'application dans les circuits de fluide: huile, air,...
INFORMATION DE VITESSE ANGULAIRE	DYNAMO TACHYMETRIQUE A COURANT CONTINU	 ω: vitesse angulaire	<ul style="list-style-type: none"> • Gamme étendue de mesure • Donne le sens de rotation • Bonne linéarité • Bonne précision 	Champ d'application étendu sur une gamme de vitesses pouvant être très élevées (7500 tr/min.).
INFORMATION DE PRESSION DE FORCE ET DE POIDS	JAUGE EXTENSOMETRIQUE	 f: force	<ul style="list-style-type: none"> • Bonne précision • Plage d'utilisation en température étendue (de -30 à 120°C) • Haute limite de fatigue • Electronique de traitement simple 	Le prix de revient de ces capteurs à transduction résistive fait que leurs applications sont nombreuses dans la recherche et dans l'industrie.

Table I.2. Classification des capteurs [15]

I.2.3. Grandeurs caractéristiques des capteurs

I.2.3.1. La mesurande

C'est la grandeur physique que l'on souhaite connaître et mesurer.



Chapitre I: Rapport de vitesse & Capteurs

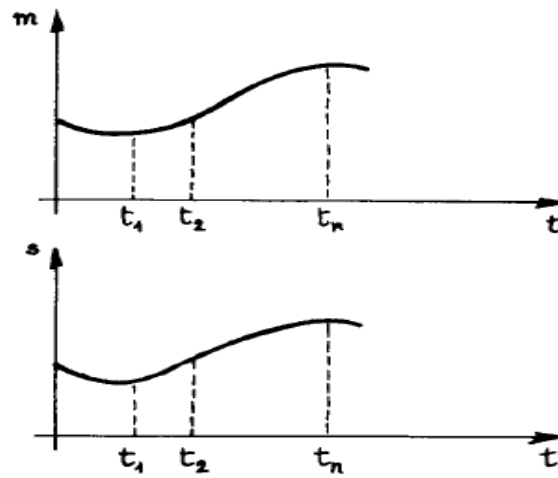


Figure I.9.Principe d'un capteur.

La mesurande peut soit être une charge, une tension, un courant, ou une impédance.

I.2.3.2.Grandeurs d'influence

Les grandeurs d'influence sont des grandeurs physiques autres que le mesurande dont la variation peut modifier la réponse du capteur. Cette grandeur d'influence n'a pas d'effet sur la grandeur effectivement mesurée, mais a un effet sur la relation entre l'indication et le résultat de mesure:

- *La température : la variation de température a pour conséquence les modifications des caractéristiques électriques, mécaniques et dimensionnelles*
- *La pression, vibrations conduit aux déformations et contraintes pouvant altérer la réponse*
- *L'humidité : conduit aux modifications des propriétés électriques (constante diélectrique ou résistivité)*
- *Les champs magnétiques mènent à la création de forces électromotrices d'induction pour les champs variables ou modifications électriques (résistivité) pour les champs statiques.*

Chapitre I: Rapport de vitesse & Capteurs

- Les tensions d'alimentation lorsque la grandeur de sortie du capteur dépend de cette tension directement (amplitude ou fréquence)

I.2.3.3. Les caractéristiques d'un capteur

I.2.3.3.1. L'étendue de mesure

L'étendue de la mesure représente les valeurs extrêmes pouvant être mesurée par le capteur considéré.

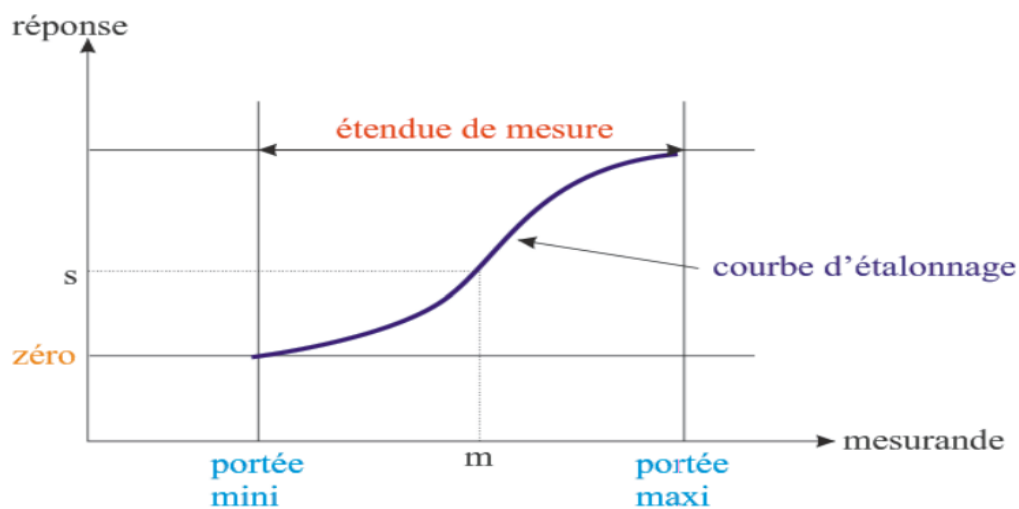


Figure I.10. Etendue de mesure et courbe d'étalonnage [2].

I.2.3.3.2. La résolution

Représente la plus petite variation de grandeur mesurable par le capteur.

I.2.3.3.3. La sensibilité

Représente la variation du signal de sortie par rapport à la variation du signal d'entrée.

$$\text{sensibilité} = \frac{d(\text{grandeur de sortie})}{d(\text{mesurande})} \quad (I.1)$$

Chapitre I: Rapport de vitesse & Capteurs

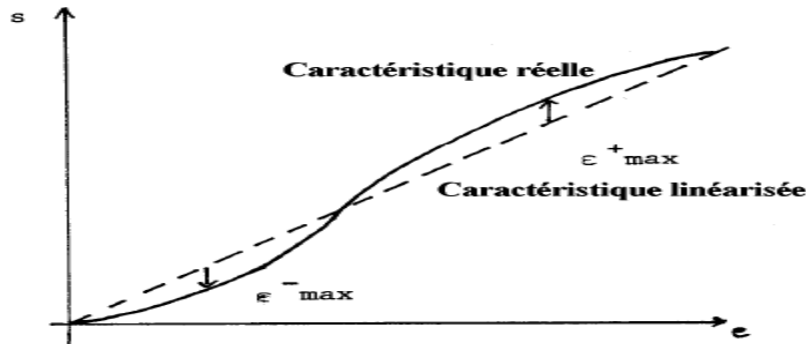


Figure : I.11. Graphe de sensibilité.

I.2.3.3.4.La précision

Représente l'aptitude du capteur à donner une mesure proche de la valeur vraie.

I.2.3.3.5.La rapidité

Représente le temps de réaction du capteur, cette dernière est liée à la bande passante.

I.2.3.3.6.La linéarité

Cette dernière représente l'écart de sensibilité sur l'étendue de mesure.

I.2.4.Classification des capteurs

Les capteurs classés par type, et chaque type a son principe de fonctionnement électrique de la grandeur de sortie.

I.2.4.1.Les capteurs actifs

Fonctions en générateur, un capteur actif est généralement fondé dans son principe sur un effet physique qui assure la conversion de la forme d'énergie propre à la grandeur physique à mesurer qui pourrait être une énergie thermique, mécanique ou un rayonnement en énergie électrique [2].

Chapitre I: Rapport de vitesse & Capteurs

<i>Mesurande</i>	<i>Principe physique</i>	<i>Grandeur électrique</i>
<i>Température</i>	<i>Thermoélectricité</i>	<i>Tension</i>
<i>Flux rayonnement optique</i>	<i>Photoémission</i>	<i>Courant</i>
<i>Force, Pression, accélération</i>	<i>Piézoélectricité</i>	<i>Charge</i>
<i>Vitesse</i>	<i>Introduction .électromagnétique</i>	<i>Tension</i>
<i>Position</i>	<i>Effet de Hall</i>	<i>Tension</i>

Table I.3. Donnés des quelque capteurs actifs.

I.2.4.1.1. L'effet Hall

L'effet Hall « classique » a été découvert en 1879 par Edwin Herbert Hall . Cet effet a été énoncé comme suit : "un courant électrique traversant un matériau baignant dans un champ magnétique, engendre une tension perpendiculaire à ce dernier". On peut donc dire qu'un champ magnétique B (aimant incliné d'un angle α par rapport à la surface du matériau et un courant électrique I créent dans le matériau une différence de potentiel $U = K B I \sin \alpha$

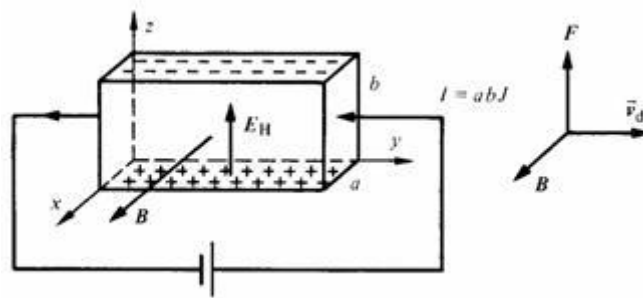


Figure I.12. Schéma d'effet de Hall.

Chapitre I: Rapport de vitesse & Capteurs

1.2.4.1.2.Effet thermoélectrique (ou effet Seebeck)

Un circuit formé de deux conducteurs de nature chimique différente, dont les jonctions sont à des températures T_1 et T_2 , est le siège d'une force électromotrice d'origine thermique (T_1, T_2).

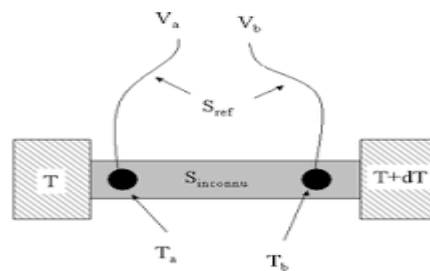


Figure I.13. Schéma de l'effet Seebeck.

1.2.4.1.3. Effet d'induction électromagnétique

La variation du flux d'induction magnétique dans un circuit électrique induit une tension électrique (détection de passage d'un objet métallique).

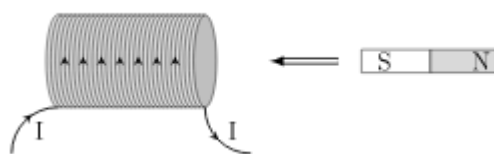


Figure I.14. Schéma d'effet d'induction électromagnétique.

1.2.4.1.4.Effet piézoélectrique

Certains matériaux ont une polarisation spontanée en l'absence de champ électrique extérieur. Une variation de la température induit une variation de cette polarisation et donc l'apparition de charges électriques à la surface du matériau.

Chapitre I: Rapport de vitesse & Capteurs

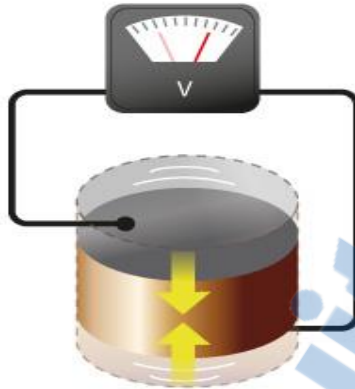


Figure I.15. Mise en évidence de l'effet piézoélectrique.

I.2.5.2. Les capteurs passifs

Il s'agit généralement d'impédances dont l'un des paramètres déterminants est sensible à la grandeur mesurée. On peut aussi définir les capteurs passifs comme étant des capteurs modélisables par une impédance. Une variation du phénomène physique étudié (mesuré) engendre une variation de l'impédance. Il faut leur appliquer une tension pour obtenir un signal de sortie. La variation de l'impédance résulte :

- d'une variation des dimensions du capteur (capteurs de position, potentiomètre, inductance à noyaux mobile, condensateur à armature mobile)
- d'une déformation résultant d'une force ou d'une grandeur s'y ramenant (pression accélération). Exemples : armature de condensateur soumise à une différence de pression, jauge d'extensomètre liée à une structure déformable.

Chapitre I: Rapport de vitesse & Capteurs

<i>Grandeur mesurée</i>	<i>Caractéristique électrique sensible</i>	<i>Type de matériau utilisé</i>
<i>Température</i>	<i>Résistivité</i>	<i>Métaux : platine, nickel, cuivre</i>
<i>Très basse température</i>	<i>Constante diélectrique</i>	<i>Verre</i>
<i>Flux de rayonnement optique</i>	<i>Résistivité</i>	<i>Semi-conducteur</i>
<i>Déformation</i>	<i>Résistivité</i>	<i>Alliage de Nickel, silicium dopé</i>
	<i>Perméabilité magnétique</i>	<i>Alliage ferromagnétique</i>
<i>Position</i>	<i>Résistivité</i>	<i>Matériaux magnéto résistants : bismuth, antimoine d'indium</i>
<i>Humidité</i>	<i>Résistivité</i>	<i>Chlorure de lithium</i>

Table I.4. Données des quelques capteurs passifs.

Après avoir présenté brièvement les boîtes à vitesse et leur fonctionnement, ainsi que les capteurs on présentera dans le second chapitre de présenter les différents éléments constituant notre circuit.

I.2.6 Les Capteurs de Vitesse

Les capteurs de vitesse portent aussi le nom industriel "**tachymètres**". Dans ce type de capteurs, le type de déplacement est soit rectiligne, soit angulaire ; la sortie est analogique ou numérique.

- *Tachymétrie (génératrice tachymétrie)*

Chapitre I: Rapport de vitesse & Capteurs

INFORMATION	CARACTERISTIQUES	APPLICATIONS
Vitesse angulaire	<ul style="list-style-type: none">- Gamme étendue de mesure.- Donne le sens de rotation.- Bonne linéarité.- Bonne précision.	Champ d'application étendu sur une gamme de vitesses pouvant être très élevées (8000tr/min)

TableI.5: Caractéristiques des tachymètres

Un générateur tachymètre appelée aussi dynamo tachymètre permet la mesure des vitesses angulaires en délivrant une tension proportionnelle à sa vitesse de rotation. Son principal domaine d'application se situe dans la régulation de vitesse d'un moteur électrique.

*Chapitre II : Etude des
différents constituants de
l'indicateur étudié*

Chapitre II: Etude des différents constituants de l'indicateur étudié

L'indicateur de rapport pour moto que nous étudions dans ce mémoire indique le rapport de vitesse et généralement engagé dans une transmission et changement de vitesses, il affiche donc le rapport avec comptage et décomptage d'afficheur.

Le schéma synoptique de notre montage est celui de la figure II.1

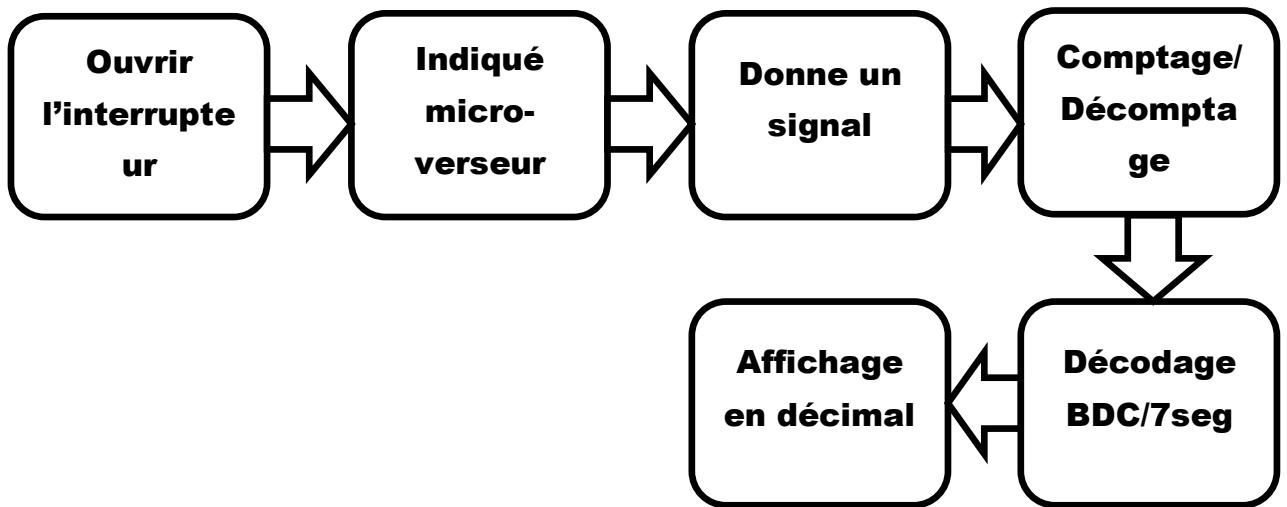


Figure II.1.Schéma synoptique de notre montage.

Chapitre II: Etude des différents constituants de l'indicateur étudié

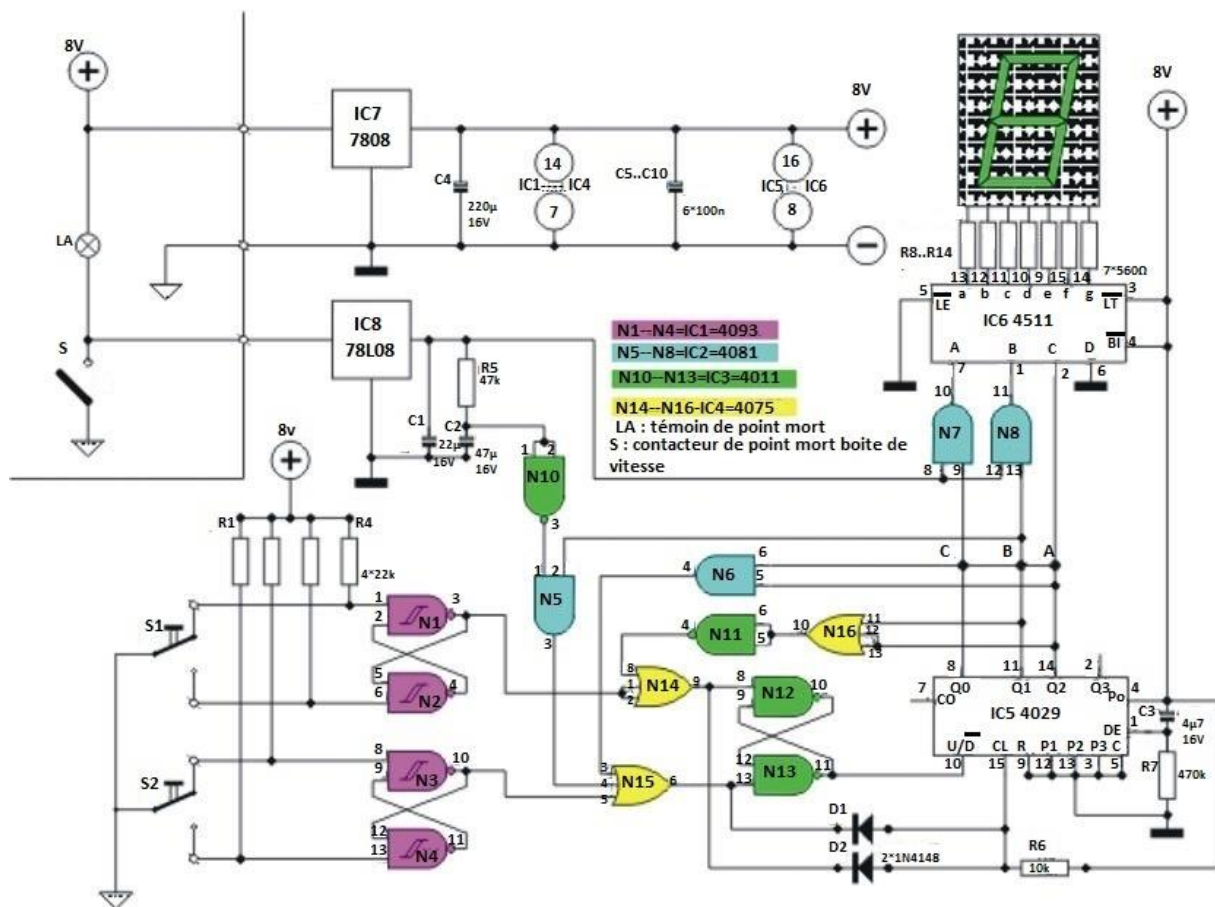


Figure II.2. Schéma électrique de l'indicateur de rapport de vitesse étudié.

II. 1 Etude des différents éléments constituant notre montage

En examinant notre schéma électrique on remarque qu'il est constitué de différents composants et étages électronique que nous nous proposons de présenter brièvement dans ce qui suit.

II.1.1 : Les portes universelles

Une porte appelée porte universelle est une porte qui peut mettre en œuvre toute fonction booléenne sans avoir recours à l'utilisation d'un autre type de porte. Les portes NAND et NOR sont considérées comme étant des portes universelles. Nous

Chapitre II: Etude des différents constituants de l'indicateur étudié

pouvons noter que pratiquement les portes NAND et NOR sont faciles à réaliser. Ces deux portes sont les portes de base utilisées dans toutes les familles de circuits intégrés logique numérique. . La réalisation physique de ces portes logiques a beaucoup évolué au cours de cette dernière décennie passant du relais mécaniques, puis tubes à vide électroniques, jusqu'aux circuits intégrés ce qui est bien notre cas.

II.1.1.1. Les portes logiques AND et NAND

Cette portelogique, comprend deux entrées et une sortie. Dans ce cas on effectue une fonction ET logique entre les deux entrées.

$$S = A . B \quad (II.1)$$

Son symbole est donné dans ce qui suit:

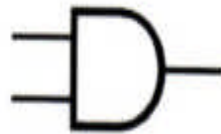


Figure II.3. Porte logique AND.

Concernant la porte NAND (Non ET), sa sortie est inversée par rapport à la porte logique AND.

$$S = \overline{A . B} \quad (II.2)$$

Son symbole est donné dans la figure qui suit



Figure II.4. Porte logique NAND.

La table de vérité concernant ces deux portes est donnée par la table II.1.

Chapitre II: Etude des différents constituants de l'indicateur étudié

<i>A</i>	<i>B</i>	<i>S(AND)</i>	<i>S(NAND)</i>
<i>0</i>	<i>0</i>	<i>0</i>	<i>1</i>
<i>0</i>	<i>1</i>	<i>0</i>	<i>1</i>
<i>1</i>	<i>0</i>	<i>0</i>	<i>1</i>
<i>1</i>	<i>1</i>	<i>1</i>	<i>0</i>

Table II. 1. Table de vérité de la porte AND et NAND.

II.1.1.2. Les portes logiques OR et NOR

La sortie S obtenue est le résultat d'un OU logique entre les deux entrées :

$$S = A + B \quad (II.3)$$

Son symbole est donné par la figure 1.31.



Figure II.5. Symbole d'une porte OR.

La portes NON OU dite NOR inverse l'état de la sortie de la porte OR

$$S = \overline{A + B} \quad (II.4)$$

Son symbole est donné par la figure 1.33.

Chapitre II: Etude des différents constituants de l'indicateur étudié



Figure II.6. Symbole d'une porte NOR.

La table de vérité des deux portes est donnée par la table

<i>Entrée 1</i>	<i>Entrée 2</i>	<i>Sortie (OR)</i>	<i>Sortie (NOR)</i>
<i>0</i>	<i>0</i>	<i>0</i>	<i>1</i>
<i>0</i>	<i>1</i>	<i>1</i>	<i>0</i>
<i>1</i>	<i>0</i>	<i>1</i>	<i>0</i>
<i>1</i>	<i>1</i>	<i>1</i>	<i>0</i>

Table II.2. Table de vérité des portes OR et NOR.

II. 1.2.Bascule

Les bascules sont considérées comme étant des opérateurs élémentaires de mémorisation. Leur état présent, déterminé par l'état des sorties, est fonction des entrées et de l'état précédent des sorties. Nous présentons les différentes bascules réalisées à partir de portes logiques. Ces bascules, qui opèrent uniquement selon des principes logiques, sont appelées statiques.

II. 2.2.1.Bascule RS

Nous présentons dans ce qui suit le mode de fonctionnement d'une bascule RS que nous avons utilisé.

Chapitre II: Etude des différents constituants de l'indicateur étudié

La bascule RS ajoute à la capacité de mémorisation du bistable la possibilité de le fixer dans un état donné, par l'opération d'écriture. Il y a deux types de bascule RS, selon la porte élémentaire utilisée : NAND ou NOR.

La bascule est en fait un circuit bistable qui peut prendre deux états logiques: l'état logique "0" ou l'état logique "1". L'état de la bascule peut être changé en agissant sur une ou plusieurs entrées. Le nouvel état de la bascule dépend essentiellement de l'état précédent, c'est l'élément de base des circuits séquentiels. La bascule peut conserver son état pendant une durée quelconque, elle peut donc être utilisée comme mémoire.

La bascule RS possède deux entrées, R (pour reset ou remise à zéro) et S (set), qui permettent le choix (set) puis un nouveau choix (reset) de la sortie : une fois le niveau de la sortie changé par un changement de niveau de S, changer la sortie n'est plus possible qu'en agissant sur R, seule une action sur S est alors active, etc. Un changement d'état sur une entrée est mis en mémoire tant que l'autre entrée ne change pas. Cette bascule peut être réalisée avec des portes NON ET, les deux sorties doivent être complémentaires, Q et \bar{Q} .

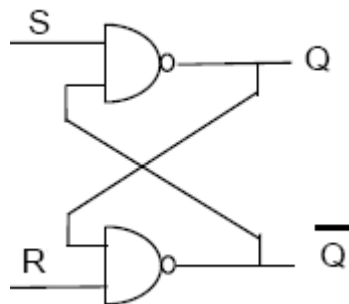


Figure II. .7. Bascule RS.

Chapitre II: Etude des différents constituants de l'indicateur étudié

R	S	Q	\bar{Q}
0	0	0	0
0	1	1	0
1	0	0	1
1	1	Interdit	

Table II.3. Table de vérité de bascule RS.

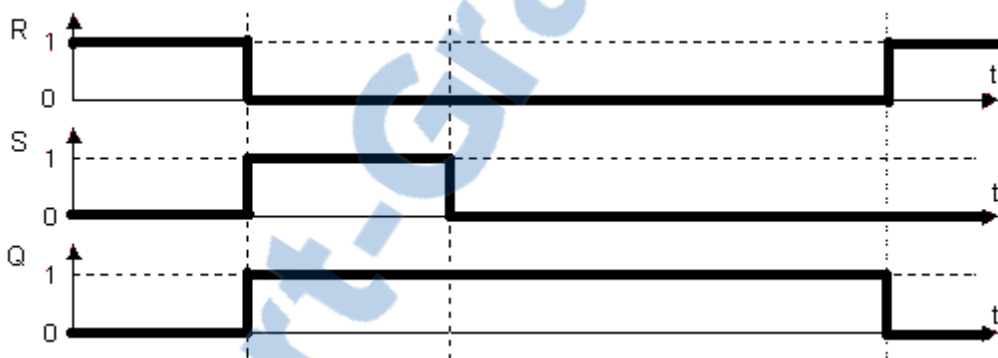


Figure II.8. Chronogramme de bascule RS.

II.2.3. Compteur/Décompteur

II.2.3.1. Définition

Un compteur est un circuit logique séquentiel constitué d'un ensemble de n bascules interconnectées par des portes logiques. Il permet de dénombrer ou compter, suivant un système de numération binaire, le nombre d'impulsions appliquées à son entrée horloge : il reçoit les impulsions à compter et délivre en permanence en sa sortie une combinaison, des états logiques, image du nombre d'impulsions reçues.

[6]

Chapitre II: Etude des différents constituants de l'indicateur étudié

II.2.3.1.1. Classification des compteurs

En logique séquentielle, les compteurs peuvent être décrits en citant les caractéristiques suivantes :

✓ **Sens de comptage** : Evolution de la valeur de sortie dans le temps.

→ Comptage croissant ou ascendant \Rightarrow Compteurs.

→ Comptage décroissant ou descendant \Rightarrow Décompteurs.

✓ **Code de comptage** : Code dans lequel est exprimée la valeur de sortie.

Comptage en binaire naturel, en code Gray, en décimal, etc.

✓ **Mode de comptage** : Type de basculement asynchrone ou synchrone du compteur. Compteurs asynchrones ou compteurs synchrones.

✓ **Modulo de comptage** : Capacité du compteur exprimant le nombre d'états logiques différents que peut prendre la valeur de sortie sur l'ensemble du cycle de comptage. Un compteur modulo M compte de 0 à $(M-1)$ et comporte n bascules tel que :

$$2^{n-1} < M \leq 2^n.$$

✓ **Cycle de comptage** : précise si la valeur de sortie utilise ou non toutes les combinaisons possibles. Comptage à cycle complet $\Rightarrow M=2^n$ ou comptage à cycle incomplet $\Rightarrow M < 2^n$. [6]

En utilisé dans notre circuit in compteur synchrone

Chapitre II: Etude des différents constituants de l'indicateur étudié

II.2.3.1.1 Définition du compteur synchrone

Un compteur synchrone est constitué de n bascules qui reçoivent en parallèle le même signal d'horloge. L'entrée horloge est donc commune à toutes les bascules dont les sorties changent d'états simultanément.

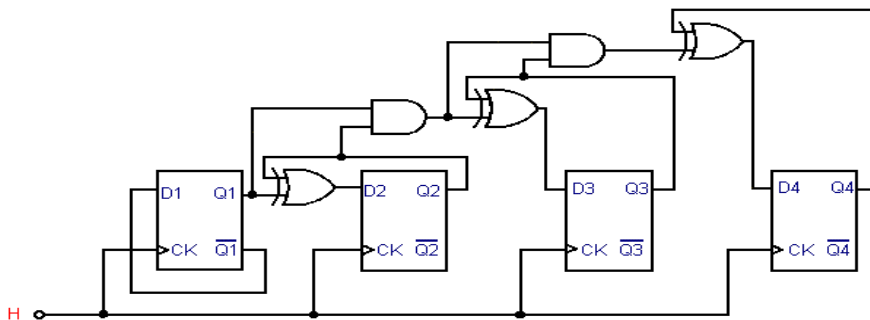


Figure II.9 : Compteur synchrone modulo 16 [9].

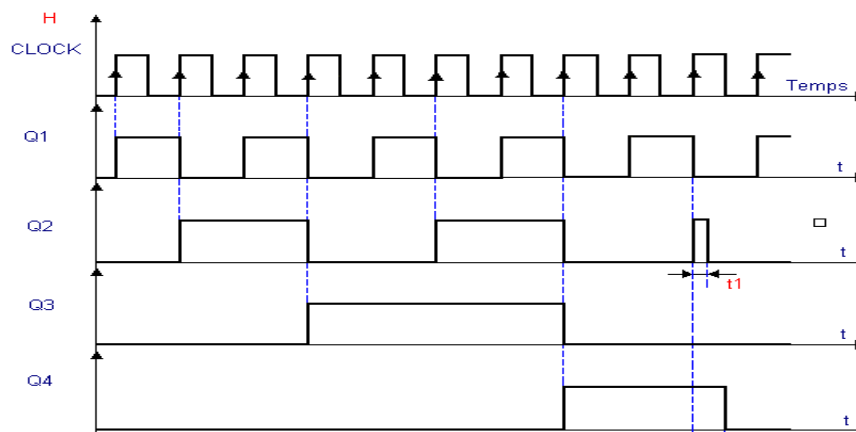


Figure II.10: Chronogramme d'un compteur synchrone modulo 16 [9].

Chapitre II: Etude des différents constituants de l'indicateur étudié

II.2.4.Décodeur

II.2.4.1. Définition

Un décodeur « 1 parmi 2^n » (une sortie parmi n entrées), est un circuit logique à n entrées et 2^n sorties, qui fournissent tous les produits P_i qui identifient toutes les combinaisons de n variables d'entrée. Les sorties sont actives à l'état 0 (vraies au niveau bas). On a donc une seule sortie à l'état 0, celle qui décode la combinaison présente sur les entrées; toutes les autres sont à l'état 1.

Les circuits intégrés décodeurs (ainsi que d'autres circuits intégrés) possèdent généralement une ou plusieurs entrées de validation.

II.2.5: Afficheur

Les afficheurs 7 segments sont un type d'afficheur très utilisés pour différentes réalisations telles que les calculatrices et les montres à affichage digital: les caractères s'écrivent en allumant ou en éteignant des segments, au nombre de sept. Quand tous les segments et qui sont au nombre de 7 sont allumés, on obtient le chiffre 8.

Dans le cas d'afficheurs à LED, Il existe deux types d'afficheurs :

- Les afficheur à anode commune : Dans ce cas toute les anodes sont reliées et connectées au potentiel haut. La commande du segment se fait par sa cathode mise au potentiel bas.
- Afficheur à cathode commune : toutes les cathodes sont reliées et connectées au potentiel bas. La commande du segment se fait par son anode mise au potentiel haut.

Pour l'affichage de résultat nous avons utilisé un afficheur 7 segments à cathode communerelié au décodeur via unerésistance

Chapitre II: Etude des différents constituants de l'indicateur étudié

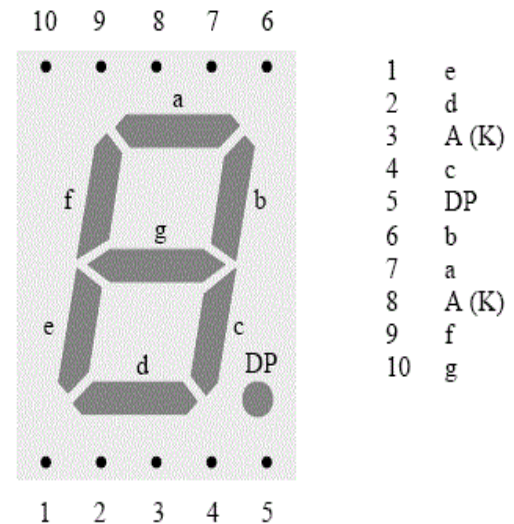
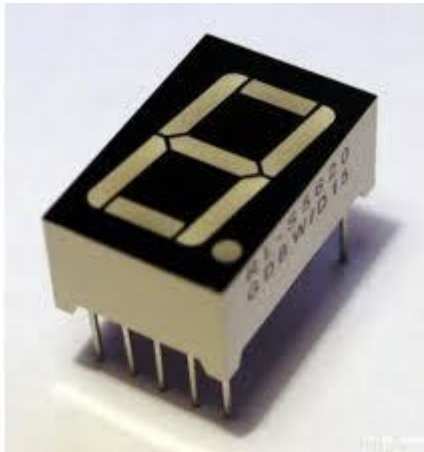


Figure II.11 afficheur 7segments[15].

II.3. Conclusion

Dans ce chapitre nous avons présenté brièvement les différents composants et montages constituant notre indicateur de rapport pour moto, ce qui nous permettra alors d'analyser ce montage. Ceci fait l'objet du troisième chapitre.

Chapitre III : Analyse du circuit

Chapitre III : Analyse du circuit

Le circuit que nous avons présenté est relativement simple. Les quatre portes NAND à savoir N1, N2, (formant une première bascule), N3 et N4 (formant une seconde bascule) du circuit intégré IC 4093 forment un circuit anti rebond pour S1 et S2. S1 et S2 représentent respectivement un micro-inverseur à retour automatique. Ces deux micro-inverseurs seront actionnés comme suit: S2 est actionné au moment du passage à un rapport supérieur ; alors que S1 est actionné au moment du passage à un rapport inférieur. A partir du moment où une action est appliqué sur S1 ou S2, l'état de la bascule formée par les portes NAND N12 et N13 qui récupèrent à leurs entrées respectives les signaux issus des sorties des portes "OR" N14 et N15 (IC 4011) respectives se trouve, selon l'inverseur actionné, positionnée ou bien alors remise à l'état initial. Selon l'état de cette dernière bascule, le compteur IC5 4029 va incrémenter ou décrémenter.

Lorsqu'on arrête d'actionner l'un des micro-inverseurs, le rapport est donc passé, et IC5 reçoit une impulsion horloge via la porte AND constituée par les diodes D1, D2 et la résistance R6 d'une valeur égale à 10 k Ω . Le compteur formé par IC5 est suivi d'un décodeur IC6 qui decode IC5. Le décodeur est suivi d'un afficheur 7 segments via les résistances R8, R9, R10, R11, R12, R13, R14. En final l'état de IC5 décodé par IC6 et visualisé sur l'afficheur. La porte N6 va collaborer à indiquer à ce montage quel est le rapport supérieur de notre motocyclette muni de cette appareil.

Si notre motocyclette possède une boîte à 4 vitesses l'entrée 6 de la porte N6 est connecté au point A, si par contre elle possède une boîte à 6 vitesses cette entrée est connecté au point B. Cette entrée sera connectée au point C si la motocyclette possède une boîte à 5 vitesses. La porte N6 va permettre de maintenir N 15 à l'état haut "1" de façon à bloquer le passage de toutes éventuelles impulsions qui pourraient provenir de S2. Par ailleurs, les portes logiques N11 et N16 ont aussi pour tâche d'empêcher le compteur de descendre en dessous du "1", autrement, le

Chapitre III : Analyse du circuit

passage du point mort en première serait considéré comme une impulsion de décomptage.

Il est en fait à noter que le point mort est décelé par le biais de l'interrupteur « S », quand ce dernier est fermé la sortie du circuit intégré IC8 est à la masse et le décodeur 4511 se voit appliquer un niveau logique "0" via les portes N7 et N8. Dans ce cas de figure cette entrée "C" du décodeur n'a pas la moindre influence, car en fait le point mort n'entre en ligne de compte qu'entre la première et la deuxième vitesse correspondant à une entrée "C" à l'état bas.

Un autre cas de figure pourrait se présenter dans le cas si l'on passe du second rapport au point mort, puis en repassant en seconde, alors notre circuit détecterait une impulsion qui incrémenterait l'afficheur qui indiquerait la valeur "3" alors qu'on serait en fait en deuxième. Afin d'éliminer cette impulsion qui fausserait l'état de la vitesse de notre motocyclette, la porte N15 est bloqué par C2 et R5, ceci empêcherait la détection de cette impulsion d'incrémentation. Au moment de la mise sous tension, le compteur sera initialisé à "1" et ceci par le biais de C3 et de R7.

Chapitre III : Analyse du circuit

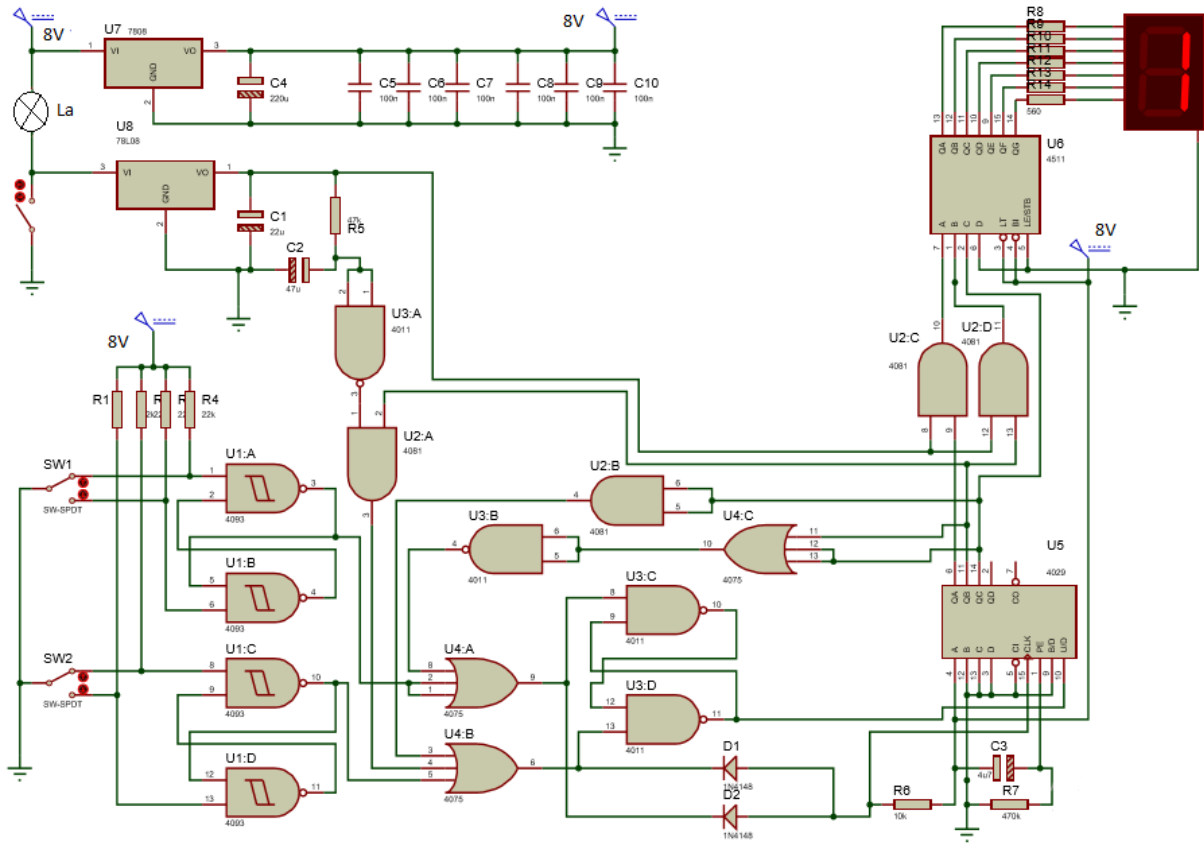


Figure III.2 Schéma du l'indicateur de rapport cyclique pour motocyclette réalisé par (isis).

III.2 Chronogrammes

Les diodes D1 et D2 constituent avec la résistance R6 qui a une valeur de 10 K une porte AND, leurs cathodes sont reliées respectivement aux sorties des portes N14 et N15 du circuit intégré IC4075 qui est relié avec des bascule du CI IC4093.

Si on actionne S2 alors que S1 reste au repos, le compteur IC4093 commence le comptage car il reçoit un signal sur son horloge qui lui permet d'amorcer le comptage.

Maintenant, en actionnant S1 avec S2 au repos le CI IC4093 commence le décomptage car il reçoit un signal au niveau de son horloge.

Si on effectue une action sur l'un des micro-actionneurs avec le deuxième micro-actionneur actionné, on n'obtient aucun résultat car la sortie de la porte AND

Chapitre III : Analyse du circuit

constitué par les diodes D1 et D2 reste à état bas. Aucun signal n'est transmis à l'horloge de IC4029 pour compter ou décompter.

Si on actionne les deux micro-actionneurs S1 et S2, aucun résultat n'est affiché car les 2 sortie des bascules de IC4093 restent à état bas ainsi que l'horloge du compteur, donc aucun comptage n'est effectué. Les différents chronogrammes obtenus aux différents nœuds du circuit sont donnés dans ce qui suit.

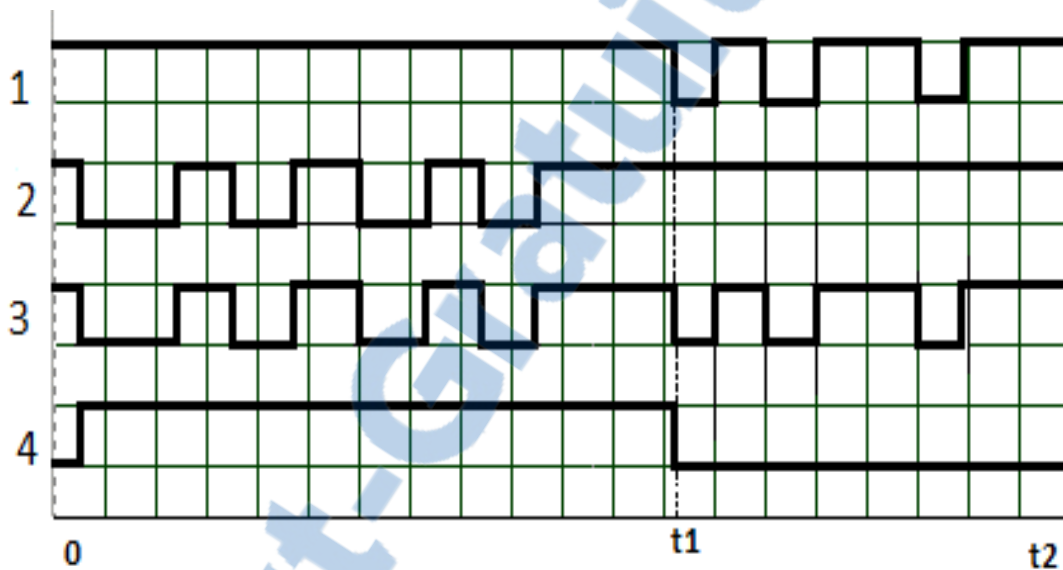


Figure III.3 Chronogramme des 3 bascules avec la porte AND.

- Le premier Chronogramme noté "1" est celui obtenue à la sortie de la bascule de circuit intégré IC4093 constitué par des porte N1 et N2 relié à la porte logique N14, et dont la sortie est reliée à la cathode de diode D2.
- Le second chronogramme noté "2" est récupéré à la sortie de la bascule du circuit intégré IC4093 constitué par des porte N3 et N4, relié à la porte logique N15, dont la sortie est reliée à la cathode de diode D1.
- Le troisième chronogramme noté "3" est celui récupéré à la sortie de la sortie de la porte AND fournissant le signal horloge du compteur/décompteur IC4029.
- Le quatrième Chronogramme noté "4" est celui obtenu à la sortie de la bascule du circuit intégré IC4011.

Chapitre III : Analyse du circuit

Ces différents chronogrammes permettent de comprendre le fonctionnement des 3 bascules et du compteur/décompteur de notre circuit.

III.2.1 Compteur/Décompteur IC4029

Pour permettre le comptage, il faut que la broche 10 (U/\bar{D}) soit à l'état haut, et à chaque front montant du signal horloge le compteur s'incrémente donnant des valeurs aux sorties $Q0$, $Q1$, $Q2$. Le chronogramme qui suit montre le fonctionnement du compteur :

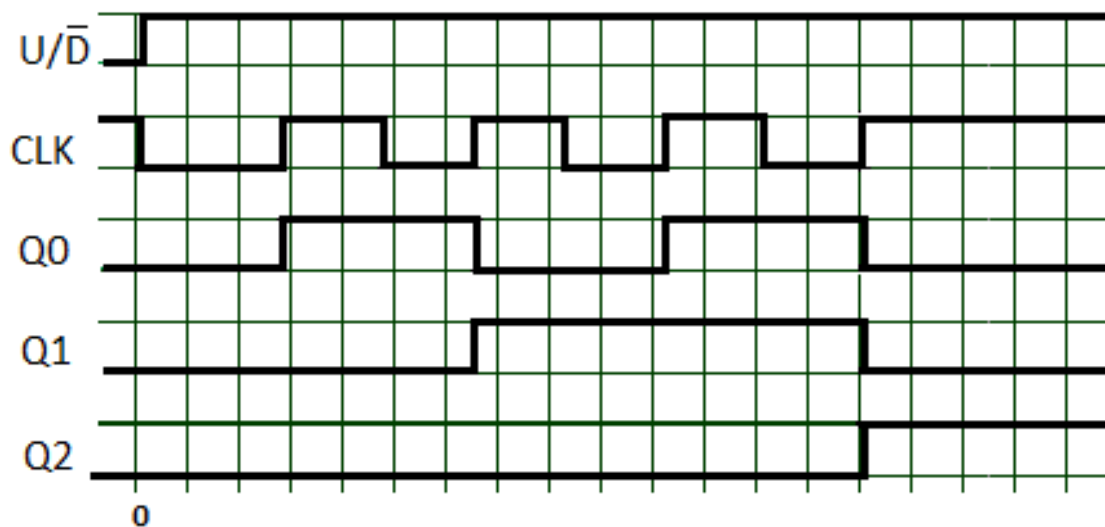


Figure III.4 Chronogramme de comptage pour compteur/décompteur CD4029.

Pour décompter il faut que la broche 10 (U/\bar{D}) soit à l'état bas, et à chaque front montant de l'horloge le compteur s'incrémente ce qui permet de donner des valeurs aux sorties $Q0$, $Q1$, $Q2$. Ce chronogramme illustre le décomptage.

Chapitre III : Analyse du circuit

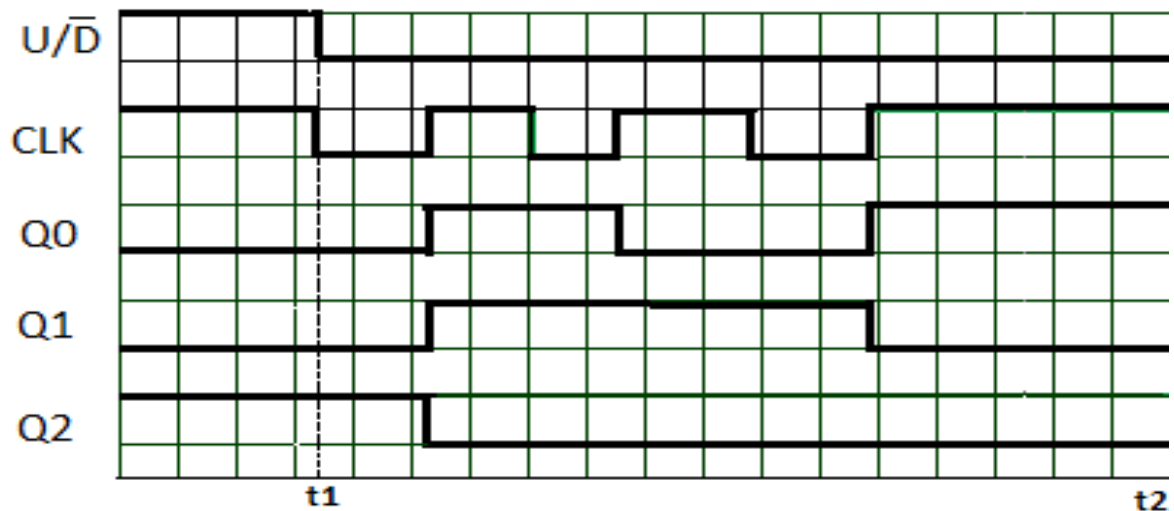


Figure III.5 Chronogramme de décomptage pour compteur/décompteur CD4029.

Finale^{ment}, décodeur IC 4511 décode la valeur qu'il reçoit à la sortie du compteur (Q0, Q1, Q2).



Chapitre III : Analyse du circuit

II.3.Circuit imprimé

Nous présentons dans ce qui suit le circuit imprimé de notre montage.

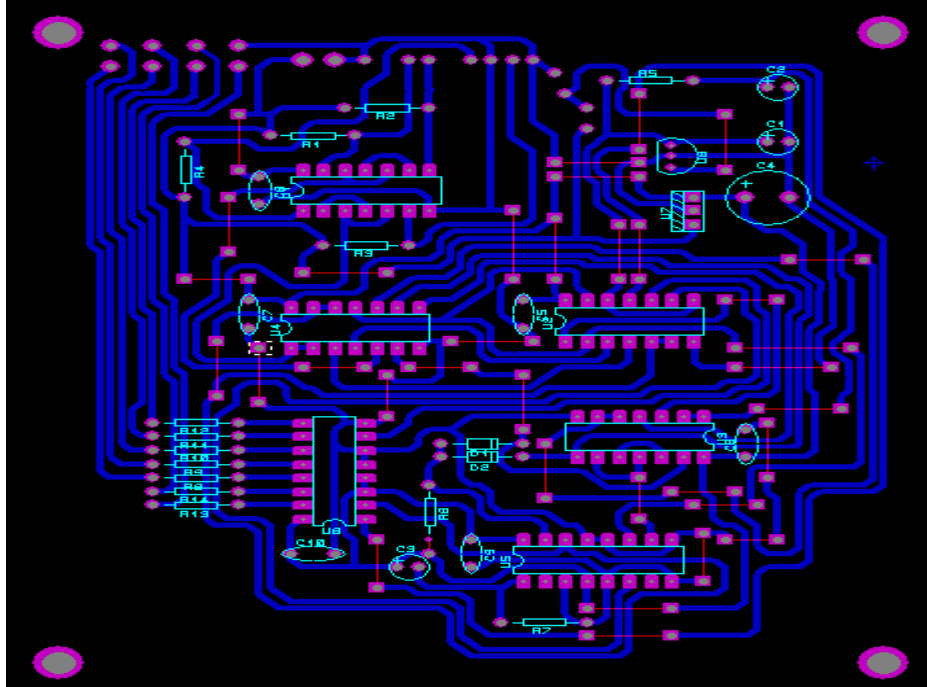


Figure III.6 Schéma de circuit imprimé de l'indicateur de rapport cyclique pour motocyclette.

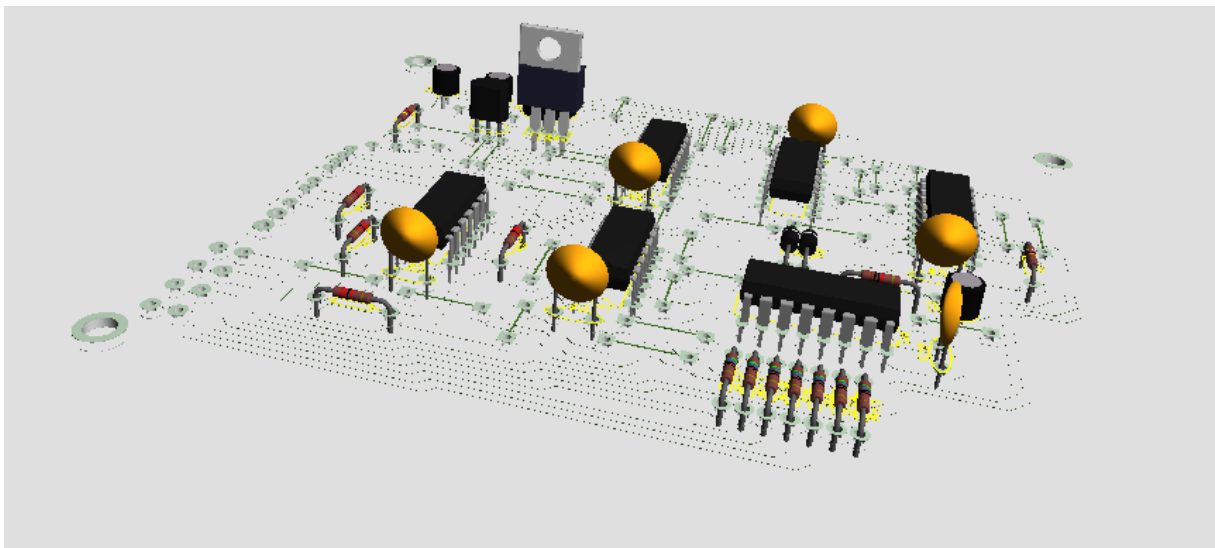


Figure III.7 Schéma de circuit imprimé de l'indicateur de rapport cyclique pour motocyclette en 3D.

Chapitre III : Analyse du circuit



Figure III.10 L'indicateur de rapport cyclique pour motocyclette.



Figure III.11 L'afficheur de l'indicateur de rapport cyclique pour motocyclette.

Chapitre III : Analyse du circuit

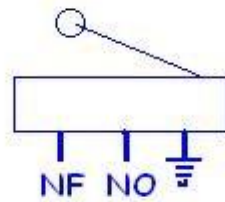


Figure III.12 Micro-inverseur à retour automatique (micro-rupteur) [5].



Figure III.13 L'emplacement de micro-inverseur à retour automatique dans une lamelle de zinc de motocyclette [5].

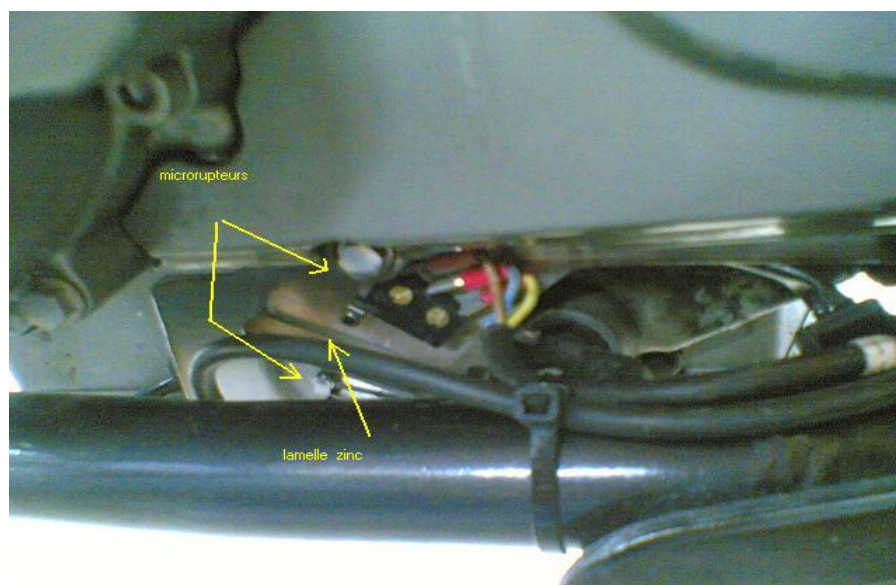


Figure III.14 L'emplacement lamelle de zinc à la motocyclette [5].

Conclusion

CONCLUSION générale

Conclusion générale

Notre travail a consisté à étudier puis à réaliser pratiquement un montage indicateur de rapport pour motocyclette. Nous avons précisé précédemment que l'indicateur de rapport de vitesse dont certaines motos de grande marque sont dotées est un indicateur de rapport engagé intégrant un processeur qui analyse les différents rapports en fonction du régime moteur et la vitesse de la moto puis indique à l'afficheur le rapport engagé. Ce type d'indicateur est représenté sur l'image qui suit. Il est néanmoins utile de rappeler que malheureusement toutes les motos ne sont pas dotées d'un tel équipement.



Figure Indicateur de rapport de vitesse.

C'est pour cela que nous avons étudié puis réaliser pratiquement un indicateur de rapport pour motos. Cette étude et ce travail bien que relativement simple et non exhaustif nous a été extrêmement profitable. En effet , ce travail nous permis de compléter notre formation et d'approfondir nos connaissance en revoyant en détail différents montages électroniques et particulièrement ceux que nous avons utilisés lors de la réalisation e notre montage, on citera alors, les capteurs, les portes NAND, les portes AND, les portes OR, les bascules, les diodes, les décodeurs, les afficheurs etc.....Nous avons aussi par la même occasion nous familiariser avec les boites de vitesse que nous ne connaissions pas auparavant.

CONCLUSION générale

Pour finir, ce type de montage, bien que simple, très utile et non onéreux trouve largement son application dans le domaine de la moto indiquant le rapport dans lequel se trouve sa boîte à vitesse.

Bibliographie

Bibliographie

- [1] *La boîte de vitesse, Baccalauréats professionnel, maintenance des véhicules automobiles, session 2013-2014*
- [2] <http://gte.univ-littoral.fr/sections/documents-pdagogiques/chapitre-8-mesure>
- [3] <http://197.14.51.10:81/pmb/COURS%20ET%20TUTORIAL/Automobile/boite%20de%20vitesse%20mecanique.pdf>
- [4] <http://physiquemangin.pagesperso-orange.fr/BTSSE/cours/capteursetudiant.pdf>
- [5] <http://droopy.du.41.free.fr/articles/print.php?id=6>
- [6] http://chari.123.ma/doc_1/salmani/atc1/traiter/LogiqueSequentielle_partie2.pdf
- [7] <https://fr.wikipedia.org/wiki/1N4148>
- [8] http://gte.univ-littoral.fr/sections/documents-pdagogiques/chapitre-8-mesure/downloadFile/file/Les_capteurs.pdf?nocache=1289041293.82
- [9] http://yann.lelogeais.free.fr/science/digit/digit_9ts1.html
- [10] *kazy tani meriem et khribat amina PFE 2016 (étude et réalisation d'un pulsomètre numérique)*
- [11] *Livre digital logic packet data book (Texas instruments)*
- [12] *Coure des bascules RS Madame BOUAZZA*
- [13] *Cours de micro capteur de ms Benmoussa*
- [14] http://sii-technologie.spip.ac-rouen.fr/IMG/pdf/cours_bac_s_si_-_acquerir_l_information_-_les_capteurs.pdf
- [15] http://www.mon-club-elec.fr/pmwiki_mon_club_elec/pmwiki.php?n=MAIN.ArduinoInitiationDigits1Affiche0a9
- [16] http://ww2.ac-poitiers.fr/vehicules-materiels/IMG/pdf/la_boite_de_vitesses.pdf
- [17] <https://techautoalgerie.wordpress.com/2012/06/25/quelle-est-le-principe-de-fonctionnement-dune-boite-de-vitesses-manuelle>
- [18] <http://www.laberezina.com/technique/transmission.htm>
- [19] <http://www.auto-tuto.com/forum/cours-mecanique/transmission/atransmission.pdf>

Annexe

Annexes

ANNEXE 1 : Circuit intégré CD4011:

Le CD 4011 est un circuit intégré possédant 14 pins en DIL (Dual In Line Package), et composé de 4 portes logique NAND.

Brochage du CD 4011

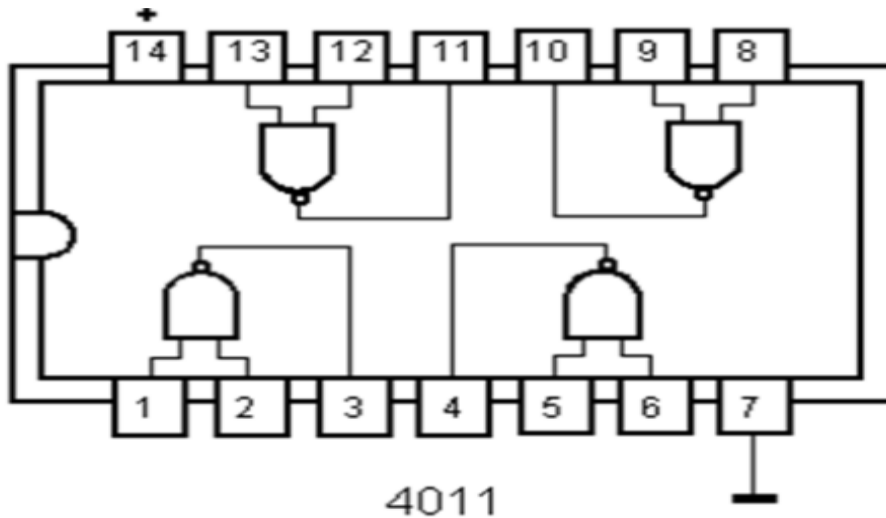


Figure 6. Brochage du CD 4011.

Description des pins du CI CD 4011 :

Numéro de pins	Fonction
(1, 2), (5, 6), (8, 9), (12, 13)	Entrées données
3, 4, 10, 11	Sorties données
7	Reliée à la masse
14	Reliée à +Vcc

Description des pins du CD 4011

Conditions de fonctionnement recommandées par le constructeur du CD 4011 :

Symboles	Paramètre	Valeur	Unité
VDD	Tension d'alimentation	3-20	V
VI	Tension d'entrée	0-VDD	V
TOP	Température de fonctionnement	(-55)-125	°C

Annexes

Conditions de fonctionnement, recommandées du CD 4011

- *Courant de repos déterminé jusqu'à 20V.*
- *5V, 10V et 15V : notations paramétrique.*
- *Fuite de courant d'entrée =100nA (max) et VDD =18V à T=25°C.*
- *100% test de courant de repos.*
- *Respecte toutes les exigences des normes pour les descriptions de la série des dispositifs CMOS.*

Annexes

ANNEXE 2 : Circuit intégré Compteur/Décompteur CD4029 :

C'est un compteur/décompteur synchrone qui a 4 bits de sortie. Ces 4 bits peut compter ou décompter entre 0 à 9 (décimal) ou entre 0 à 15 (binaire).

Brochage du CD 4029

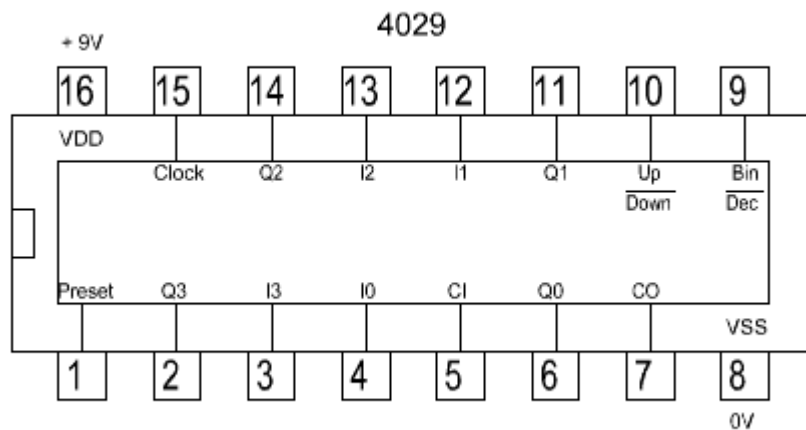


Figure 7 : Brochage du CD4029.

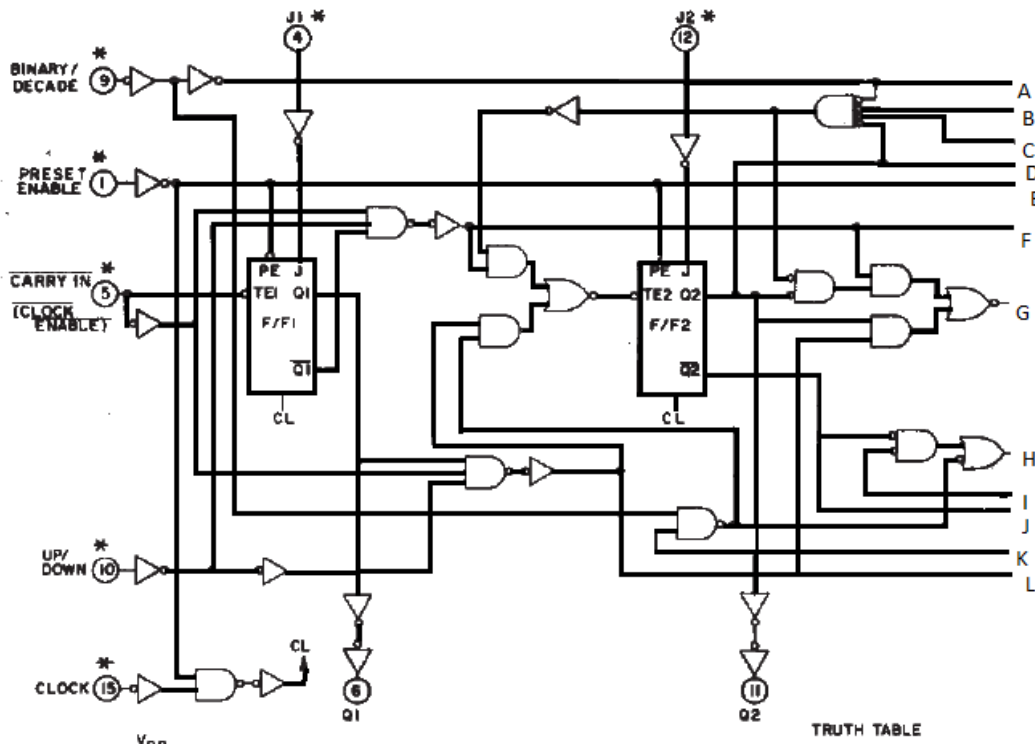


Figure 8 : Circuit logique de CD4029 (partie1).

Annexes

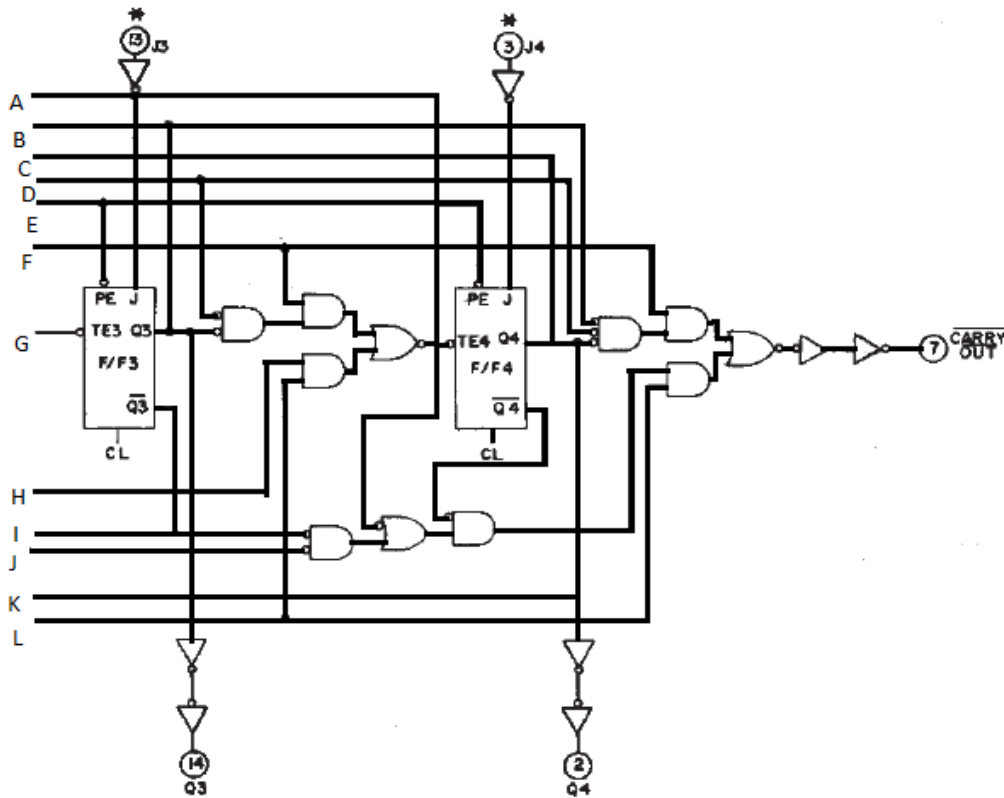


Figure 9 : Circuit logique de CD4029 (paritie2).

Il décompose avec 4 bascules avec des autres portes logiques déférentes.

Description des bits :

Numéro de bite	Symbole de bit	Fonctionnement
1	<i>PRESER ENABELE</i>	<i>L'entrée de changement</i>
6, 11, 14, 2	<i>Q0, Q1, Q2, Q3</i>	<i>Les sorties</i>
4, 12, 13, 3	<i>J0, J1, J2, J3</i>	<i>Les données</i>
5	<i>CI</i>	<i>Entré de validation</i>
7	<i>CARRY OUT</i>	<i>Sortie</i>
9	<i>BENARY/DECADE</i>	<i>Binaire/Décimal</i>
10	<i>UP/DOWN</i>	<i>Compter/Décompter</i>
15	<i>CLK</i>	<i>L'horloge</i>
8	-	<i>Mass</i>
16	+	<i>VCC</i>

Annexes

Tableaux exprimé les différent fonction de CD4029

Mode	CLK	CI	BENARY/ $\overline{\text{DECADE}}$	UP/ $\overline{\text{DOWN}}$	PE
Chargement parallèle	X	X	X	X	H
Sans changements	X	H	X	X	L
Décomptage décimal	\uparrow	L	L	L	L
Comptage décimal	\uparrow	L	L	H	L
Décomptage en binaire	\uparrow	L	H	L	L
Comptage en binaire	\uparrow	L	H	H	L

Chronogramme de CD4029

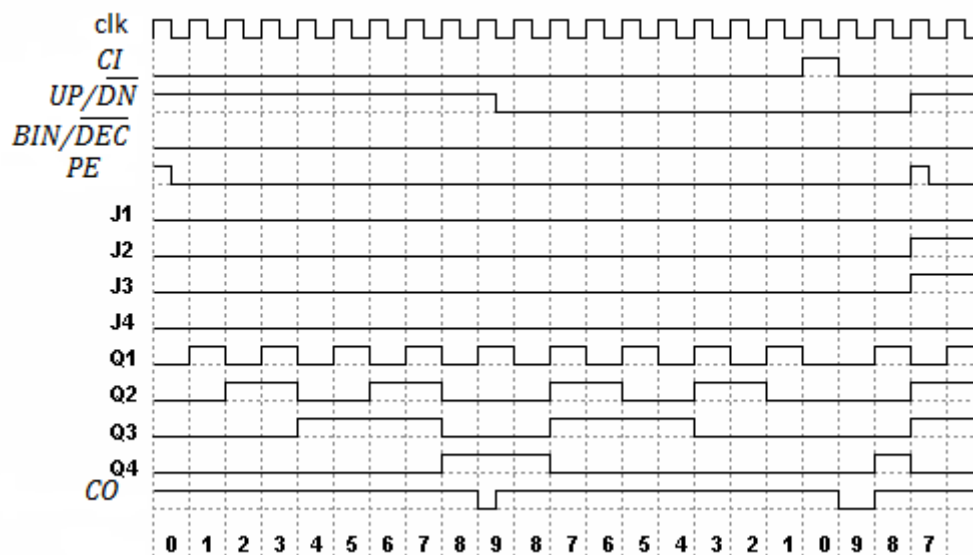


Figure 10 : Chronogramme de CD4029.

Annexes

ANNEXE 3 : Circuit intégré CD4075 :

Le CD 4075 est un circuit intégré possédant 14 pins en DIL et composé de 3 portes logique or de 3 entré.

Brochage du CD 4075

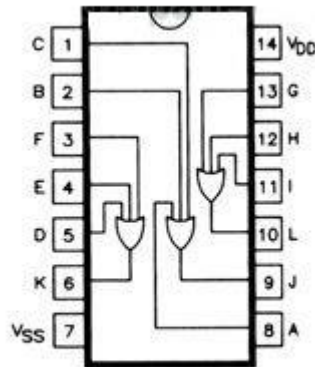


Figure 11 : Brochage de CD4075.

Description des bits :

Numéro de bit	Fonction
(1, 2, 8), (3, 4, 5) , (11, 12, 13)	Entrée de donnés
6, 9, 10	Sorties de donnés
7	La masse
14	Vcc

Conditions de fonctionnements recommandés par le constructeur :

Symboles	Paramètre	Valeur	Unité
VDD	Tension d'alimentation	3-30	V
VI	Tension d'entré	0-VDD	V
TOP	Température de fonctionnement	-55 à +125	°C

Annexes

ANNEXE 4 : Circuit intégré CD 4081 :

Le CD 4081 est un circuit intégré possédant 14 pins en DIL (Dual In Line Package), et composé de 4 portes logique AND .

Brochage du CD 4081

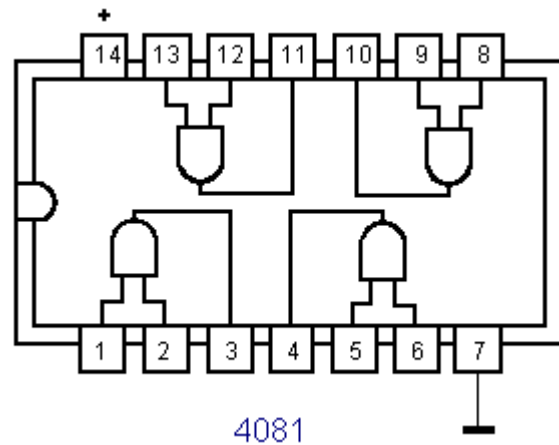


Figure 12 : Brochage de CD4081.

Description des bits :

Numéro de pins	Fonction
(1, 2), (5, 6), (8, 9), (12, 13)	Entrées données
3, 4, 10, 11	Sorties données
7	Reliée à la masse
14	Reliée à +Vcc

Conditions de fonctionnements recommandés par le constructeur :

Symboles	Paramètre	Valeur	Unité
VDD	Tension d'alimentation	3-30	V
VI	Tension d'entrée	0-VDD	V
TOP	Température de fonctionnement	(-55) - +125	°C

Annexes

ANNEXE 5 : Circuit intégré CD 4093 :

Le **4093** contiennent quatre circuits appelés **trigger de Schmitt**. En fait, il fonctionne comme un 4011 (quadruple NAND) dont toutes les entrées seraient dotées d'un trigger de Schmitt. Voici son brochage; notez le symbole du trigger:

Brochage du CD 4093

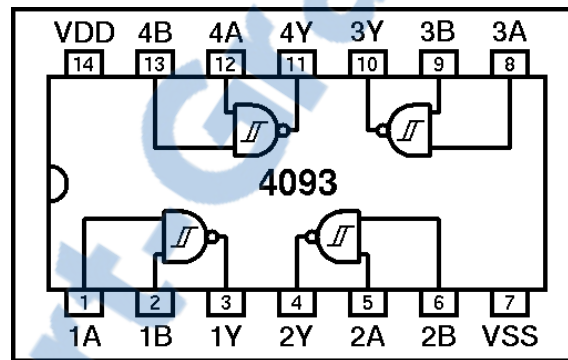


Figure 13 : Brochage de CD4093.

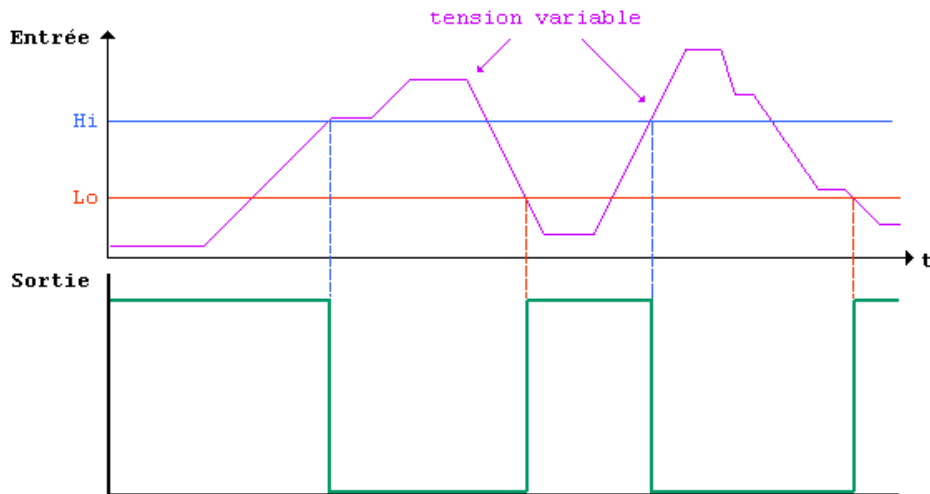
Naturellement, l'expression un peu barbare "trigger de Schmitt" a de quoi rendre perplexe... De quoi s'agit-il? Ni plus ni moins d'une bascule à deux seuils.

On se souvient en effet que les circuits logiques, pour fonctionner correctement, ont besoin de bien distinguer, sur leurs entrées, entre un niveau haut et un niveau bas, donc une tension H_i et une tension L_o . Tout signal dont la tension n'est pas égale ou supérieure à H_i , ou encore égale ou inférieure à L_o , donc dans la zone intermédiaire, est à proscrire.

Qui plus est, des variations de tension rapides et/ou répétées risqueraient dans certains cas de provoquer des dysfonctionnements ou des anomalies dans un montage. Pour se prémunir contre ces désagréments, on fixe deux

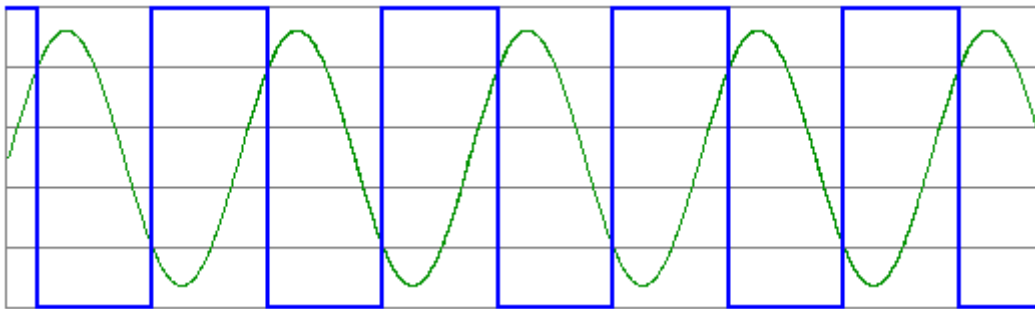
Annexes

seuils bien déterminés, qui serviront de références H_i et L_o , et qui permettront d'identifier tout signal d'entrée comme étant de niveau logique 1 ou 0.



En résumé, le trigger à pour mission d'assurer un basculement net et franc en présence d'une tension variable. La différence entre les tensions de niveau haut et de niveau bas s'appelle (encore un nom impossible!) **hystérésis**.

Si l'une des entrées du 4093 reçoit un signal sinusoïdal, l'autre entrée étant reliée à V_{dd} , la sortie sera un signal rectangulaire périodique (en bleu sur le dessin):



A titre indicatif, on trouvera, en se reportant à la data sheet du 4093, une tension de seuil H_i de 5,9 V typique et une tension de seuil L_o de 3,9 V typique, lorsque la tension d'alimentation est de 10 volts.

Annexes

ANNEXE 6 : Circuit intégré Décodeur CD 4511:

Le CD 4511 c'est un décodeur BDC 7 segments qui constitué avec CMOS, il décomposé a 4 bascule D latch avec des autre portes logique. Un décodeur BDC de 7segments a une capacité de lecteur des sortie . LT, BL, et LE sont utilisées pour tester l'affichage, étendre oou inpultion de la luminosité de l'affichage.

Brochage du CD 4511

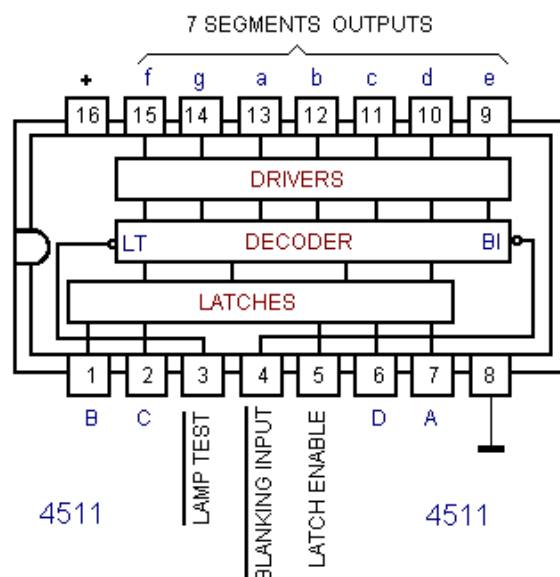


Figure 14 : Brochage de CD4511.

Annexes

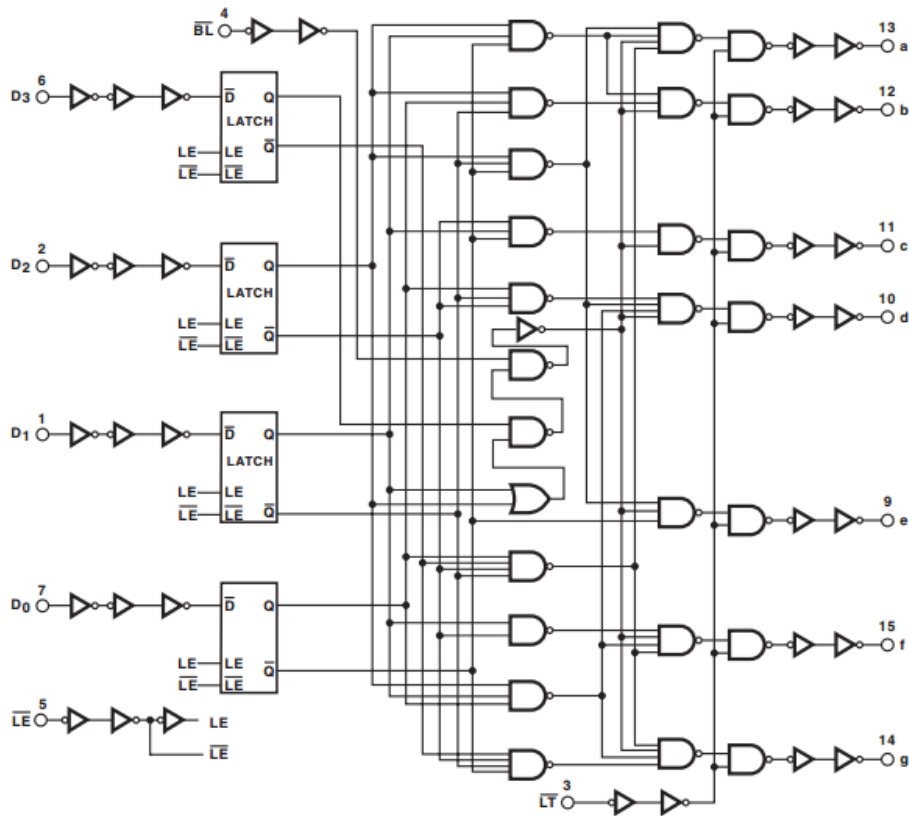


Figure15 : Circuit logique de CD4511

Entrée				Sortie							
LE	\overline{BI}	\overline{LT}	A B C D	a	b	c	d	e	f	g	Display
X	X	0	X X X X	1	1	1	1	1	1	1	B
X	0	1	X X X X	0	0	0	0	0	0	0	
0	1	1	0 0 0 0	1	1	1	1	1	1	0	0
0	1	1	0 0 0 1	0	1	1	0	0	0	0	1
0	1	1	0 0 1 0	1	1	0	1	1	0	1	2
0	1	1	0 0 1 1	1	1	1	1	0	0	1	3
0	1	1	0 1 0 0	0	1	1	0	0	1	1	4
0	1	1	0 1 0 1	1	0	1	1	0	1	1	5
0	1	1	0 1 1 0	0	0	1	1	1	1	1	6
0	1	1	0 1 1 1	1	1	1	0	0	0	0	7
0	1	1	1 0 0 0	1	1	1	1	1	1	1	8
0	1	1	1 0 0 1	1	1	1	0	0	1	1	9

Annexes

Descriptions des bits :

<i>Numéro de bit</i>	<i>Fonction</i>
<i>7, 1, 2, 6</i>	<i>Les entré</i>
<i>9, 10, 11, 12, 13, 14, 15</i>	<i>Les segments Sortie</i>
<i>3</i>	<i>$\overline{LAMP\ TEST}$</i>
<i>4</i>	<i>$\overline{BLAKING\ INPUT}$</i>
<i>5</i>	<i>LATCH ENABEL</i>
<i>8</i>	<i>Masse</i>
<i>16</i>	<i>Vcc</i>

Caractéristique :

Dissipation de puissance du circuit logique faible.

Sorties d'approvisionnement en courant élevé (jusqu'à 25 mA).

Dispositif de verrouillage du code.

Entrée de blocage.

Fourniture de test de lampe.

Calque de lecture sur toutes les combinaisons d'entrées illégales.

Capacité de modulation de l'intensité de la lampe.

Installation de partage de temps (multiplexage).

Annexes

ANNEXE 7: Régulateur de tension 7808:

Le régulateur de tension 7808 les 2 première chiffre 78 qui exprimé un régulateur de type positif et les 2 deuxième chiffre exprimé la tension maximal de ce régulateur. Son rôle, il réglé et stabilisé la tension et son courant maximal c'est 1A.

Brochage du 78L08

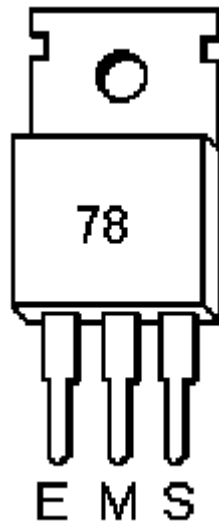


Figure 16 : Brochage de régulateur 7808

Descriptions des bits :

<i>Bite</i>	<i>Fonction</i>
<i>E</i>	<i>Entrée</i>
<i>M</i>	<i>Mass</i>
<i>S</i>	<i>Sortie</i>

Annexes

ANNEXE 8 : Régulateur de tension 78L08:

Dans ce régulateur on a trouvé L (comme low) entre 78 et 08 (78L08). Ce L indique que le courant que peut débiter le régulateur est dix fois moindre que les régulateurs sans le L. C'est un régulateur faible courant est limité à 0,1A.

Brochage du 78L08



Figure 17 : Brochage de régulateur 78L08.

Descriptions des bits :

<i>Bite</i>	<i>Fonction</i>
<i>E</i>	<i>Entrée</i>
<i>M</i>	<i>Mass</i>
<i>S</i>	<i>Sortie</i>

Annexes

ANNEXE 9 : Diode 1N4148:

La diode **1N4148** est une diode de commutation¹ standard au silicium. Elle est fonctionnelle jusqu'à des fréquences de commutation d'environ 100 MHz avec un temps de recouvrement inverse inférieur à 4 ns.

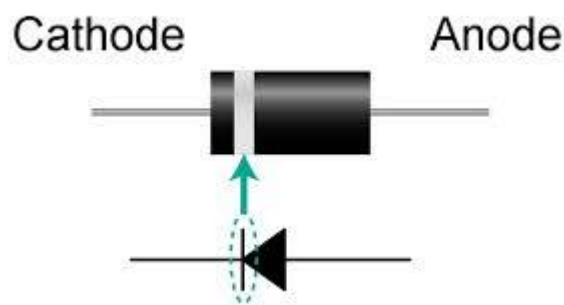


Figure 18 : Brochage de diode 1N4148.

Caractéristique

Tension inverse $V_R=75\text{v}$ pour courant inverse $5\mu\text{A}$.

Tension inverse maximal $V_{rrm}=100\text{v}$ pour courant inverse $100\mu\text{A}$.

Courant moyen direct $I_f=200\text{mA}$.

Courant maximal direct $I_f=500\text{mA}$.

Chute de tension directe $V_f= 1 \text{ V}$ à 10 mA

Nombre de broches : 2.

Type de diode : fiable signal

Type de boîtier de diode : D0-35.

Temps $t_{RR} < 4\text{ns}$ temps de recouvrement inverse.

Annexes

III.3 Liste des composants utilisés :

<i>Composant</i>	<i>Référence au schéma</i>	<i>Quantité</i>
<i>Résistance de 22 KΩ</i>	<i>R1 à R4</i>	<i>4</i>
<i>Résistance de 47 KΩ</i>	<i>R5</i>	<i>1</i>
<i>Résistance de 10 KΩ</i>	<i>R6</i>	<i>1</i>
<i>Résistance de 470Ω</i>	<i>R7</i>	<i>1</i>
<i>Résistance de 560Ω</i>	<i>R8 à R14</i>	<i>5</i>
<i>Condensateur chimie 22 μF 35V</i>	<i>C1</i>	<i>1</i>
<i>Condensateur chimie 47 μF</i>	<i>C2</i>	<i>1</i>
<i>Condensateur chimie 4.7 μF</i>	<i>C3</i>	<i>1</i>
<i>Condensateur chimie 220 μF</i>	<i>C4</i>	<i>1</i>
<i>Condensateur 100 nF</i>	<i>C5 à C10</i>	<i>6</i>
<i>Diode 1N4148</i>	<i>D1 D2</i>	<i>2</i>
<i>Circuit intégré CD4093</i>	<i>Ic1</i>	<i>1</i>
<i>Circuit intégré CD4081</i>	<i>Ic2</i>	<i>1</i>
<i>Circuit intégré CD4011</i>	<i>Ic3</i>	<i>1</i>
<i>Circuit intégré CD4075</i>	<i>Ic4</i>	<i>1</i>
<i>Circuit intégré CD4029</i>	<i>Ic5</i>	<i>1</i>
<i>Circuit intégré CD4511</i>	<i>Ic6</i>	<i>1</i>
<i>Régulateur 7808</i>	<i>Ic7</i>	<i>1</i>
<i>Régulateur 78L08</i>	<i>Ic8</i>	<i>1</i>
<i>Afficheur 7 segment cathode commun</i>		<i>1</i>
<i>Interrupteur</i>	<i>S</i>	<i>1</i>
<i>Micro-inverseur à retour automatique</i>	<i>S1/S2</i>	<i>2</i>
<i>Petite lampe</i>	<i>La</i>	<i>1</i>

Data sheet

CD4011B, CD4012B, CD4023B Types

CMOS NAND GATES

High-Voltage Types (20-Volt Rating)

Quad 2 Input – CD4011B
Dual 4 Input – CD4012B
Triple 3 Input – CD4023B

■ CD4011B, CD4012B, and CD4023B NAND gates provide the system designer with direct implementation of the NAND function and supplement the existing family of CMOS gates. All inputs and outputs are buffered.

The CD4011B, CD4012B, and CD4023B types are supplied in 14-lead hermetic dual-in-line ceramic packages (F3A suffix), 14-lead dual-in-line plastic packages (E suffix), 14-lead small-outline packages (M, MT, M96, and NSR suffixes), and 14-lead thin shrink small-outline packages (PWR suffix). The CD4011B and CD4023B types also are supplied in 14-lead thin shrink small-outline packages (PW suffix).

MAXIMUM RATINGS, Absolute-Maximum Values:

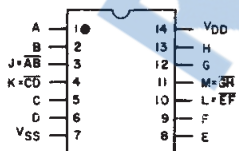
DC SUPPLY-VOLTAGE RANGE, (V _{DD})	
Voltages referenced to V _{SS} Terminal)	–0.5V to +20V
INPUT VOLTAGE RANGE, ALL INPUTS	–0.5V to V _{DD} +0.5V
DC INPUT CURRENT, ANY ONE INPUT	±10mA
POWER DISSIPATION PER PACKAGE (P _D):	
For T _A = –55°C to +100°C	500mW
For T _A = +100°C to +125°C	Derate Linearly at 12mW/°C to 200mW
DEVICE DISSIPATION PER OUTPUT TRANSISTOR	
For T _A = FULL PACKAGE-TEMPERATURE RANGE (All Package Types)	100mW
OPERATING-TEMPERATURE RANGE (T _A)	–55°C to +125°C
STORAGE TEMPERATURE RANGE (T _{stg})	–65°C to +150°C
LEAD TEMPERATURE (DURING SOLDERING):	
At distance 1/16 ± 1/32 inch (1.59 ± 0.79mm) from case for 10s max	+265°C

RECOMMENDED OPERATING CONDITIONS

For maximum reliability, nominal operating conditions should be selected so that operation is always within the following ranges:

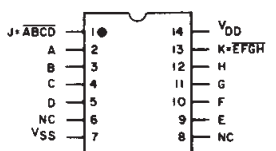
CHARACTERISTIC	LIMITS		UNITS
	MIN.	MAX.	
Supply-Voltage Range (For T _A = Full Package Temperature Range)	3	18	V

TERMINAL ASSIGNMENTS



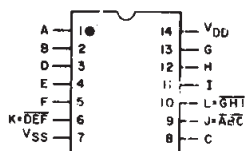
92CS-24453

CD4011B



92CS-24454R1

CD4012B



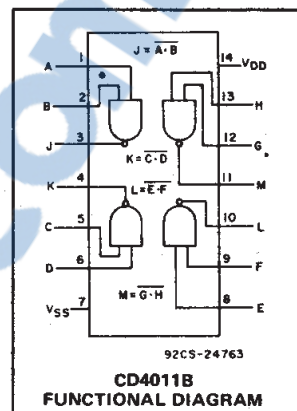
92CS-24465

CD4023B

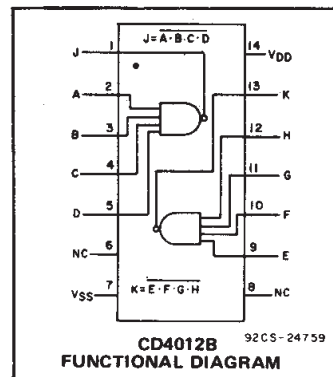
Features:

- Propagation delay time = 60 ns (typ.) at C_L = 50 pF, V_{DD} = 10 V
- Buffered inputs and outputs
- Standardized symmetrical output characteristics
- Maximum input current of 1 μA at 18 V over full package temperature range; 100 nA at 18 V and 25°C
- 100% tested for quiescent current at 20 V
- 5-V, 10-V, and 15-V parametric ratings
- Noise margin (over full package temperature range):
 - 1 V at V_{DD} = 5 V
 - 2 V at V_{DD} = 10 V
 - 2.5 V at V_{DD} = 15 V

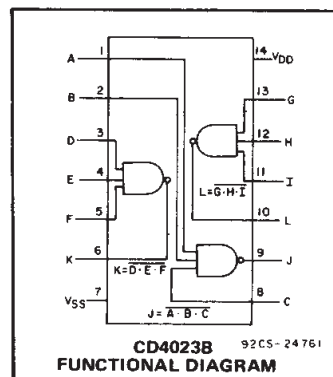
- Meets all requirements of JEDEC Tentative Standard No. 13B, "Standard Specifications for Description of "B" Series CMOS Devices"



CD4011B
FUNCTIONAL DIAGRAM



CD4012B
FUNCTIONAL DIAGRAM



CD4023B
FUNCTIONAL DIAGRAM

CD4011B, CD4012B, CD4023B Types

STATIC ELECTRICAL CHARACTERISTICS

CHARACTER- ISTIC	CONDITIONS			LIMITS AT INDICATED TEMPERATURES (°C)							UNITS
	V _O (V)	V _{IN} (V)	V _{DD} (V)	+25							
				-55	-40	+85	+125	Min.	Typ.	Max.	
Quiescent Device Current, I _{DD} Max.	—	0,5	5	0.25	0.25	7.5	7.5	—	0.01	0.25	μA
	—	0,10	10	0.5	0.5	15	15	—	0.01	0.5	
	—	0,15	15	1	1	30	30	—	0.01	1	
	—	0,20	20	5	5	150	150	—	0.02	5	
Output Low (Sink) Current I _{OL} Min.	0.4	0,5	5	0.64	0.61	0.42	0.36	0.51	1	—	mA
	0.5	0,10	10	1.6	1.5	1.1	0.9	1.3	2.6	—	
	1.5	0,15	15	4.2	4	2.8	2.4	3.4	6.8	—	
Output High (Source) Current, I _{OH} Min.	4.6	0,5	5	-0.64	-0.61	-0.42	-0.36	-0.51	-1	—	mA
	2.5	0,5	5	-2	-1.8	-1.3	-1.15	-1.6	-3.2	—	
	9.5	0,10	10	-1.6	-1.5	-1.1	-0.9	-1.3	-2.6	—	
	13.5	0,15	15	-4.2	-4	-2.8	-2.4	-3.4	-6.8	—	
Output Voltage: Low-Level, V _{OL} Max.	—	0,5	5	0.05				—	0	0.05	V
	—	0,10	10	0.05				—	0	0.05	
	—	0,15	15	0.05				—	0	0.05	
Output Voltage: High-Level, V _{OH} Min.	—	0,5	5	4.95				4.95	5	—	V
	—	0,10	10	9.95				9.95	10	—	
	—	0,15	15	14.95				14.95	15	—	
Input Low Voltage, V _{IL} Max.	4.5	—	5	1.5				—	—	1.5	V
	9	—	10	3				—	—	3	
	13.5	—	15	4				—	—	4	
Input High Voltage, V _{IH} Min.	0.5,4.5	—	5	3.5				3.5	—	—	V
	1,9	—	10	7				7	—	—	
	1.5,13.5	—	15	11				11	—	—	
Input Current I _{IN} Max.		0,18	18	±0.1	±0.1	±1	±1	—	±10 ⁻⁵	±0.1	μA

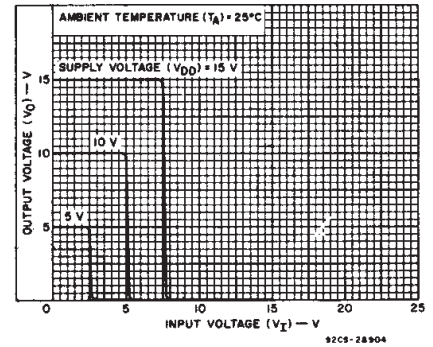


Fig. 1 — Typical voltage transfer characteristics.

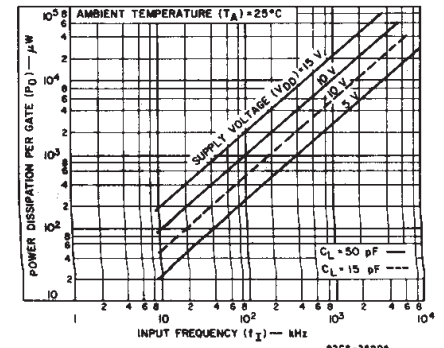


Fig. 2 — Typical power dissipation characteristics.

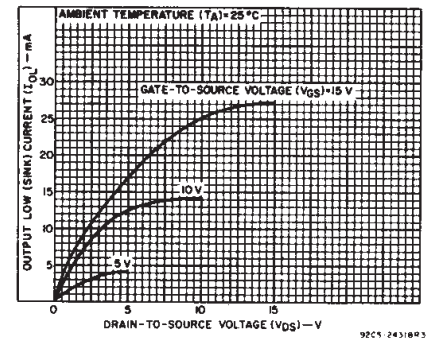


Fig. 3 — Typical output low (sink) current characteristics.

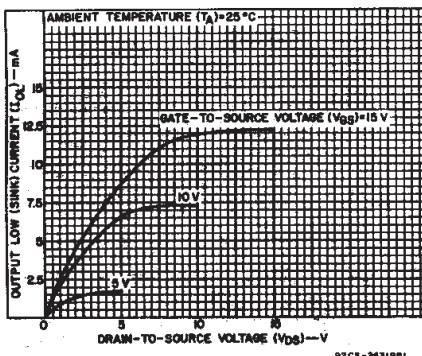


Fig. 4 — Minimum output low (sink) current characteristics.

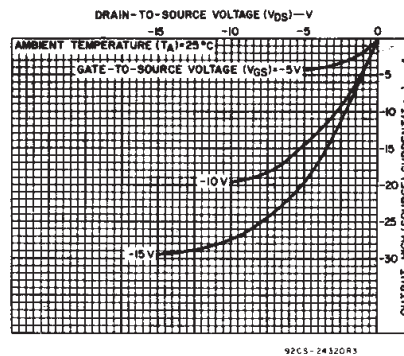


Fig. 5 — Typical output high (source) current characteristics.

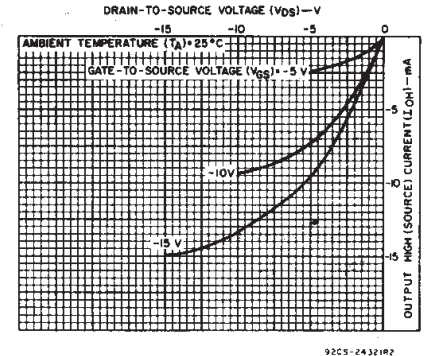
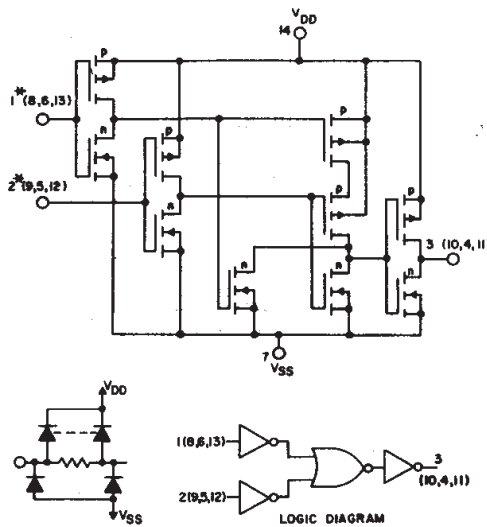


Fig. 6 — Minimum output high (source) current characteristics.

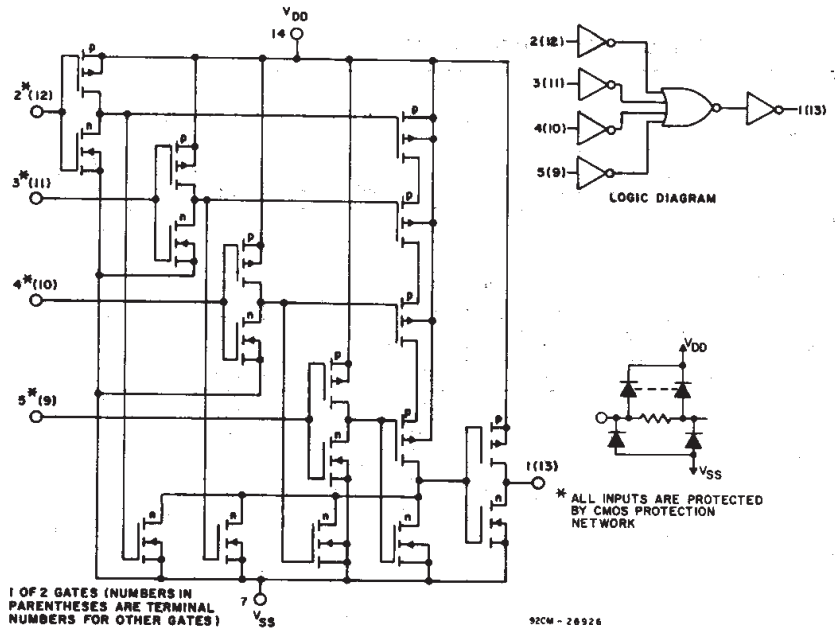
CD4011B, CD4012B, CD4023B Types



* ALL INPUTS ARE PROTECTED BY CMOS PROTECTION NETWORK

1 OF 4 GATES (NUMBERS IN PARENTHESES ARE TERMINAL NUMBERS FOR OTHER GATES)

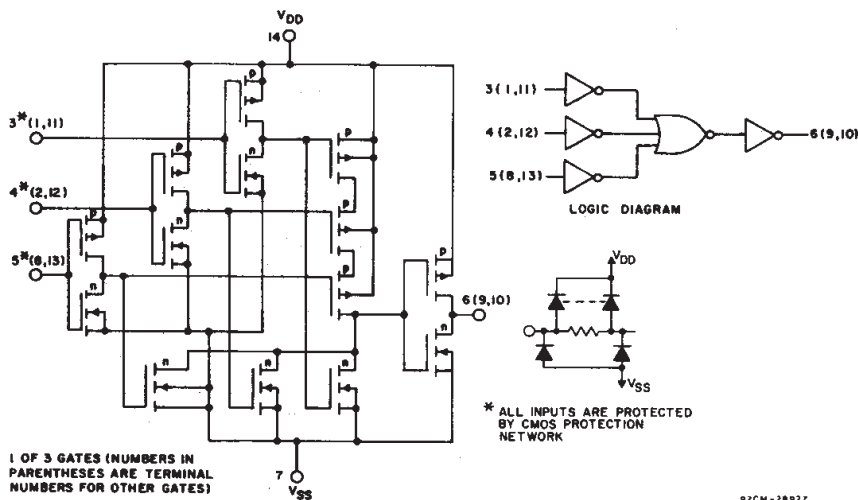
Fig.7 - Schematic and logic diagrams for CD4011B.



1 OF 2 GATES (NUMBERS IN PARENTHESES ARE TERMINAL NUMBERS FOR OTHER GATES)

92CM-28926

Fig.8 - Schematic and logic diagrams for CD4012B.



1 OF 3 GATES (NUMBERS IN PARENTHESES ARE TERMINAL NUMBERS FOR OTHER GATES)

* ALL INPUTS ARE PROTECTED BY CMOS PROTECTION NETWORK

Fig. 9 - Schematic and logic diagrams for CD4023B.

92CM-28927

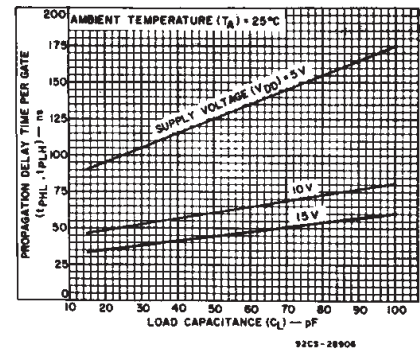


Fig.10 - Typical propagation delay time per gate as a function of load capacitance.

DYNAMIC ELECTRICAL CHARACTERISTICS

At $T_A = 25^\circ\text{C}$; Input $t_r, t_f = 20\text{ ns}$, $C_L = 50\text{ pF}$, $R_L = 200\text{ k}\Omega$

CHARACTERISTIC	TEST CONDITIONS	LIMITS		UNITS
		V _{DD} VOLTS	TYP.	MAX.
Propagation Delay Time, t_{PHL}, t_{PLH}		5	125	250
		10	60	120
		15	45	90
Transition Time, t_{THL}, t_{TLH}		5	100	200
		10	50	100
		15	40	80
Input Capacitance, C_{IN}	Any Input		5	7.5
				pF

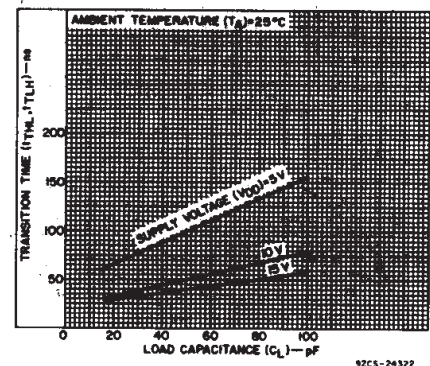


Fig.11 - Typical transition time as a function of load capacitance.



CD4011B, CD4012B, CD4023B Types

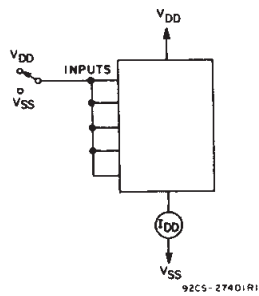


Fig. 12 - Quiescent-device-current test circuit.

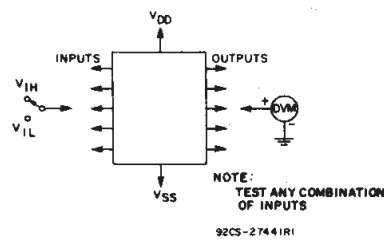


Fig. 13 - Input-voltage test circuit.

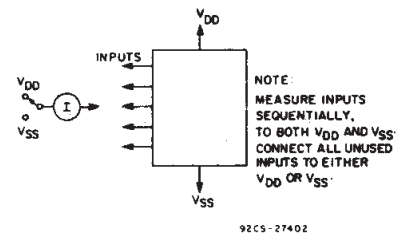
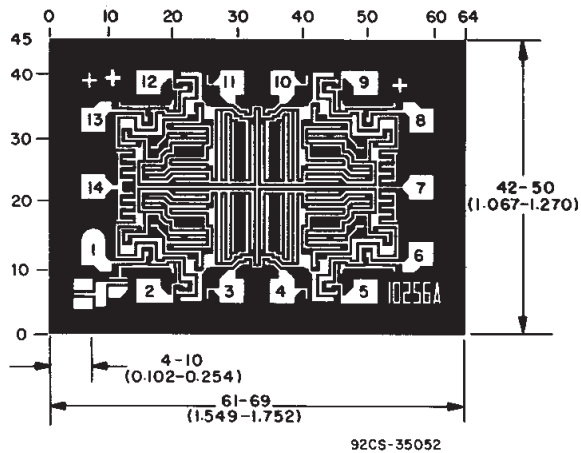
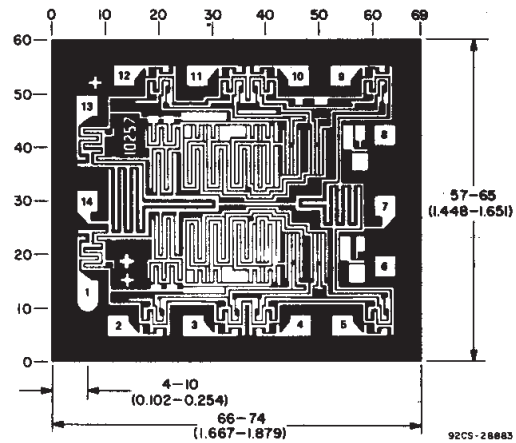


Fig. 14 - Input-current test circuit.

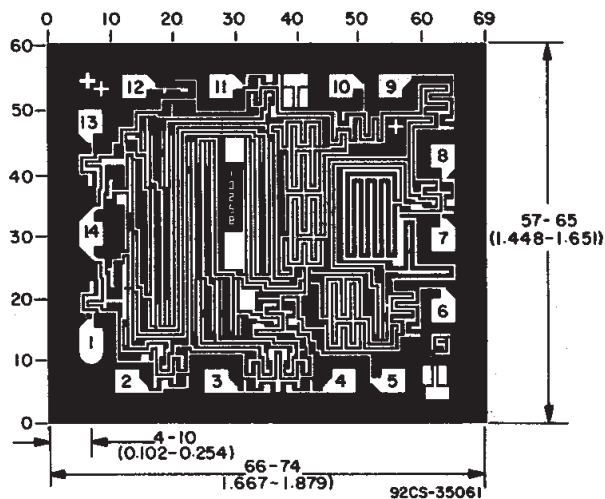
Chip Dimensions and Pad Layouts



CD4011BH



CD4012BH



CD4023BH

Dimensions in parentheses are in millimeters and are derived from the basic inch dimensions as indicated. Grid graduations are in mils (10^{-3} inch).

CMOS Presettable Up/Down Counter

Binary or BCD-Decade

High-Voltage Types (20-Volt Rating)

■ CD4029B consists of a four-stage binary or BCD-decade up/down counter with provisions for look-ahead carry in both counting modes. The inputs consist of a single **CLOCK**, **CARRY-IN (CLOCK ENABLE)**, **BINARY/DECADE**, **UP/DOWN**, **PRESET ENABLE**, and four individual **JAM** signals. **Q1**, **Q2**, **Q3**, **Q4** and a **CARRY OUT** signal are provided as outputs.

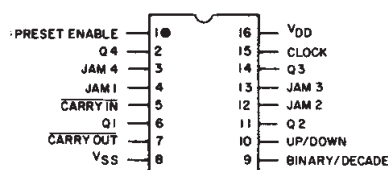
A high **PRESET ENABLE** signal allows information on the **JAM INPUTS** to preset the counter to any state asynchronously with the clock. A low on each **JAM** line, when the **PRESET-ENABLE** signal is high, resets the counter to its zero count. The counter is advanced one count at the positive transition of the clock when the **CARRY-IN** and **PRESET ENABLE** signals are low. Advancement is inhibited when the **CARRY-IN** or **PRESET ENABLE** signals are high. The **CARRY-OUT** signal is normally high and goes low when the counter reaches its maximum count in the **UP** mode or the minimum count in the **DOWN** mode provided the **CARRY-IN** signal is low. The **CARRY-IN** signal in the low state can thus be considered a **CLOCK ENABLE**. The **CARRY-IN** terminal must be connected to **V_{SS}** when not in use.

Binary counting is accomplished when the **BINARY/DECADE** input is high; the counter counts in the decade mode when the **BINARY/DECADE** input is low. The counter counts up when the **UP/DOWN** input is high, and down when the **UP/DOWN** input is low. Multiple packages can be connected in either a parallel-clocking or a ripple-clocking arrangement as shown in Fig. 17.

Parallel clocking provides synchronous control and hence faster response from all counting outputs. Ripple-clocking allows for longer clock input rise and fall times.

The CD4029B-series types are supplied in 16-lead hermetic dual-in-line ceramic packages (F3A suffix), 16-lead dual-in-line plastic packages (E suffix), 16-lead small-outline packages (M, M96, MT, and NSR suffixes), and 16-lead thin shrink small-outline packages (PW and PWR suffixes).

CD4029B Terminal Diagram



92CS-24472R1

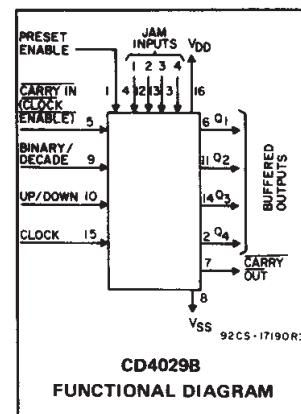
CD4029B Types

Features:

- Medium-speed operation . . . 8 MHz (typ.)
@ $C_L = 50$ pF and $V_{DD} - V_{SS} = 10$ V
- Multi-package parallel clocking for synchronous high speed output response or ripple clocking for slow clock input rise and fall times
- "Preset Enable" and individual "Jam" inputs provided
- Binary or decade up/down counting
- BCD outputs in decade mode
- 100% tested for quiescent current at 20 V
- 5-V, 10-V, and 15-V parametric ratings
- Standardized, symmetrical output characteristics
- Maximum input current of $1 \mu A$ at 18 V over full package-temperature range; 100 nA at 18 V and 25°C
- Noise margin (over full package-temperature range)
1 V at $V_{DD} = 5$ V
2 V at $V_{DD} = 10$ V
2.5 V at $V_{DD} = 15$ V
- Meets all requirements of JEDEC Tentative Standard No. 13B, "Standard Specifications for Description of 'B' Series CMOS Devices"

Applications:

- Programmable binary and decade counting/frequency synthesizers-BCD output
- Analog to digital and digital to analog conversion
- Up/Down binary counting
- Magnitude and sign generation
- Up/Down decade counting
- Difference counting



RECOMMENDED OPERATING CONDITIONS at $T_A = 25^\circ C$, Except as Noted. For maximum reliability, nominal operating conditions should be selected so that operation is always within the following ranges:

CHARACTERISTIC	V_{DD} (V)	LIMITS		UNITS
		Min.	Max.	
Supply-Voltage Range (For $T_A =$ Full Package-Temperature Range)	—	3	18	V
Setup Time t_{SU} : Carry-In	5	200	—	ns
	10	70	—	
	15	60	—	
U/D or B/D	5	340	—	
	10	140	—	
	15	100	—	
Clock Pulse Width, t_W	5	180	—	ns
	10	90	—	
	15	60	—	
Preset Enable Pulse Width, t_W	5	130	—	
	10	70	—	
	15	50	—	
Clock Input Frequency, f_{CL}	5	—	2	MHz
	10	—	4	
	15	—	5.5	
Clock Rise and Fall Time, t_{rCL} , t_{fCL}	5	—	—	
	10	—	15	
	15	—	—	

CD4029B Types

MAXIMUM RATINGS, Absolute-Maximum Values:

DC SUPPLY-VOLTAGE RANGE, (V_{DD})	Voltages referenced to V_{SS} Terminal)	-0.5V to +20V
INPUT VOLTAGE RANGE, ALL INPUTS		-0.5V to $V_{DD} + 0.5V$
DC INPUT CURRENT, ANY ONE INPUT		$\pm 10mA$
POWER DISSIPATION PER PACKAGE (P_D):		
For $T_A = -55^\circ C$ to $+100^\circ C$		500mW
For $T_A = +100^\circ C$ to $+125^\circ C$		Derate Linearly at 12mW/ $^\circ C$ to 200mW
DEVICE DISSIPATION PER OUTPUT TRANSISTOR		
FOR $T_A =$ FULL PACKAGE-TEMPERATURE RANGE (All Package Types)		100mW
OPERATING-TEMPERATURE RANGE (T_A)		$-55^\circ C$ to $+125^\circ C$
STORAGE TEMPERATURE RANGE (T_{stg})		$-65^\circ C$ to $+150^\circ C$
LEAD TEMPERATURE (DURING SOLDERING):		
At distance $1/16 \pm 1/32$ inch ($1.59 \pm 0.79mm$) from case for 10s max		$+265^\circ C$

STATIC ELECTRICAL CHARACTERISTICS

CHARAC- TERISTIC	CONDITIONS			LIMITS AT INDICATED TEMPERATURES (°C)							UNITS
	V _O (V)	V _{IN} (V)	V _{DD} (V)	-55	-40	+85	+125	+25			
								Min.	Typ.	Max.	
Quiescent Device Current, I _{DD} Max.	—	0,5	5	5	5	150	150	—	0.04	5	μA
	—	0,10	10	10	10	300	300	—	0.04	10	
	—	0,15	15	20	20	600	600	—	0.04	20	
	—	0,20	20	100	100	3000	3000	—	0.08	100	
Output Low (Sink) Current I _{OL} Min.	0.4	0,5	5	0.64	0.61	0.42	0.36	0.51	1	—	mA
	0.5	0,10	10	1.6	1.5	1.1	0.9	1.3	2.6	—	
	1.5	0,15	15	4.2	4	2.8	2.4	3.4	6.8	—	
Output High (Source) Current, I _{OH} Min.	4.6	0,5	5	-0.64	-0.61	-0.42	-0.36	-0.51	-1	—	mA
	2.5	0,5	5	-2	-1.8	-1.3	-1.15	-1.6	-3.2	—	
	9.5	0,10	10	-1.6	-1.5	-1.1	-0.9	-1.3	-2.6	—	
	13.5	0,15	15	-4.2	-4	-2.8	-2.4	-3.4	-6.8	—	
Output Voltage: Low-Level, V _{OL} Max.	—	0,5	5	0.05				—	0	0.05	V
	—	0,10	10	0.05				—	0	0.05	
	—	0,15	15	0.05				—	0	0.05	
Output Voltage: High-Level, V _{OH} Min.	—	0,5	5	4.95				4.95	5	—	V
	—	0,10	10	9.95				9.95	10	—	
	—	0,15	15	14.95				14.95	15	—	
Input Low Voltage V _{IL} Max.	0.5,4.5	—	5	1.5				—	—	1.5	V
	1,9	—	10	3				—	—	3	
	1.5,13.5	—	15	4				—	—	4	
Input High Voltage, V _{IH} Min.	0.5,4.5	—	5	3.5				3.5	—	—	V
	1,9	—	10	7				7	—	—	
	1.5,13.5	—	15	11				11	—	—	
Input Current I _{IN} Max.	—	0,18	18	±0.1	±0.1	±1	±1	—	±10 ⁻⁵	±0.1	μA

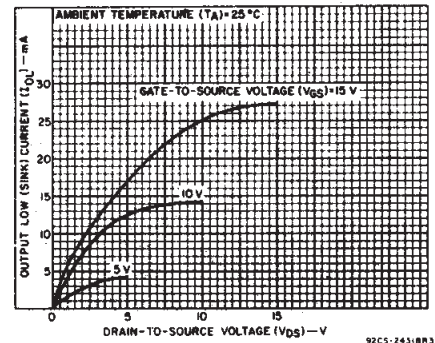


Fig. 1 - Typical output low (sink) current characteristics.

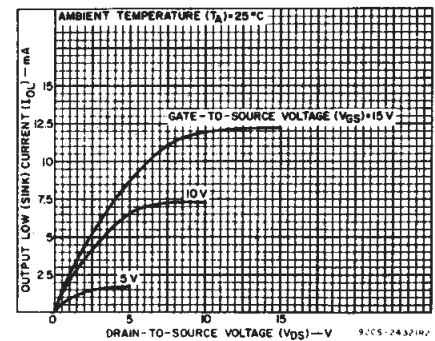


Fig. 2 - Minimum output low (sink) current characteristics.

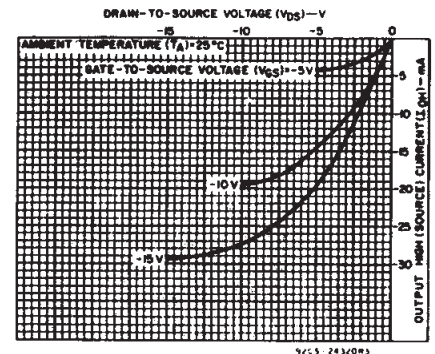


Fig. 3 - Typical output high (source) current characteristics.

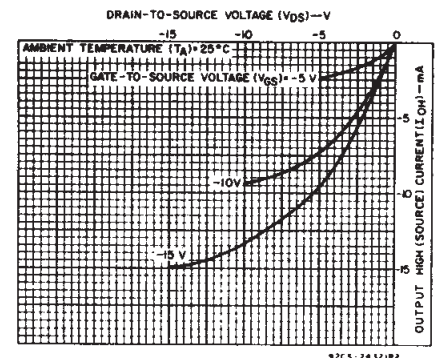


Fig. 4 - Minimum output high (source) current characteristics.

CD4029B Types

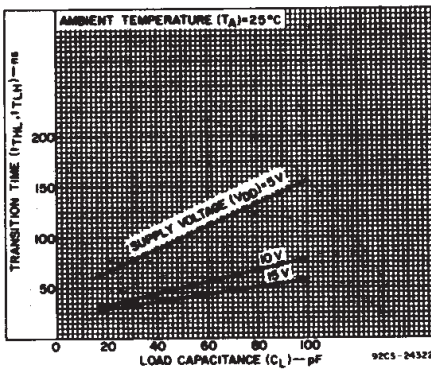


Fig. 5 - Typical transition time as a function of load capacitance.

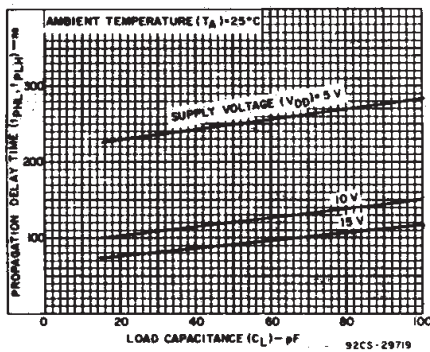


Fig. 6 - Typical propagation delay times as a function of load capacitance (Q output).

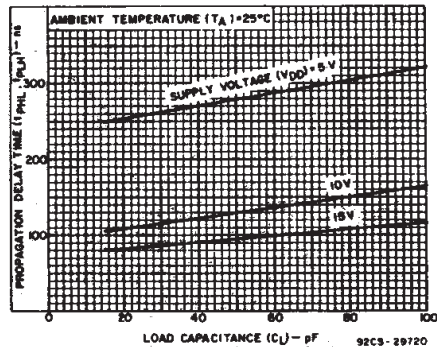


Fig. 7 - Typical propagation delay time as a function of load capacitance (carry output).

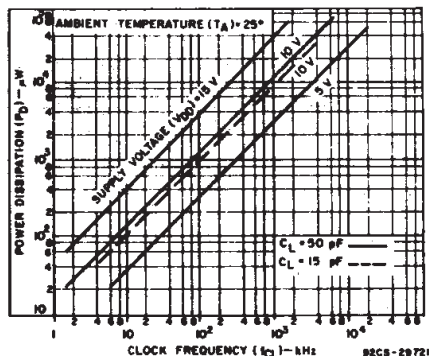


Fig. 8 - Typical power dissipation as a function of frequency.

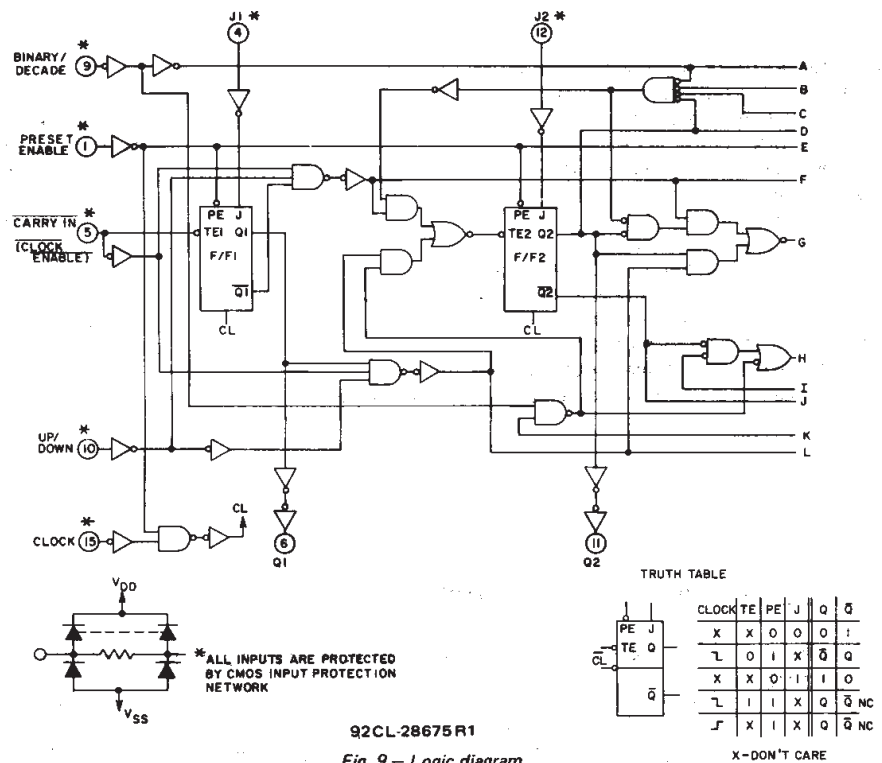


Fig. 9 - Logic diagram.

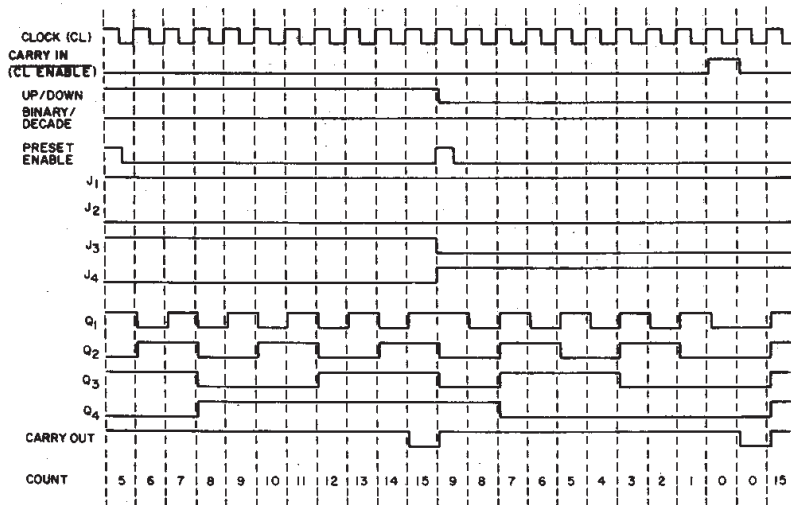


Fig. 10 - Timing diagram-binary mode.

CD4029B Types

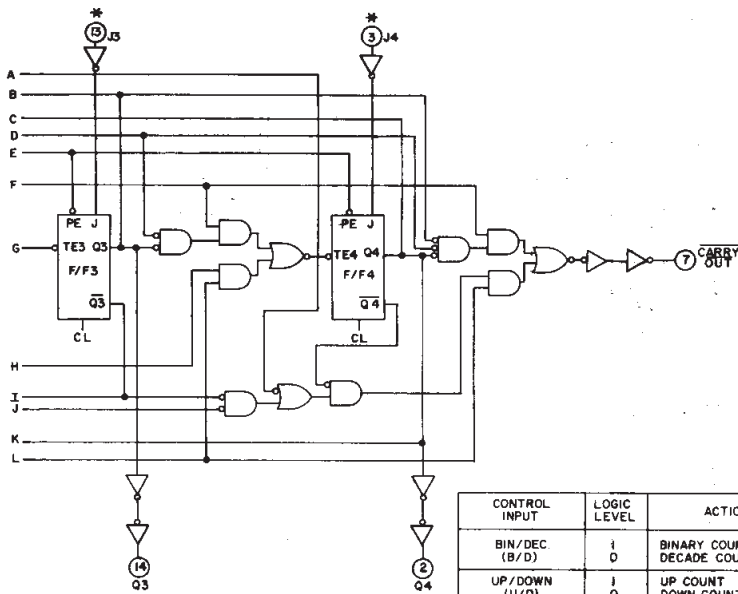
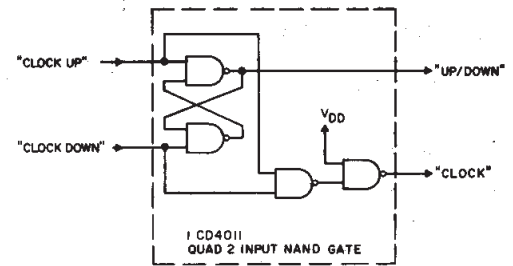


Fig. 9 – Logic diagram (cont'd).

CONTROL INPUT	LOGIC LEVEL	ACTION
BIN/DEC (B/D)	1 0	BINARY COUNT DECADE COUNT
UP/DOWN (U/D)	1 0	UP COUNT DOWN COUNT
PRESET ENABLE (PE)	1 0	JAM IN NO JAM
CARRY IN (C.I.) (CLOCK ENABLE)	1 0	NO COUNTER ADVANCE AT POS. CLOCK TRANSITION ADVANCE COUNTER AT POS. CLOCK TRANSITION

92CL-28675 #1

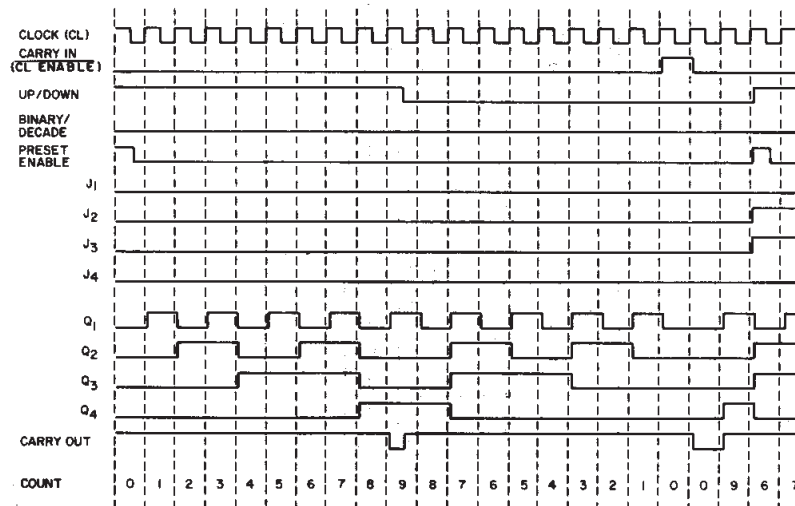


92CS-17193R2

Fig. 11 – Conversion of clock up, clock down input signals to clock and up/down input signals.

The CD4029B CLOCK and UP/DOWN inputs are used directly in most applications. In applications where CLOCK UP and CLOCK DOWN inputs are provided, conversion to the CD4029B CLOCK and UP/DOWN inputs can easily be realized by use of the circuit in Fig. 11.

CD4029B changes count on positive transitions of CLOCK UP or CLOCK DOWN inputs. For the gate configuration shown below, when counting up the CLOCK DOWN input must be maintained high and conversely when counting down the CLOCK UP input must be maintained high.



92CM-17193R3

Fig. 12 – Timing diagram-decade mode.

CD4029B Types

DYNAMIC ELECTRICAL CHARACTERISTICS at $T_A = 25^\circ\text{C}$, Input $t_r, t_f = 20\text{ ns}$,
 $C_L = 50\text{ pF}$, $R_L = 200\text{ k}\Omega$

CHARACTERISTIC	TEST CONDITIONS		LIMITS			UNITS
	V_{DD} (V)	Min.	Typ.	Max.		
Clocked Operation						
Propagation Delay Time: t_{PHL} , t_{PLH} Q Output	Any Input	5	—	250	500	ns
		10	—	120	240	
		15	—	90	180	
Carry Output		5	—	280	560	
		10	—	130	260	
		15	—	95	190	
Transition Time: Q Outputs, Carry Output		5	—	100	200	
		10	—	50	100	
		15	—	40	80	
Minimum Clock Pulse Width, t_W		5	—	90	180	ns
		10	—	45	90	
		15	—	30	60	
Clock Rise & Fall Time, t_{rCL} , t_{fCL}^{**}		5	—	—	15	μs
		10	—	—	15	
		15	—	—	15	
Minimum Setup Times, t_S^* B/D or U/D		5	—	170	340	ns
		10	—	70	140	
		15	—	50	100	
Maximum Clock Input Frequency, f_{CL}		5	2	4	—	MHz
		10	4	8	—	
		15	5.5	11	—	
Input Capacitance, C_{IN}		—	5	7.5	pF	
Preset Enable						
Propagation Delay Time: t_{PHL} , t_{PLH} Q Outputs	Any Input	5	—	235	470	ns
		10	—	100	200	
		15	—	80	160	
Carry Output		5	—	320	640	
		10	—	145	290	
		15	—	105	210	
Minimum Preset Enable Pulse Width, t_W		5	—	65	130	
		10	—	35	70	
		15	—	25	50	
Minimum Preset Enable Removal Time, t_{rem}^*		5	—	100	200	ns
		10	—	55	110	
		15	—	40	80	
Carry Input						
Propagation Delay Time: t_{PHL} , t_{PLH} Carry Output	Any Input	5	—	170	340	ns
		10	—	70	140	
		15	—	50	100	
Min. HOLD Time t_H^{***} Carry In		5	—	25	50	ns ↓
		10	—	15	30	
		15	—	12	25	
Min Set-Up Time t_S^{***} Carry In		5	—	100	200	ns ↓
		10	—	35	70	
		15	—	30	60	

* From Up/Down, Binary/Decode, Carry In, or Preset Enable Control Inputs to Clock Edge.

** If more than one unit is cascaded in the parallel clocked application, t_{rCL} should be made less than or equal to the sum of the fixed propagation delay at 15 pF and the transition time of the carry output driving stage for the estimated capacitive load. This measurement was made with a decoupling capacitor ($>1\text{ }\mu\text{F}$) between V_{DD} and V_{SS} .

***From Carry In to Clock Edge

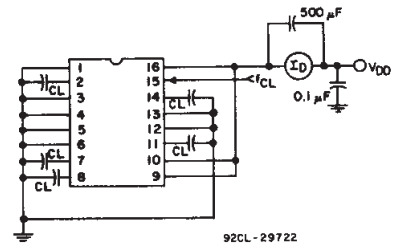


Fig. 13 — Power dissipation test circuit.

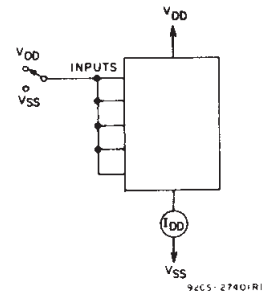


Fig. 14 — Quiescent device current test circuit.

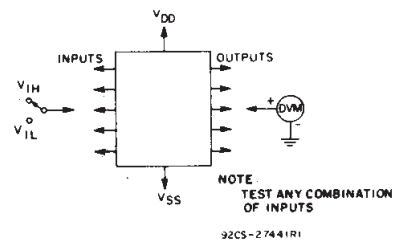


Fig. 15 — Input voltage test circuit.

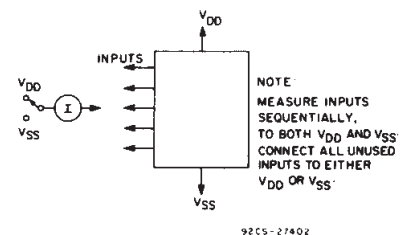
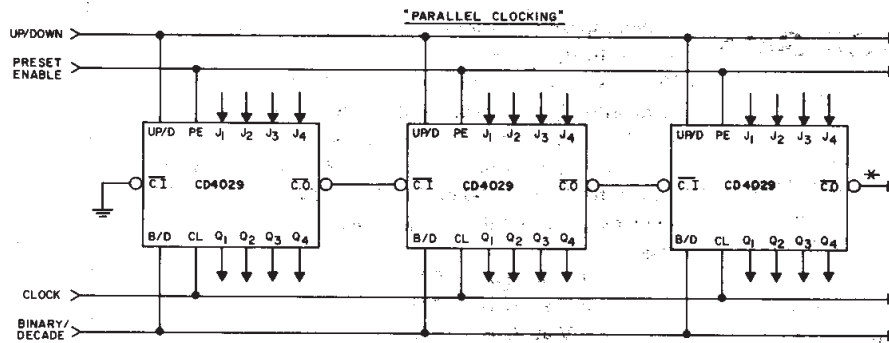
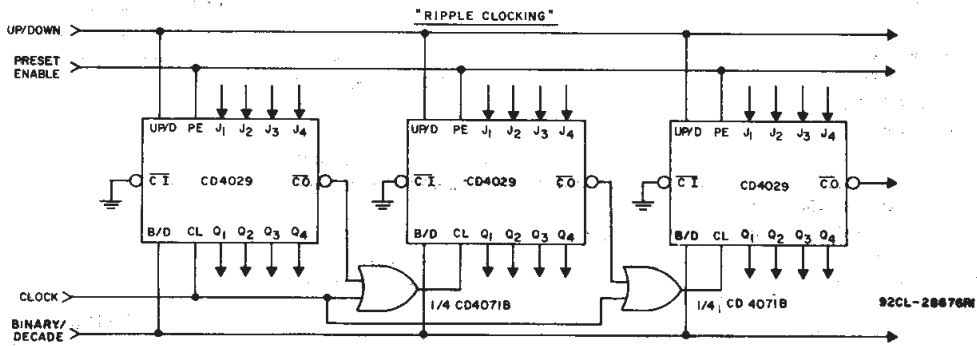


Fig. 16 — Input current test circuit.

CD4029B Types



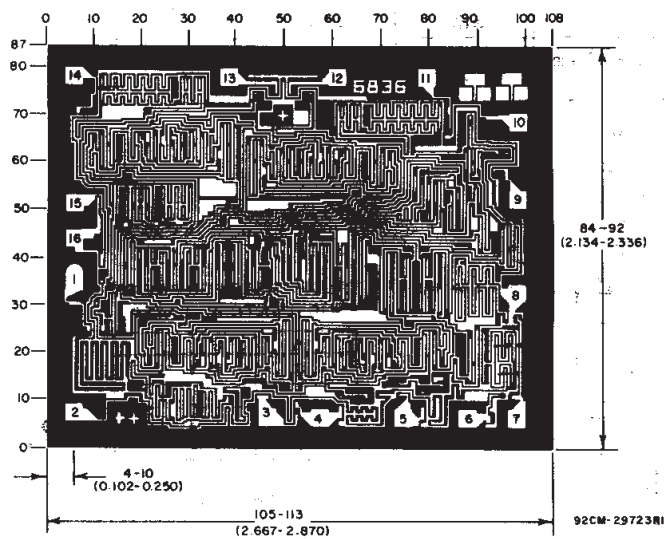
* CARRY OUT lines at the 2nd, 3rd, etc., stages may have a negative-going glitch pulse resulting from differential delays of different CD4029B IC's. These negative-going glitches do not affect proper CD4029B operation. However, if the CARRY OUT signals are used to trigger other edge-sensitive logic devices, such as FF's or counters, the CARRY OUT signals should be gated with the clock signal using a 2-input OR gate such as CD4071B.



Ripple Clocking Mode:

The Up/Down control can be changed at any count. The only restriction on changing the Up/Down control is that the clock input to the first counting stage must be high. For cascading counters operating in a fixed up-count or down-count mode, the OR gates are not required between stages, and \overline{CO} is connected directly to the CL input of the next stage with \overline{CI} grounded.

Fig. 17 — Cascading counter packages.



Chip dimensions and pad layout for CD4029B

Dimensions in parentheses are in millimeters and are derived from the basic inch dimensions as indicated. Grid graduations are in mils (10^{-3} inch).

CD4071B, CD4072B, CD4075B Types

CMOS OR Gates

High-Voltage Types (20-Volt Rating)

CD4071B Quad 2-Input OR Gate
CD4072B Dual 4-Input OR Gate
CD4075B Triple 3-Input OR Gate

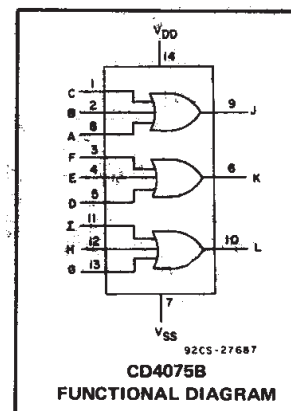
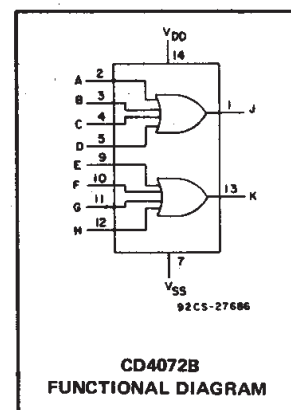
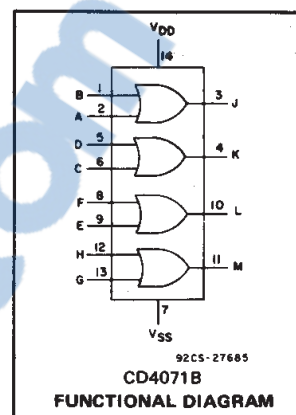
■ CD4071B, CD4072B, and CD4075B

OR gates provide the system designer with direct implementation of the positive-logic OR function and supplement the existing family of CMOS gates.

The CD4071B, CD4072B, and CD4075B types are supplied in 14-lead hermetic dual-in-line ceramic packages (F3A suffix), 14-lead dual-in-line plastic packages (E suffix), 14-lead small-outline packages (M, MT, M96, and NSR suffixes), and 14-lead thin shrink small-outline packages (PW and PWR suffixes).

Features:

- Medium-Speed Operation- t_{PLH} , $t_{PHL} = 60$ ns (typ.) at $V_{DD} = 10$ V
- 100% tested for quiescent current at 20 V
- Maximum input current of $1 \mu A$ at 18 V over full package-temperature range; 100 nA at 18 V and 25°C
- Standardized, symmetrical output characteristics
- Noise margin (over full package temperature range)
 - 1 V at $V_{DD} = 5$ V
 - 2 V at $V_{DD} = 10$ V
 - 2.5 V at $V_{DD} = 15$ V
- 5-V, 10-V, and 15-V parametric ratings
- Meets all requirements of JEDEC Tentative Standard No. 13B, "Standard Specifications for Description of 'B' Series CMOS Devices"



RECOMMENDED OPERATING CONDITIONS

For maximum reliability, nominal operating conditions should be selected so that operation is always within the following ranges:

CHARACTERISTIC	LIMITS		UNITS
	MIN.	MAX.	
Supply-Voltage Range (For T_A = Full Package-Temperature Range)	3	18	V

STATIC ELECTRICAL CHARACTERISTICS

CHARACTER- ISTIC	CONDITIONS			LIMITS AT INDICATED TEMPERATURES (°C)							UNITS
	V _O (V)	V _{IN} (V)	V _{DD} (V)					+25			
				-55	-40	+85	+125	Min.	Typ.	Max.	
Quiescent Device Current, I _{DD} Max.	—	0,5	5	0.25	0.25	7.5	7.5	—	0.01	0.25	μA
	—	0,10	10	0.5	0.5	15	15	—	0.01	0.5	
	—	0,15	15	1	1	30	30	—	0.01	1	
	—	0,20	20	5	5	150	150	—	0.02	5	
Output Low (Sink) Current I _{OL} Min.	0.4	0,5	5	0.64	0.61	0.42	0.36	0.51	1	—	mA
	0.5	0,10	10	1.6	1.5	1.1	0.9	1.3	2.6	—	
	1.5	0,15	15	4.2	4	2.8	2.4	3.4	6.8	—	
Output High (Source) Current, I _{OH} Min.	4.6	0,5	5	-0.64	-0.61	-0.42	-0.36	-0.51	-1	—	mA
	2.5	0,5	5	-2	-1.8	-1.3	-1.15	-1.6	-3.2	—	
	9.5	0,10	10	-1.6	-1.5	-1.1	-0.9	-1.3	-2.6	—	
	13.5	0,15	15	-4.2	-4	-2.8	-2.4	-3.4	-6.8	—	
Output Voltage: Low-Level, V _{OL} Max.	—	0,5	5	0.05				—	0	0.05	V
	—	0,10	10	0.05				—	0	0.05	
	—	0,15	15	0.05				—	0	0.05	
Output Voltage: High-Level, V _{OH} Min.	—	0,5	5	4.95				4.95	5	—	V
	—	0,10	10	9.95				9.95	10	—	
	—	0,15	15	14.95				14.95	15	—	
Input Low Voltage, V _{IL} Max.	0.5, 4.5	—	5	1.5				—	—	1.5	V
	1, 9	—	10	3				—	—	3	
	1.5, 13.5	—	15	4				—	—	4	
Input High Voltage, V _{IH} Min.	4.5	—	5	3.5				3.5	—	—	V
	9	—	10	7				7	—	—	
	13.5	—	15	11				11	—	—	
Input Current I _{IN} Max.		0,18	18	±0.1	±0.1	±1	±1	—	±10 ⁻⁵	±0.1	μA

CD4071B, CD4072B, CD4075B Types

MAXIMUM RATINGS, Absolute-Maximum Values:

DC SUPPLY-VOLTAGE RANGE, (V_{DD})

Voltages referenced to V_{SS} Terminal) -0.5V to +20V

INPUT VOLTAGE RANGE, ALL INPUTS -0.5V to V_{DD} +0.5V

DC INPUT CURRENT, ANY ONE INPUT $\pm 10\text{mA}$

POWER DISSIPATION PER PACKAGE (P_D):

For $T_A = -55^\circ\text{C}$ to $+100^\circ\text{C}$ 500mW

For $T_A = +100^\circ\text{C}$ to $+125^\circ\text{C}$ Derate Linearly at $12\text{mW}/^\circ\text{C}$ to 200mW

DEVICE DISSIPATION PER OUTPUT TRANSISTOR

FOR $T_A = \text{FULL PACKAGE-TEMPERATURE RANGE}$ (All Package Types) 100mW

OPERATING-TEMPERATURE RANGE (T_A) -55°C to $+125^\circ\text{C}$

STORAGE TEMPERATURE RANGE (T_{stg}) -65°C to $+150^\circ\text{C}$

LEAD TEMPERATURE (DURING SOLDERING):

At distance $1/16 \pm 1/32$ inch ($1.59 \pm 0.79\text{mm}$) from case for 10s max $+265^\circ\text{C}$

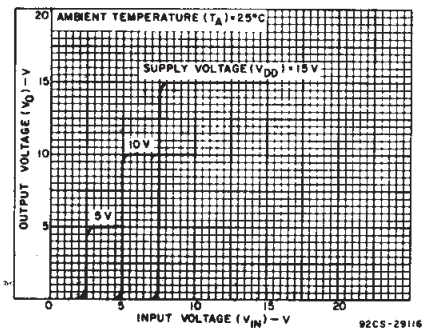


Fig. 1 - Typical voltage transfer characteristics.

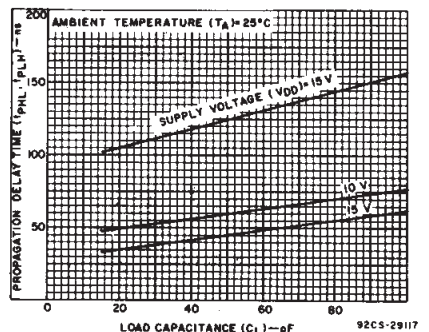


Fig. 2 - Typical propagation delay time as a function of load capacitance.

CHARACTERISTIC	TEST CONDITIONS	ALL TYPES LIMITS		UNITS
		V_{DD} VOLTS	TYP.	MAX.
Propagation Delay Time, t_{PHL}, t_{PLH}		5	125	250
		10	60	120
		15	45	90
Transition Time, t_{THL}, t_{TLH}		5	100	200
		10	50	100
		15	40	80
Input Capacitance, C_{IN}	Any Input	—	5	7.5
				pF

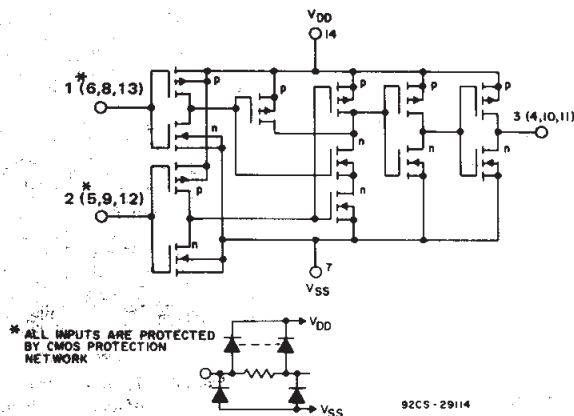


Fig. 3 - Schematic diagram for CD4071B (1 of 4 identical gates).

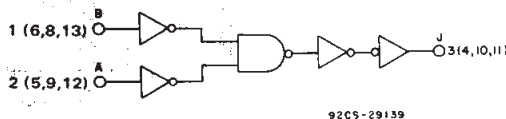


Fig. 5 - Logic diagram for CD4071B (1 of 4 identical gates).

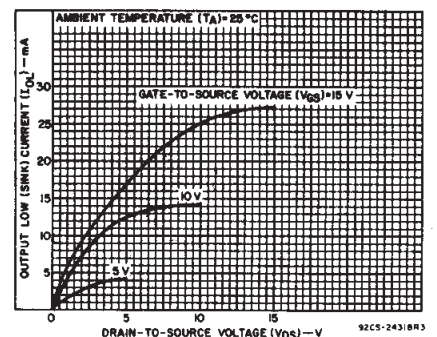


Fig. 4 - Typical output low (sink) current characteristics.

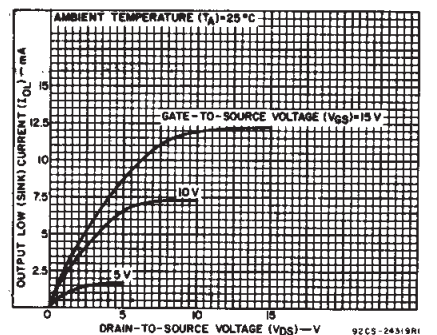


Fig. 6 - Minimum output low (sink) current characteristics.

CD4071B, CD4072B, CD4075B Types

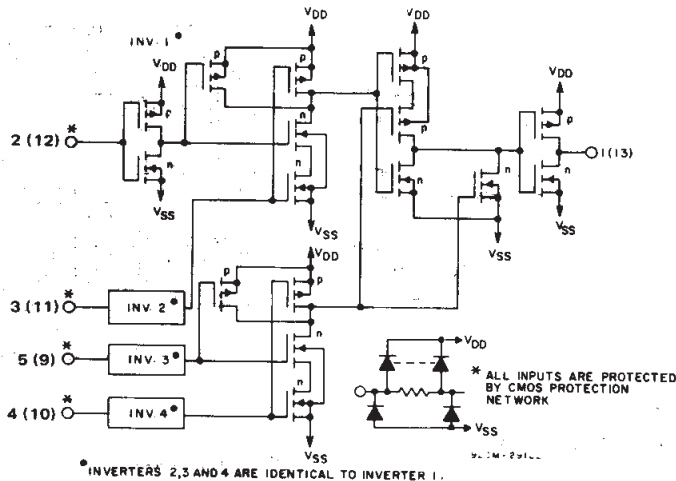


Fig. 7 — Schematic diagram for CD4072B (1 of 2 identical gates).

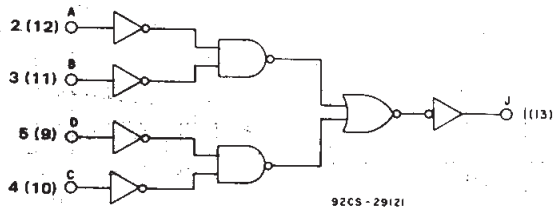


Fig. 9 — Logic diagram for CD4072B (1 of 2 identical gates).

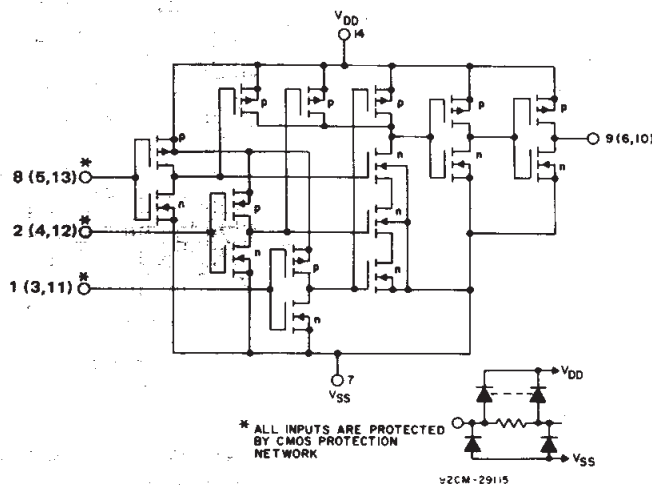


Fig. 11 — Schematic diagram for CD4075B (1 of 3 identical gates).

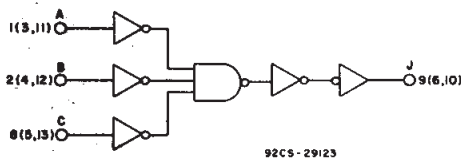


Fig. 13 — Logic diagram for CD4075B (1 of 3 identical gates).

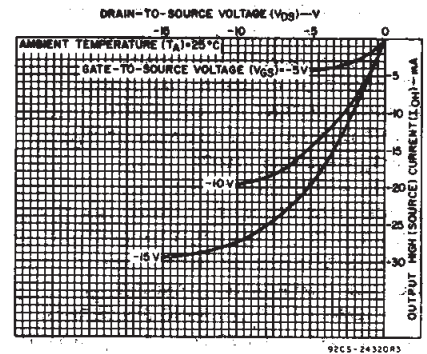


Fig. 8 — Typical output high (source) current characteristics.

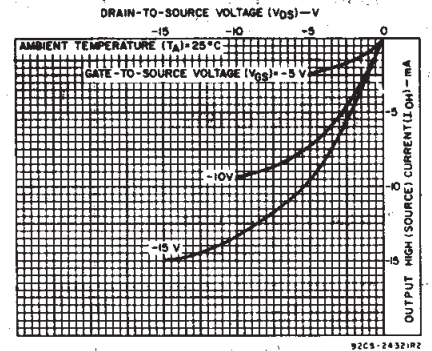


Fig. 10 — Minimum output high (source) current characteristics.

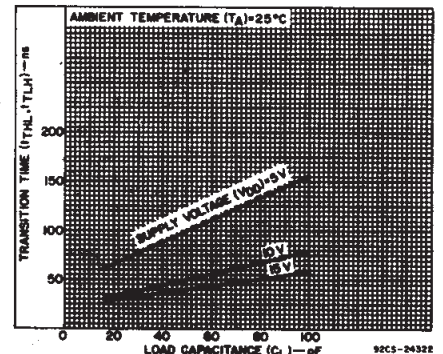


Fig. 12 — Typical transition time as a function of load capacitance.

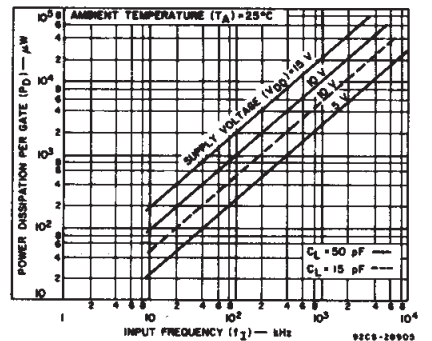


Fig. 14 — Typical dynamic power dissipation as a function of frequency.



CD4071B, CD4072B, CD4075B Types

TERMINAL ASSIGNMENTS (TOP VIEW)

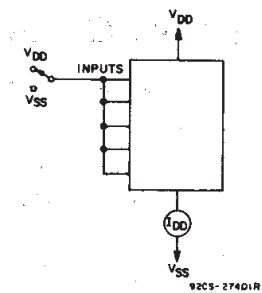
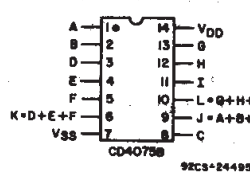
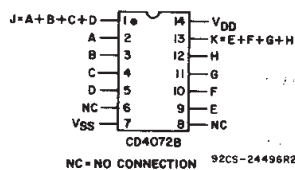
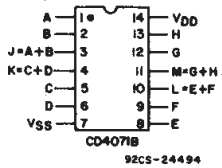


Fig. 15 — Quiescent device current test circuit.

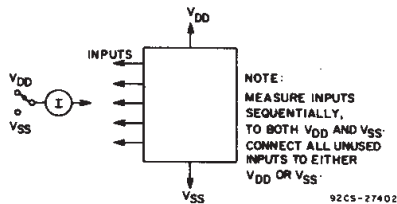


Fig. 16 — Input current test circuit.

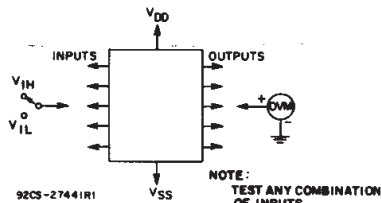
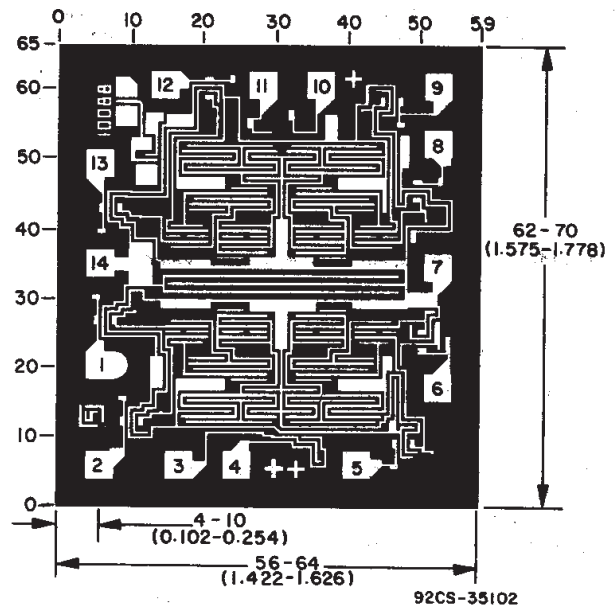
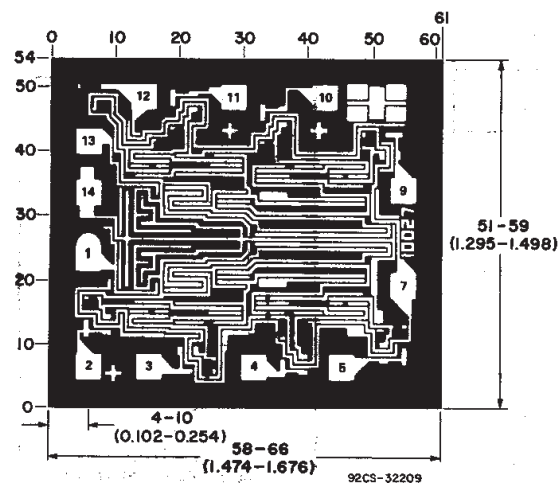


Fig. 17 — Input-voltage test circuit.

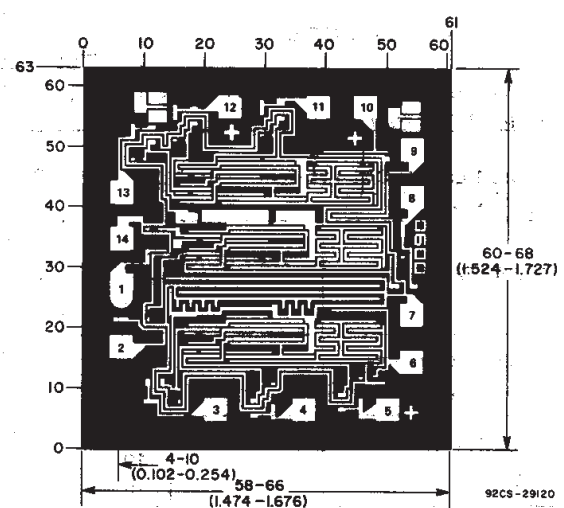
Dimensions in parentheses are in millimeters and are derived from the basic inch dimensions as indicated. Grid graduations are in mils (10⁻³ inch).



Chip dimensions and pad layout for CD4071B.



Chip dimensions and pad layout for CD4072B.



Chip dimensions and pad layout for CD4075B.

3

COMMERCIAL CMOS
HIGH VOLTAGE ICs

CD4073B, CD4081B, CD4082B Types

CMOS AND Gates

High-Voltage Types (20-Volt Rating)

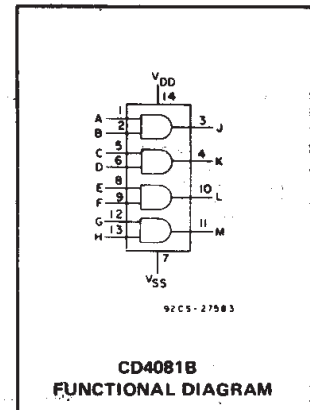
CD4073B Triple 3-Input AND Gate
CD4081B Quad 2-Input AND Gate
CD4082B Dual 4-Input AND Gate

■ CD4073B, CD4081B and CD-4082B AND gates provide the system designer with direct implementation of the AND function and supplement the existing family of CMOS gates.

The CD4073B, CD4081B, and CD4082B types are supplied in 14-lead hermetic dual-in-line ceramic packages (F3A suffix), 14-lead dual-in-line plastic packages (E suffix), 14-lead small-outline packages (M, MT, M96, and NSR suffixes), and 14-lead thin shrink small-outline packages (PW and PWR suffixes).

Features:

- Medium-Speed Operation – t_{PLH} , $t_{PHL} = 60$ ns (typ.) at $V_{DD} = 10$ V
- 100% tested for quiescent current at 20 V
- Maximum input current of $1 \mu A$ at 18 V over full package-temperature range; 100 nA at 18 V and 25°C
- Noise margin (full package-temperature range) =
 - 1 V at $V_{DD} = 5$ V
 - 2 V at $V_{DD} = 10$ V
 - 2.5 V at $V_{DD} = 15$ V
- Standardized, symmetrical output characteristics
- 5-V, 10-V, and 15-V parametric ratings
- Meets all requirements of JEDEC Tentative Standard No. 13B, "Standard Specifications for Description of 'B' Series CMOS Devices"



MAXIMUM RATINGS, Absolute-Maximum Values:

DC SUPPLY-VOLTAGE RANGE, (V_{DD})

Voltages referenced to V_{SS} Terminal) -0.5V to +20V

INPUT VOLTAGE RANGE, ALL INPUTS -0.5V to $V_{DD} + 0.5V$

DC INPUT CURRENT, ANY ONE INPUT ± 10 mA

POWER DISSIPATION PER PACKAGE (P_D):

For $T_A = -55^\circ C$ to $+100^\circ C$ 500mW

For $T_A = +100^\circ C$ to $+125^\circ C$ Derate Linearly at 12mW/ $^\circ C$ to 200mW

DEVICE DISSIPATION PER OUTPUT TRANSISTOR

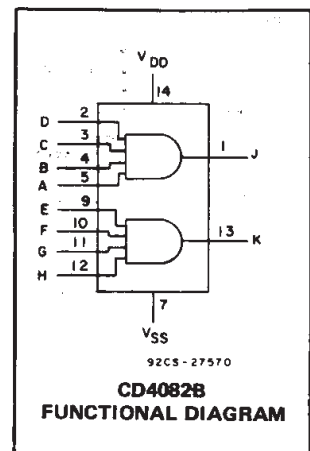
FOR $T_A =$ FULL PACKAGE-TEMPERATURE RANGE (All Package Types) 100mW

OPERATING-TEMPERATURE RANGE (T_A) $-55^\circ C$ to $+125^\circ C$

STORAGE TEMPERATURE RANGE (T_{stg}) $-65^\circ C$ to $+150^\circ C$

LEAD TEMPERATURE (DURING SOLDERING):

At distance 1/16 \pm 1/32 inch (1.59 \pm 0.79mm) from case for 10s max $+265^\circ C$



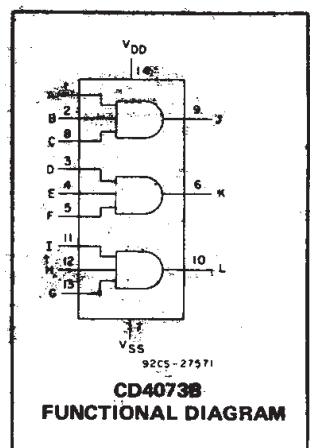
RECOMMENDED OPERATING CONDITIONS

For maximum reliability, nominal operating conditions should be selected so that operation is always within the following ranges:

CHARACTERISTIC	LIMITS		UNITS
	MIN.	MAX.	
Supply-Voltage Range (For $T_A =$ Full Package Temperature Range)	3	18	V

DYNAMIC ELECTRICAL CHARACTERISTICS at $T_A = 25^\circ C$, Input $t_r, t_f = 20$ ns, and $C_L = 50$ pF, $R_L = 200$ k Ω

CHARACTERISTIC	TEST CONDITIONS	ALL TYPES LIMITS			UNITS
		V _{DD} Volts	TYP.	MAX.	
Propagation Delay Time, t _{PHL} , t _{PLH}		5	125	250	ns
		10	60	120	
		15	45	90	
Transition Time, t _{THL} , t _{TLH}		5	100	200	ns
		10	50	100	
		15	40	80	
Input Capacitance, C _{IN}	Any Input	—	5	7.5	pF



CD4073B, CD4081B, CD4082B Types

STATIC ELECTRICAL CHARACTERISTICS

CHARACTER- ISTIC	CONDITIONS			LIMITS AT INDICATED TEMPERATURES (°C)							UNITS
	V _O (V)	V _{IN} (V)	V _{DD} (V)					+25			
				-55	-40	+85	+125	Min.	Typ.	Max.	
Quiescent Device Current, I _{DD} Max.	—	0,5	5	0.25	0.25	7.5	7.5	—	0.01	0.25	μA
	—	0,10	10	0.5	0.5	15	15	—	0.01	0.5	
	—	0,15	15	1	1	30	30	—	0.01	1	
	—	0,20	20	5	5	150	150	—	0.02	5	
Output Low (Sink) Current I _{OL} Min.	0.4	0,5	5	0.64	0.61	0.42	0.36	0.51	1	—	mA
	0.5	0,10	10	1.6	1.5	1.1	0.9	1.3	2.6	—	
	1.5	0,15	15	4.2	4	2.8	2.4	3.4	6.8	—	
Output High (Source) Current, I _{OH} Min.	4.6	0,5	5	-0.64	-0.61	-0.42	-0.36	-0.51	-1	—	mA
	2.5	0,5	5	-2	-1.8	-1.3	-1.15	-1.6	-3.2	—	
	9.5	0,10	10	-1.6	-1.5	-1.1	-0.9	-1.3	-2.6	—	
	13.5	0,15	15	-4.2	-4	-2.8	-2.4	-3.4	-6.8	—	
Output Voltage: Low-Level, V _{OL} Max.	—	0,5	5	0.05				—	0	0.05	V
	—	0,10	10	0.05				—	0	0.05	
	—	0,15	15	0.05				—	0	0.05	
Output Voltage: High-Level, V _{OH} Min.	—	0,5	5	4.95				4.95	5	—	V
	—	0,10	10	9.95				9.95	10	—	
	—	0,15	15	14.95				14.95	15	—	
Input Low Voltage, V _{IL} Max.	0.5	—	5	1.5				—	—	1.5	V
	1	—	10	3				—	—	3	
	1.5	—	15	4				—	—	4	
Input High Voltage, V _{IH} Min.	0.5,4.5	—	5	3.5				3.5	—	—	V
	1,9	—	10	7				7	—	—	
	1.5,13.5	—	15	11				11	—	—	
Input Current I _{IN} Max.		0,18	18	±0.1	±0.1	±1	±1	—	±10 ⁻⁵	±0.1	μA

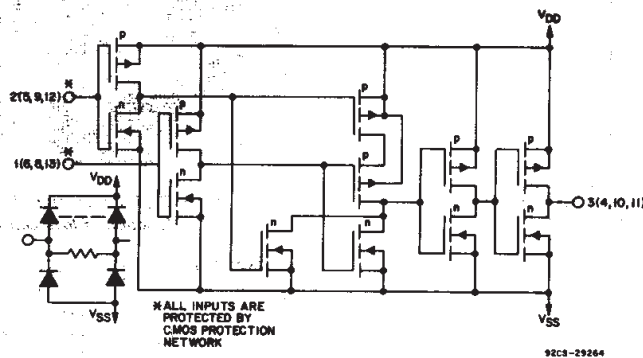


Fig. 1 — Schematic diagram for CD4081B (1 of 4 identical gates).

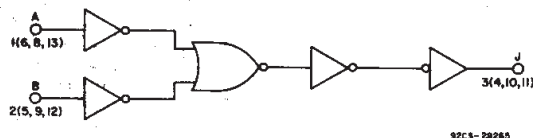


Fig. 2 — Logic diagram for CD4081B (1 of 4 identical gates).

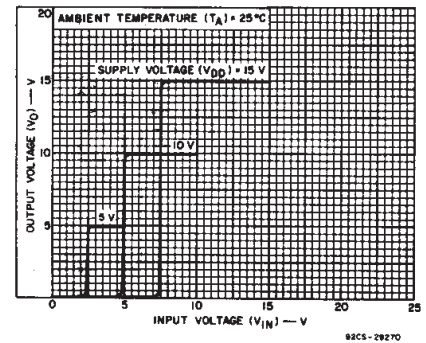


Fig. 3 — Typical voltage transfer characteristics.

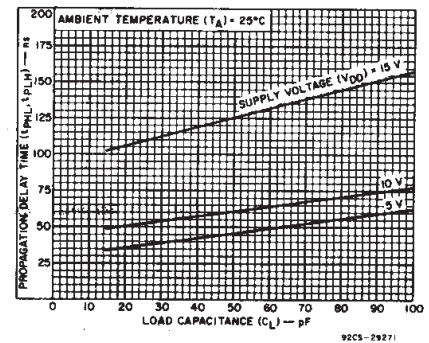


Fig. 4 — Typical propagation delay time as a function of load capacitance.

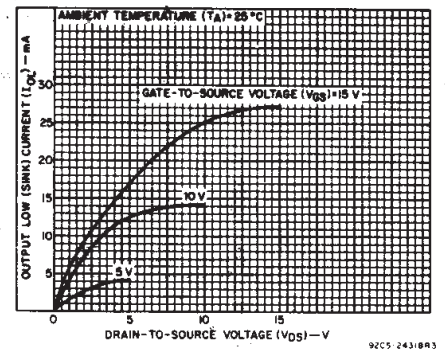


Fig. 5 — Typical output low (sink) current characteristics.

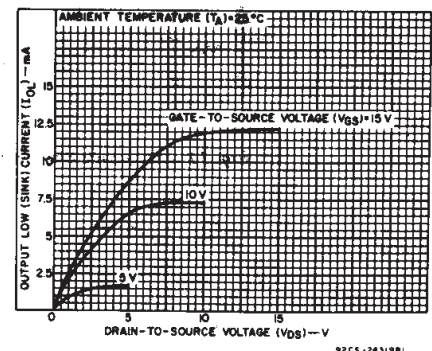


Fig. 6 — Minimum output low (sink) current characteristics.

CD4073B, CD4081B, CD4082B Types

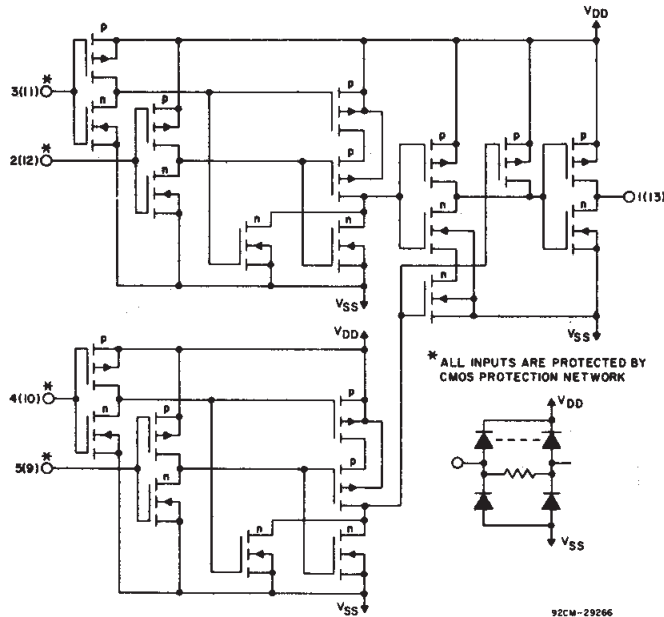


Fig. 7 — Schematic diagram for CD4082B (1 of 2 identical gates).

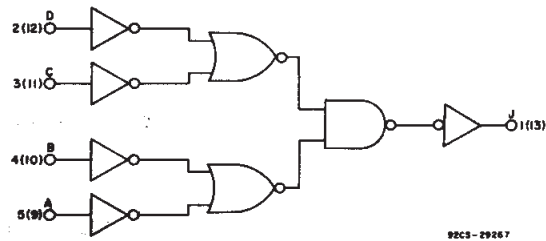


Fig. 9 — Logic diagram for CD4082B (1 of 2 identical gates).

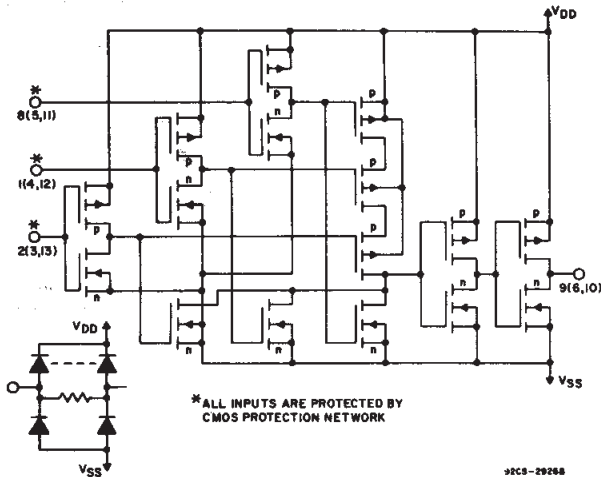


Fig. 11 — Schematic diagram for CD4073B (1 of 3 identical gates).

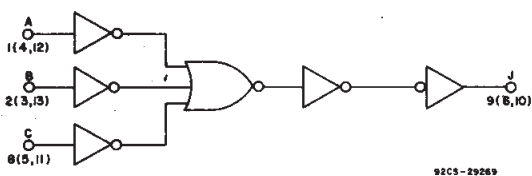


Fig. 13 — Logic diagram for CD4073B (1 of 3 identical gates).

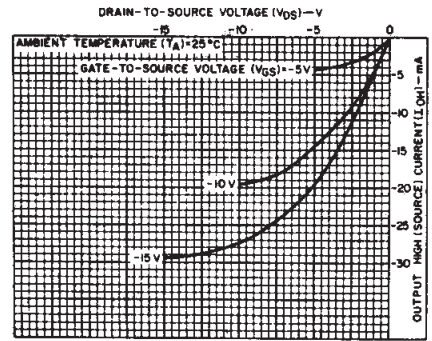


Fig. 8 — Typical output high (source) current characteristics.

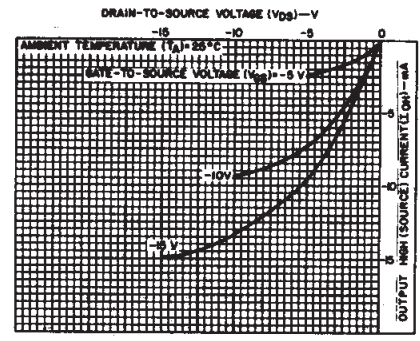


Fig. 10 — Minimum output high (source) current characteristics.

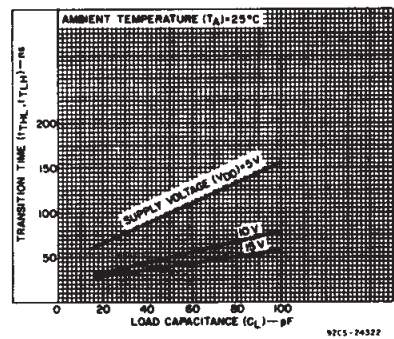


Fig. 12 — Typical transition time as a function of load capacitance

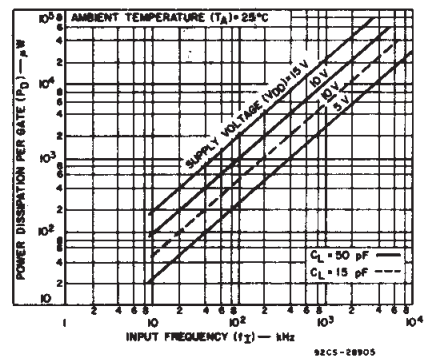


Fig. 14 — Typical dynamic power dissipation per gate as a function of frequency.

CD4073B, CD4081B, CD4082B Types

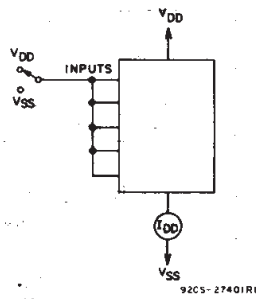


Fig. 15 - Quiescent device current test circuit.

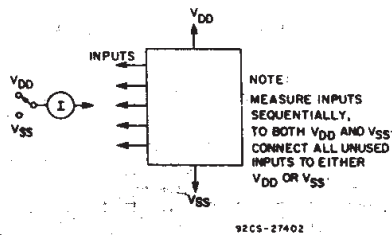


Fig. 16 - Input current test circuit.

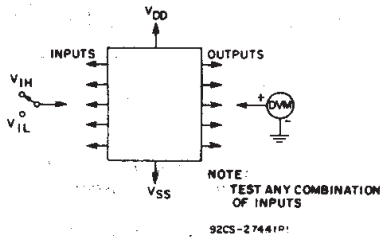
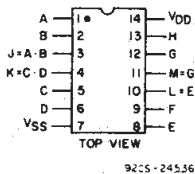
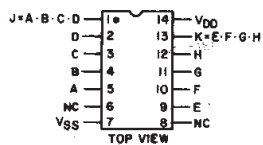


Fig. 17 - Input-voltage test circuit.

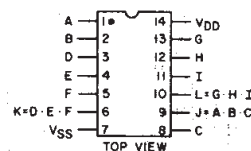
TERMINAL ASSIGNMENTS



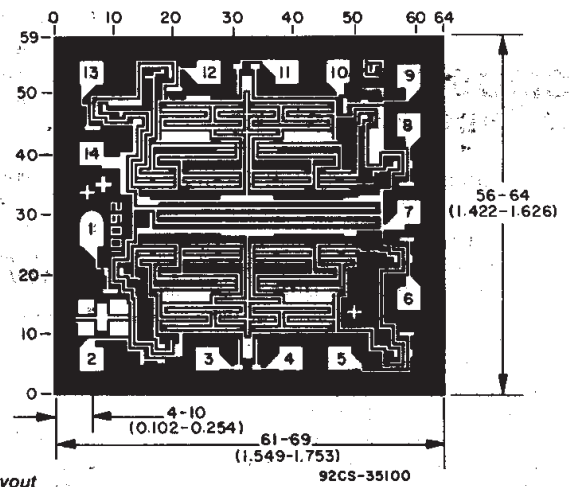
CD4081B



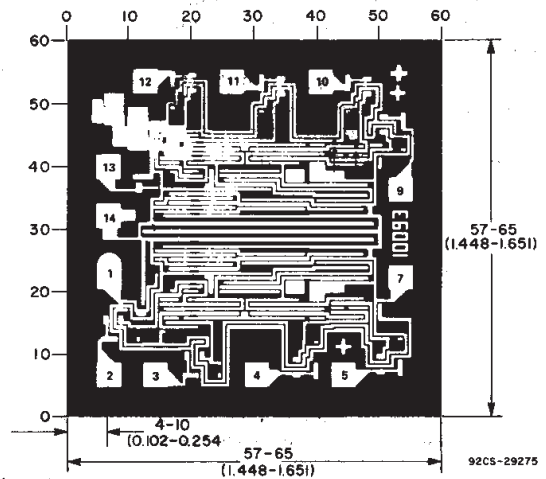
CD4082B



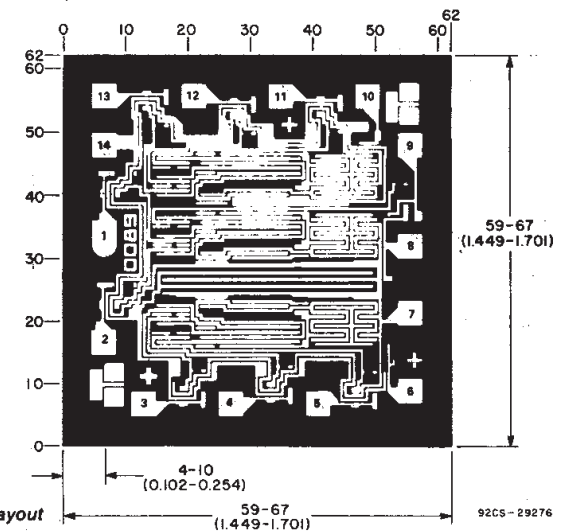
CD4073B



Chip dimensions and pad layout for CD4081B.



Chip dimensions and pad layout for CD4082B.



Chip dimensions and pad layout for CD4073B.

Dimensions in parentheses are in millimeters and are derived from the basic inch dimensions as indicated. Grid graduations are in mils (10^{-3} inch).

CD4093B Types

CMOS Quad 2-Input NAND Schmitt Triggers

High-Voltage Types (20 Volt Rating)

■ CD4093B consists of four Schmitt-trigger circuits. Each circuit functions as a two-input NAND gate with Schmitt-trigger action on both inputs. The gate switches at different points for positive- and negative-going signals. The difference between the positive voltage (V_P) and the negative voltage (V_N) is defined as hysteresis voltage (V_H) (see Fig. 2).

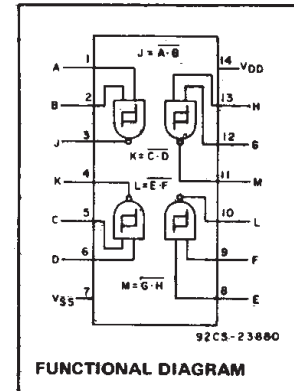
The CD4093B types are supplied in 14-lead hermetic dual-in-line ceramic packages (F3A suffix), 14-lead dual-in-line plastic packages (E suffix), 14-lead small-outline packages (M, MT, M96, and NSR suffixes), and 14-lead thin shrink small-outline packages (PW and PWR suffixes).

Features:

- Schmitt-trigger action on each input with no external components
- Hysteresis voltage typically 0.9 V at $V_{DD} = 5\text{ V}$ and 2.3 V at $V_{DD} = 10\text{ V}$
- Noise immunity greater than 50%
- No limit on input rise and fall times
- Standardized, symmetrical output characteristics
- 100% tested for quiescent current at 20 V
- Maximum input current of 1 μA at 18 V over full package-temperature range, 100 nA at 18 V and 25°C
- 5-V, 10-V, and 15-V parametric ratings
- Meets all requirements of JEDEC Standard No. 13B, "Standard Specifications for Description of 'B' Series CMOS Devices"

Applications:

- Wave and pulse shapers
- High-noise-environment systems
- Monostable multivibrators
- Astable multivibrators
- NAND logic



RECOMMENDED OPERATING CONDITIONS

For maximum reliability, nominal operating conditions should be selected so that operation is always within the following ranges.

CHARACTERISTIC	MIN.	MAX.	UNITS
Supply Voltage Range (T_A = Full Package Temp. Range)	3	18	V

MAXIMUM RATINGS, Absolute-Maximum Values:

DC SUPPLY-VOLTAGE RANGE, (V_{DD})

Voltages referenced to V_{SS} Terminal) -0.5V to +20V

INPUT VOLTAGE RANGE, ALL INPUTS -0.5V to $V_{DD} + 0.5\text{ V}$

DC INPUT CURRENT, ANY ONE INPUT $\pm 10\text{ mA}$

PACKAGE THERMAL IMPEDANCE, θ_{JA} (See Note 1):

E package 80°C/W

M package 86°C/W

NS package 76°C/W

DEVICE DISSIPATION PER OUTPUT TRANSISTOR

FOR T_A = FULL PACKAGE-TEMPERATURE RANGE (All Package Types) 100mW

OPERATING-TEMPERATURE RANGE (T_A) -55°C to +125°C

STORAGE TEMPERATURE RANGE (T_{stg}) -65°C to +150°C

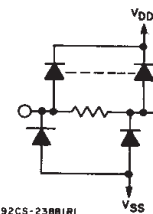
LEAD TEMPERATURE (DURING SOLDERING):

At distance 1/16 \pm 1/32 inch (1.59 \pm 0.79mm) from case for 10s max +265°C

NOTE 1: Package thermal impedance is calculated in accordance with JESD 51-7.



* ALL INPUTS PROTECTED BY CMOS PROTECTION NETWORK



92CS-23881R1

Fig. 1 – Logic diagram—1 of 4 Schmitt triggers.

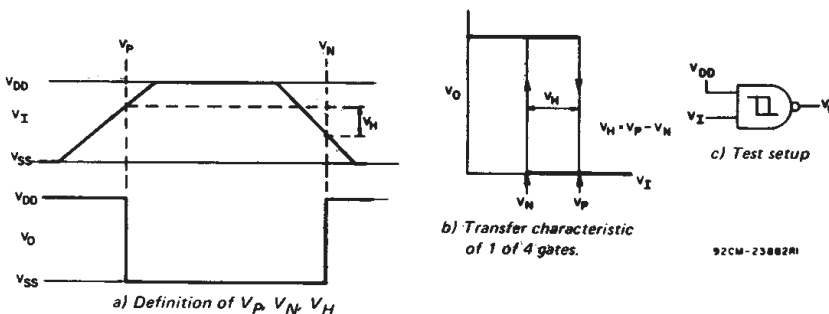


Fig. 2 – Hysteresis definition, characteristic, and test setup.

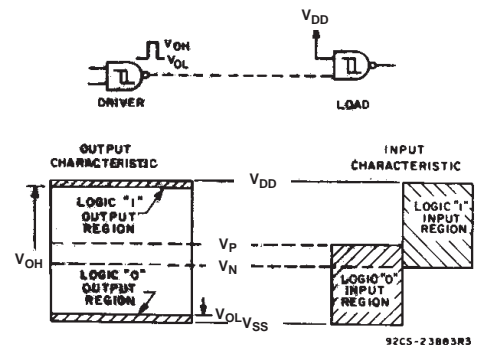


Fig. 3 – Input and output characteristics.

CD4093B Types

STATIC ELECTRICAL CHARACTERISTICS

CHARACTER- ISTIC	CONDITIONS			LIMITS AT INDICATED TEMPERATURES (°C)							UNITS
	V _O (V)	V _{IN} (V)	V _{DD} (V)	-55	-40	+85	+125	+25			
								MIN.	TYP.	MAX.	
Quiescent Device Current, I _{DD} Max.	—	0.5	5	1	1	30	30	—	0.02	1	μA
	—	0.10	10	2	2	60	60	—	0.02	2	
	—	0.15	15	4	4	120	120	—	0.02	4	
	—	0.20	20	20	20	600	600	—	0.04	20	
Positive Trigger Threshold Voltage V _p Min.	—	a	5	2.2	2.2	2.2	2.2	2.2	2.9	—	V
	—	a	10	4.6	4.6	4.6	4.6	4.6	5.9	—	
	—	a	15	6.8	6.8	6.8	6.8	6.8	8.8	—	
	—	b	5	2.6	2.6	2.6	2.6	2.6	3.3	—	
	—	b	10	5.6	5.6	5.6	5.6	5.6	7	—	
	—	b	15	6.3	6.3	6.3	6.3	6.3	9.4	—	
V _p Max.	—	a	5	3.6	3.6	3.6	3.6	—	2.9	3.6	V
	—	a	10	7.1	7.1	7.1	7.1	—	5.9	7.1	
	—	a	15	10.8	10.8	10.8	10.8	—	8.8	10.8	
	—	b	5	4	4	4	4	—	3.3	4	
	—	b	10	8.2	8.2	8.2	8.2	—	7	8.2	
	—	b	15	12.7	12.7	12.7	12.7	—	9.4	12.7	
Negative Trigger Threshold Voltage V _N Min.	—	a	5	0.9	0.9	0.9	0.9	0.9	1.9	—	V
	—	a	10	2.5	2.5	2.5	2.5	2.5	3.9	—	
	—	a	15	4	4	4	4	4	5.8	—	
	—	b	5	1.4	1.4	1.4	1.4	1.4	2.3	—	
	—	b	10	3.4	3.4	3.4	3.4	3.4	5.1	—	
	—	b	15	4.8	4.8	4.8	4.8	4.8	7.3	—	
V _N Max.	—	a	5	2.8	2.8	2.8	2.8	—	1.9	2.8	V
	—	a	10	5.2	5.2	5.2	5.2	—	3.9	5.2	
	—	a	15	7.4	7.4	7.4	7.4	—	5.8	7.4	
	—	b	5	3.2	3.2	3.2	3.2	—	2.3	3.2	
	—	b	10	6.6	6.6	6.6	6.6	—	5.1	6.6	
	—	b	15	9.6	9.6	9.6	9.6	—	7.3	9.6	
Hysteresis Voltage V _H Min.	—	a	5	0.3	0.3	0.3	0.3	0.3	0.9	—	V
	—	a	10	1.2	1.2	1.2	1.2	1.2	2.3	—	
	—	a	15	1.6	1.6	1.6	1.6	1.6	3.5	—	
	—	b	5	0.3	0.3	0.3	0.3	0.3	0.9	—	
	—	b	10	1.2	1.2	1.2	1.2	1.2	2.3	—	
	—	b	15	1.6	1.6	1.6	1.6	1.6	3.5	—	
V _H Max.	—	a	5	1.6	1.6	1.6	1.6	—	0.9	1.6	V
	—	a	10	3.4	3.4	3.4	3.4	—	2.3	3.4	
	—	a	15	5	5	5	5	—	3.5	5	
	—	b	5	1.6	1.6	1.6	1.6	—	0.9	1.6	
	—	b	10	3.4	3.4	3.4	3.4	—	2.3	3.4	
	—	b	15	5	5	5	5	—	3.5	5	

^a Input on terminals 1,5,8,12 or 2,6,9,13; other inputs to V_{DD} .

^b Input on terminals 1 and 2, 5 and 6, 8 and 9, or 12 and 13; other inputs to V_{DD} .

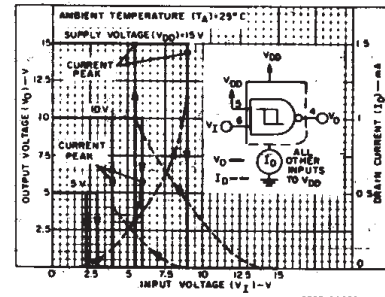


Fig. 4 — Typical current and voltage transfer characteristics.

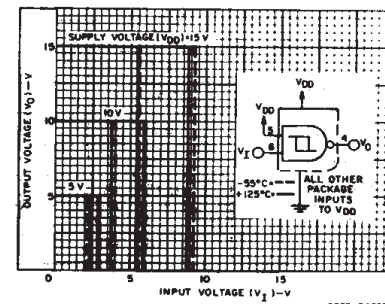


Fig. 5 — Typical voltage transfer characteristics as a function of temperature.

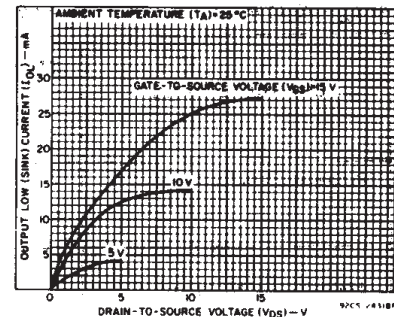


Fig. 6 — Typical output low (sink) current characteristics.

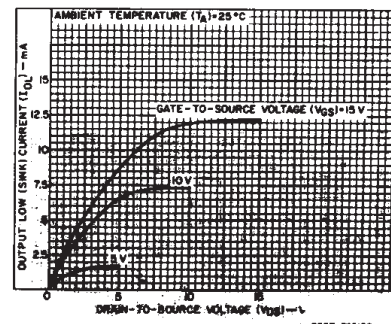


Fig. 7 — Minimum output low (sink) current characteristics.

CD4093B Types

STATIC ELECTRICAL CHARACTERISTICS (CONT'D)

CHARACTER- ISTIC	CONDITIONS			LIMITS AT INDICATED TEMPERATURES (°C)								UNITS
	V _O (V)	V _{IN} (V)	V _{DD} (V)	-55	-40	+85	+125	+25				
								MIN.	TYP.	MAX.		
Output Low (Sink) Current, I _{OL} Min.	0.4	0.5	5	0.64	0.61	0.42	0.36	0.51	1	—	mA	
	0.5	0.10	10	1.6	1.5	1.1	0.9	1.3	2.6	—		
	1.5	0.15	15	4.2	4	2.8	2.4	3.4	6.8	—		
Output High (Source) Current, I _{OH} Min.	4.6	0.5	5	-0.64	-0.61	-0.42	-0.36	-0.51	-1	—	mA	
	2.5	0.5	5	-2	-1.8	-1.3	-1.15	-1.6	-3.2	—		
	9.5	0.10	10	-1.6	-1.5	-1.1	-0.9	-1.3	-2.6	—		
	13.5	0.15	15	-4.2	-4	-2.8	-2.4	-3.4	-6.8	—		
Output Voltage Low-Level, V _{OL} Max.	—	0.5	5	0.05				—	0	0.05	V	
	—	0.10	10	0.05				—	0	0.05		
	—	0.15	15	0.05				—	0	0.05		
Output Voltage High-Level, V _{OH} Min.	—	0.5	5	4.95				4.95	5	—	V	
	—	0.10	10	9.95				9.95	10	—		
	—	0.15	15	14.95				14.95	—	—		
Input Current, I _{IN} Max.	—	0.18	18	±0.1	±0.1	±1	±1	—	±10 ⁻⁵	±0.1	μA	

DYNAMIC ELECTRICAL CHARACTERISTICS

At $T_A = 25^\circ\text{C}$; Input $t_r, t_f = 20\text{ ns}$, $C_L = 50\text{ pF}$, $R_L = 200\text{ k}\Omega$

CHARACTERISTIC	TEST CONDITIONS	LIMITS		UNITS	
		V _{DD} VOLTS	TYP.		MAX.
Propagation Delay Time: t _{PHL} , t _{PLH}		5	190	380	ns
		10	90	180	
		15	65	130	
Transition Time, t _{THL} , t _{TLH}		5	100	200	ns
		10	50	100	
		15	40	80	
Input Capacitance, C _{IN}	Any Input		5	7.5	pF

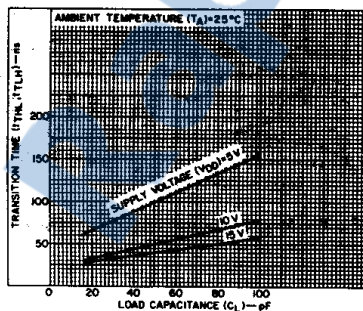


Fig. 11 - Typical transition time vs. load capacitance.

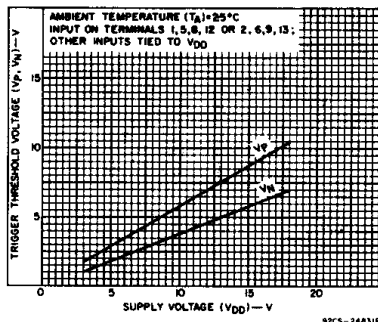


Fig. 12 - Typical trigger threshold voltage vs. V_{DD} .

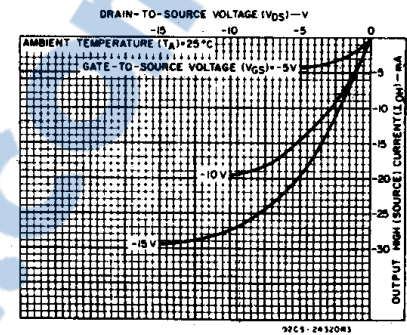


Fig. 8 - Typical output high (source) current characteristics.

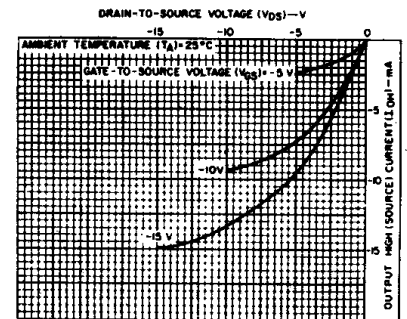


Fig. 9 - Minimum output high (source) current characteristics.

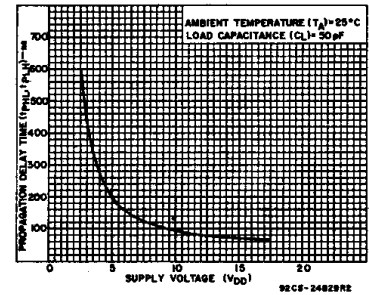


Fig. 10 - Typical propagation delay time vs. supply voltage.

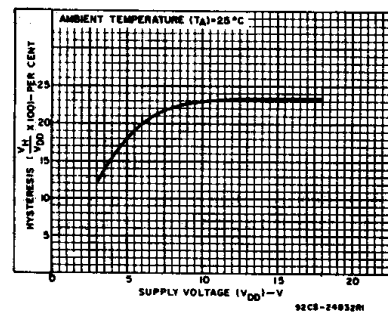


Fig. 13 - Typical per cent hysteresis vs. supply voltage.

CD4093B Types

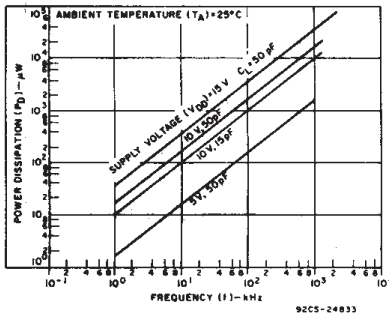


Fig. 14 - Typical power dissipation vs. frequency characteristics.

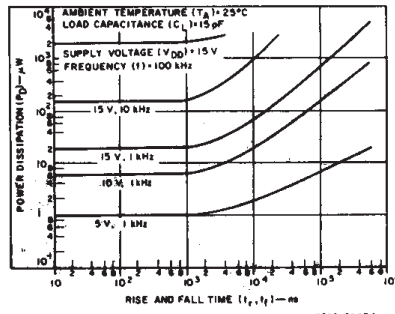


Fig. 15 - Typical power dissipation vs. rise and fall times.

APPLICATIONS

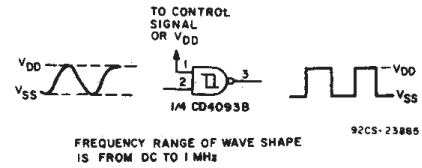


Fig. 16 - Wave shaper.

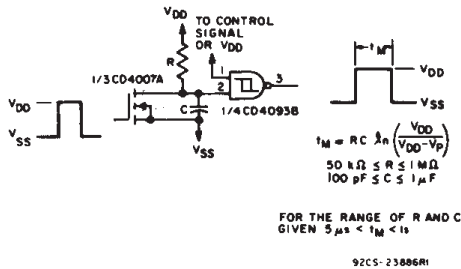


Fig. 17 - Monostable multivibrator.

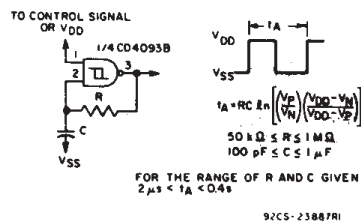


Fig. 18 - Astable multivibrator.

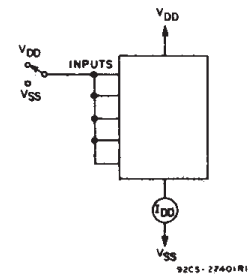


Fig. 19 - Quiescent device current test circuit.

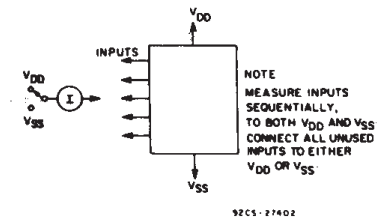


Fig. 20 - Input current test circuit.

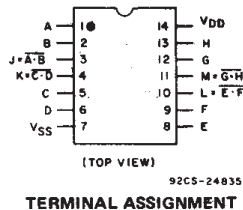


Fig. 21 - Contact Debouncer

CD4511B Types

CMOS BCD-to-7-Segment Latch Decoder Drivers

High-Voltage Types (20-Volt Rating)

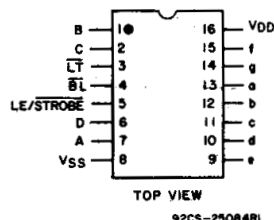


■ CD4511B types are BCD-to-7-segment latch decoder drivers constructed with CMOS logic and n-p-n bipolar transistor output devices on a single monolithic structure. These devices combine the low quiescent power dissipation and high noise immunity features of RCA CMOS with n-p-n bipolar output transistors capable of sourcing up to 25 mA. This capability allows the CD4511B types to drive LED's and other displays directly.

Lamp Test (LT), Blanking (BL), and Latch Enable or Strobe inputs are provided to test the display, shut off or intensity-modulate it, and store or strobe a BCD code, respectively. Several different signals may be multiplexed and displayed when external multiplexing circuitry is used.

The CD4511B types are supplied in 16-lead hermetic dual-in-line ceramic packages (F3A suffix), 16-lead dual-in-line plastic packages (E suffix), 16-lead small-outline packages (NSR suffix), and 16-lead thin shrink small-outline packages (PW and PWR suffixes).

These devices are similar to the type MC14511.



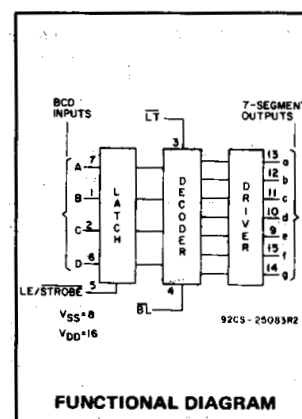
**CD4511B
TERMINAL ASSIGNMENT**

Features:

- High-output-sourcing capability up to 25 mA
- Input latches for BCD Code storage
- Lamp Test and Blanking capability
- 7-segment outputs blanked for BCD input codes > 1001
- 100% tested for quiescent current at 20 V
- Max. input current of 1 μ A at 18 V, over full package-temperature range, 100 nA at 18 V and 25°C
- 5-V, 10-V, and 15-V parametric ratings

Applications:

- Driving common-cathode LED displays
- Multiplexing with common-cathode LED displays
- Driving incandescent displays
- Driving low-voltage fluorescent displays



FUNCTIONAL DIAGRAM

MAXIMUM RATINGS, Absolute-Maximum Values:

DC SUPPLY-VOLTAGE RANGE, (V _{DD})	-0.5V to +20V
Voltages referenced to V _{SS} Terminal)	
INPUT VOLTAGE RANGE, ALL INPUTS	-0.5V to V _{DD} +0.5V
DC INPUT CURRENT, ANY ONE INPUT	±10mA
POWER DISSIPATION, PER PACKAGE (P _D):	
For T _A = -55°C to +100°C	500mW
For T _A = +100°C to +125°C	Derate Linearly at 12mW/°C to 200mW
DEVICE DISSIPATION PER OUTPUT TRANSISTOR	
FOR T _A = FULL PACKAGE-TEMPERATURE RANGE (All Package Types)	100mW
OPERATING-TEMPERATURE RANGE (T _A)	-55°C to +125°C
STORAGE TEMPERATURE RANGE (T _{stg})	-65°C to +150°C
LEAD TEMPERATURE (DURING SOLDERING):	
At distance 1/16 ± 1/32 inch (1.59 ± 0.79mm) from case for 10s max	+265°C

OPERATING CONDITIONS AT T_A = 25°C Unless Otherwise Specified

For maximum reliability, nominal operating conditions should be selected so that operation is always within the following ranges

Characteristic	V _{DD}	Min.	Max.	Units
Supply-Voltage Range (T _A): (Full Package-Temperature Range)	—	3	18	V
Set-Up Time (t _S)	5	150	—	ns
	10	70	—	ns
	15	40	—	ns
Hold Time (t _H)	5	0	—	ns
	10	0	—	ns
	15	0	—	ns
Strobe Pulse Width (t _W)	5	400	—	ns
	10	160	—	ns
	15	100	—	ns

CD4511B Types

STATIC ELECTRICAL CHARACTERISTICS

CHARACTERISTIC	TEST CONDITIONS				LIMITS AT INDICATED TEMPERATURES (°C)							Units
	I _{OH} (mA)	V _O (V)	V _{IN} (V)	V _{DD} (V)								
					-55	-40	+85	+125	+25			
					Min.	Typ.	Max.					
Quiescent Device Current: I _{DD} Max.	—	—	—	5	5	5	150	150	—	0.04	5	μA
	—	—	—	10	10	10	300	300	—	0.04	10	
	—	—	—	15	20	20	600	600	—	0.04	20	
	—	—	—	20	100	100	3000	3000	—	0.08	100	
Output Voltage:												
Low-Level V _{OL} Max.	—	—	0.5	5	0.05				—	0	0.05	V
	—	—	0.10	10	0.05				—	0	0.05	
	—	—	0.15	15	0.05				—	0	0.05	
High-Level V _{OH} Min.	—	—	0.5	5	4	4	4.2	4.2	4.1	4.55	—	V
	—	—	0.10	10	9	9	9.2	9.2	9.1	9.55	—	
	—	—	0.15	15	14	14	14.2	14.2	14.1	14.55	—	
Input Low Voltage, V _{IL} Max.	—	0.5,3.8		5	1.5				—	—	1.5	V
	—	1.8,8	—	10	3				—	—	3	
	—	1.5,13.8		15	4				—	—	4	
Input High Voltage, V _{IH} Min.	—	0.5,3.8		5	3.5				3.5	—	—	V
	—	1.8,8		10	7				7	—	—	
	—	1.5,13.8		15	11				11	—	—	
Output Drive Voltage: High Level V _{OH} Min.	0			5	4.0	4.0	4.20	4.20	4.10	4.55	—	V
	5				—	—	—	—	—	4.25	—	
	10				3.80	3.80	3.90	3.90	3.90	4.10	—	
	15				—	—	3.50	3.50	—	3.95	—	
	20				3.55	3.55	3.30	—	3.40	3.75	—	
	25			10	3.40	3.40	—	—	3.10	3.55	—	V
	0				9.0	9.0	9.20	9.20	9.10	9.55	—	
	5				—	—	—	—	—	9.25	—	
	10				8.85	8.85	9.00	9.00	9.00	9.15	—	
	15				—	—	—	—	—	9.05	—	
	20			8.70	8.70	8.40	8.40	8.60	8.90	—	V	
	25			8.60	8.60	—	—	8.30	8.75	—		
	0			15	14.0	14.0	14.20	14.20	14.10	14.55		—
	5				—	—	—	—	—	14.30		—
	10				13.90	13.90	14.0	14.0	14.0	14.20		—
	15				—	—	—	—	—	14.10	—	
	20				13.75	13.75	13.50	13.50	13.70	13.95	—	
	25			13.65	13.65	—	—	13.50	13.80	—		
Output Low (Sink) Current, I _{OL} Min.	—	0.4	0.5	5	0.64	0.61	0.42	0.36	0.51	1	—	mA
	—	0.5	0.10	10	1.6	1.5	1.1	0.9	1.3	2.6	—	
	—	1.5	0.15	15	4.2	4	2.8	2.4	3.4	6.8	—	
Input Current, I _{IN} Max.	—	0.18	0.18	18	±0.1	±0.1	±1	±1	—	±10 ⁻⁵	±0.1	μA

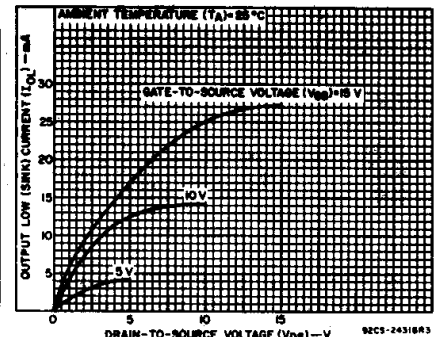


Fig. 1 - Typical output low (sink) current characteristics.

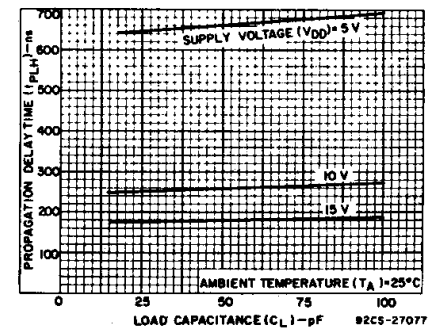


Fig. 2 - Typical data-to-output, low-to-high-level propagation delay time as a function of load capacitance.

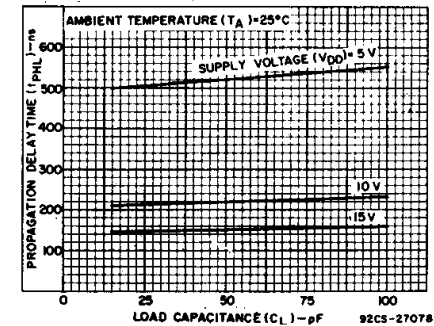


Fig. 3 - Typical data-to-output, high-to-low-level propagation delay time as a function of load capacitance.

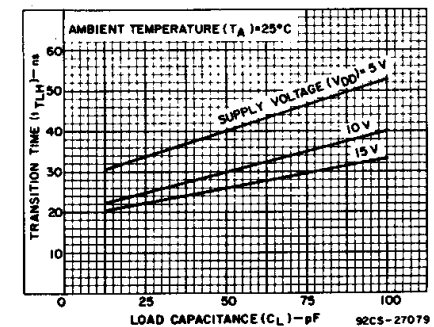


Fig. 4 - Typical low-to-high-level transition time as a function of load capacitance.

CD4511B Types

DYNAMIC ELECTRICAL CHARACTERISTICS at $T_A = 25^\circ\text{C}$, Input $t_r, t_f = 20\text{ ns}$,
 $C_L = 50\text{ pF}$, $R_L = 200\text{ k}\Omega$

CHARACTERISTIC	Test Conditions	LIMITS All Packages			UNITS
	V_{DD} Volts	Min.	Typ.	Max.	
Propagation Delay Time: (Data) High-to-Low Level, t_{PHL}	5	—	520	1040	ns
	10	—	210	420	
	15	—	150	300	
Low-to-High Level, t_{PLH}	5	—	660	1320	ns
	10	—	260	520	
	15	—	180	360	
Propagation Delay Time: (BL) High-to-Low Level, t_{PHL}	5	—	350	700	ns
	10	—	175	350	
	15	—	125	250	
Low-to-High Level, t_{PLH}	5	—	400	800	ns
	10	—	175	350	
	15	—	150	300	
Propagation Delay Time: (LT) High-to-Low Level, t_{PHL}	5	—	250	500	ns
	10	—	125	250	
	15	—	85	170	
Low-to-High Level, t_{PLH}	5	—	150	300	ns
	10	—	75	150	
	15	—	50	100	
Transition Time: Low-to-High Level, t_{TLH}	5	—	40	80	ns
	10	—	30	60	
	15	—	25	50	
High-to-Low Level, t_{THL}	5	—	125	310	ns
	10	—	75	185	
	15	—	65	160	
Minimum Set-Up Time, t_S	5	150	75	—	ns
	10	70	35	—	
	15	40	20	—	
Minimum Hold Time, t_H	5	0	-75	—	ns
	10	0	-35	—	
	15	0	-20	—	
Strobe Pulse Width, t_W	5	400	200	—	ns
	10	160	80	—	
	15	100	50	—	
Input Capacitance, C_{IN}		—	5	7.5	pF

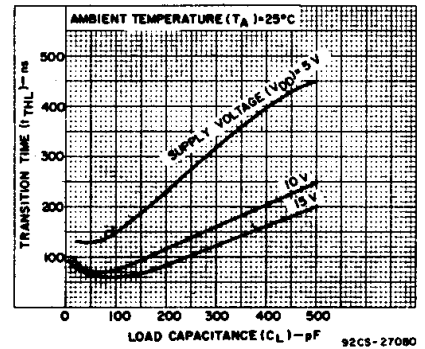


Fig. 5 — Typical high-to-low transition time as a function of load capacitance.

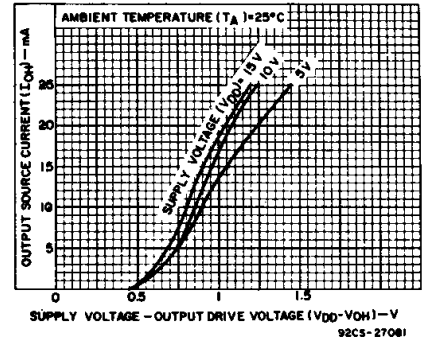


Fig. 6 — Typical voltage drop (V_{DD} to output) vs. output source current as a function of supply.

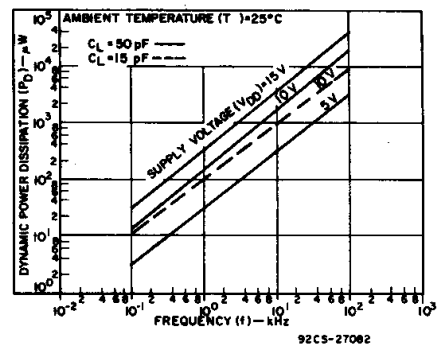


Fig. 7 — Typical dynamic power dissipation characteristics.

CD4511B Types

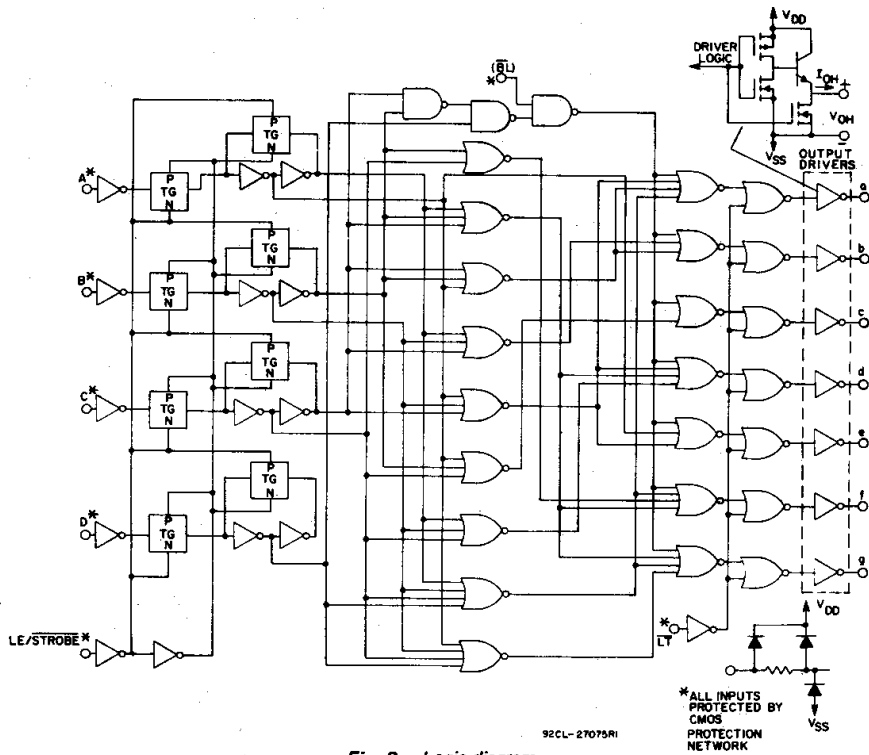


Fig. 8 - Logic diagram.

TRUTH TABLE												
LE	BI	LT	D	C	B	A	a	b	c	d	e	f
X	X	0	X	X	X	X	1	1	1	1	1	1
X	0	1	X	X	X	X	0	0	0	0	0	0
0	1	1	0	0	0	0	1	1	1	1	1	0
0	1	1	0	0	0	1	0	1	1	0	0	0
0	1	1	0	0	1	0	1	1	0	1	1	0
0	1	1	0	0	1	1	1	1	1	0	0	1
0	1	1	0	1	0	0	0	1	1	0	0	1
0	1	1	0	1	0	1	1	0	1	1	0	1
0	1	1	0	1	1	0	0	0	1	1	1	1
0	1	1	0	1	1	1	0	0	1	1	1	1
0	1	1	1	0	0	0	0	0	1	1	1	1
0	1	1	1	0	0	1	1	1	1	0	0	0
0	1	1	1	0	0	0	1	1	1	1	1	1
0	1	1	1	0	0	1	1	1	0	0	1	1
0	1	1	1	0	1	0	0	0	0	0	0	0
0	1	1	1	0	1	1	0	0	0	0	0	0
0	1	1	1	1	0	0	0	0	0	0	0	0
0	1	1	1	1	1	0	0	0	0	0	0	0
0	1	1	1	1	1	1	0	0	0	0	0	0
1	1	1	X	X	X	X	*	*	*	*	*	*

X = Don't Care

* Depends on BCD code previously applied when LE = 0

Note: Display is blank for all illegal input codes (BCD > 1001).

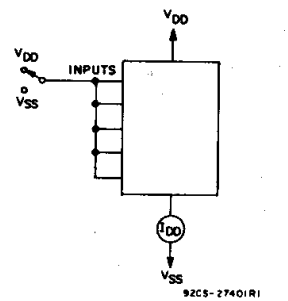


Fig. 9 - Quiescent device current.

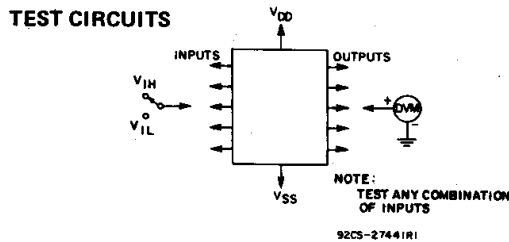


Fig. 10 - Input voltage.

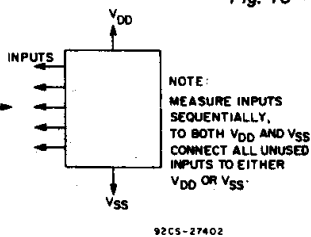


Fig. 11 - Input current.

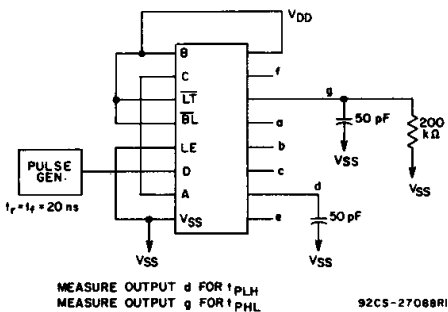


Fig. 12 - Data propagation delay.

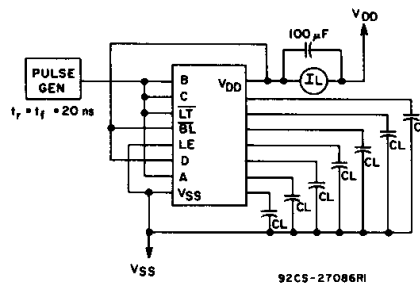


Fig. 13 - Dynamic power dissipation.

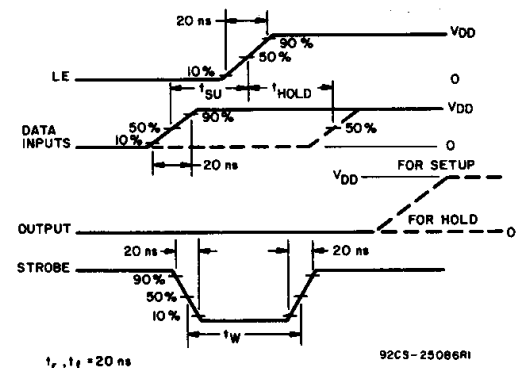
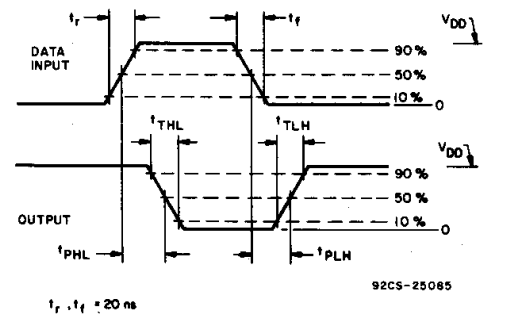
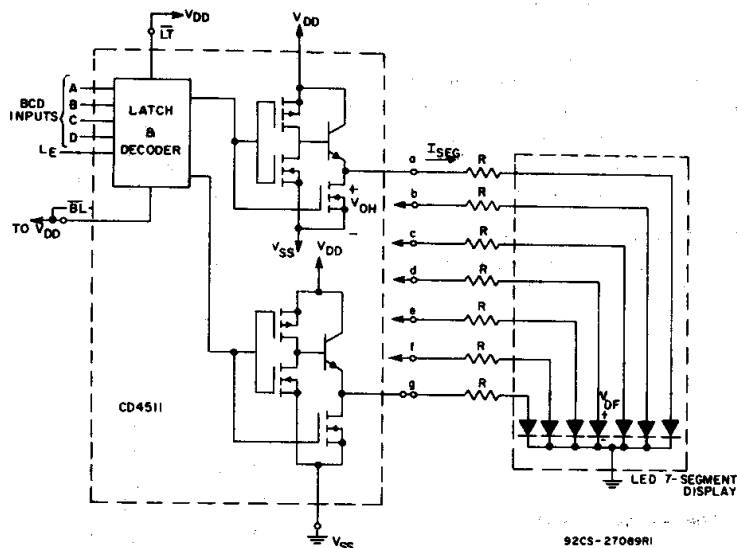


Fig. 14 - Dynamic waveforms.

CD4511B Types

APPLICATIONS Interfacing with Various Displays

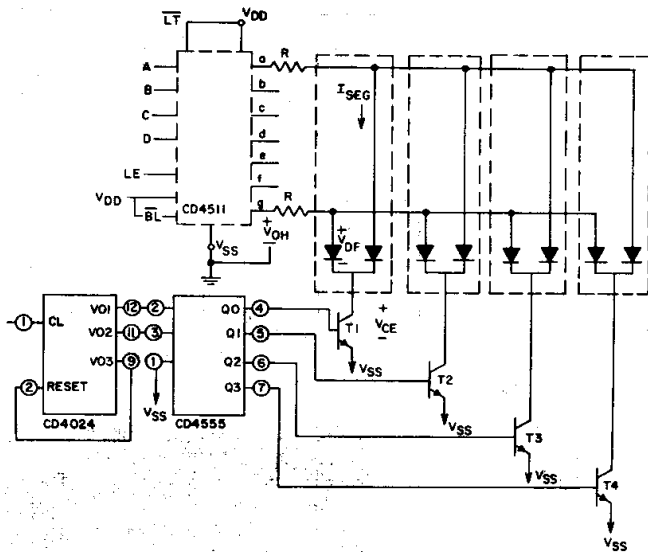


Duty Cycle = 100%

$I_{SEG} = I_{DIODE AVG.} = 20 \text{ mA at Luminous Intensity/Segment} = 250 \text{ microcandles}$

$$R = \frac{V_{OH} - V_{DF}}{I_{SEG}}$$

Fig. 15 - Driving common-cathode 7-segment LED displays (example Hewlett-Packard 5082-7740).



Multiplexing Scheme Showing 2 of 7 Segments Connected

Transistors T_1-T_4 (RCA-2N3053 or 2N2102) have I_C Max. rating $> 7 \times I_{SEG}$

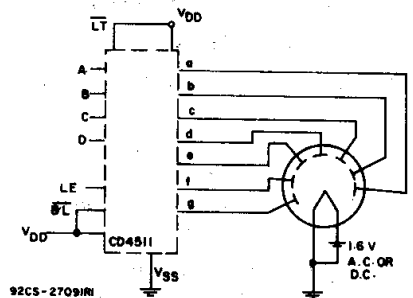
Duty Cycle = 25%

$$I_{SEG} = (I_{DIODE AVG.}) \times 4$$

$$R = \frac{(V_{OH} - V_{DF} - V_{CE})}{I_{SEG}}$$

All unused inputs on CD4555 are connected to V_{DD} or V_{SS} .

Fig. 18 - Multiplexing with common-cathode 7-segment LED displays (example Hewlett-Packard 5082-7404 4 character display or 4 discrete Monosanto Man 3 displays).

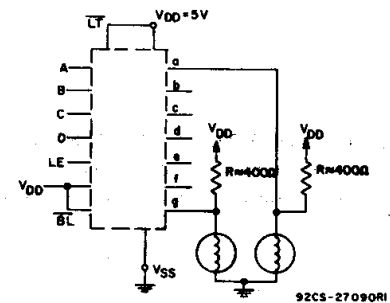


92CS-27091RI

A medium-brightness intensity display can be obtained with low-voltage fluorescent displays such as the Tung-Sol Digivac S/G** Series.

**Trademark Tung-Sol Division Wagner Electric Co.

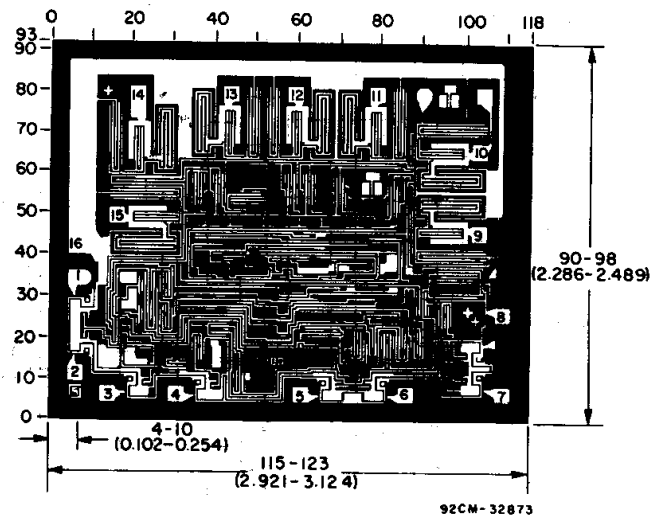
Fig. 16 - Driving low-voltage fluorescent displays.



2 of 7 Segments Shown Connected

Resistors R from V_{DD} to each 7-segment driver output are chosen to keep all Numitron segments slightly on and warm.

Fig. 17 - Driving incandescent displays (RCA Numitron DR2000 series displays).



Dimensions and pad layout for CD4511B chip.

Dimensions in parentheses are in millimeters and are derived from the basic inch dimensions as indicated. Grid graduations are in mils (10^{-3} inch).

Abstract :

The most noticeable fact nowadays our rates is that of not respecting of traffic laws for all the conductors, especially those who conduct lorries and buses. Consequently his would bad to dangerous accidents, as well as, thousands of victims.

unfortunately, the indicator shows a great raise of the accidents' victims and this is due to the disabey of traffic' laws.

In other words, driving with a higher speed doesn't mean you will arrive on time, it may put your life in the end

Résumé :

La vitesse est un facteur du taux élevé d'accidents dans les routes entre les transports en général engendrés des pertes humaines et matériel grave. Ainsi les véhicules commerciaux comme les camions et les autobus sont de plus grands des accidents catastrophent à cause de manque respect de code de conduire et la limite de vitesse.

La vitesse limitée peut provoquer la mort.

ملخص :

السرعة هي عامل أساسي في ارتفاع نسبة الحوادث في الطرقات بين المواصلات العامة ادت الى خسائر ومادية وبشرية وخيمة. كما تعد المركبات التجارية كالشاحنات والحافلات سبب أكبر كوارث في حوادث المرور لعدم احترامهم للسرعة المحددة وقانون المرور.

فعدم احترام السرعة المحددة قد تؤدي الى الوفاة.

ملخص:

ان السرعة هي عامل اساسي في ارتفاع نسبة الحوادث في الطرقات بين المواصلات العامة ادت الى خسائر ومادية وبشرية وخيمة. كما تعد المركبات التجارية كالشاحنات والحافلات سبب أكبر كوارث في حوادث المرور لعدم احترامهم للسرعة المحددة وقانون المرور.

فعدم احترام السرعة المحددة قد تؤدي الى الوفاة.