

TABLE DES MATIÈRES

	Page
INTRODUCTION	1
CHAPITRE 1 LE NITRURE DE GALIUM	5
1.1 Généralités :	5
1.2 Structure cristalline :	6
1.3 Principales caractéristiques du GaN :	9
1.3.1 Bande interdite (Gap) et champ critique (E_c):	9
1.3.2 Densité de porteurs de charge intrinsèque :	11
1.3.3 Mobilité et vitesse des porteurs :	12
CHAPITRE 2 Fonctionnement des transistors HEMTs GaN	16
2.1 Le HEMT :	16
2.2 Principe de l'hétérojonction :	18
2.3 Champs piézoélectrique et polarisation spontanée :	20
2.3.1 Polarisation spontanée :	21
2.3.2 Polarisation piézoélectrique :	22
2.3.3 Concentration du gaz bidimensionnel :	23
2.3.4 Contacts Schottky et Ohmiques :	23
2.4 Substrats d'épitaxie :	25
2.4.1 Le substrat silicium Si :	26
2.4.2 Le carbure de silicium SiC:	27
2.4.3 Le saphir Al_2O_3 :	27
2.5 Structure physique d'un HEMT :	27
2.6 Critères de performances électriques d'un transistor :	29
2.6.1 Fonctionnement petit signal :	29
2.6.2 Fonctionnement grand signal :	31
2.7 Conclusion :	33
CHAPITRE 3 Méthodologie de modélisation des transistors	34
3.1 Choix de la topologie :	35
3.1.1 Topologie en boîte noire :	36
3.1.2 Topologie « explosée » :	37
3.2 Les méthodes d'extraction :	40
3.2.1 Simulation électromagnétique :	41
3.2.2 Le FET froid :	42
3.2.3 L'optimisation:	43
3.2.4 Méthode statistique :	43
3.2.5 Méthode analytique:	44
3.3 Extraction des éléments intrinsèques :	45
3.4 Validation grand signal :	45
3.4.1 Mesures loadpull :	45

3.4.2	Mesures des formes d'ondes temporelles :	46
3.5	Conclusion :	47
CHAPITRE 4 Le modèle équivalent en régime petit signal		49
4.1	Étude du premier transistor :	49
4.2	Topologie du modèle petit signal :	50
4.3	Méthodologie d'extraction des éléments extrinsèques :	51
4.3.1	Effet de substrat :	55
4.3.2	Effets internes du canal :	59
4.4	Étude du deuxième transistor :	63
4.4.1	Extraction des éléments extrinsèques :	64
4.4.2	Extraction des éléments intrinsèques :	69
4.5	Application sur le transistor AlGaIn/GaN 2x100 μ m :	71
CONCLUSION GÉNÉRALE		74
LISTE DE RÉFÉRENCES BIBLIOGRAPHIQUES		76

LISTE DES TABLEAUX

		Page
Tableau 1.1	Principales propriétés des structures du GaN	8
Tableau 1.2	Tableau comparatif entre le GaN et les matériaux III-V	9
Tableau 4.1	Valeurs optimisées des inductances.....	56
Tableau 4.2	Valeurs optimisées des capacités	56
Tableau 4.3	Valeurs optimisées des résistances	56
Tableau 4.4	Valeurs optimisées des résistances	61
Tableau 4.5	Valeurs optimisées des capacités	61
Tableau 4.6	Valeurs optimisées des inductances.....	61
Tableau 4.7	Valeurs des paramètres	69
Tableau 4.8	Valeurs des paramètres intrinsèques extraits	70
Tableau 4.9	Valeurs des paramètres extrinsèques extraits	72
Tableau 4.10	Valeurs des paramètres intrinsèques extraits	72

LISTE DES FIGURES

	Page
Figure 1.1	Secteurs d'applications des semi-conducteur à grand Gap.....6
Figure 1.2	Illustration des deux phases cristalline du GaN.....8
Figure 1.3	Diffrents diagrammes de bande d'énergie.....10
Figure 1.4	Différentes concentrations intrinsèques en fonction.....12
Figure 1.5	Variation de la vitesse de saturation en fonction du champ.....13
Figure 1.6	Comparaison des vitesses de saturation des matériaux GaN et GaAs en fonction du champ électrique pour différentes températures.....14
Figure 1.7	Performances du matériau GaN par rapport à ses propriétés.....14
Figure 2.1	Principe de fonctionnement d'un transistor HEMT16
Figure 2.2	Canal 2DEG et bande de conduction17
Figure 2.3	niveaux d'énergie des matériaux mis en jeu dans l'hétérojonction.18
Figure 2.4	niveaux d'énergie de l'hétérojonction AlGa _N /Ga _N pour une tension appliquée nulle.19
Figure 2.5	niveaux d'énergie de l'hétérojonction AlGa _N /Ga _N pour une tension.....20
Figure 2.6	Champ électrique généré par une polarisation.....21
Figure 2.7	couches d'atomes donnant lieu à deux polarités différentes.....22
Figure 2.8	Gaz bidimensionnel généré par les polarisations.....23
Figure 2.9	Diagramme des bandes de conduction pour un contact Schottky.....24
Figure 2.10	Paramètres de maille et coefficients de dilatation thermique des substrats pour une température de 800°C.26
Figure 2.11	Structure de transistor HEMT.....28
Figure 2.12	Quadripôle associé à la matrice [S].29

Figure 2.13	Modèle petit signal simplifié.	30
Figure 2.14	Synoptique d'un amplificateur en grand signal.	32
Figure 3.1	Étapes de méthodologie d'extraction d'un modèle.	35
Figure 3.2	Modèle Root.	36
Figure 3.5	Topologie d'un modèle boîte noir.	37
Figure 3.3	Caractéristiques physiques d'un modèle à éléments localisés.	38
Figure 3.4	Modèle explosé complet.	40
Figure 3.6	Modèle complet petit signal.	41
Figure 3.7	Éléments intrinsèques et extrinsèques d'un circuit équivalent en mode froid.	42
Figure 3.8	Méthode d'extraction statistique.	44
Figure 3.9	Banc de mesures loadpull.	46
Figure 3.10	Schéma d'un système LSNA.	47
Figure 4.1	Transistor AlGaIn/GaN HEMT 5x200 μm	49
Figure 4.2	Modèle complet petit signal du transistor GaN HEMT.	50
Figure 4.3	Circuit équivalent en régime pinched-off.	52
Figure 4.4	Partie réelle des paramètres Z par rapport à la fréquence.	53
Figure 4.5	Partie imaginaire des paramètres Z par rapport à la fréquence.	54
Figure 4.6	Circuit équivalent en régime petit signal tenant	55
Figure 4.7	Comparaison entre la partie réelle de Z_{11} des mesures et de la simulation.	57
Figure 4.8	Comparaison entre la partie réelle de Z_{22} des mesures et de la simulation.	57
Figure 4.9	Comparaison entre la partie réelle de Z_{12} des mesures et de la simulation.	58
Figure 4.10	Circuit équivalent en régime pinched-off tenant	59

Figure 4.11	Modèle distribué de la grille.	60
Figure 4.12	Comparaison entre la partie réelle de Z_{11} des mesures et de la simulation.	61
Figure 4.13	Comparaison entre la partie réelle de Z_{12} des mesures et de la simulation.	62
Figure 4.14	Comparaison entre la partie réelle de Z_{22} des mesures et de la simulation.	62
Figure 4.15	Modèle complet d'un transistor GaN HEMT $4 \times 20 \mu\text{m}$	64
Figure 4.16	Circuit équivalent en régime cold pinched-off.	65
Figure 4.17	Partie réelle des paramètres Z mesurés en régime cold pinched-off.	66
Figure 4.18	Partie imaginaire des paramètres Z mesurés en régime cold pinched-off.	66
Figure 4.19	Circuit équivalent en régime pinched-off tenant	67
Figure 4.20	Comparaison entre simulation des paramètres S et mesures.	71
Figure 4.21	Comparaison entre simulation des paramètres S et mesures.	72

LISTE DES ABRÉVIATIONS, SIGLES ET ACRONYMES

n_s	densité de porteurs de charge
n_i	densité de porteurs de charge intrinsèque
E_g	Énergie de la bande interdite eV
E_c	champ critique
v_s	vitesse de saturation cm/s
q	charge d'électron
β	Gain en courant
F_T	fréquence de transition
F_{MAX}	Fréquence maximale d'oscillation
μ	mobilité d'électron
P_s	puissance de sortie
P_E	puissance d'entrée
G_p	Gain en puissance
η_{PAE}	rendement en puissance ajouté
E	Champ électrique
L_G	longueur de grille
g_m	transconductance intrinsèque du canal
G_M	Gain maximum
τ	délais de transit
g_{ds}	conductance intrinsèque du canal
R_{gd}	résistance de charge intrinsèque grille- drain
R_i	résistance de charge intrinsèque grille- source

C_{ds}	la capacité intrinsèque drain source
V_{ds}	voltage drain-source
V_{gs}	voltage grille-source
I_{ds}	courant intrinsèque drain-source
θ_h	résistance thermique
C_{pg}	capacité de pad grille source
C_{pd}	capacité de pad drain source
L_g	l'inductance métallique de la grille
L_d	l'inductance métallique du drain
L_s	l'inductance métallique de la source
R_g	résistance extrinsèque de la grille
R_d	résistance extrinsèque du drain
R_s	résistance extrinsèque de la source
ω	fréquence angulaire
S	matrice de dispersion en régime petit signal
Z	matrice impédance en régime petit signal
Y	matrice admittance en régime petit signal
3G	troisième génération
RF	radio fréquence
dB	decibel (W)
dBm	decibel (mW)
HEMT	high electron mobility transistor
FET	field effect transistor

MESFET	metal-semiconductor FET
2DEG	two-dimensional electron gas
PAE	power added efficiency
MOCVD	metal organic chemical vapour deposition
ADS®	advanced design system

INTRODUCTION

La télécommunication sans fil et par satellite évolue à une allure très rapide, et les réseaux cellulaires sont, de plus en plus, submergés par de nouvelles technologies conçues pour fournir des services autres que la voix traditionnelle.

Les applications futures de la communication mobile, offrent de nouvelles façons d'accès aux informations et aux données avec une très grande vitesse. Les nouveaux téléphones cellulaires exigent une plus large bande passante, ainsi qu'une meilleure efficacité.

Face à un tel développement, il est important d'investir dans l'amélioration des performances des amplificateurs de puissance, car dans tout le réseau de télécommunication, ils sont considérés comme l'élément le plus délicat de la chaîne.

Les amplificateurs de puissance sont sujets à des contraintes thermiques et électriques engendrées par les signaux. Les exigences relatives à la fourniture d'excellentes performances deviennent de plus en plus contraignantes, car un amplificateur de puissance doit à tout moment préserver l'intégrité du signal, tout en consommant le minimum de puissance.

La conception des amplificateurs de puissance requiert une bibliothèque de modèles pour leurs composants actifs et passifs. Le transistor est considéré comme l'élément actif le plus important dans l'architecture des amplificateurs de puissance.

Quel que soit l'aspect ou bien l'architecture des amplificateurs de puissance, le point crucial qui les détermine lors de leur conception est la technologie des composants semi-conducteurs qui les constituent.

Selon la nature du transistor nous définissons bien sa plage de fonctionnement. Pour les applications qui opèrent sur une fréquence allant de 2 à 3 GHz on constate une légère suprématie de la technologie LDMOS sur silicium (laterally diffused metal oxide semiconductor). Ces transistors ne conviennent pas, par contre, à des applications qui opèrent à des fréquences supérieures à 3 GHz, car ils ne répondent pas aux critères de fiabilité, et souffrent de certains handicaps qui limitent leurs fonctionnements dans cette plage de fréquences

Au-delà de 3 GHz, une certaine compétition existe entre les technologies PHEMT (Pseudomorphic High Electron Mobility Transistor) sur GaAs HBT (Heterojunction Bipolar Transistor) sur GaAs et le HEMT (High Electron Mobility Transistor) sur GaN. Bien que les deux premières soient considérées comme matures, la technologie HEMT GaN est en revanche en pleine phase de développement, et occupe désormais la plus grande partie des recherches, et devienne le candidat par excellence pour la fabrication des amplificateurs de puissance.

Les transistors HEMT GaN sont classés comme semi-conducteurs à large bande interdite. Grâce à leurs propriétés cristallines et intrinsèques, ainsi que leur grande stabilité chimique et thermique, les transistors HEMT GaN offrent une robustesse et des performances inégalées pour les applications à hautes puissances.

La maîtrise de la technique de modélisation est donc nécessaire voir même primordiale, car une mauvaise conception peut réduire dramatiquement la durée de vie du transistor, ou bien il ne répondra plus aux spécifications requises.

Les transistors HEMT/GaN nécessitent un modèle grand-signal précis, capable de prédire leur comportement électrique dans les hautes fréquences.

Notre travail porte alors, sur la modélisation en régime petit signal d'un transistor HEMT GaN, ce qui va nous permettre de simuler les comportements électriques de ce transistor dans ce régime.

La modélisation petit-signal est une étape clé pour une modélisation grand signal réussie. Elle repose initialement sur la détermination des effets parasites et indésirables dû à l'interaction du transistor avec tout effet qui affectant son fonctionnement dans l'environnement de mesures. Ces effets doivent être déterminés avec précision et efficacement éliminés des mesures, afin d'éviter toute propagation d'erreurs vers les paramètres internes du transistor.

C'est sous ce volet, que notre travail se situe. Nous avons contribué à développer une méthode d'extraction des paramètres extrinsèques qui sont liés à tous effets indésirables qui affectent le fonctionnement du transistor, et les paramètres intrinsèques du GaN HEMT qui sont tout simplement les paramètres actifs du transistor.

Cette méthode s'avérant très fiable, nous avons proposé un modèle linéaire qui a été validé sous logiciel (ADS), et nous avons pu le faire en comparant les résultats des simulations avec les mesures.

Dans cette étude, un modèle petit-signal du HEMT à base de GaN est proposé, ainsi que l'élaboration d'une procédure d'extraction des paramètres de ce modèle à partir des paramètres S mesurés sous certains points de polarisation. Cette méthode permet de déterminer judicieusement les paramètres extrinsèques. Par la suite, les paramètres intrinsèques sont déterminés en utilisant une méthode classique.

La procédure d'extraction est validée sur un transistor multi-doigts $4 \times 100 \mu\text{m}$. Un excellent accord est obtenu entre les paramètres S simulés et mesurés.

Le premier chapitre discute les différentes propriétés du composant GaN, expliquant ainsi les avantages que nous offre ce type de matériaux.

Le deuxième chapitre est consacré au comportement des transistors AlGaN / GaN HEMT. Leurs structures physiques et leurs principales caractéristiques seront discutées.

Le troisième chapitre cite et détaille les différentes approches de modélisations, ainsi que les avantages et les inconvénients qu'offre chaque méthode.

Dans le quatrième chapitre, la procédure d'extraction du circuit équivalent en régime petit-signal est décrite. Ainsi, la précision et la fiabilité des résultats d'extraction sont vérifiées. La validité de cette approche de modélisation est également étudiée.

Enfin, une conclusion et des recommandations pour des travaux futurs sont établies et présentées à la fin de ce rapport.

CHAPITRE 1

LE NITRURE DE GALIUM

1.1 Généralités

Avec le progrès constant du marché de la communication sans fil, ainsi que l'évolution rapide des applications militaires et spatiales, les transistors micro-ondes jouent des rôles essentiels dans de nombreux aspects des activités humaines.

Les transistors HEMTs à base des matériaux à grand gap, et plus spécialement ceux réalisés à base de Nitrure de Gallium semblent être une solution prometteuse pour le développement des amplificateurs de puissance.

De nos jours, la technologie GaN, est en voie de devenir de plus en plus dominante dans la fabrication des amplificateurs de hautes puissances, une technologie qui apporte des performances inégalées en matière d'efficacité et de linéarité.

Grâce à ses caractéristiques intrinsèques, le dispositif micro-ondes à base de GaN est adapté à la production de niveaux de puissance RF très élevés à de hautes fréquences. D'autre part ces mêmes caractéristiques lui permettent de fonctionner à des températures très élevées. La largeur de bande interdite d'un dispositif GaN offre la robustesse et la fiabilité nécessaire pour le fonctionnement sous de telles conditions. Certains marchés commerciaux et militaires et aérospatiaux, qui peuvent être ciblés par les matériaux à grand Gap sont présentés dans la Figure 1.1

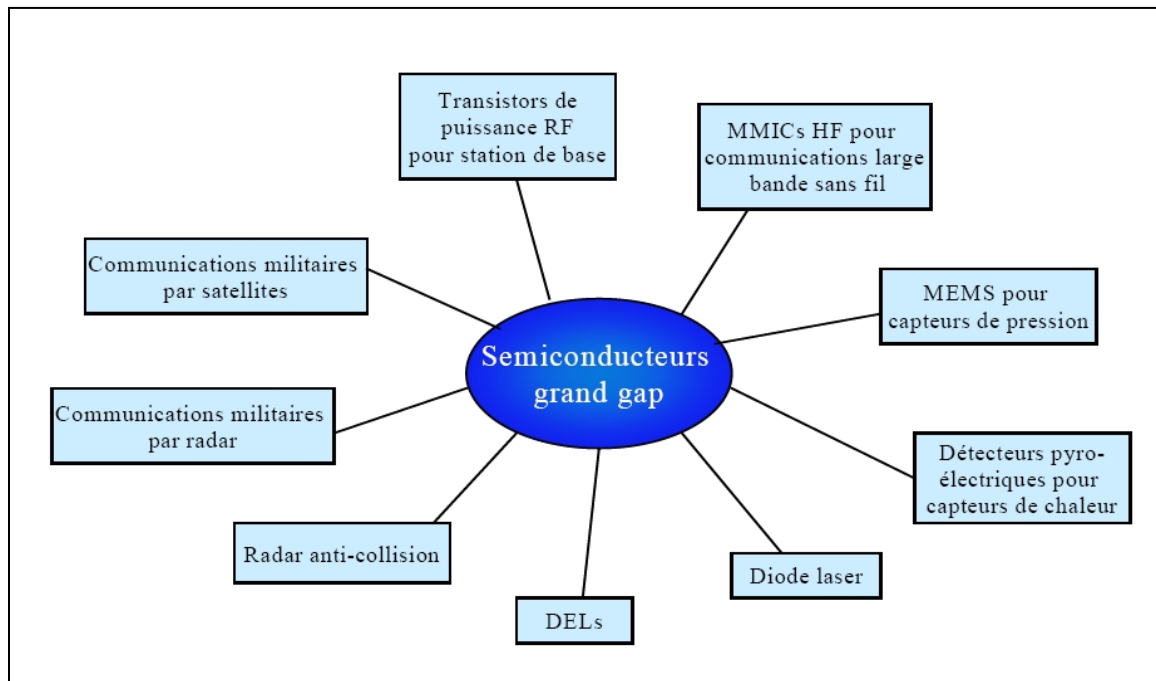


Figure 1.1 Secteurs d'applications des semi-conducteur à grand Gap.

Tirée de De Meyer, (2005, p. 7)

Une variété d'amplificateurs de puissance sont en lice pour les parts de marché, tels que les amplificateurs à base de transistors bipolaires, GaAs (MESFET), GaAs (ou GaAs / InGaP), SiC MESFET, et GaN (HEMT). Les propriétés des matériaux de GaN comparées aux autres matériaux concurrents seront présentées par la suite.

1.2 Structure cristalline

Le Nitrure de Galium est un matériau résultant de l'association de l'Azote et du Galium. Le Galium (composant solide) découvert en 1875 par Lecoq de Boisbaudran, doit son nom au mot latin Gallia signifiant Gaule. L'Azote (composant gazeux) découvert en 1772 par Cavendish et Rutherford, doit son nom du mot grec Azoé signifiant : privé de vie. Le symbole N vient du français Nitrogène signifiant « engendre le Nitre ». Le GaN possède deux formes différentes (Soubercaze, 2007) :

- La structure Wurtzite : c'est une structure qui peut être représentée par deux réseaux hexagonaux. Chaque réseau est composé soit par l'atome du Gallium soit par l'atome de Nitrure. Chacun de ces atomes est décalé de la maille élémentaire de $\frac{5}{8}$ ième suivant l'axe C, comme illustré dans la figure 1.2.
- La structure zinc-blende correspond à deux réseaux cubiques faces centrées. Chaque réseau est occupé soit par les atomes de gallium, ou par les atomes d'azote, qui sont décalés de la diagonale de la maille élémentaire d'un quart soit $(\frac{1}{4} \frac{1}{4} \frac{1}{4})$.

Du point de vue cristallin, ces deux structures sont très similaires. La direction de la structure cubique (111) est la même que celle de la structure hexagonale (0001), tandis que l'empilement de leurs plans cristallins suit une séquence différente (Figure 1.2). La séquence d'empilement pour le plan cubique est ABAB, alors que celle de la structure hexagonale est ABCABC, donc la position du troisième voisin est celle qui fait vraiment la différence entre ces deux structures. (S.H. Park, 2000)

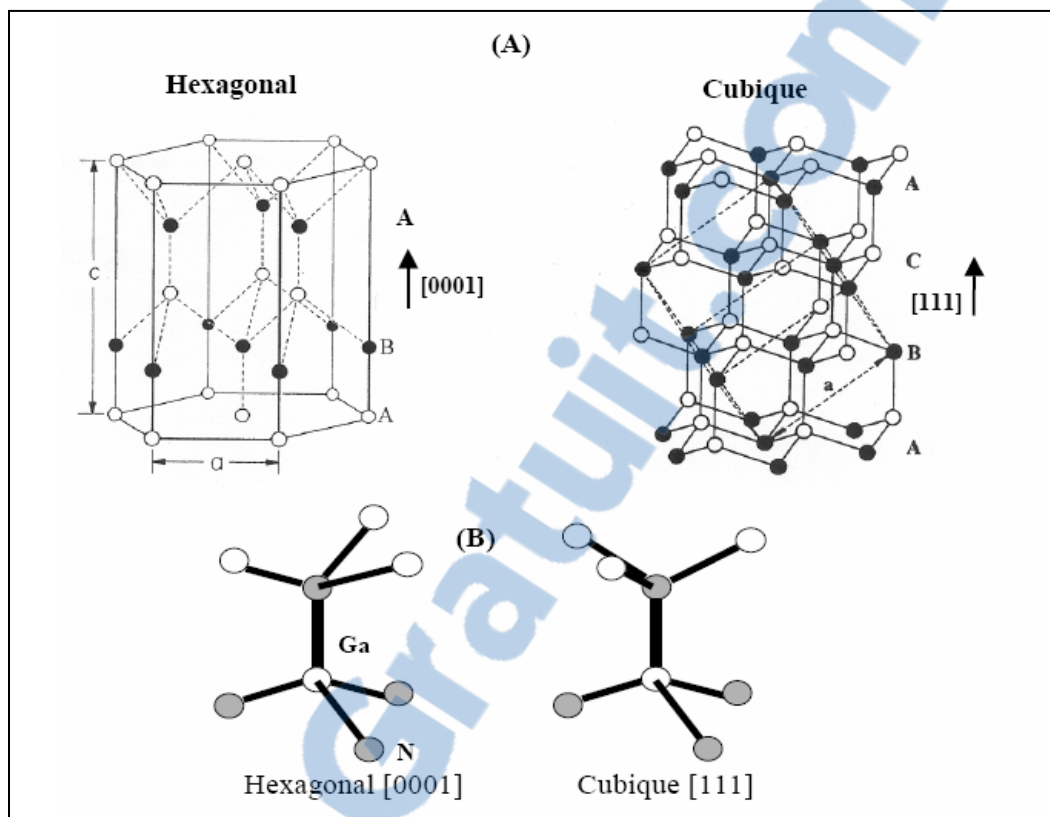


Figure 1.2 Illustration des deux phases cristalline du GaN.
Tirée de Bousbia (2006, p. 41)

Voici un tableau récapitulatif des principales propriétés des deux types de structures du GaN à une température de 300K :

Tableau 1.1 Principales propriétés des structures du GaN
Tiré de Soubercaze (2007, p. 14)

	Zinc Blende	Wurtzite
Bande interdite [eV]	3,2	3,39
Affinité électrique [eV]	4,1	4,1
Constante diélectrique	9,7	8,9
Champ critique [Vcm^{-1}]	$\sim 5 \cdot 10^6$	$\sim 3,3 \cdot 10^6$
Vitesse MAX de saturation [$cm s^{-1}$]	$\sim 2,5 \cdot 10^7$	$\sim 2,5 \cdot 10^7$

1.3 Principales caractéristiques du GaN

Les matériaux à base de GaN ont beaucoup d'avantages par rapport aux matériaux semi-conducteurs couramment utilisés dans la fabrication des composants électroniques. Afin de comprendre les différences entre les composants semi-conducteurs classiques et le GaN, voici un tableau comparant ces différents matériaux:

Tableau 1.2 Tableau comparatif entre le GaN et différents semi-conducteurs
Tiré de Charbonniaud (2005, p. 8)

	Si	GaAs	4H-SiC	GaN	Diamond
E_g (eV)	1.1	1.42	3.26	3.39	5.45
n_i (cm ⁻³)	1.5×10^{10}	1.5×10^6	8.2×10^{-9}	1.9×10^{-10}	1.6×10^{-27}
ϵ_r	11.8	13.1	10	9.0	5.5
μ_n (cm ² /Vs)	1350	8500	700	2000	1900
V_{sat} (10 ⁷ cm/s)	1.0	1.0	2.0	2.5	2.7
E_{br} (MV/cm K)	0.3	0.4	3.0	3.3	5.6

Par la suite nous allons discuter les principaux paramètres présentés dans ce tableau.

1.3.1 Bande interdite (Gap) et champ critique (E_c)

La bande interdite E_g mesurée en eV (Electron Volt) est la distance énergétique qui sépare le bas de la bande de conduction et le haut de la bande de valence. C'est la quantité d'énergie nécessaire pour qu'un électron traverse cet écart, lorsqu'il est soumis à une excitation.

Pour une valeur de E_g inférieure à 2eV, le matériau est donc appelé semi-conducteur. On le considère comme matériau à grand Gap, si E_g est supérieure à 2 eV. Il est faux de noter que, si la largeur de la bande interdite est vraiment très grande, on parle des matériaux isolants. La

figure 1.3 illustre les différentes bandes interdites des matériaux isolants, semi-conducteurs et conducteurs.

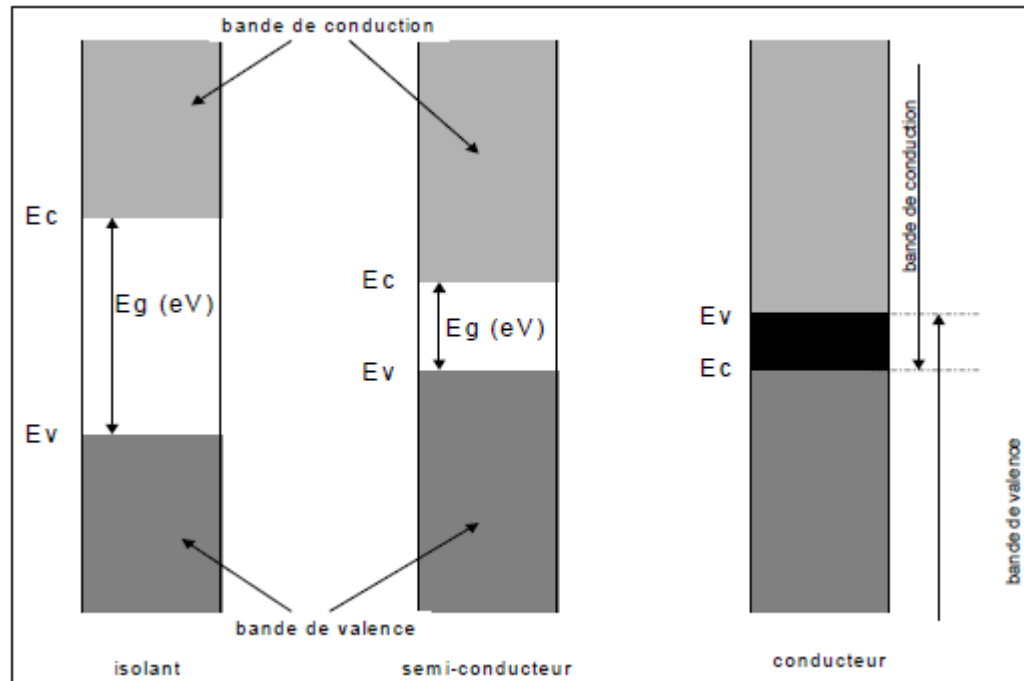


Figure 1.3 Différents diagrammes de bandes d'énergie.

Tirée de Charbonniaud (2005, p. 9)

La relation entre la bande interdite et la température est donnée approximativement par la relation suivante :

$$E_g(T) = E_g(0) - \frac{(a \cdot 10^{-4})T^2}{T + b} \quad (1.1)$$

Concernant le GaN, les valeurs de $E_g(0)$, a et b sont respectivement : 3.509 eV, 7.32 eV.K⁻¹ et 700 eV.K⁻¹. Comme on peut le constater la valeur de E_g décroît lorsque la température augmente.

Cette valeur est vraiment importante, car elle nous indique la limite de la température où le dispositif peut fonctionner sans détérioration. D'autre part, elle nous fixe la valeur du champ critique, ou champ de claquage du dispositif. (H. Mathieu ,2004)

Il est important de signaler aussi, que le champ de claquage (noté : E_c , unité : $V.cm^{-1}$) est proportionnel à la valeur de la bande interdite :

$$E_c \propto E_g^{3/2} \quad (1.2)$$

Le champ critique s'élève donc pour des énergies de bandes interdites élevées, mais aussi décroît lorsque la température augmente. Cela permet aux dispositifs à base GaN de supporter des tensions de polarisation importantes, ce qui les rendent donc d'excellents choix pour les applications à hautes puissances.

1.3.2 Densité de porteurs de charge intrinsèque

La densité intrinsèque des porteurs de charge est la quantité d'électrons et trous à l'état intrinsèque du semi-conducteur. C'est la concentration d'électrons qui font le passage de la bande de valence à la bande de conduction, ou bien le nombre de trous qui se retrouvent dans la bande de valence, dans le semi-conducteur à l'état pur sans défauts cristallins, à des températures supérieures à $0^\circ K$. Cette quantité est rigoureusement la même pour les électrons et trous, elle est notée par n_i , et son unité est cm^{-3} .

$$n_i^2 = A.T^3 . e^{-\frac{E_{g0}}{KT}} \quad (1.3)$$

Où A est une constante indépendante de la température, mais qui dépend de la nature du matériau. E_{g0} est la valeur de la bande interdite à $0^\circ K$, K est la constante de Boltzmann ($1.38 \times 10^{-23} J/^\circ K$). La valeur de n_i^2 est une fonction exponentielle de la température, donc la valeur de T^3 peut être négligée devant le facteur $e^{-\frac{E_{g0}}{KT}}$. Ainsi les matériaux à grande bande interdite ayant une faible valeur n_i auront un faible courant de fuite pour des valeurs de température très grandes. Ce qui les rendent un excellent choix pour les applications à hautes températures. (Charbonniaud ,2005)

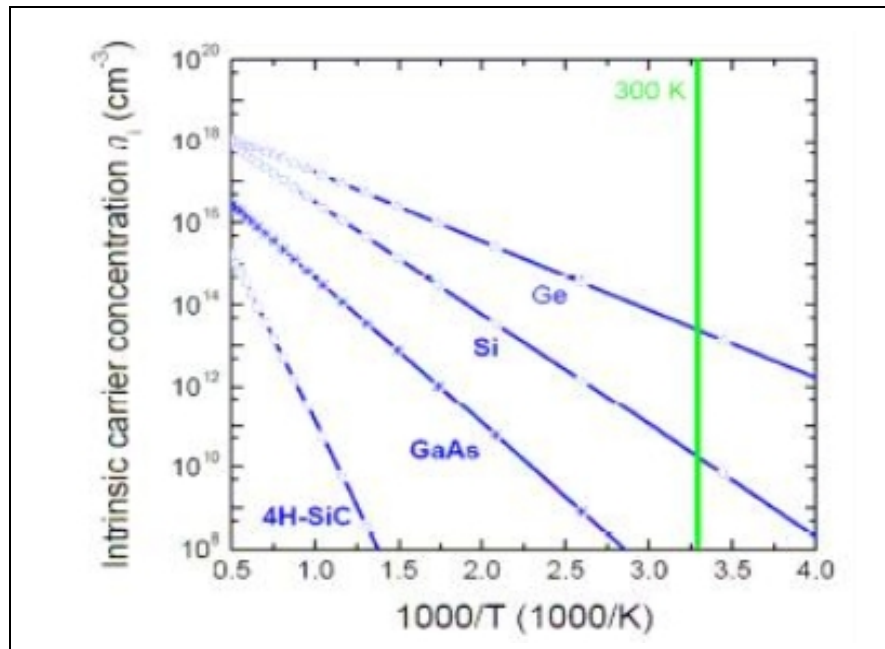


Figure 1.4 Différentes concentrations intrinsèques en fonction de la température.

Tirée de Charbonniaud (2005, p. 13)

1.3.3 Mobilité et vitesse des porteurs

Lorsqu'on applique un champ électrique à un semi-conducteur, on entraîne un libre parcours des électrons et trous dans ce dernier (un parcours sans choc). La mobilité (notée μ , unité $\text{cm}^2/\text{V.s}$) est le résultat de ce libre parcours. Tout changement dans le réseau cristallin influence cette mobilité, soit par l'ajout des impuretés ou par l'élévation de la température.

Le fait d'augmenter le champ électrique entraîne une diminution de la mobilité des porteurs de charge, car ces derniers entrent en interactions avec les vibrations du réseau cristallin. Le rapport entre la mobilité μ et le champ électrique \vec{E} change d'un matériau à l'autre, et dépend de la structure des bandes du semi-conducteur lui-même. La mobilité est considérée donc comme une variation non linéaire de la vitesse de recombinaison des porteurs \vec{V} :

$$\vec{V} = \mu(E) \cdot \vec{E} \quad (1.4)$$

On constate dans la figure 1.5, que le pic de la vitesse du nitrure de gallium, se produit pour un champ électrique nettement supérieur à celui de l'arséniure de gallium. Cela signifie que la vitesse des porteurs dans le matériau GaN est largement supérieure à celle du GaAs, pour des valeurs de champs électrique très élevées. (J.J. Harris ,2000)

Comme la vitesse de dérive est proportionnelle à la mobilité, elle est donc influençable par la température. On constate aussi dans la figure 1.6, que pour le même champ électrique appliqué à une température de 500°K, la vitesse des porteurs dans un matériau GaN est environ 3 fois supérieure à celle dans un matériau GaAs. (Charbonniaud ,2005)

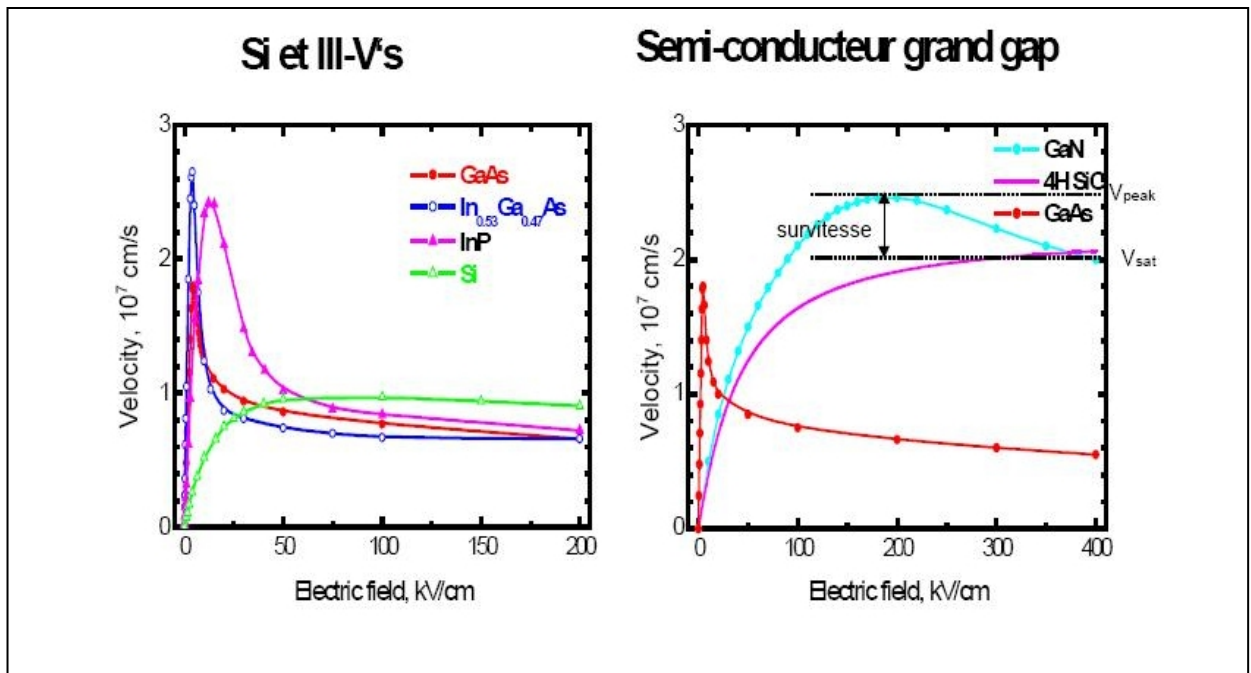


Figure 1.5 Variation de la vitesse de saturation en fonction du champ électrique pour différents matériaux.

Tirée de Charbonniaud (2005, p. 15)

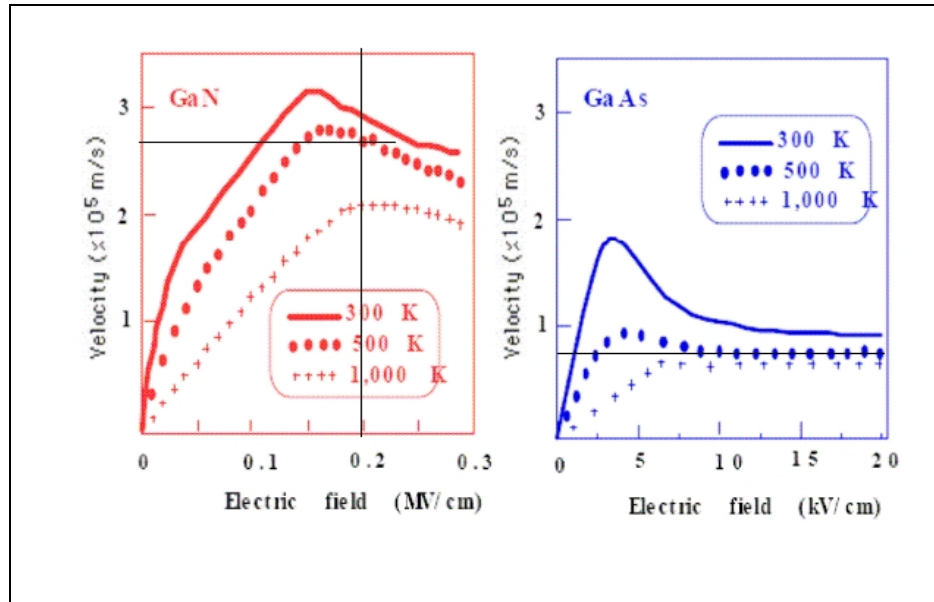


Figure 1.6 Comparaison des vitesses de saturation des matériaux GaN et GaAs en fonction du champ électrique pour différentes températures.
 Tirée de Charbonniaud (2005, p. 16)

Ci-dessous un récapitulatif illustré dans la figure 1.7, qui donne la relation entre les propriétés du matériau GaN, et les performances relatives à chaque propriété.

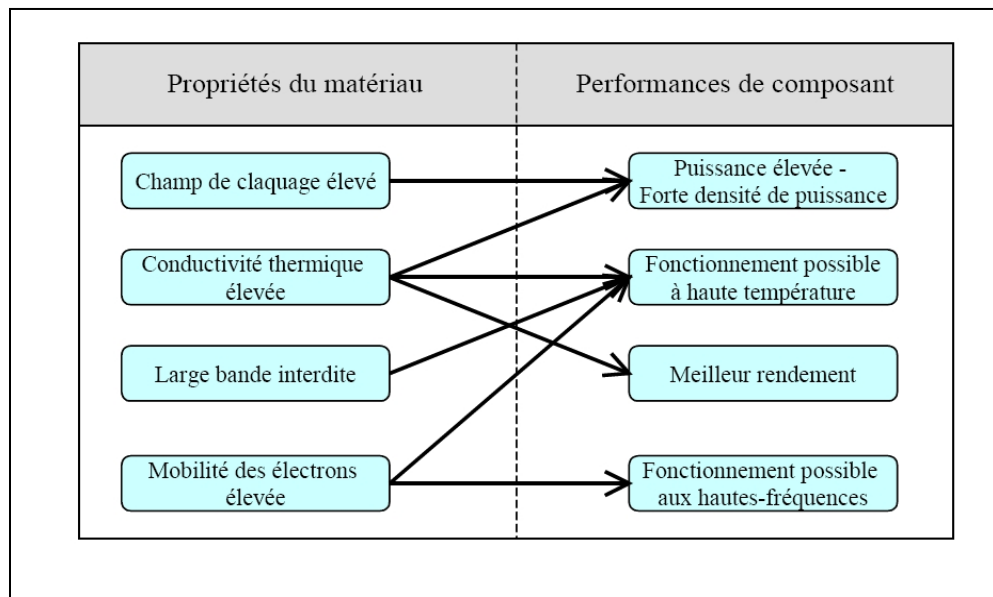


Figure 1.7 Performances du matériau GaN par rapport à ses propriétés.
 Tirée de De meyer (2005, p. 8)

1.4 Conclusion

Nous avons introduit dans ce chapitre les principales caractéristiques du cristal GaN. Nous avons présenté et commenté, dans un contexte général, les principaux paramètres physiques et électriques qui distinguent le GaN des autres matériaux. Quelques critères de comparaison avec d'autres matériaux utilisés dans la fabrication des transistors de puissance ont été proposés.

Quelques aspects chiffrés qui permettent de mettre en évidence les réelles potentialités de la technologie GaN ont été également présentés.

Ce composant est le principal constructif des transistors GaN/HEMT qu'on va étudier dans le prochain chapitre en détail.

CHAPITRE 2

Fonctionnement des transistors HEMT GaN

2.1 Le HEMT

Le HEMT (High Electron Mobility Transistor) est une hétéro structure à vitesse de porteurs de charge très élevée. D'autres appellations peuvent décrire la même hétéro structure comme : HFET (Heterojunction Field Effect Transistor), ou bien MODFET (MODulation Doped Field Effect Transistor). Ce qui le distingue des autres transistors est l'utilisation d'une jonction entre des matériaux ayant des bandes d'énergie différentes. L'hétérojonction réduit le temps de transit des électrons constituant le courant drain-source dans le semi-conducteur non dopé, et augmente la mobilité des électrons, permettant ainsi un bon fonctionnement aux hautes fréquences. La figure 2.1 illustre le principe de fonctionnement d'un HEMT.

(De meyer, 2005)

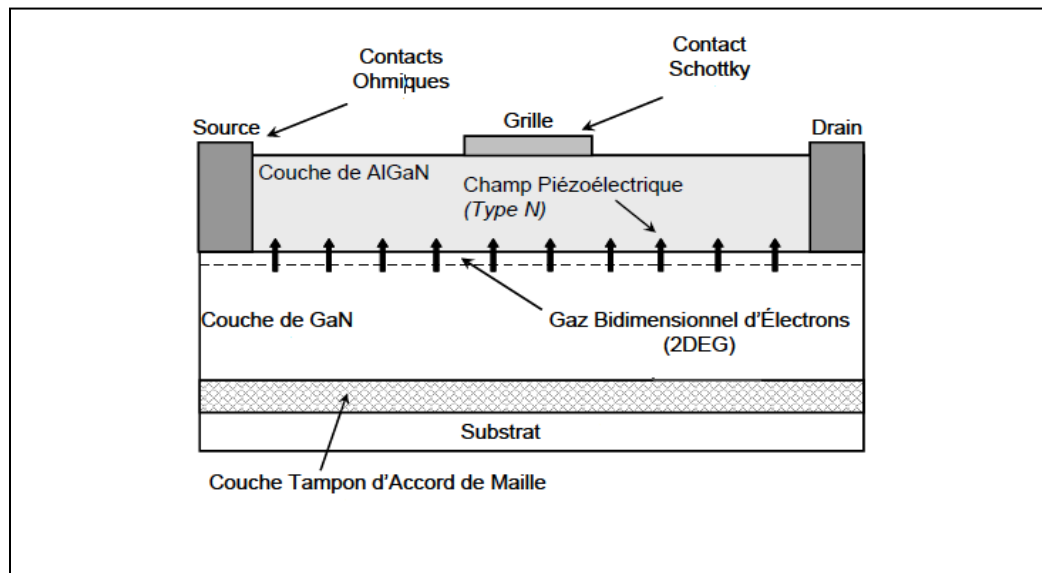


Figure 2.1 Structure d'un transistor HEMT

Tirée de Soubercaze (2007, p. 19)

Un transistor HEMT fonctionne de la façon suivante :

Les électrons s'accumulent dans un canal résultant des deux effets de polarisation :

1. La polarisation spontanée, qui n'est que la polarisation du matériau relaxé. Sa direction est dépendante de la polarité de la croissance de la couche AlGaN :
 - orientée vers le substrat pour une polarité Gallium.
 - le sens inverse pour une polarité azote.
2. La polarisation piézoélectrique : qui est le résultat de la différence de mailles entre les deux matériaux de l'hétéro structure. Elle provoque l'apparition d'un champ électrique engendré par les contraintes dans le cristal AlGaN. Sa direction :
 - sera orientée vers le substrat en cas d'extension des mailles de la couche AlGaN.
 - en sens inverse pour une compression des mailles AlGaN.

Ces deux champs réunis, provoquent l'apparition d'une densité de charge positive côté AlGaN (polarité Gallium), avec la courbure des bandes d'énergie. La condition de neutralité électrique oblige cette densité de charge positive d'être compensée par une densité de charge négative. Des électrons libres apparaissent alors à l'interface AlGaN/GaN côté GaN (gaz d'électrons).

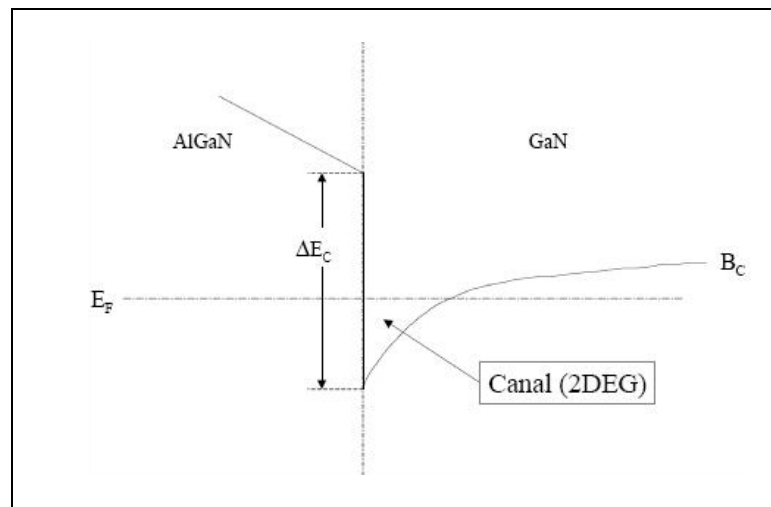


Figure 2.2 Canal 2DEG et bande de conduction de l'hétéro-structure AlGaN/GaN.
Tirée de Charbonniaud (2005, p. 63)

2.2 Principe de l'hétérojonction

Afin de mieux comprendre le fonctionnement d'un HEMT AlGaN/GaN, nous allons décrire les différentes structures de bande des matériaux constituant ce dernier.

La juxtaposition d'un matériau à large gap (AlGaN : 3,82eV), et un autre à gap un peu plus faible (GaN : 3,4eV), forme une hétérojonction entraînée par la discontinuité de la bande de conduction à l'interface (ΔE_c). La figure 2.3 représente les niveaux d'énergie de chaque matériau avant contact. (Bernardini, 1997)

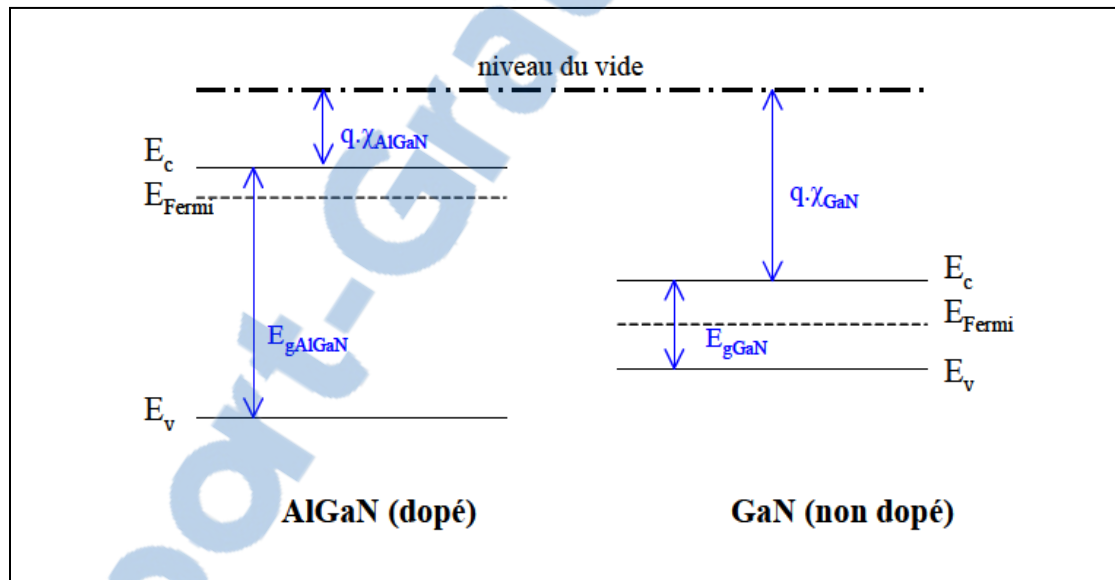


Figure 2.3 Niveaux d'énergie des matériaux mis en jeu dans l'hétérojonction.

Tirée de De Meyer, (2005, p. 16)

Lors de leur jonction, leurs niveaux de Fermi s'alignent (règles d'Anderson), ce qui va engendrer une discontinuité dans la bande d'énergie à l'interface. La figure 2.4 illustre bien ce détail, et ce pour une tension nulle appliquée à la grille.

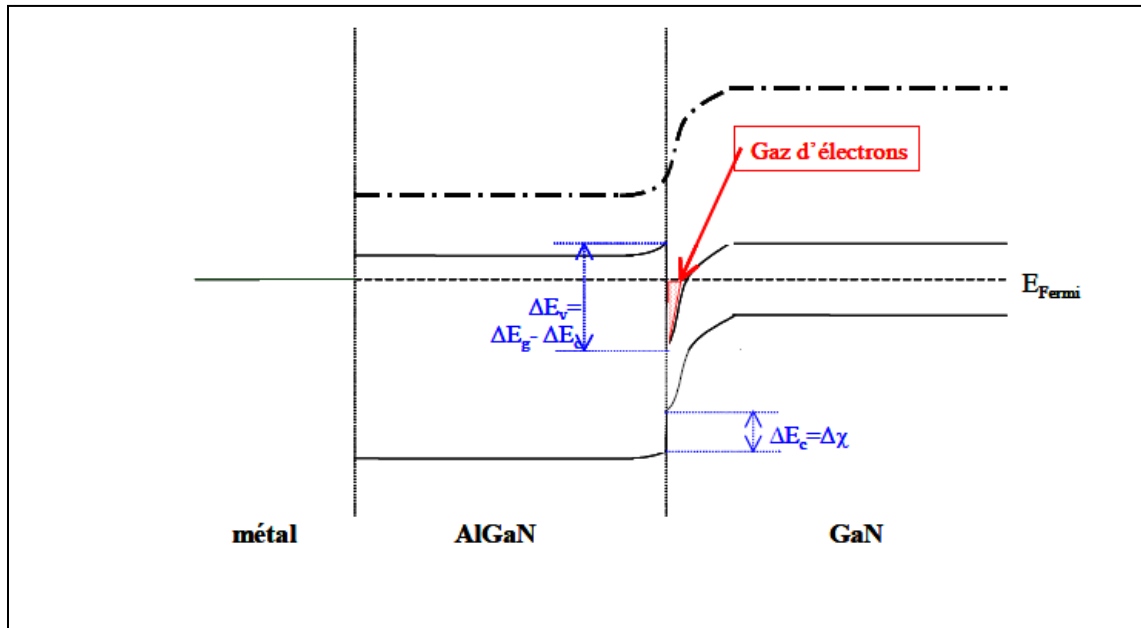


Figure 2.4 Niveaux d'énergie de l'hétérojonction AlGaIn/GaN pour une tension appliquée nulle.

Tirée de De Meyer, (2005, p. 17)

Comme nous pouvons l'observer, un puits de potentiel est formé à l'interface, et qui va rester écartelé dans le côté supérieur du matériau à plus faible gap, car le matériau de grande gap forme à son tour la barrière énergétique de ce puits. Les charges libres vont se regrouper à l'intérieur de ce puits, formant ainsi un gaz d'électrons bidimensionnel. Cela va donc entraîner le phénomène de conduction. Ce puits quantique n'est tout simplement que le canal. La concentration des électrons dans ce canal dépend donc du Niveau de Fermi et de la différence de largeur de bandes interdites (ΔE_g) entre les deux matériaux.

Il faut noter qu'on appliquant une tension sur la grille du transistor, on peut ainsi contrôler l'intensité du courant qui circule dans le canal. Cette tension va moduler le gaz bidimensionnel, qui va augmenter la densité des porteurs dans le canal. La figure 2.5 illustre l'hétérojonction lorsqu'une tension non-nulle est appliquée sur la grille. (De Meyer, 2005)

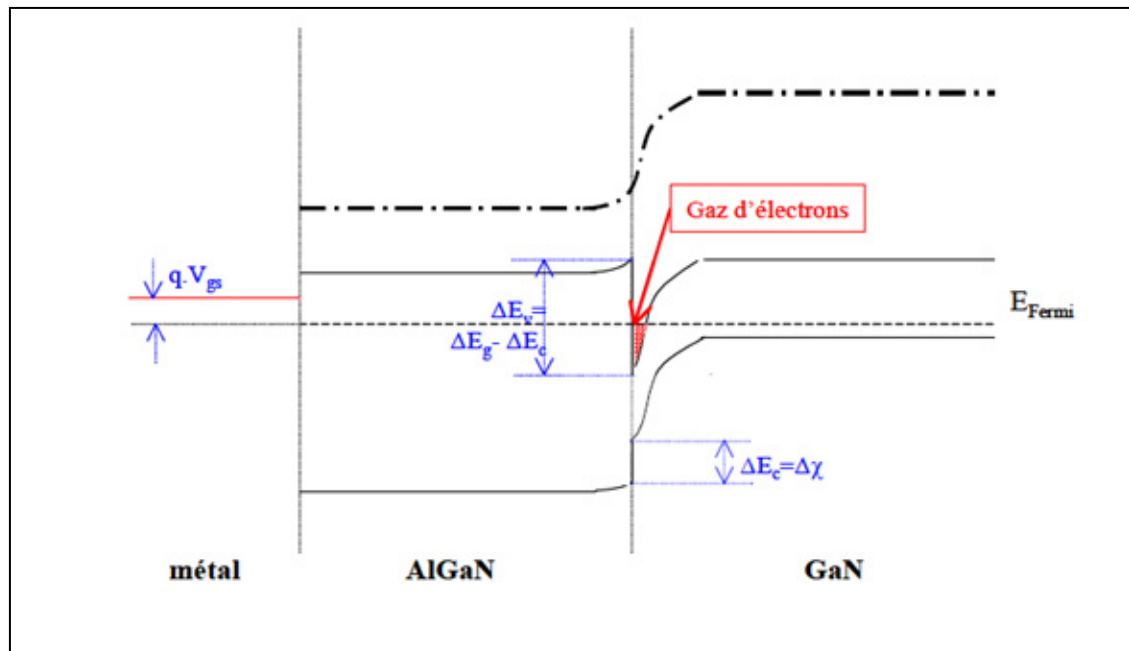


Figure 2.5 Niveaux d'énergie de l'hétérojonction AlGaIn/GaN pour une tension appliquée non nulle.

Tirée de De Meyer, (2005, p. 18)

2.3 Champs piézoélectrique et polarisation spontanée

La piézoélectricité est un phénomène qui a été découvert en 1880 par les frères Curie. Elle peut être traduite par l'apparition d'une charge électrique dipolaire, produite par un matériau, lorsqu'il est soumis à une contrainte mécanique qui le déforme. L'inverse est vrai pour certains cristaux, ça veut dire qu'ils peuvent être déformés lorsqu'ils seront soumis à une polarisation. Cet effet n'est que le résultat des contraintes cristallines, plus précisément l'apparition des dipôles électriques internes, créés par le désaccord de maille entre les charges positives et les charges négatives, sous un effet de contrainte externe.

Certains cristaux piézoélectriques présentent un moment dipolaire permanent, soit une polarisation électrique spontanée, en l'absence de toute contrainte extérieure. Ces cristaux sont appelés : pyroélectriques, car leur polarisation spontanée est proportionnelle à la

température. Le champ piézoélectrique total est donc la somme de la polarisation spontanée et du champ piézoélectrique engendré par une contrainte mécanique. (Bernardini, 1997)

2.3.1 Polarisation spontanée

Sans être soumis à aucune contrainte externe, une couche de nitrure de gallium peut cependant présenter une polarisation macroscopique non nulle. Ce champ électrique existe parce que le cristal présente une asymétrie entre les barycentres des charges d'électrons avec celles des trous. On dit que le cristal manque de symétrie d'inversion. On note aussi qu'un lien entre les deux atomes qui n'est pas purement covalent est un facteur qui peut causer la création de ce champ électrique.

En d'autres termes, le matériau GaN se définit comme étant un matériau naturellement polarisé grâce aux charges présentes sur chacune de ses faces, qui sont identiques mais de signes opposés comme illustré dans la figure 2.6. (Bousbia, 2006)

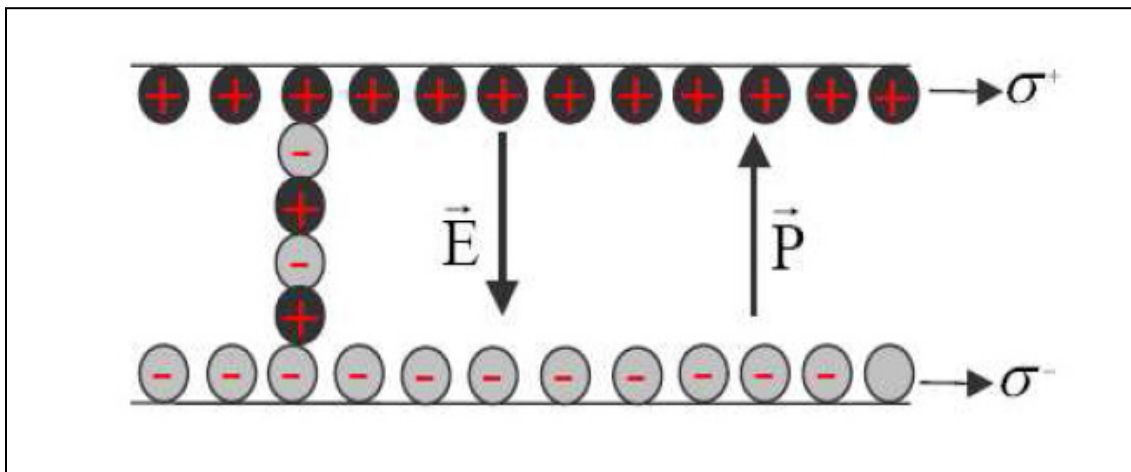


Figure 2.6 Champ électrique généré par une polarisation spontanée dans un matériau GaN.

Tirée de Bousbia (2006, p. 47)

2.3.2 Polarisation piézoélectrique

L'origine de la polarisation piézoélectrique est la structure cristalline du Nitrure de Gallium. Comme mentionné précédemment, les deux structures du GaN, hexagonale et cubique, sont non Centro-symétriques. Ce désaccord de maille entre la couche d'AlGaN et la couche de GaN du transistor, induit une sorte de contrainte mécanique, formant une charge de polarisation d'interface, et créant ainsi ce qu'on appelle le champ piézoélectrique.

C'est la polarité du cristal qui définit le signe de cette charge. Pour une polarité Nitrure le champ sera pointé du substrat vers la surface, et l'inverse sera pour une polarité Gallium. Grâce à ce champ piézoélectrique, les dispositifs AlGaN/GaN sont conçus pour utilisations en hautes de puissances. (J.J. Harris, 2000)

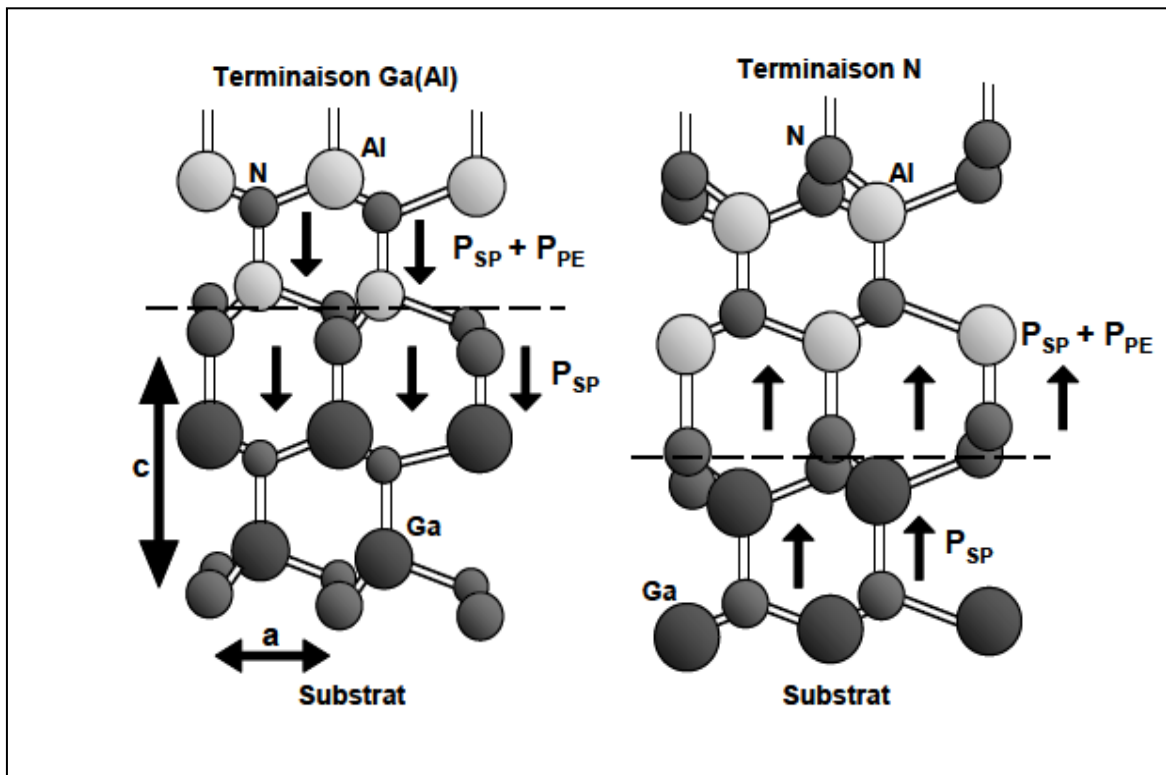


Figure 2.7 couches d'atomes donnant lieu à deux polarités différentes.
Tirée de Bousbia (2006, p. 46)

2.3.3 Concentration du gaz bidimensionnel

Les champs de polarisation spontanée et piézoélectrique, expliqués précédemment ont un impact direct sur la formation du gaz bidimensionnel, et sur la densité des porteurs de charge. Avec une polarisation spontanée environ cinq fois plus importante que celle des matériaux III-V classiques, le matériau AlGaN/GaN génère un champ électrique de 3MV/cm. Et avec une polarisation piézoélectrique environ dix fois supérieure à celles des matériaux III-V, la structure AlGaN/GaN génère un champ électrique additionnel de 2 MV/cm. Ces importants champs électriques générés forment ainsi un nuage d'électrons bidimensionnel, doté d'une concentration des porteurs de charge trop élevée. (O. Ambacher, 1997)

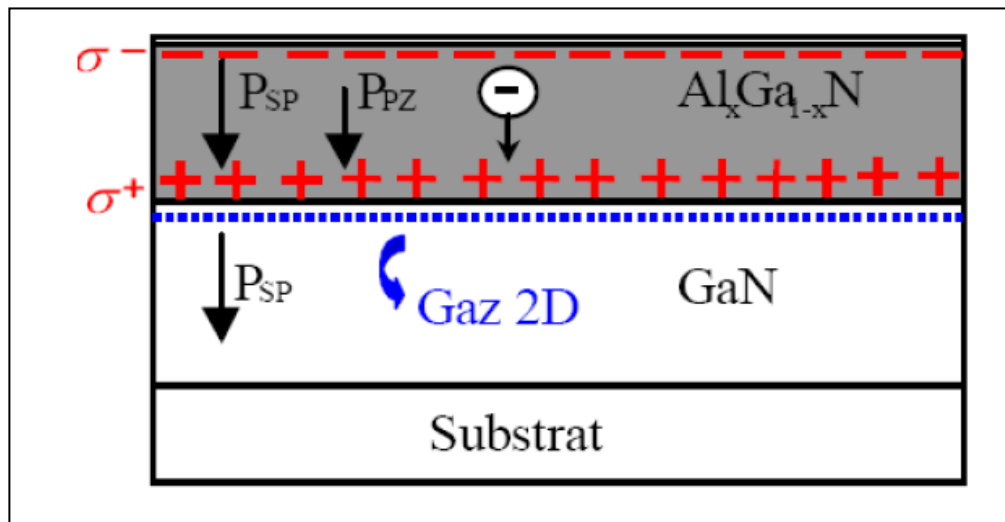


Figure 2.8 Gaz bidimensionnel généré par les polarisations.

Tirée de Bousbia (2006, p. 48)

2.3.4 Contacts Schottky et Ohmiques

La grille du transistor est réalisée par un dépôt métallique sur le semi-conducteur, formant ainsi ce qu'on appelle une jonction de type Schottky. Une courbure de la bande de conduction est formée entre le métal et le semi-conducteur, résultant des affinités électriques si différentes entre eux. Cette courbure de la bande de conduction crée sous le dépôt métallique une zone de charge d'espace.

Lorsqu'on applique une tension négative sur cette grille on fait moduler le gaz bidimensionnel d'électron de l'hétérojonction AlGaN/GaN. En faisant augmenter cette tension en valeur absolue, le canal sera obturé par la zone de charge d'espace pour une tension précise, cette tension est dite : tension de pincement notée : V_T .

La figure 2.9 illustre bien le contact Schottky, notant que W est la largeur de la zone d'espace de charge sous le contact métallique. Les porteurs de charge doivent avoir une valeur proportionnelle à W afin de franchir la barrière de potentiel.

Il faut mentionner qu'afin de garantir un bon fonctionnement du composant, il faut tenir en considération le courant de fuite du contact métallique, puis annuler la migration intermétallique des électrons. (Soubercaze , 2007)

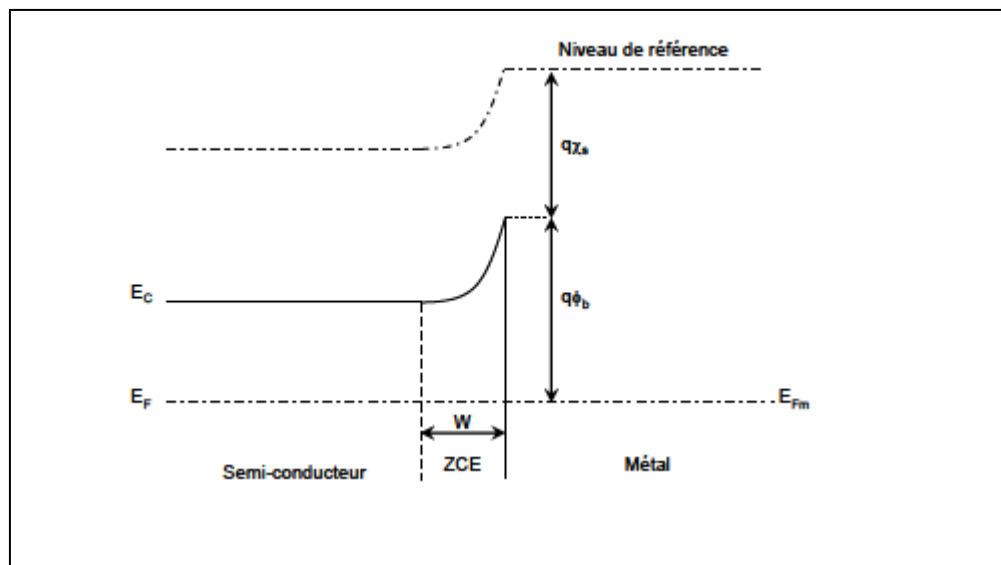


Figure 2.9 Diagramme des bandes de conduction pour un contact Schottky à l'équilibre thermique.

Tirée de Soubercaze (2007, p. 24)

Les accès au drain et à la source sont réalisés à l'aide de contacts ohmiques. Pour garantir un bon fonctionnement, il faut que la qualité de ces contacts ohmique ait une bonne tolérance aux

changements thermiques. De plus, on doit diminuer de leurs résistivités afin d'abaisser leur bruit blanc.

2.4 Substrats d'épitaxie

Idéalement, le substrat est composé du même matériau que le transistor afin d'éviter toute dégradation des performances du transistor. Parmi ces dégradations, les dommages que causent les discontinuités cristallographiques entre le matériau et la couche basse qui constitue son substrat.

Dans notre cas, un substrat de Nitrure de Gallium réduit bien la complexité entre les deux matériaux, en gardant ainsi l'uniformité par élimination de tout désaccord de maille entre les deux structures. Cependant, un tel substrat est aujourd'hui difficile à fabriquer, à cause de son coût très élevé, et aussi à cause de très hautes températures et niveaux de pression qu'il nécessite pour le fondre.

Nous sommes donc obligés d'utiliser un autre substrat fabriqué d'un matériau différent du GaN, pour que la couche de cristal GaN puisse croître. Le seul problème est que la plupart des substrats utilisés, pour l'épitaxie du Nitrure de Gallium sont en désaccord de maille avec ce dernier. La figure 2.10 illustre les désaccords de maille entre ces substrats et le matériau GaN. (D.W. Disanto , 2005)

Matériau	Structure cristalline	Paramètres de maille (Å)	Coefficients de dilatation thermique $\Delta a/a : \Delta c/c$ ($\times 10^{-6} K^{-1}$)
<i>substrats pour GaN hexagonal</i>			
Saphir (Al_2O_3)	hexagonale	a = 4,758 ; c = 12,99	a: 7,5 ; c: 8,5
δH SiC	wurtzite	a = 3,08 ; c = 15,12	a: 4,2 ; c: 4,68
Si (111)(100)	cubique	a = 5,4301	a: 3,59
GaAs (111)(100)	cubique	a = 5,6533	a: 6
ZnO	wurtzite	a = 3,250 ; c = 5,213	a: 8,25 ; c: 4,75
AlN (couche tampon)	wurtzite	a = 3,112 ; c = 4,982	a: 4,2 ; c: 5,3
<i>substrats pour GaN cubique</i>			
βC SiC	cubique	a = 4,36	a: ~5*
Si (100)	cubique	a = 5,4301	a: 3,59
GaAs (100)	cubique	a = 5,6533	a: 6
MgO	cubique	a = 4,216	a: 10,5

Figure 2.10 Paramètres de maille et coefficients de dilatation thermique des substrats pour une température de 800°C.
Tirée de Bousbia (2006, p. 43)

La plus part des transistors réalisés de nos jours sont déposés sur des substrats silicium, SiC ou bien saphir. Ces deux matériaux offrent des avantages grâce à leur faible coût de fabrication, et aussi à leur grande stabilité thermique. Cependant leur principal inconvénient est les défauts cristallins engendrés par les différences de paramètres de maille avec le GaN.

D'autres alternatives sont proposées afin de réduire la complexité de ce problème, en utilisant le substrat SOI « Silicon On Insulator » par exemple, mais les trois principaux substrats généralement utilisés sont cités ci-dessous. (M. Ruff, 1994)

2.4.1 Le substrat silicium Si

On utilise les substrats de silicium depuis des années dans la conception des dispositifs RF. Leur faible coût de fabrication leur donne l'avantage d'être disponibles en grandes dimensions à un coût abordable.

Cependant leur conductivité thermique est inférieure à celle du GaN, et leur important désaccord de maille entraîne une concentration de défauts cristallins qui engendrent des stress au niveau de la surface.

2.4.2 Le carbure de silicium SiC

Ce substrat représente un parfait accord de maille avec le GaN, ainsi qu'une bonne conductivité thermique $4,9\text{W.cm}^{-1}\text{.K}^{-1}$ en le comparant au silicium, ce qui lui donne la possibilité de bien dissiper la chaleur. Cependant son coût demeure très élevé et le dépôt du Nitrure de Gallium sur ce substrat est très délicat.

2.4.3 Le saphir Al_2O_3

Tout comme le silicium, ce substrat est disponible à grande dimension et à faible coût, mais son désaccord de maille avec le GaN engendre une baisse dans la fréquence de transition, et sa faible conductivité thermique limite son utilisation dans les hautes fréquences.

2.5 Structure physique d'un HEMT

Tel que nous l'avons noté précédemment, un transistor HEMT est constitué de trois différents matériaux : Un substrat, un matériau à large Gap et un autre matériau à plus faible Gap.

La jonction de ces deux derniers matériaux engendre la formation du gaz bidimensionnel d'électrons à l'interface, et la tension appliquée sur la jonction Schottky module ce gaz bidimensionnel, la figure suivante donne la structure complète d'un transistor HEMT, et nous allons discuter par la suite chaque élément de base de cette structure. (De Meyer, 2005)

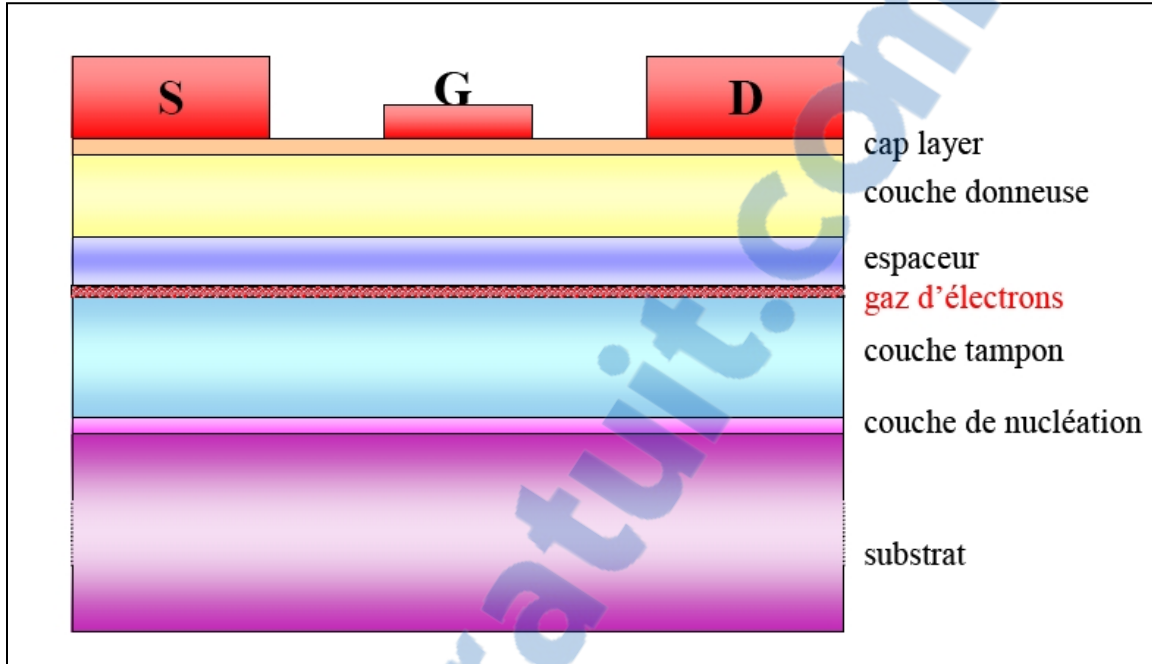


Figure 2.11 Structure d'un transistor HEMT.

Tirée de De Meyer, (2005, p. 19)

- Le substrat : tel qu'expliqué précédemment, nous avons recours à des substrats de matériaux autre que le GaN, et les matériaux souvent utilisés sont : le silicium, le saphir, le carbure de silicium.
- La couche de nucléation : sert à minimiser le désaccord de maille entre la couche tampon et le substrat, et pour s'assurer d'avoir une bonne qualité cristallographique pour faire croître la couche du cristal de GaN.
- La couche de tampon : cette couche est constituée du matériau GaN, c'est dans la partie supérieure de cette couche que le gaz bidimensionnel sera formé, elle est également appelée Buffer.
- L'espaceur : réalisé dans notre cas par le matériau nitrure de gallium-aluminium AlGa_N. Son rôle est de minimiser les interactions électrons-donneurs, entre le gaz bidimensionnel et la couche donneuse. Elle est soumise à un compromis par rapport à son épaisseur, plus elle est fine plus la concentration des charges dans le canal augmente, présentant ainsi une forte densité de courant, réduisant aussi la résistance de source. Plus elle est épaisse, plus la densité des porteurs de charge diminue, augmentant ainsi la mobilité des électrons.

- La couche donneuse : c'est dans cette couche que le zone d'espace de charge se forme, c'est une couche dopée qui fournit des électrons libres à la structure, son dopage est généralement volumique en utilisant le silicium.
- La couche Cap : appelée aussi Cap layer, c'est une fine couche de nitrure de Gallium, sur laquelle sont réalisés les contacts ohmiques, et le contact Schottky, la finesse de son épaisseur permet de réduire les résistances d'accès.

2.6 Critères de performances électriques d'un transistor

Ce qui suit va nous permettre d'identifier les principaux critères de performance d'un transistor ; nous allons évaluer ses performances et son fonctionnement dans les deux régimes de signal (grand signal et petit signal), ce qui va nous permettre de faire le bon jugement du transistor en fonction de l'application.

2.6.1 Fonctionnement petit signal

En régime linéaire on évalue les performances d'un transistor à partir de ses paramètres $[S]$ illustré dans la figure 2.12, permettant ainsi de déterminer les différents critères du dispositif micro-ondes étudié.

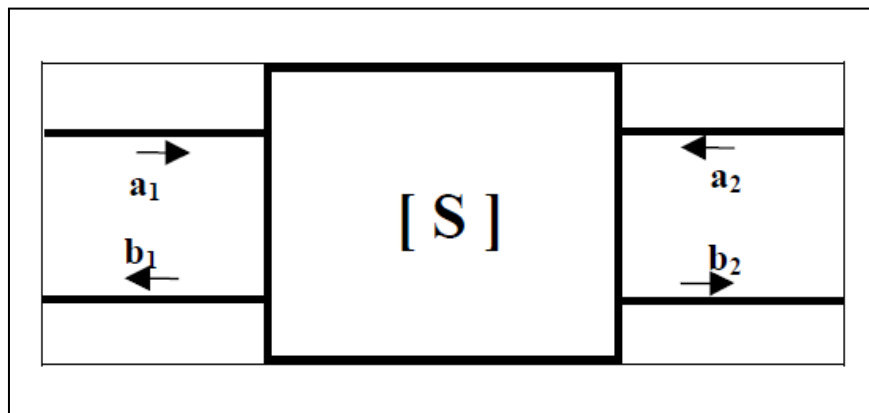


Figure 2.12 Quadripôle associé à la matrice $[S]$.
Tirée de Charbonniaud (2005, p. 25)

Gain en courant

Il est défini comme le rapport du courant de sortie sur le courant d'entrée, avec une porte de sortie court-circuitée :

$$\beta = \left. \frac{I_S}{I_E} \right|_{V_S=0} = \left| \frac{-2S_{21}}{(1-S_{11})(1+S_{22})+S_{21}S_{12}} \right| = \left| \frac{Y_{21}}{Y_{11}} \right| = |H_{21}| \quad (2.1)$$

Fréquence de transition

La fréquence de transition représente le gain en courant lorsqu'il est égal à 1

$$f_T = \left| \frac{-2S_{21}}{(1-S_{11})(1+S_{22})+S_{21}S_{12}} \right| = 1 \quad (2.2)$$

Pour des modèles de transistor HEMT petit signal simplifiés mentionnés dans la figure 2.13, cette fréquence peut être égale à :

$$f_T = \frac{g_m}{2\pi(C_{gs} + C_{gd})} \quad (2.3)$$

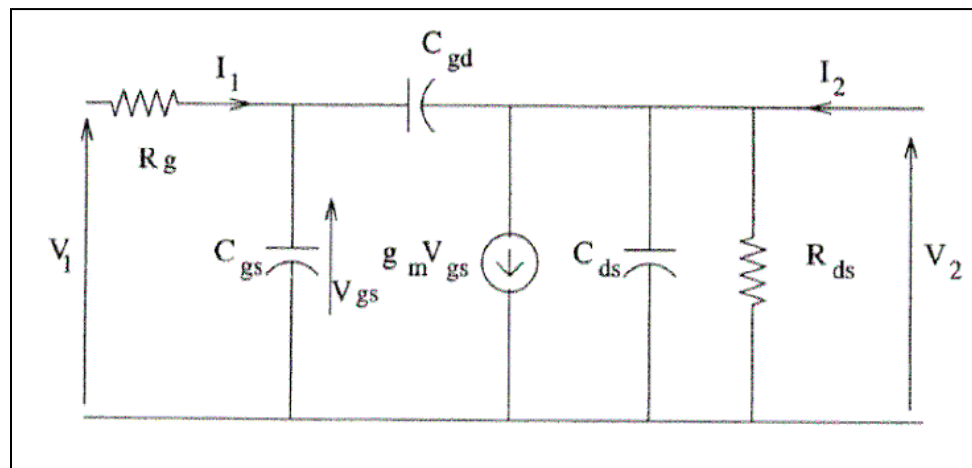


Figure 2.13 Modèle petit signal simplifié.

Tirée de Charbonniaud (2005, p. 27)

Gain maximum

C'est le gain maximum que peut avoir l'amplificateur à bas niveau (noté G_M)

$$G_M = \frac{S_{21}}{S_{12}} (K - \sqrt{K^2 - 1}) \quad (2.4)$$

où K est le facteur de stabilité de Rollet.

Ce gain peut être calculé pour $K > 1$.

Pour $K < 1$ on définit donc le gain maximum stable par :

$$G_{MSG} = \frac{S_{21}}{S_{12}} \quad (2.5)$$

Si $|S_{12}| = 0$, alors on définit le gain maximum unilatéral $|S_{21}|$.

Fréquence maximale d'oscillation

C'est la fréquence pour laquelle le module du gain disponible est égal à 0 dB :

$$G_M = 10 \log \left(\frac{S_{21}}{S_{12}} (K - \sqrt{K^2 - 1}) \right) = 0 \text{ dB} \quad (2.6)$$

Cependant pour des modèles de transistor HEMT petit-signal simplifiés, cette fréquence peut

être égale à :

$$f_{MAX} = \frac{F_T}{2 \sqrt{\left(2\pi F_T R_g C_{gd} + \frac{R_g}{R_{ds}} \right)}} \quad (2.7)$$

2.6.2 Fonctionnement grand signal

De nouveaux paramètres seront pris en considération lorsque l'amplificateur opère en régime non-linéaire, les définitions qui vont être citées par la suite sont référencées par rapport à la figure 2.14 :

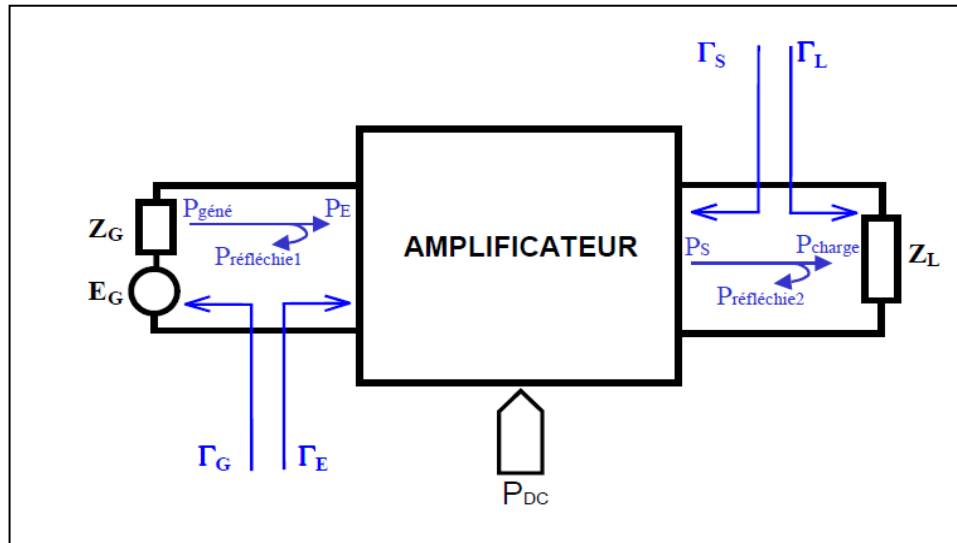


Figure 2.14 Synoptique d'un amplificateur en grand signal.
Tirée de Charbonniaud (2005, p. 29)

La densité de puissance

C'est la puissance de sortie par unité de longueur de grille de transistor (unité : W/mm), elle permet ainsi de faire la comparaison entre les différents types de transistors.

La puissance de sortie

Notée P_s , et définie comme suivant :

$$P_s = \frac{1}{2} \operatorname{Re}(VI^*) \quad (2.8)$$

Le gain en puissance

Noté G_P , c'est le rapport de la puissance de sortie P_s sur la puissance d'entrée P_E :

$$G_P = \frac{P_s}{P_E} \quad (2.9)$$

Le rendement en puissance ajoutée

Noté η_{PAE} , c'est le pourcentage de puissance de polarisation DC convertie en puissance RF

$$\eta_{PAE} = \frac{P_s - P_E}{P_{DC}} \quad (2.10)$$

2.7 Conclusion

Dans ce chapitre, le fonctionnement des transistors HEMT GaN a été décrit. Nous avons étudié leurs principes d'hétérojonction, ainsi que leurs structures cristallines et leurs caractéristiques physiques en se basant sur leur structure physique.

D'autre part, les critères technologiques de performances, ainsi leur influence en termes de fréquence et puissance ont été abordés.

Ces matériaux restent des candidats par excellence pour les applications à haute puissance. La méthodologie de modélisation de ce type de transistor sera discutée dans le prochain chapitre.

CHAPITRE 3

Méthodologie de modélisation des transistors

La phase de modélisation est une étape cruciale dans la conception des amplificateurs de puissance. Elle permet d'effectuer et de vérifier toute une palette de tests, afin de prédire et mettre en évidence les phénomènes propres aux transistors. Sans avoir à passer par une conception matérielle coûteuse, elle met ainsi à disposition des modèles précis tenant compte d'un maximum de paramètres et détails, constituant une aide appréciable pour le concepteur.

Bien qu'il soit toujours très important d'avoir un type de modèle versatile, le plus général que possible, la modélisation se focalise sur les effets majeurs qui ont une influence directe sur les caractéristiques et performances du transistor.

Étant donné que la modélisation des transistors de puissance est l'objectif de notre étude, nous allons aborder par la suite les différentes étapes qui la constituent.

La technique de modélisation passe généralement par trois étapes qui sont comme suit :

1. La proposition d'un modèle sous forme d'un circuit équivalent au transistor.
2. L'extraction des paramètres extrinsèques et intrinsèques du circuit.
3. La validation du modèle.

Même si ces trois étapes paraissent très distinctes, elles font généralement partie du processus de modélisation. La dernière étape qui est la validation du modèle, nous permet de mettre en évidence les erreurs survenues dans les étapes antérieures. Dans certains cas, ces erreurs peuvent être également liées aux mesures effectuées sur les transistors.

La figure 3.1 illustre les différentes étapes de modélisation

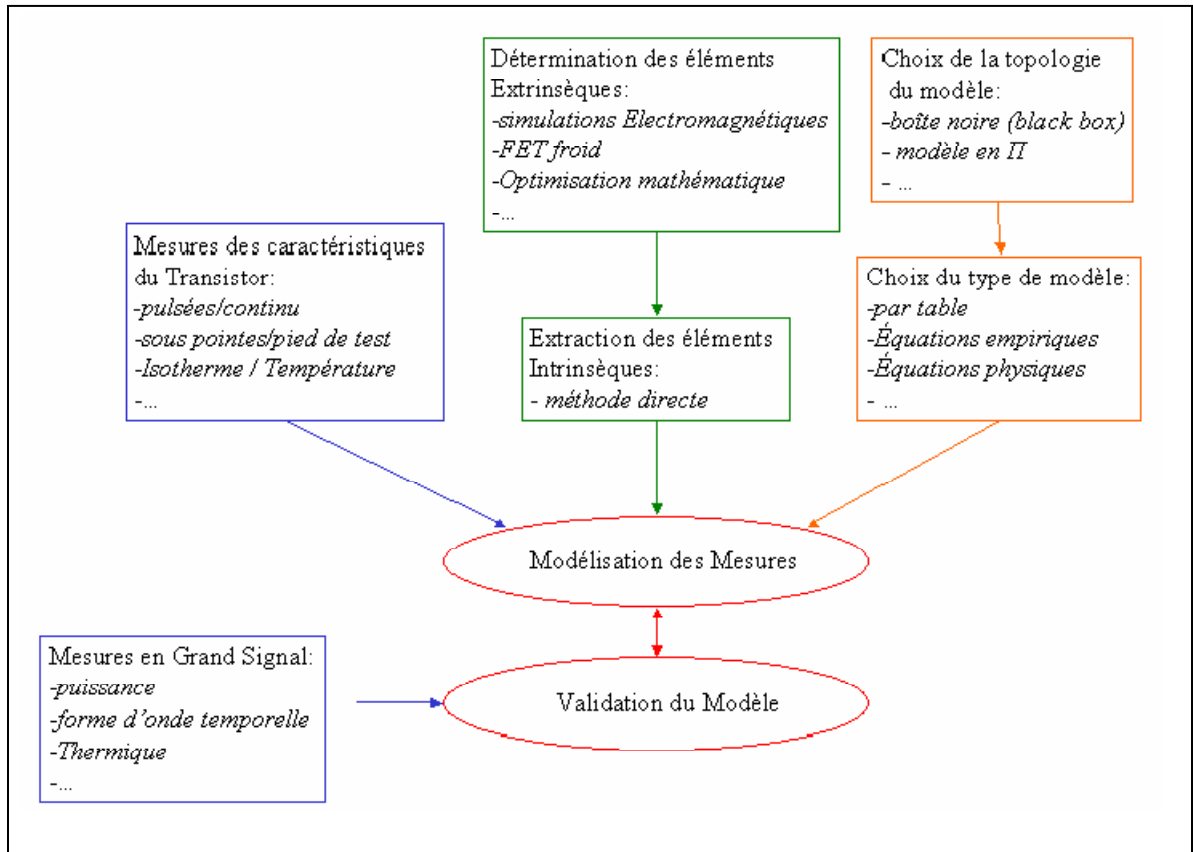


Figure 3.1 Étapes de méthodologie d'extraction d'un modèle.
Tirée de Guyonnet (2005, p. 33)

3.1 Choix de la topologie

Il est important de faire un choix de topologie afin de définir un modèle. La méthodologie d'extraction et de modalisation du transistor est généralement définie dépendamment du type de topologie choisie.

Nous allons citer en exemple quelques types de topologies et les modèles qui leurs sont liés.

3.1.1 Topologie en boîte noire

Ce type de configuration ne nous permet pas d'avoir accès à ses éléments internes. On distingue deux modèles reliés à cette topologie et qui sont :

- **Modèle de Root**

Il est constitué généralement par des équations empiriques, d'où on peut déterminer à chaque accès du modèle, les valeurs de charges et de courants pour des tensions d'alimentation précises.

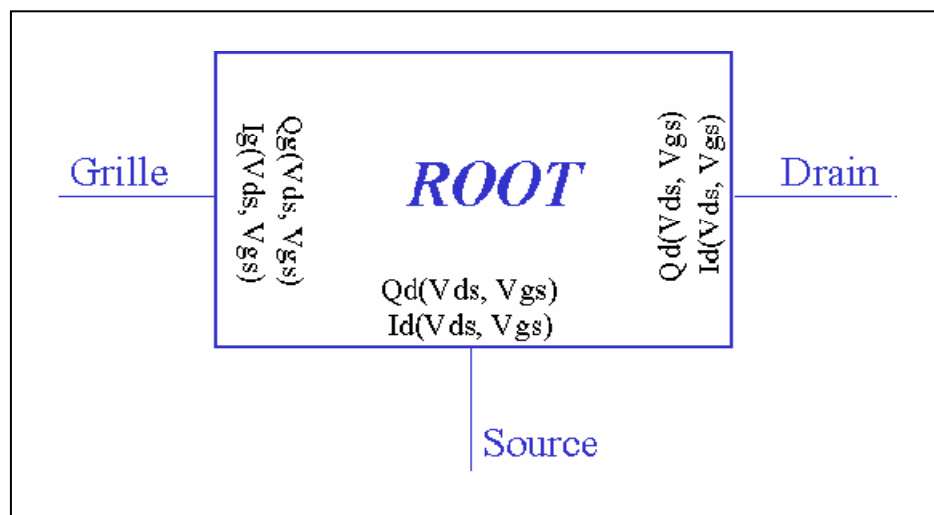


Figure 3.2 Modèle Root.

Tirée de Guyonnet (2005, p. 34)

Il faut noter que les valeurs des charges et courants seront affectés par l'ensemble des variables d'entrée que constitue chaque accès du modèle, ajoutant à cela les variables liés aux effets internes tel que l'auto-échauffement.

Malgré que son extraction est assez rapide ainsi que son utilisation est facile, l'inconvénient principal de son utilisation est sa méthode d'extraction qui se fait à un seul point de polarisation voir à une seule fréquence. Ceci va surement restreindre son utilisation.

(D.E. Root , 1987)

- **Modèle « boîte noire »**

Le fonctionnement de ce type de modèle se rapproche de celui du modèle Root. Cependant contrairement au modèle Root qui utilise seulement des équations empiriques, les valeurs des charges et courants de ce type de modèle sont déterminés en se basant sur des circuits équivalents, semblables aux modèles exposés que nous allons aborder par la suite. La Figure 3.5 montre le modèle en boîte noire décrit précédemment. (Teyssier , 1997)

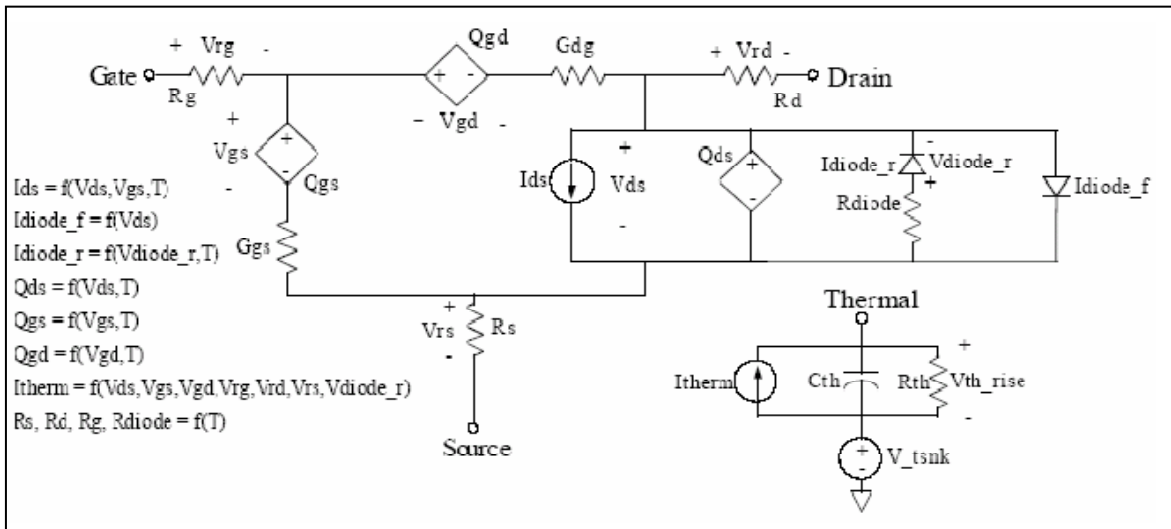


Figure 3.3 Topologie d'un modèle boîte noire.

Tirée de Guyonnet (2005, p. 37)

3.1.2 Topologie « explosée »

Cette topologie se base sur un caractère plus physique. Contrairement à la topologie précédente, elle donne accès aux valeurs des éléments intrinsèques. Son principe est de représenter les phénomènes qui se produisent dans le transistor et les interpréter par des éléments électriques (capacité, diode, source de courant, résistance), comme illustré dans la figure 3.3 :

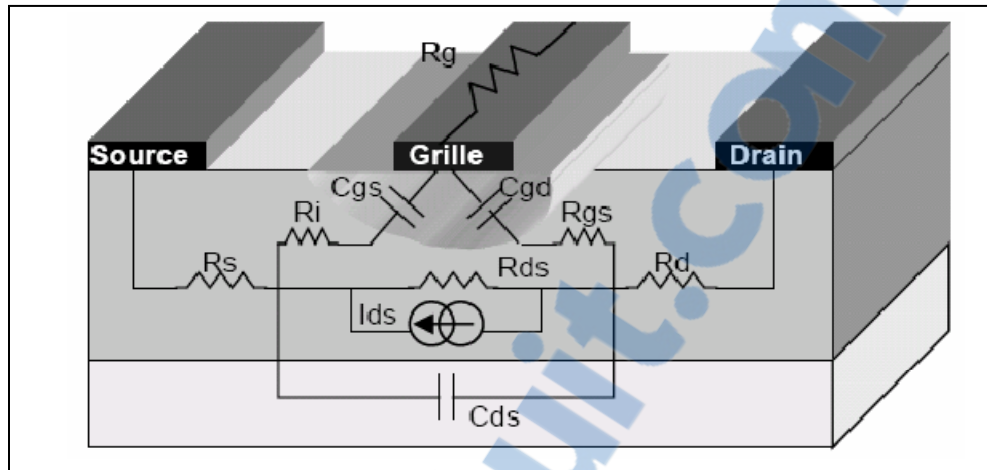


Figure 3.4 Caractéristiques physiques d'un modèle à éléments localisés.
Tirée de Guyonnet (2005, p. 35)

Un modèle explosé complet est présenté dans la figure 3.4. Il se compose donc d'éléments intrinsèques tel que les capacités de jonctions, et d'éléments extrinsèques, d'autres éléments seront joint à ce modèle tel que les diodes d'avalanche ou bien le circuit thermique, ou encore le circuit représentant les effets de pièges.

Les éléments intrinsèques : ce sont les éléments qui décrivent l'aspect actif intrinsèque du transistor.

- Le générateur du courant : $I_{ds} = g_m V_{gs} e^{-j\omega\tau}$ est l'effet fondamental du transistor. Il constitue la source de courant contrôlée par tension. Le retard τ est le temps de transit des électrons dans le canal. Parmi les caractéristiques fondamentales du transistor, on trouve aussi la transconductance g_m , qui représente la variation du courant dans le canal modulé par la tension de grille.
- La conductance de sortie $g_d = 1/R_{ds}$, traduit la variation du courant dans le canal modulé par la tension de drain. Sa valeur permet de déterminer la résistance du canal.
- Les capacités grille-source C_{gs} et grille-drain C_{gd} sont les variations des charges accumulées dans la zone de déplétion, située sous la grille. C_{gd} détermine cette variation modulée par la tension grille-drain pour une tension grille-source constante. C_{gs} détermine cette variation modulée par la tension grille source pour une tension grille drain constante.

- La résistance R_i est la résistance d'entrée, qui permet de modéliser l'impédance d'entrée du transistor. Quant à la résistance R_{gd} elle permet de modéliser la rétroaction du composant ; elle est parfois négligée. Ces deux résistances décrivent le caractère distribué du canal.

Les éléments extrinsèques : ce sont les éléments parasites liés à la géométrie du transistor.

- Les résistances de drain R_d et de source R_s représentent les effets résistif des contacts ohmiques et des zones du substrat situées entre la zone active du canal et les électrodes externes de source ou de drain.
- La résistance de grille R_g représente les pertes du signal de commande dues à l'effet distribué le long de l'électrode de grille.
- Les capacités C_{pg} et C_{pd} sont les capacités induites par les accès de grille et de drain vis-à-vis du substrat.
- L'effet inductif due à la topologie métallique des contacts est représenté par : L_g , L_d et L_s .

Il n'est pas nécessaire que le modèle intègre tous ces éléments, car suivant le matériau employé pour la fabrication du transistor, certains éléments seront plus ou moins négligés dans le modèle.

Le fait d'avoir accès aux éléments intrinsèques et de déterminer leurs valeurs, permettra de fournir au concepteur amples détails et informations relatifs aux phénomènes physiques, tels l'évolution des capacités non linéaires. Ces informations sont très utiles pour la conception d'un modèle large signal plus précis. Il est évident aussi de signaler que des fois cette topologie est plus complexe à concevoir. (Lovelace , 2005)

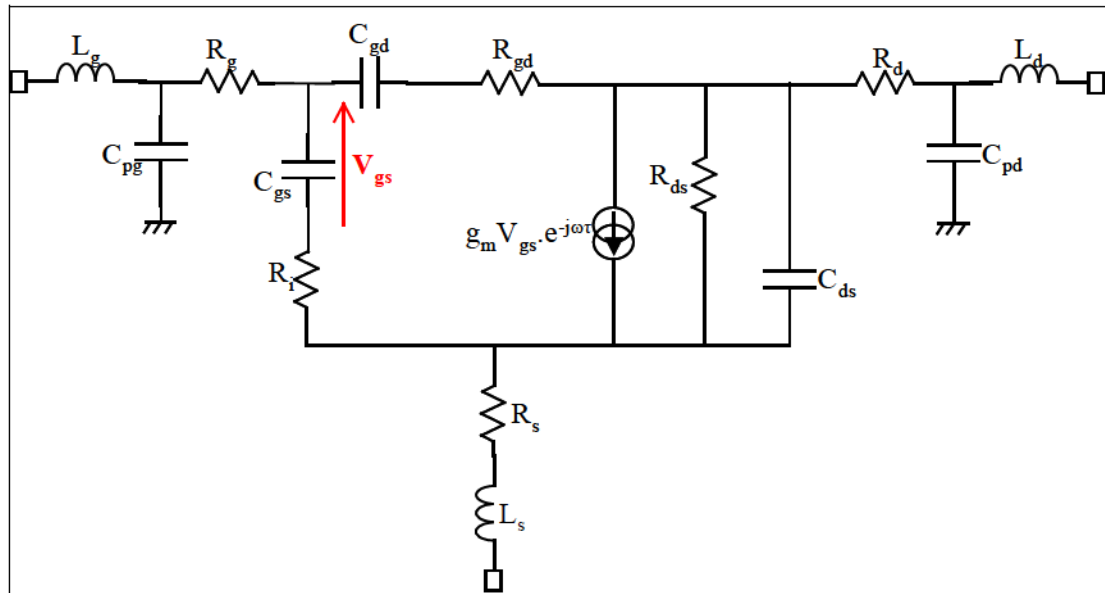


Figure 3.5 Modèle explosé complet.

Tirée de De Meyer (2005, p. 35)

3.2 Les méthodes d'extraction

Une fois la topologie choisie et bien définie, la méthodologie d'extraction doit être adaptée à cette topologie. Pour une topologie de type root par exemple, la méthodologie doit être simple et consistera à déterminer les valeurs des courants et charges, en utilisant seulement les éléments d'entrées et sorties.

Par contre, une topologie de type boîte noire, nécessite une méthodologie d'extraction plus complexe qui tient compte d'un nombre important de paramètres à extraire. La procédure en question doit déterminer les éléments extrinsèques et intrinsèques du modèle.

Éléments extrinsèques: sont les éléments qui ne participent pas à l'effet qui se produit dans le canal soit l'effet transistor. Ce sont généralement les métallisations d'accès à la zone active qui sont qualifiés comme des éléments parasites.

Éléments intrinsèques: sont les éléments de la zone active du transistor.

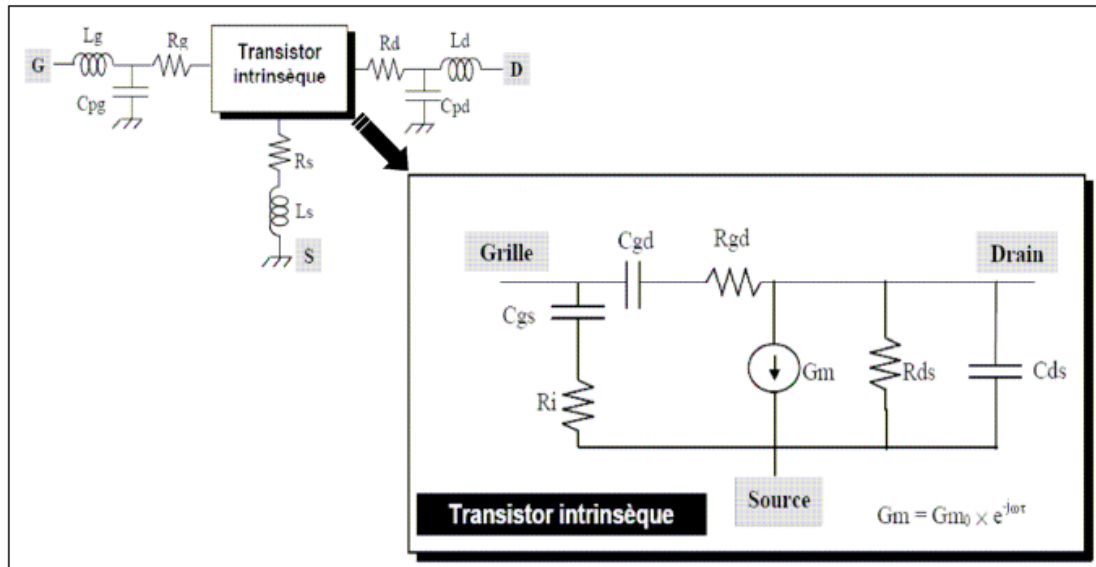


Figure 3.6 Modèle complet petit signal.

Tiré de Charbonniaud (2005, p. 144)

On procède d'abord par extraire les éléments extrinsèques, pour ensuite avoir libre accès aux éléments intrinsèques. On utilise une de ces méthodes suivantes ou plusieurs à la fois.

3.2.1 Simulation électromagnétique

On simule les paramètres S sur une bande de fréquences bien définie, en utilisant un simulateur électromagnétique. A partir de ces paramètres S, on en déduit les valeurs des éléments extrinsèques du circuit équivalent. Il faut bien noter que la simulation électromagnétique devra être associée à une des méthodes suivantes, car les paramètres S simulés à cette étape sont insuffisants pour déterminer les valeurs des éléments du circuit équivalent. (Larique, 1998)

3.2.2 Le FET froid

Cette méthode est basée sur des mesures de paramètres S effectuées sur le transistor polarisé de façon à ce que les éléments extrinsèques ne soient pas masqués par les éléments intrinsèques.

Et comme son nom l'indique, dans cette méthode tous les états de polarisations sont mesurés avec une tension de drain nulle. (Crupi, 2006)

- Quand le canal du transistor est en conduction, l'effet résistif du canal est le plus dominant. On peut déterminer les valeurs des composants séries des éléments extrinsèques avec une tension appliquée sur la grille $V_{gs} > V_{th}$ (tension de seuil).
- Quand le canal du transistor est pincé (pinched-off), l'effet le plus dominant est l'effet capacitif. On a alors accès aux valeurs des composants parallèles des éléments extrinsèques, avec une tension appliquée sur la grille $V_{gs} \ll V_{th}$.

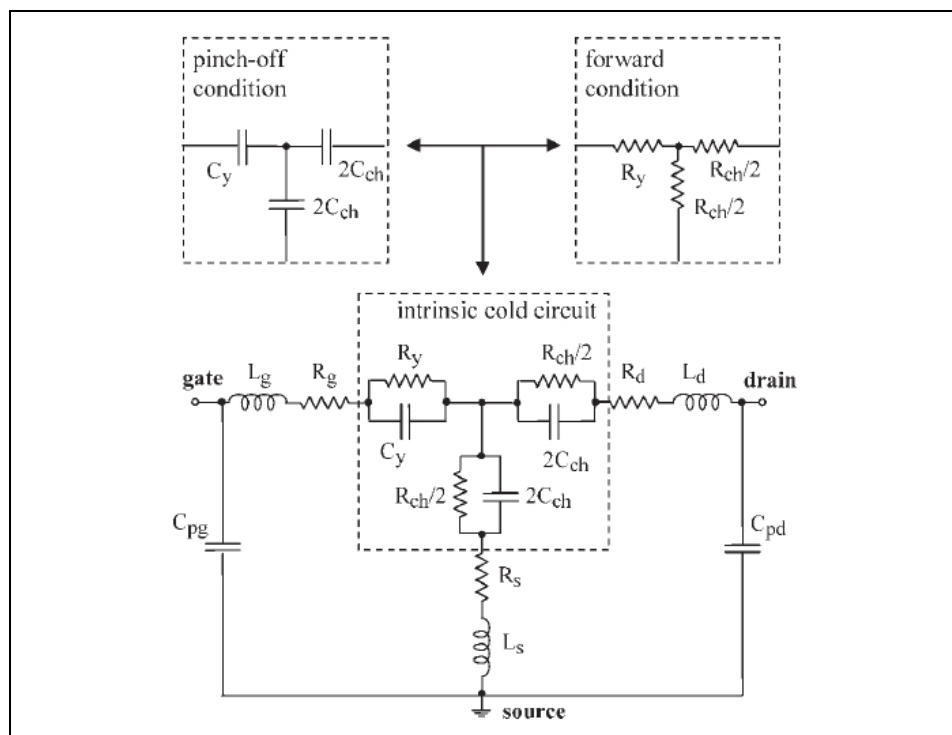


Figure 3.7 Éléments intrinsèques et extrinsèques d'un circuit équivalent en mode froid.

Tirée de Giovanni Crupi,(2006, p.1154)

3.2.3 L'optimisation

Cette méthode consiste à trouver un algorithme qui minimise la fonction d'erreur entre les mesures et les valeurs simulées. D'une autre façon, on cherche pratiquement à optimiser les valeurs extrinsèques des composants du circuit équivalent pour qu'elles aient une réponse la plus identique possible à celle des mesures.

Malgré la performance et la rapidité de cette méthode, elle nécessite cependant de connaître l'ordre de grandeur des valeurs recherchées, pour éviter de commettre des erreurs flagrantes. (Whang , 2002)

3.2.4 Méthode statistique

Cette méthode nous permet de déduire les valeurs des éléments extrinsèques en utilisant une technique de régression linéaire. Donc, à partir des paramètres S mesurés, on obtient les paramètres Y associés, à une plage de fréquence définie, la figure 3.8 montre un exemple du processus de régression linéaire :

- a) On mesure des paramètres S du dispositif
- b) On transforme la matrice S à la matrice impédance (Z) et la soustraction des paramètres L_d et L_g , qui sont les éléments de série.
- c) On transforme la matrice Z à la matrice admittance Y et la soustraction de la C_{pg} et C_{pd} qui sont les éléments en parallèle.
- d) On transforme la matrice Y à la matrice Z et la soustraction des éléments en série R_d , R_g , L_s , R_s .
- e) On transforme la matrice Z à Y qui corresponde à la matrice souhaitée.

(Dambrine , 1988)

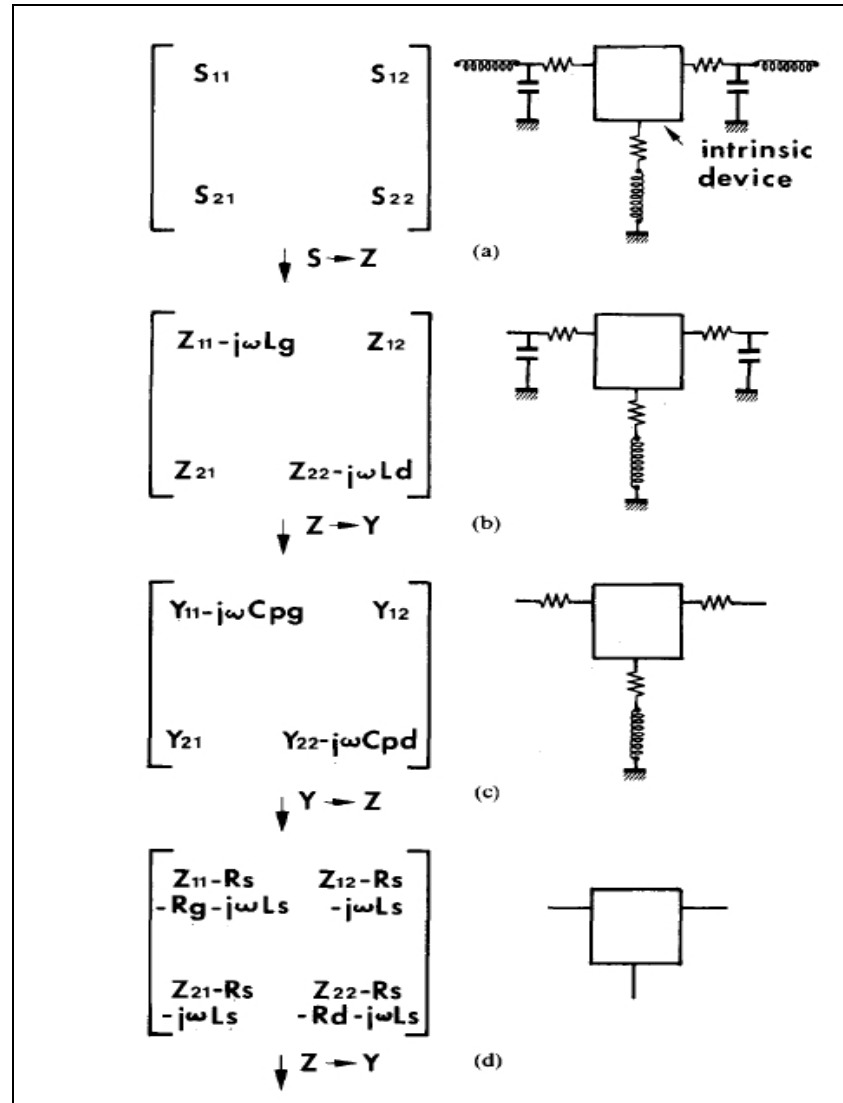


Figure 3.8 Méthode d'extraction statistique.

Tiré de Dambrine (1988, p. 1152)

3.2.5 Méthode analytique

Cette méthode se base sur les simples lois ohmiques, elle utilise soit des équations empiriques dans le but de s'approcher le plus précisément possible des valeurs des composants du modèle, soit des équations de la physique des semi-conducteurs, qui se base sur les bonnes connaissances des propriétés physiques et géométriques du transistor. La résolution des équations de transport par exemple permet de déterminer les valeurs de quelques éléments localisés telles les capacités de jonction. Par ailleurs, cette technique est

trop complexe et nécessite un temps de modélisation très grand. Le calcul analytique peut être considéré dans certains cas comme un point de départ pour d'autres techniques d'extraction telles que l'optimisation. (Guyonnet , 2005)

3.3 **Extraction des éléments intrinsèques**

Une fois la topologie du modèle choisie et les composants extrinsèques définis, nous avons directement accès aux éléments intrinsèques de la zone active du transistor, En utilisant une méthodologie qui a également été très largement éprouvée et validée. (Dambrine, 1988)

3.4 **Validation grand signal**

L'extraction du modèle étant faite en régime petit-signal, il est important d'évaluer son comportement lorsque des signaux de puissance lui sont appliqués. Le transistor est de nouveau mesuré en régime grand-signal et plusieurs systèmes de mesures sont utilisés. (Whang , 2002)

3.4.1 **Mesures loadpull**

Les mesures loadpull sont très utilisées pour déterminer les impédances d'adaptation nécessaires pour obtenir un amplificateur de puissance RF optimisé. Dans le passé, ce genre de mesures se faisait seulement à la fréquence fondamentale f_0 mais aujourd'hui ces mesures se font aussi aux fréquences harmoniques $2f_0$ et $3f_0$.

Elle consiste en la modification ou le "pulling" de l'impédance de la charge d'un dispositif à l'essai (DUT), afin de mesurer sa performance. Par ailleurs la technique source pull utilise le même principe sauf que l'impédance de la source est modifiée au lieu de l'impédance de charge. Ces deux méthodes sont utilisées pour mesurer un DUT dans des conditions d'opérations réelles.

Cette méthode est importante pour prédire la linéarité du dispositif en grand-signal. Donc son point de fonctionnement devra changer avec le niveau de puissance ou du réglage.

La technique loadpull fournit aussi des données qui servent à générer un modèle comportemental du dispositif sous test. Une fois le modèle généré, il peut être utilisé pour la conception et l'optimisation des circuits électroniques tels les amplificateurs de puissance. Et il peut prédire leurs performances et leur degré de linéarité sous des conditions de charge variables. Ce modèle comportemental peut également être utilisé comme un composant du système qui pourra être simulé.

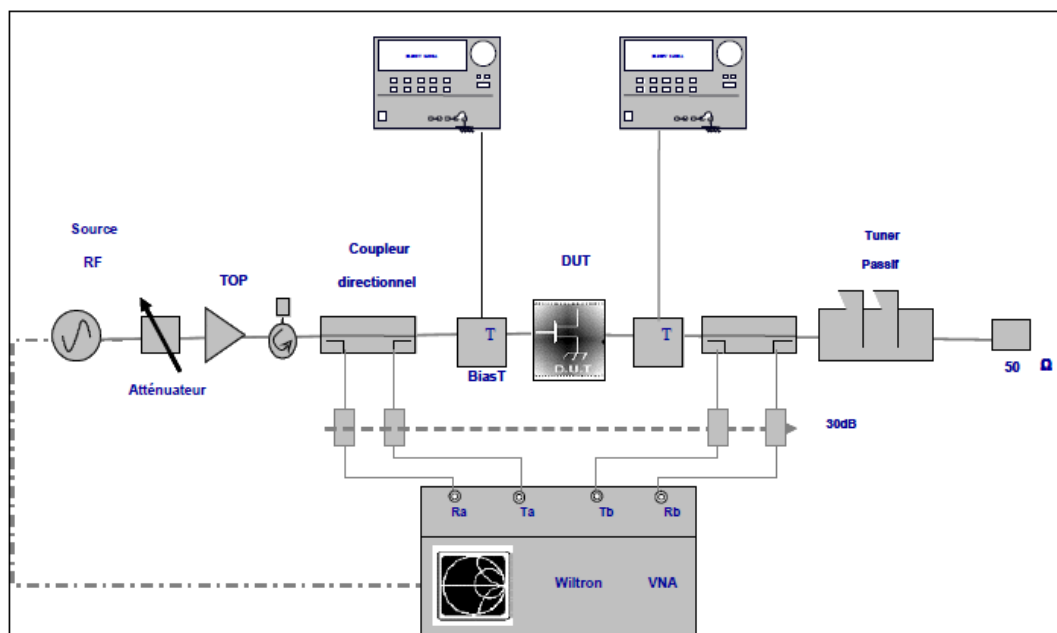


Figure 3.9 Banc de mesures loadpull.
Tirée de Charbonniaud (2005, p. 164)

3.4.2 Mesures des formes d'ondes temporelles

L'acquisition des ondes temporelles se fait à l'aide d'un LSNA (*Large Signal Network Analyser*), qui est un dispositif de mesure RF, qui permet de relever les quatre signaux RF

(incidents et réfléchis) d'un dispositif sous test. Ces signaux sont donc simultanément convertis en fréquence, dans une bande de fréquence intermédiaire, tout en gardant leur relation d'amplitude et de phase. Ces signaux sont ensuite échantillonnés et numérisés à l'aide des séries de Fourier numériques, ce qui va nous permettre de mesurer la majorité des composantes du spectre du signal. L'avantage d'un tel système est qu'il traite les signaux dans le domaine temporel et non pas dans le domaine fréquentiel. (Charbonniaud , 2005)

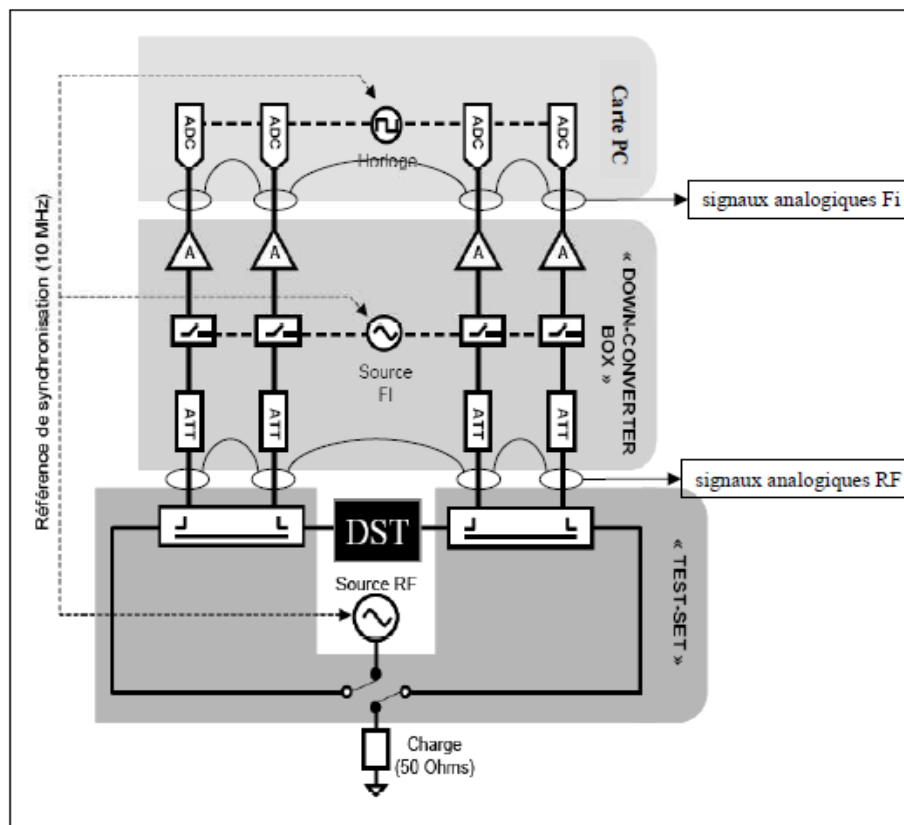


Figure 3.10 Schéma d'un système LSNA.

Tirée de charbonniaud (2005, p. 164)

3.5 Conclusion

Le but de ce chapitre était de faire un tour d'horizon sur ce que représente la modélisation. Nous avons tenté dans les termes les plus généraux possible de présenter succinctement les

types de modèles les plus connus, ainsi que les méthodes d'extraction les plus utilisées tout en essayant d'offrir une vue générale sur la modélisation des transistors de puissance.

On a pu noter que le tout est de bien appréhender les spécificités de chaque topologie, de bien connaître les phénomènes physiques qui affectent le transistor, afin de garder à l'esprit ce que l'on veut modéliser.

Dans notre cas, nous avons étudié deux types de transistors, et le modèle qui a été proposé pour les deux transistors était basé sur la topologie explosée. Bien que la technique d'optimisation que nous avons utilisé pour l'étude de notre premier transistor s'est avérée efficace, il nous a fallu plus qu'une techniques d'extraction afin de valider notre modèle.

Nous avons donc utilisé plusieurs techniques d'extractions décrites précédemment. La technique du FET froid a été utilisée au départ, puis une technique analytique et une autre statistique ont fait part de ce cursus de modélisation.

Il faut bien noter qu'il est important de toujours demeurer critique, aussi bien sur les mesures que sur le modèle proposé, surtout lors de la dernière étape qu'est la validation.

Le prochain chapitre discutera du modèle proposé et la méthodologie de modélisation suivie sera présentée et détaillée.

CHAPITRE 4

Le modèle équivalent en régime petit-signal

Dans le chapitre précédent, nous avons étudié d'une manière générale la méthodologie d'extraction. Au cours du présent chapitre, nous allons étudier notre méthode d'extraction des paramètres extrinsèques et intrinsèques du modèle électrique équivalent, tout en se limitant à la caractérisation sous un régime petit signal. Pour cela deux types de transistor sont étudiés tout au long de notre travail, et différentes méthodes d'extraction sont utilisées afin de mettre en évidence notre circuit équivalent final.

4.1 Étude du premier transistor

Le premier transistor que nous allons modéliser au cours de cette étude est le HEMT AlGa_N/Ga_N 5x200 μm 0.5 (0.5 μm de longueur de grille) p30 (pas de 30 μm) sur substrat de silicium.

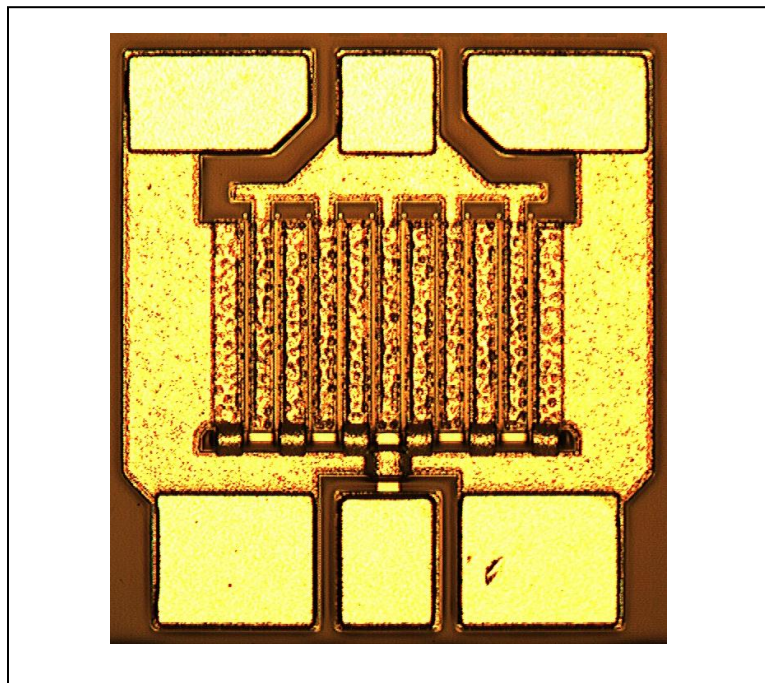


Figure 4.1 Transistor AlGa_N/Ga_N HEMT 5x200 μm .

4.2 Topologie du modèle petit-signal

Après une analyse de la structure du transistor choisi, nous avons opté pour le schéma équivalent ci-dessous pour décrire le fonctionnement au régime petit signal du transistor. Les différents paramètres de ce modèle permettent de décrire le comportement électrique interne et externe du transistor.

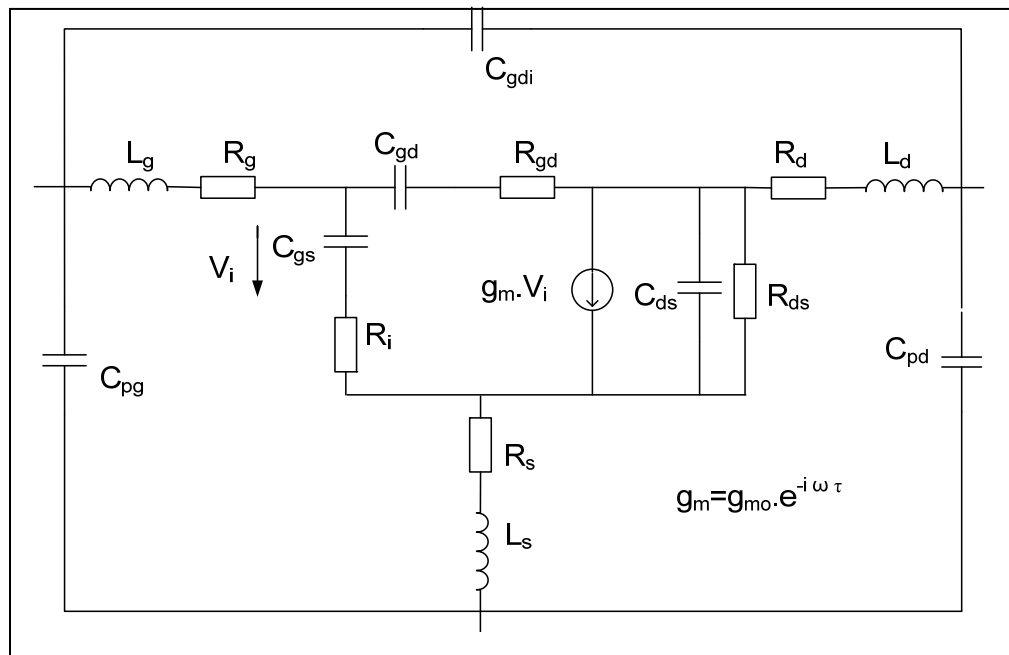


Figure 4.2 Modèle complet petit signal du transistor GaN HEMT.

Ce schéma équivalent est alors constitué des éléments suivants :

Les éléments extrinsèques

- Les résistances extrinsèques des contacts ohmiques, ainsi que la résistance du métal qui représente le contact Schottky de la grille sont représentés respectivement par : R_d , R_s et R_g .

- Les effets inductifs due à la topologie métallique des contacts sont représentés par : L_g , L_d et L_s .
- C_{pg} et C_{pd} sont le résultat de l'effet capacitif des plots du transistor.
- C_{gdi} est l'effet capacitif de l'interaction drain-grille

Les éléments intrinsèques

- la transconductance g_m et la conductance de sortie g_d représentent respectivement l'effet de contrôle électrique du canal sous une tension appliquée à la grille, et l'effet résultant des électrons injectés dans ce canal.
- l'effet des tensions respectives V_{gs} et V_{gd} engendre des accumulations des charges sous la grille qui crée un effet capacitif grille-source et grille-drain et qui seront représentés par : C_{gs} et C_{gd} . C_{gs} représentera l'effet de couplage entre drain et source.
- R_{gd} et R_i sont les effets résistifs distribués sous la grille, τ est le retard qui s'associe à la transconductance g_m .

4.3 Méthodologie d'extraction des éléments extrinsèques

Nous nous sommes basés dans notre travail d'extraction sur la méthode du FET froid, mentionnée précédemment au chapitre 3, plus précisément dans le régime cold pinched-off. Quand le transistor opère dans ce régime, les effets résistifs du canal sont présumés être négligeables, et seuls les effets capacitifs internes du canal sont pris en considération.

Dans ce cas, le circuit équivalent dans le régime cold pinched-off va se réduire au circuit suivant :

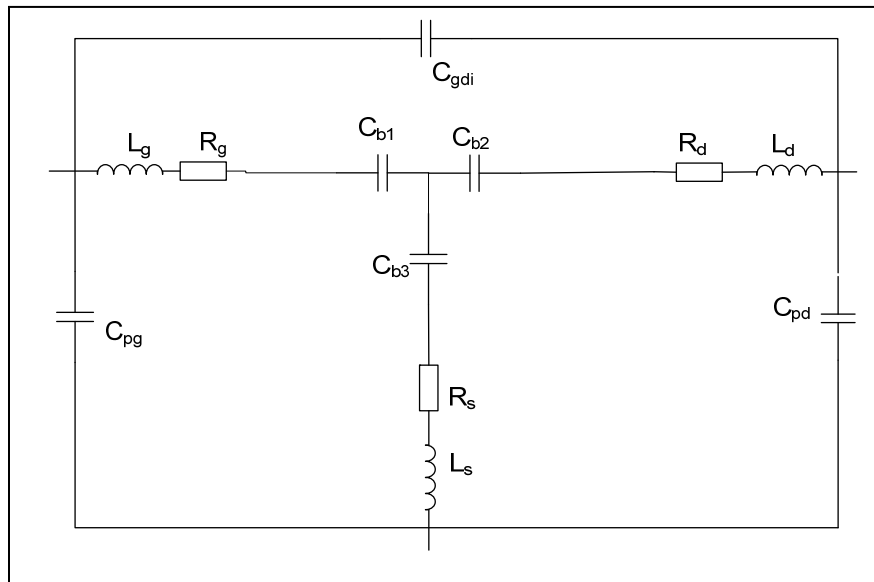


Figure 4.3 Circuit équivalent en régime cold pinched-off.

C_{b1} , C_{b2} et C_{b3} représentent les effets capacitif du canal dans le régime pinched-off. Les équations des paramètres Z associées à ce circuit équivalent sont comme suit :

$$Z_{11} = j \frac{K_1^{11}}{\omega} + K_2^{11} + K_3^{11} \omega^2 \quad (4.1)$$

$$Z_{12} = Z_{21} = j \frac{K_1^{12}}{\omega} + K_2^{12} + K_3^{12} \omega^2 \quad (4.2)$$

$$Z_{22} = j \frac{K_1^{22}}{\omega} + K_2^{22} + K_3^{22} \omega^2 \quad (4.3)$$

Avec :

$$K_1^{ij} = f(C_{b1}, C_{b2}, C_{b3}, C_{pg}, C_{pd}, C_{pgd})$$

nous mesurons donc les paramètres S du transistor sous ce régime, et nous les transformons en paramètres Z , en utilisant les équations suivantes. (Pozar, 2005)

$$\begin{aligned}
 Z_{11} &= Z_0 \frac{(1 + S_{11})(1 - S_{22}) + S_{12} S_{21}}{(1 - S_{11})(1 - S_{22}) - S_{12} S_{21}} \\
 Z_{12} &= Z_0 \frac{2S_{12}}{(1 + S_{11})(1 - S_{22}) - S_{12} S_{21}} \\
 Z_{21} &= Z_0 \frac{2S_{21}}{(1 + S_{11})(1 - S_{22}) - S_{12} S_{21}} \\
 Z_{22} &= Z_0 \frac{(1 - S_{11})(1 + S_{22}) + S_{12} S_{21}}{(1 - S_{11})(1 - S_{22}) - S_{12} S_{21}}
 \end{aligned}
 \tag{4.5}$$

L'objectif d'une telle transformation est de procéder à une extraction analytique des éléments extrinsèques du circuit, tout en essayant de coïncider les paramètres Z mesurés, avec ceux obtenus du circuit équivalent proposé.

Les figures 4.4 et 4.5 illustrent respectivement la partie réelle et la partie imaginaire de chaque élément de la matrice Z mesurée:

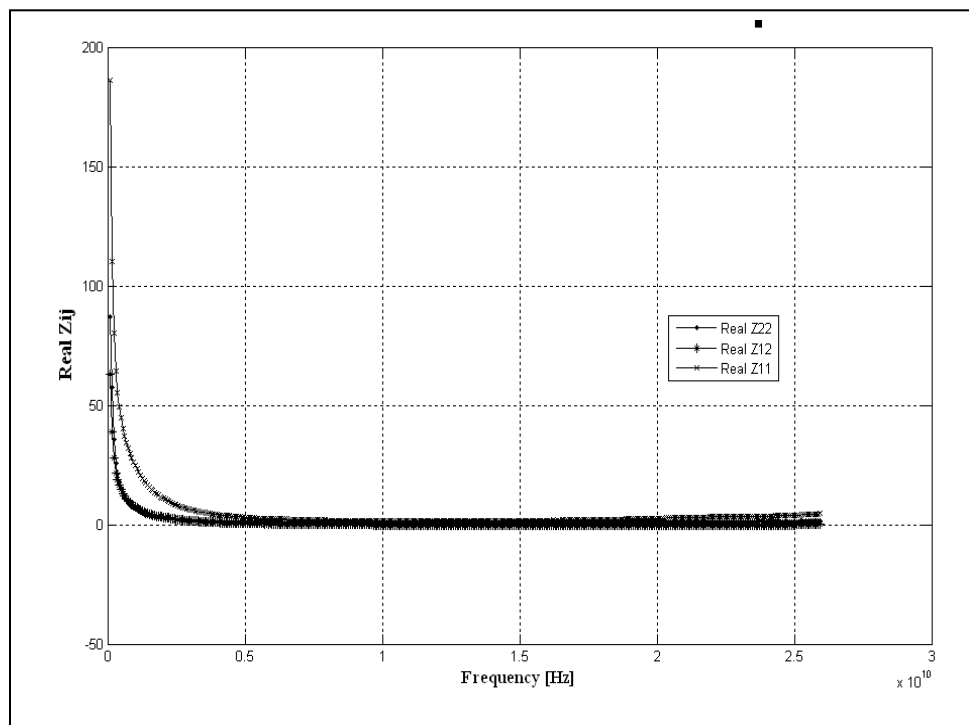


Figure 4.4 Partie réelle des paramètres Z par rapport à la fréquence.

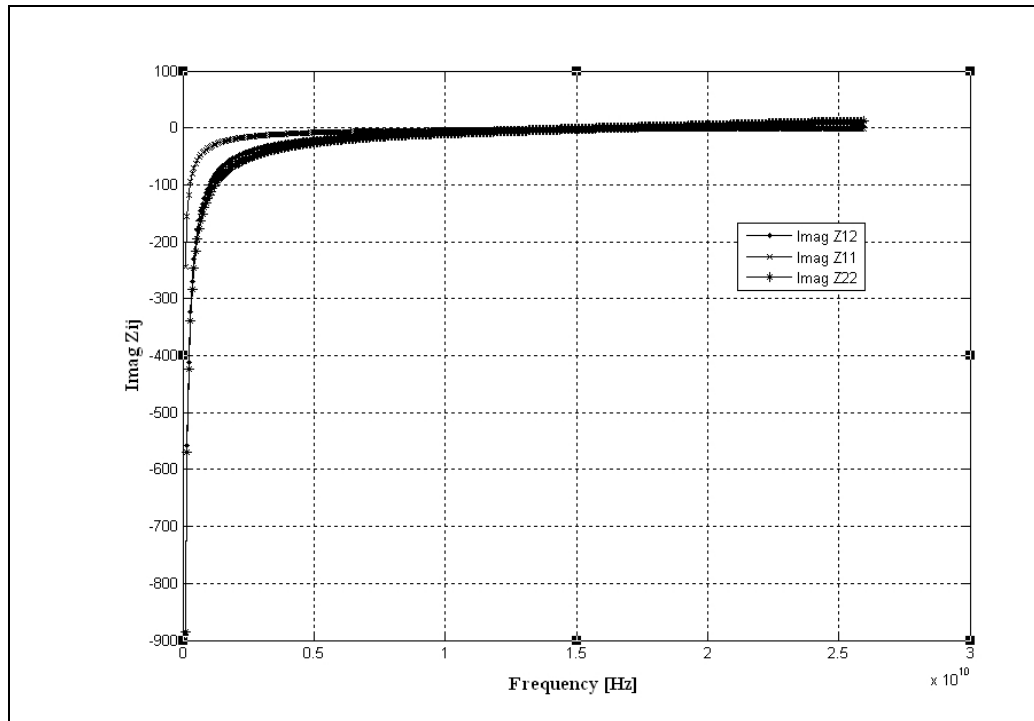


Figure 4.5 Partie imaginaire des paramètres Z par rapport à la fréquence.

Lorsque nous analysons les courbes de la partie réelle de la matrice Z , nous constatons que les courbes décroissent fortement dans la plage des basses fréquences. Puis elles tendent vers une constante dans la plage des hautes fréquences. Afin d'expliquer ce comportement nous avons comparé les équations développées analytiquement, associés aux paramètres de la matrice d'impédances $[Z]$ du circuit précédemment proposé (figure 4.3) avec les mesures. Ce comportement décroissant en basses fréquences ne peut pas être expliqué ni justifié par nos équations analytiques.

Alors que, selon les équations obtenues (4.1), (4.2) et (4.3) la partie réelle devra être constante. Ceci nous démontre que le circuit électrique équivalent doit être plus complexe afin de tenir en compte ce phénomène.

Afin de mettre à niveau notre circuit, deux hypothèses sont avancées :

- la première vise l'effet du substrat sur le comportement du transistor. C'est-à-dire que la différence de maille entre le substrat et le transistor crée une sorte de interface substrat-

transistor. Cette interface pourra se traduire par l'ajout d'une cellule RC a notre circuit du côté drain et du côté grille.

- La deuxième hypothèse se base sur les effets internes du canal. nous supposons que le canal sous ce régime n'est pas suffisamment déplié. Donc les résistances internes ne doivent pas être ignorées, et seront prises en considération. Cet effet sera traduit par un modèle de grille distribuée, qui sera ajouté à notre circuit.

4.3.1 Effet de substrat

Afin de prendre en considération l'effet du substrat sur le fonctionnement du transistor, nous ajoutons au circuit des cellules RC qui représentent l'interface transistor\substrat, le circuit sera représenté comme suit, avec C_{b1} , C_{b2} et C_{b3} comme effets capacitifs internes du canal, C_{pd2} et R_{pd} l'interface transistor\substrat côté drain, et C_{pg2} et R_{pg} l'interface transistor\substrat côté grille :

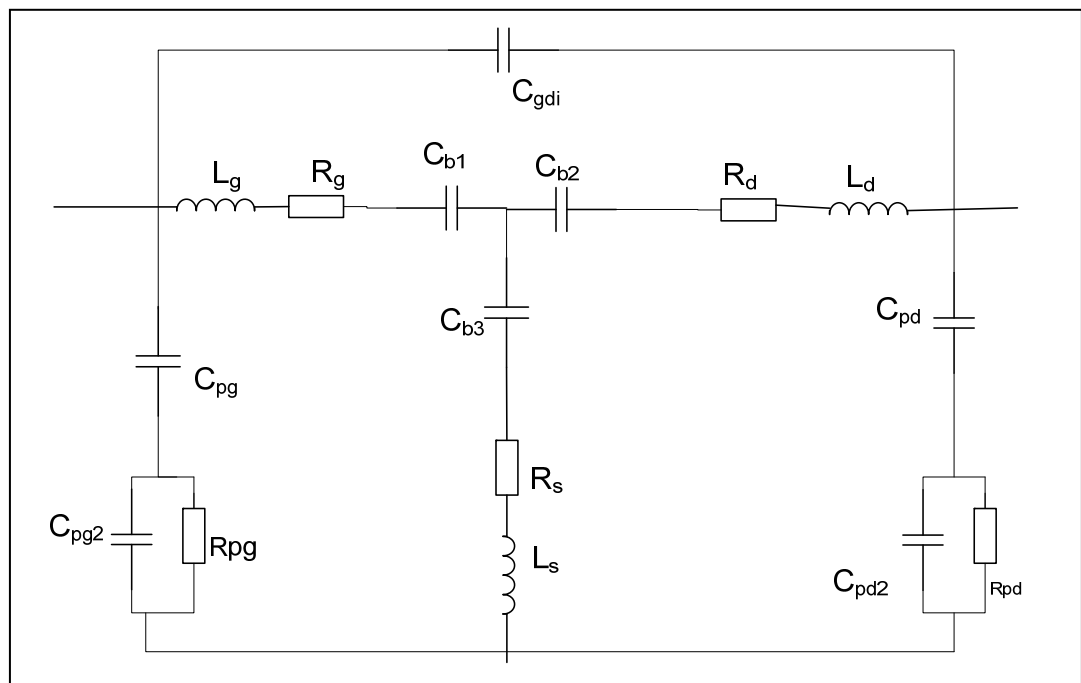


Figure 4.6 Circuit équivalent en régime petit-signal tenant compte des effets du substrat.

Nous avons polarisé notre transistor au régime froid et pincé (cold pinch-off), soit $V_{ds} = 0$, avec une tension $V_{gs} = -8V$, nous avons donné des valeurs initiales aux éléments de ce circuit équivalent. Ensuite, nous avons optimisé ces valeurs, ainsi que les valeurs des cellules RC ajoutées, en utilisant un algorithme de récurrence, jusqu'à ce que nous simulons le même comportement des courbes des paramètres Z. Les valeurs extraites des éléments de notre circuit sont notées dans les tableaux 4.1, 4.2 et 4.3 :

Tableau 4.1 Valeurs optimisées des inductances

L_d	L_g	L_s
$6.318 \times 10^{-11} \text{ H}$	$2,824 \times 10^{-11} \text{ H}$	$9.531 \times 10^{-12} \text{ H}$

Tableau 4.2 Valeurs optimisées des capacités

C_{b1}	C_{b2}	C_{b3}	C_{pd}	C_{gd}	C_{pd2}	C_{gd2}
$7.17 \times 10^{-13} \text{ F}$	$1.52 \times 10^{-12} \text{ F}$	$2.87 \times 10^{-12} \text{ F}$	$7.74 \times 10^{-13} \text{ F}$	$8.12 \times 10^{-13} \text{ F}$	$12.3 \times 10^{-12} \text{ F}$	$5.6 \times 10^{-12} \text{ F}$

Tableau 4.3 Valeurs optimisées des résistances

R_d	R_g	R_s	R_{pd}	R_{gd}
0.459Ω	1.61Ω	0.945Ω	$870,37 \Omega$	930Ω

Les figures 4.7 ,4.8 et 4.9 illustrent notre résultat :

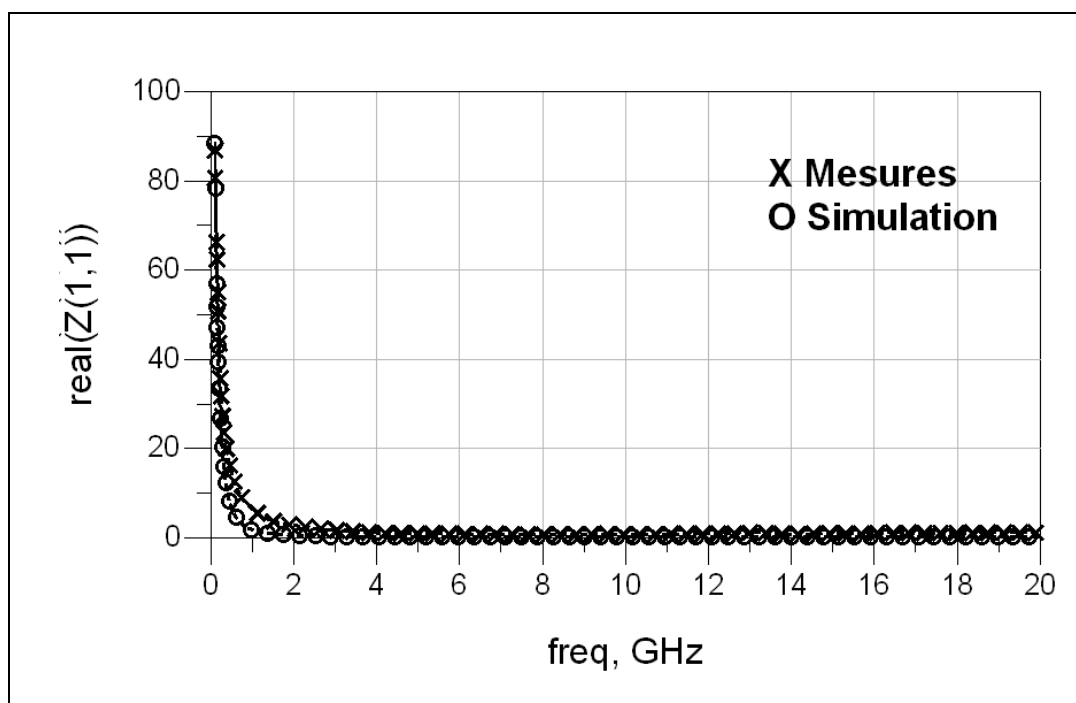


Figure 4.7 Comparaison entre la partie réelle de Z_{11} des mesures et de la simulation.

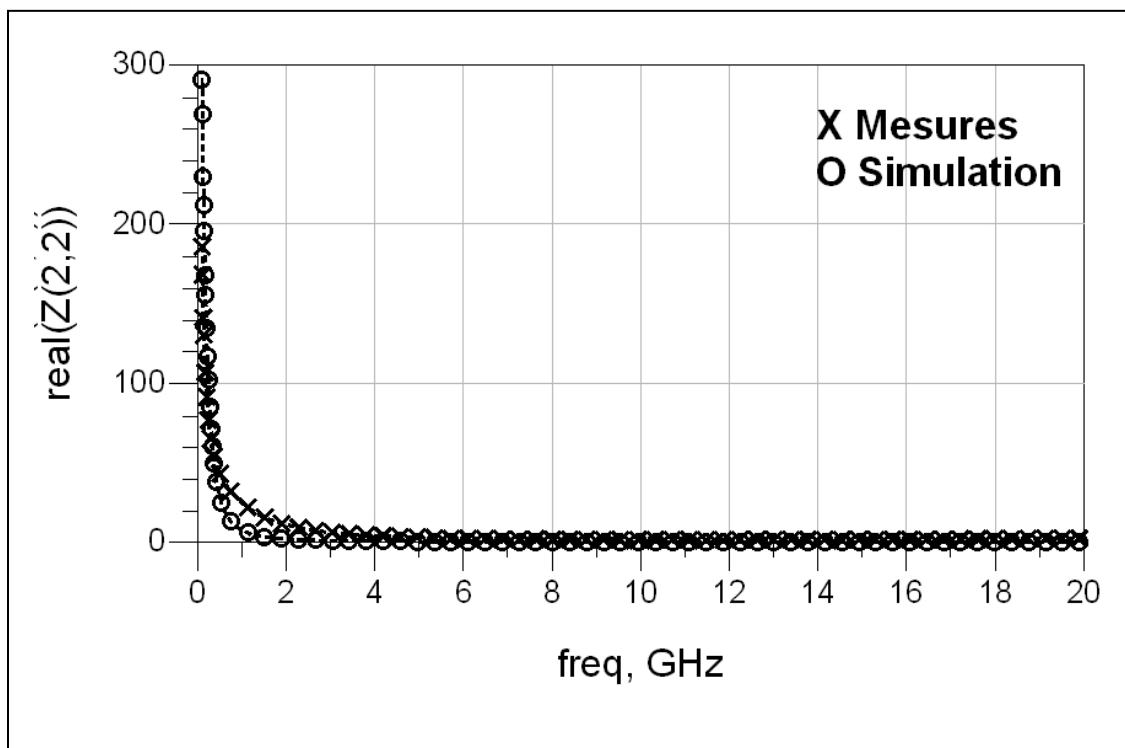


Figure 4.8 Comparaison entre la partie réelle de Z_{22} des mesures et de la simulation.

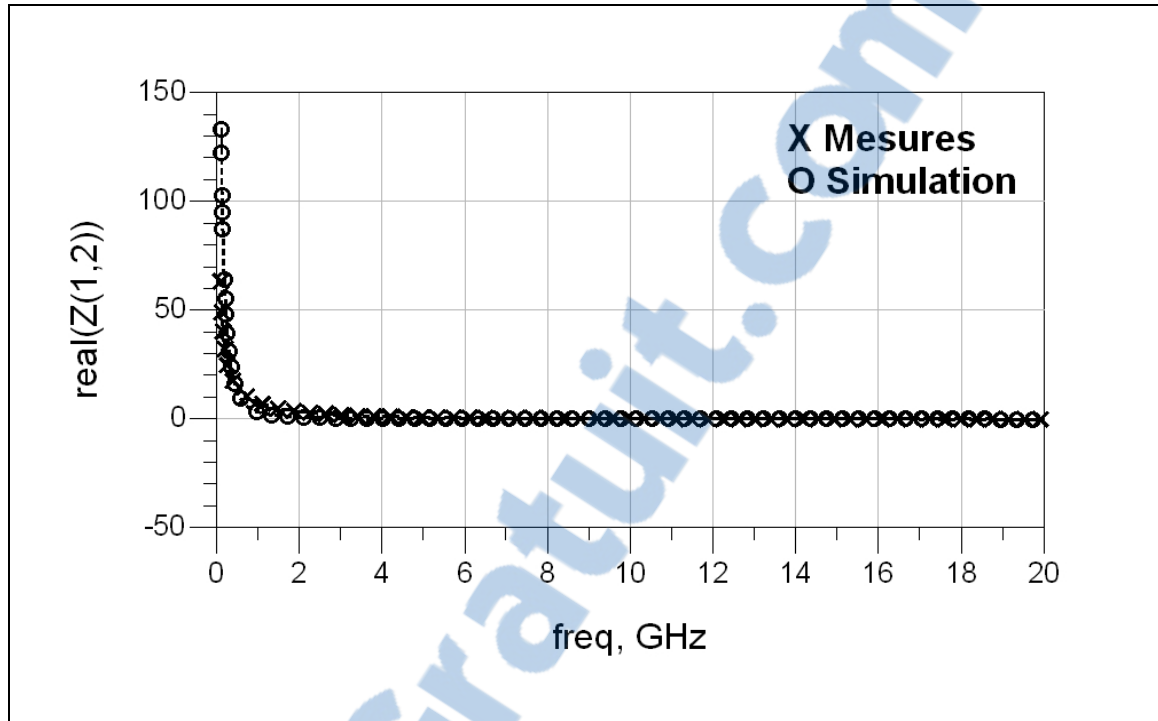


Figure 4.9 Comparaison entre la partie réelle de Z_{12} des mesures et de la simulation.

Nous constatons que nous avons pu générer le même comportement des courbes de la partie réelle des éléments de la matrice Z . Ceci montre que l'effet du substrat a un impact direct sur le comportement du transistor quand il opère sous le régime froid. Nous constatons aussi que les valeurs des résistances de l'interface sont très élevées, supposant ainsi que la résistance du substrat est très élevée.

Pour mettre cette hypothèse en valeur, il nous faut d'autres mesures qui seront calibrées directement jusqu'au transistor, afin d'éliminer les effets des plots et du substrat. Dans ce cas, les courbes des parties réelles des paramètres Z , devront avoir un comportement constant dans les parties des basses fréquences, car l'effet responsable de décroissement des courbes sera éliminé.

4.3.2 Effets internes du canal

Si nous négligeons l'effet du substrat, et si nous considérons que le canal sous ce régime n'est pas suffisamment pincé, les résistances internes ne devront pas être ignorées, et seront prises en considération, et le circuit équivalent dans ce cas sera donné comme suit :

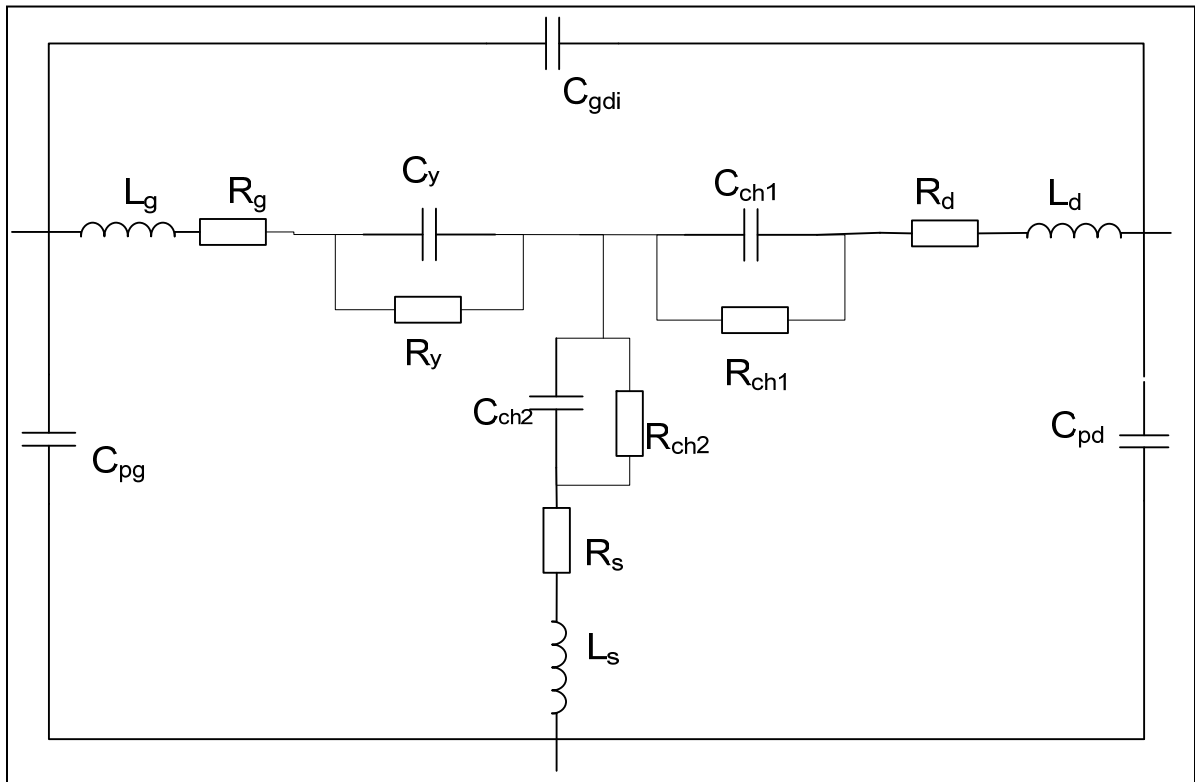


Figure 4.10 Circuit équivalent en régime pinched-off tenant en compte les effets internes du canal.

R_{ch1} , R_{ch2} et C_{ch1} , C_{ch2} représentent respectivement les effets résistifs et capacitifs du canal, R_y et C_y représentent à leurs tours les effets résistifs et capacitifs du contact Schottky.

Donc, un modèle distribué de la grille sera ajouté à notre circuit:

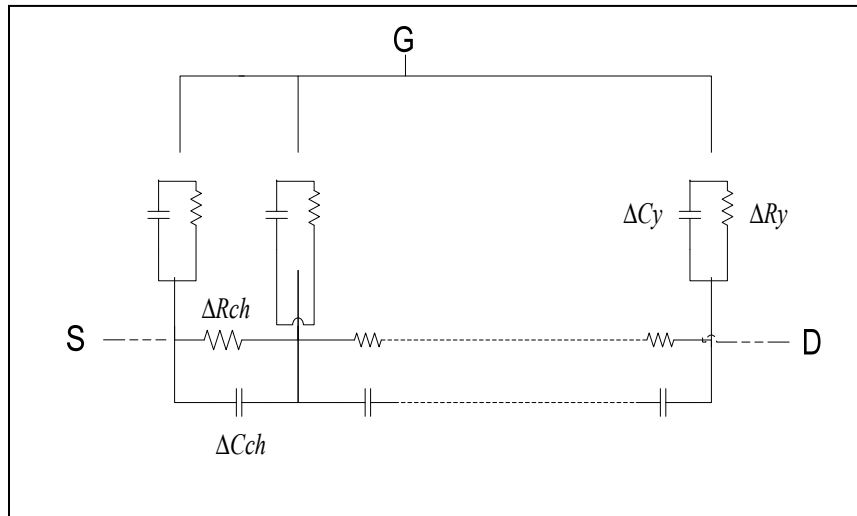


Figure 4.11 Modèle distribué de la grille.

Les nouveaux paramètres Z associés à ce circuit seront :

$$Z_{11} = R_g + R_s + j\omega (L_g + L_s) + \frac{\frac{1}{3}R_{ch}}{1 + j\omega C_{ch} R_{ch}} + \frac{R_{dy}}{1 + j\omega C_y R_{dy}} \quad (4.6)$$

$$Z_{12} = R_s + j\omega L_s + \frac{\frac{1}{2}R_{ch}}{1 + j\omega C_{ch} R_{ch}} \quad (4.7)$$

$$Z_{22} = R_d + R_s + j\omega (L_d + L_s) + \frac{R_{ch}}{1 + j\omega C_{ch} R_{ch}} \quad (4.8)$$

Ces nouvelles équations expliquent bien le comportement des courbes à basses fréquences, on constate que le terme $(j\omega C_{ch} R_{ch})^{-1}$ est le terme le plus dominant dans les basses fréquences.

De la même façon que le circuit précédent, on donne des valeurs initiales aux éléments de ce circuit, puis nous optimisons ces valeurs en utilisant un algorithme de récurrence, jusqu'à ce qu'on simule le même comportement des courbes des paramètres Z . Les valeurs des éléments de notre circuit sont notées dans les tableaux 4.4, 4.5 et 4.6.

Tableau 4.4 Valeurs optimisées des résistances

R_{ch1}	R_{ch2}	R_y	R_d	R_g	R_s
90,7 Ω	105.65 Ω	1 Ω	2.17 Ω	6.95 Ω	1.98 Ω

Tableau 4.5 Valeurs optimisées des capacités

C_{ch1}	C_{ch2}	C_y	C_{pd}	C_{pg}
1,4 10^{-12} F	1,6 10^{-12} F	1,53 10^{-11} F	4,02 10^{-13} F	9,93 10^{-13} F

Tableau 4.6 Valeurs optimisées des inductances

L_d	L_g	L_s
7,58 10^{-11} H	3,5 10^{-11} H	1,05 10^{-11} H

Les figures 4.12, 4.13 et 4.14 illustrent le résultat obtenu:

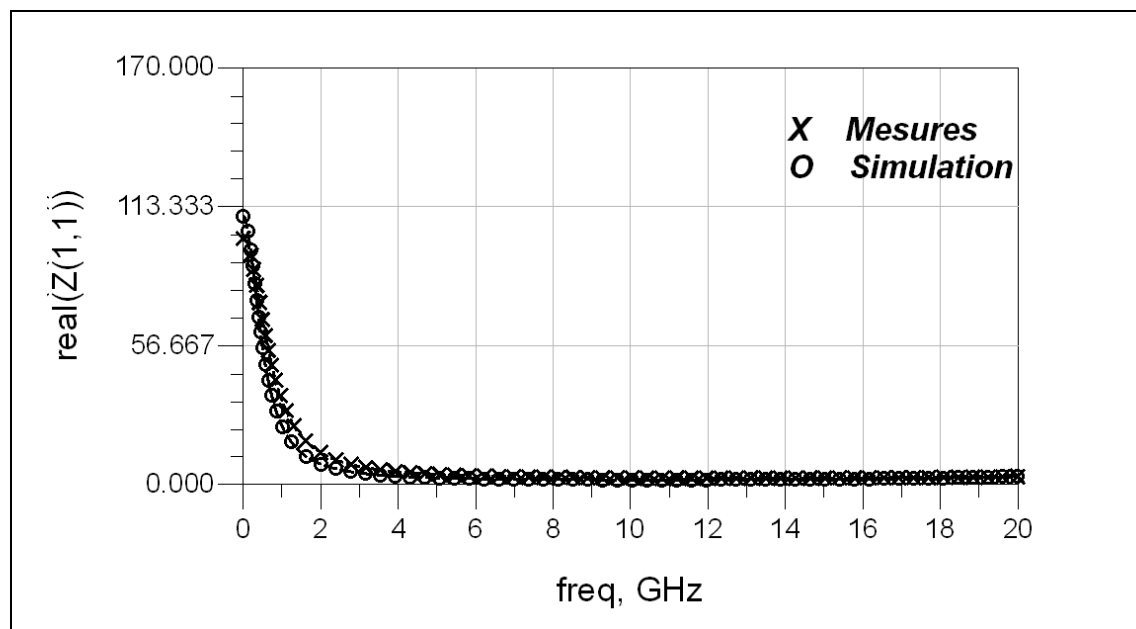


Figure 4.12 Comparaison entre la partie réelle de Z_{11} des mesures et de la simulation.

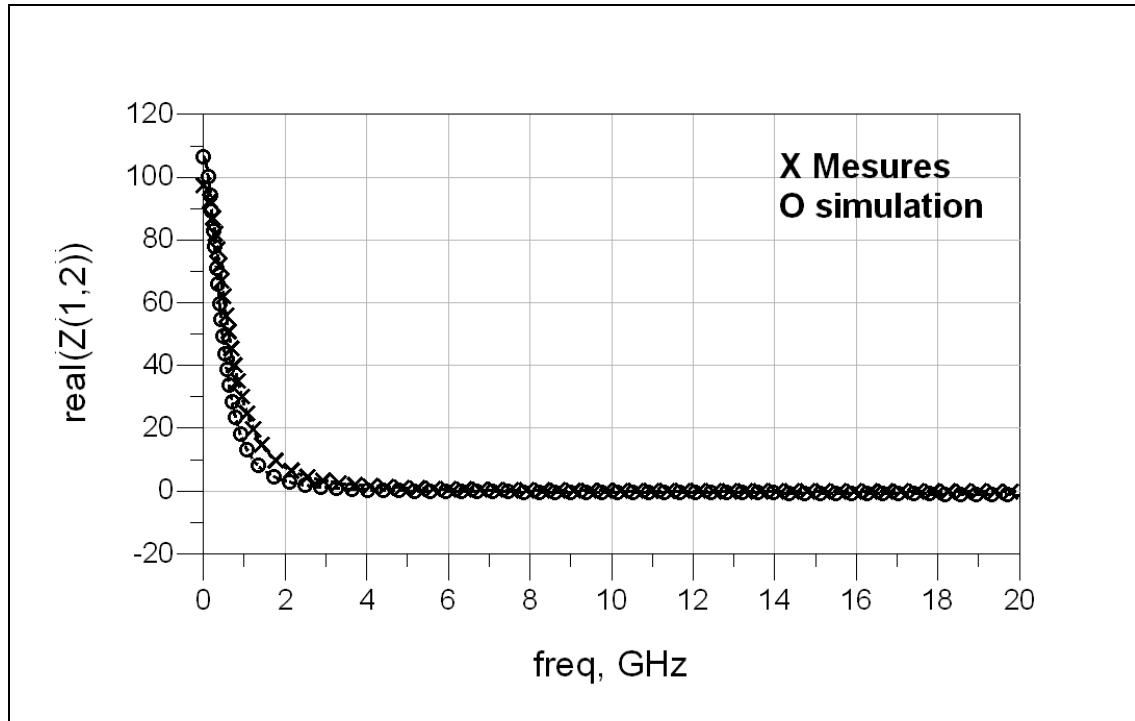


Figure 4.13 Comparaison entre la partie réelle de Z_{12} des mesures et de la simulation.

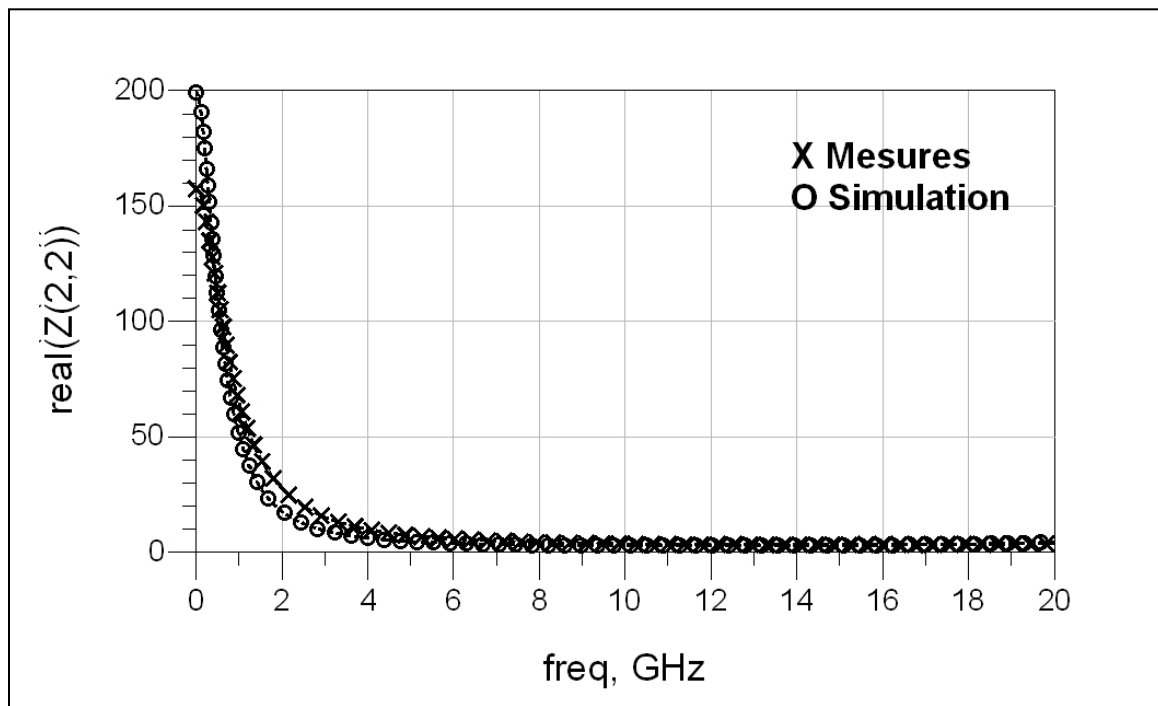


Figure 4.14 Comparaison entre la partie réelle de Z_{22} des mesures et de la simulation.

Si nous tenons compte des effets résistifs du canal, en supposant que le canal n'est pas complètement pincé et en négligeant aussi les effets du substrat, nous allons générer le même comportement des courbes de la partie réelle des paramètres Z . Et puisque nous avons eu pratiquement les mêmes résultats avec la première hypothèse. Des mesures calibrées jusqu'au transistor pourront nous aider à mettre en évidence une de ces hypothèses, chose qui sera faite avec un autre type de transistor, et ce qui fera l'objet de notre deuxième partie du travail.

4.4 Étude du deuxième transistor

Le deuxième transistor que nous allons modéliser au cours de la seconde partie de cette étude est le HEMT AlGaN $4 \times 20 \mu\text{m}$ ($100 \mu\text{m}$ de longueur de grille) sur substrat silicium.

Mais cette fois-ci les mesures sont calibrées jusqu'au transistor lui-même, en utilisant les structures Open et Short. Les effets du substrat seront automatiquement éliminés, ainsi que les capacités des plots. Ceci va rendre le circuit équivalent plus simple et plus facile à étudier. Le circuit équivalent sera représenté comme suit :

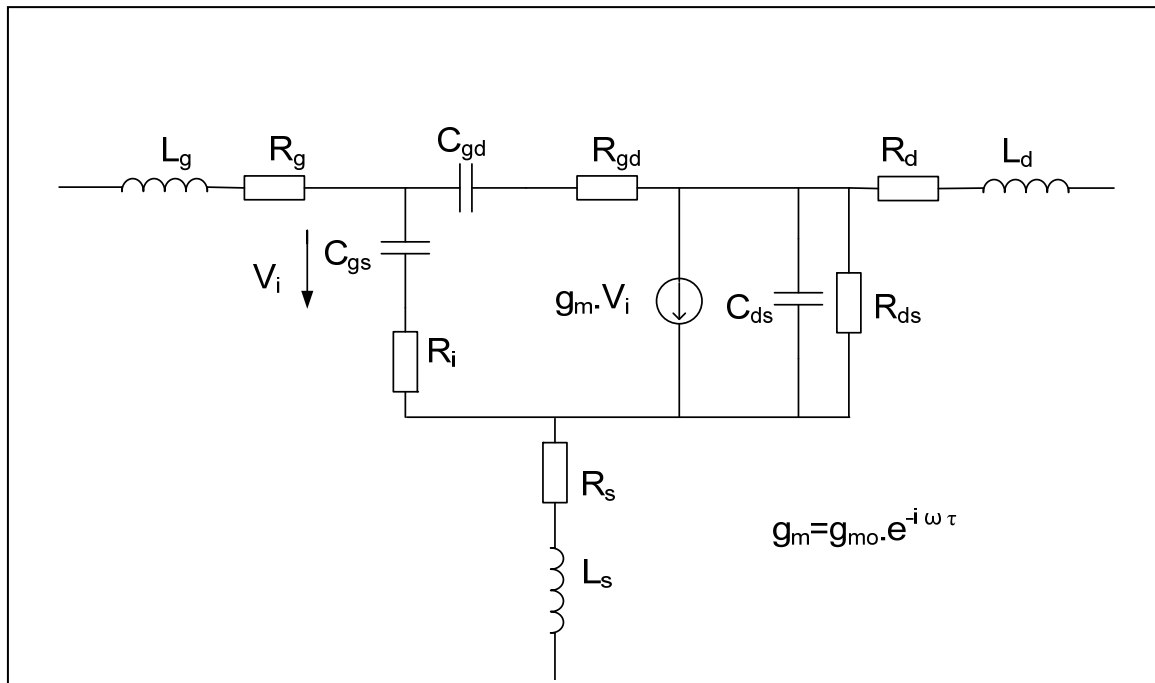


Figure 4.15 Modèle complet d'un transistor GaN HEMT $4 \times 20 \mu\text{ m}$ en régime petit signal.

Nous constatons donc, que le circuit équivalent est moins complexe par rapport au circuit précédent, parce que les effets des plots et du substrat sont supprimés.

4.4.1 Extraction des éléments extrinsèques

Dans ce cas, le circuit équivalent dans le régime cold pinch-off sera réduit en ce circuit suivant :

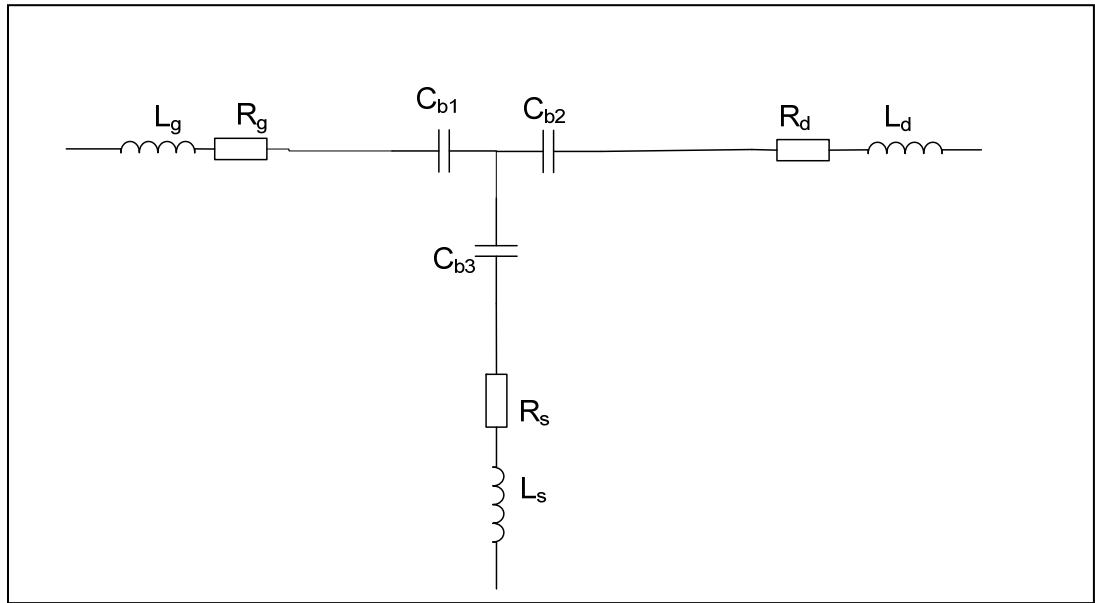


Figure 4.16 Circuit équivalent en régime cold pinched-off.

C_{b1} , C_{b2} et C_{b3} représentent les effets capacitif du canal dans le régime pinch-off.

Les paramètres Z associées à ce circuit sont comme suit :

$$Z_{11} = R_g + R_s + j\omega (L_g + L_s) + \frac{1}{j\omega C_{b1}} + \frac{1}{j\omega C_{b3}} \quad (4.9)$$

$$Z_{12} = R_s + j\omega L_s + \frac{1}{j\omega C_{b3}} \quad (4.10)$$

$$Z_{22} = R_d + R_s + j\omega (L_d + L_s) + \frac{1}{j\omega C_{b2}} + \frac{1}{j\omega C_{b3}} \quad (4.11)$$

Les paramètres Z mesurés sont illustrés dans les figures suivantes :

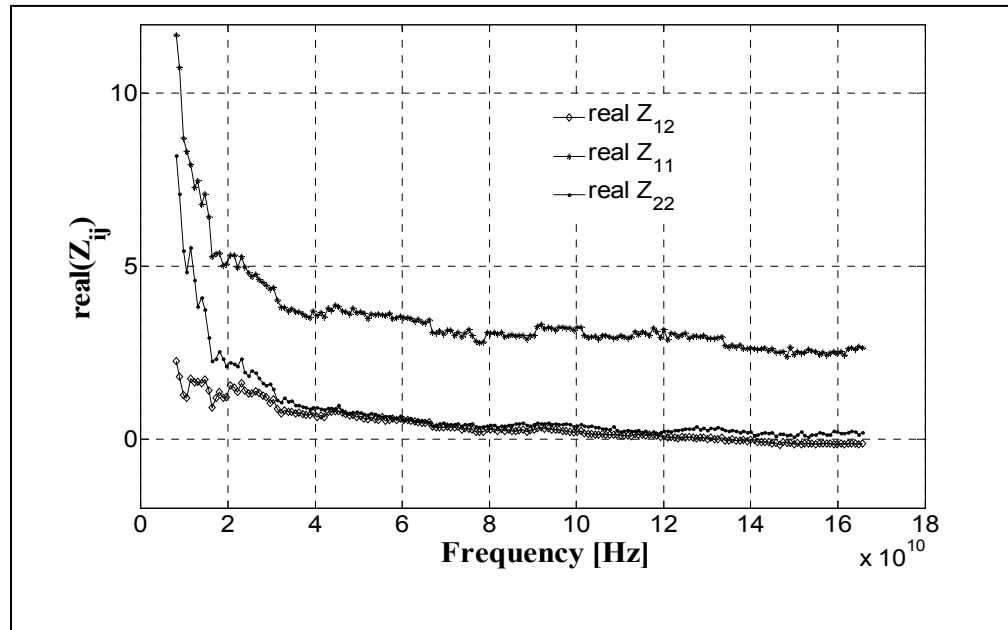


Figure 4.17 Partie réelle des paramètres Z mesurés en régime cold pinched-off.

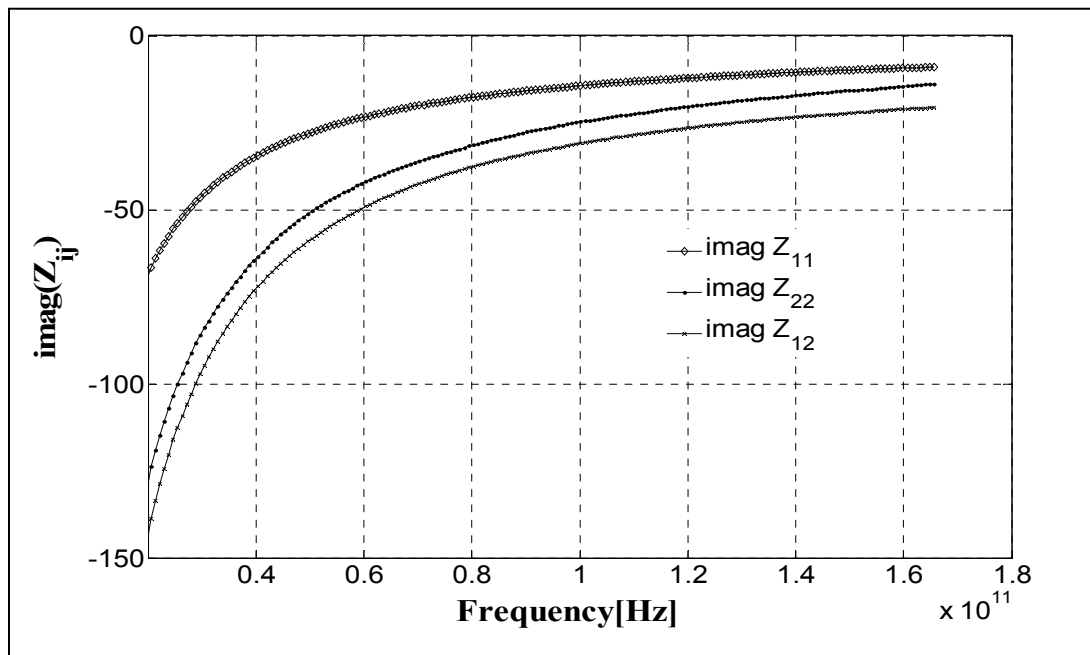


Figure 4.18 Partie imaginaire des paramètres Z mesurés en régime cold pinched-off.

Nous constatons toujours, en analysant la partie réelle des paramètres Z , que les courbes décroissent fortement dans la plage des basses fréquences. Puis elles tendent vers une constante dans la plage des hautes fréquences. Ce phénomène n'est pas explicable par les équations associées à ce circuit. Et puisque les mesures sont calibrées jusqu'au transistor, éliminant ainsi les effets du substrat, et les capacités des plots, cela nous confirme que les effets du canal sont principalement responsable de ce décroissance des courbes. Le nouveau circuit équivalent, et les nouveaux paramètres Z associés à ce dernier seront comme suit :

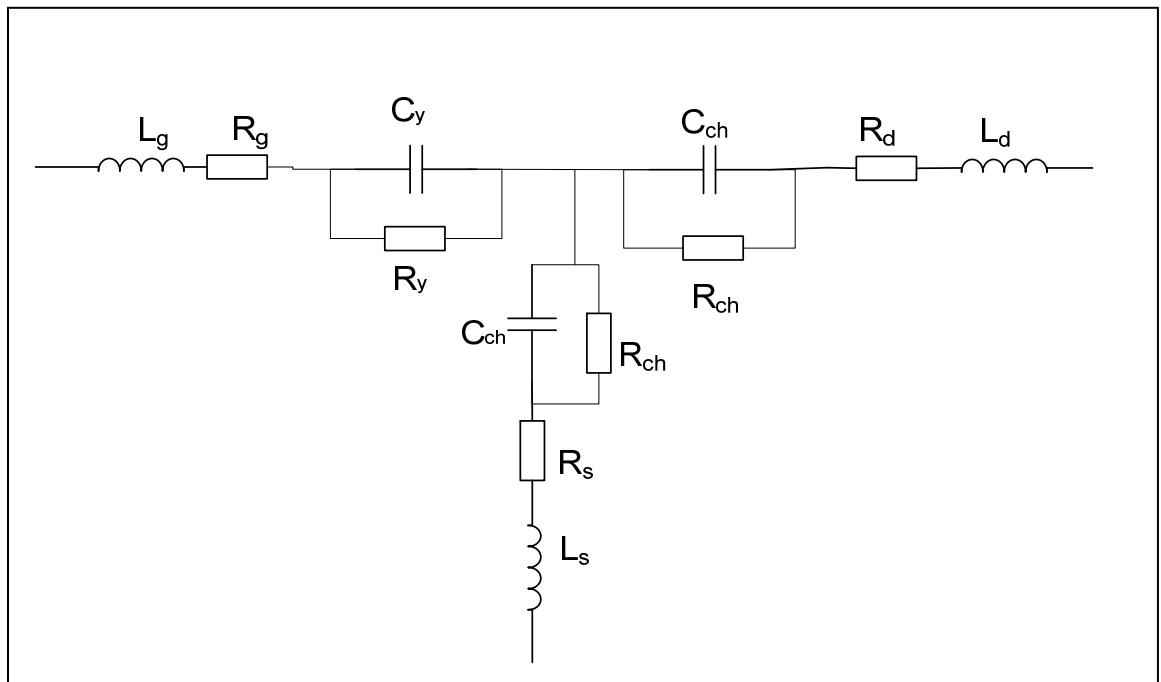


Figure 4.19 Circuit équivalent en régime pinched-off tenant compte des effets internes du canal.

R_{ch} et C_{ch} sont respectivement les effets résistifs et capacitifs du canal, R_y et C_y sont à leur tour les effets résistifs et capacitifs du contact Schottky.

$$Z_{11} = R_g + R_s + j\omega (L_g + L_s) + \frac{\frac{1}{3}R_{ch}}{1 + j\omega C_{ds} R_{ch}} + \frac{R_{dy}}{1 + j\omega C_y R_{dy}} \quad (4.12)$$

$$Z_{12} = R_s + j\omega L_s + \frac{\frac{1}{2}R_{ch}}{1 + j\omega C_{ds}R_{ch}} \quad (4.13)$$

$$Z_{22} = R_d + R_s + j\omega(L_d + L_s) + \frac{R_{ch}}{1 + j\omega C_{ds}R_{ch}} \quad (4.14)$$

En développant ces équations on obtient les équations suivantes :

$$Z_{11} = R_g + R_s + \frac{\frac{1}{3}R_{ch}}{1 + \omega^2 C_{ds}^2 R_{ch}^2} + j \left[\omega(L_g + L_s) - \frac{1}{\omega C_y} - \frac{\frac{1}{3}\omega C_{ds} R_{ch}^2}{1 + \omega^2 C_{ds}^2 R_{ch}^2} \right] \quad (4.15)$$

$$Z_{22} = R_d + R_s + \frac{R_{ch}}{1 + \omega^2 C_{ds}^2 R_{ch}^2} + j \left[\omega(L_d + L_s) - \frac{\omega C_{ds} R_{ch}^2}{1 + \omega^2 C_{ds}^2 R_{ch}^2} \right] \quad (4.16)$$

$$Z_{12} = Z_{21} = R_s + \frac{\frac{1}{2}R_{ch}}{1 + \omega^2 C_{ds}^2 R_{ch}^2} + j \left[\omega L_s - \frac{\frac{1}{2}\omega C_{ds} R_{ch}^2}{1 + \omega^2 C_{ds}^2 R_{ch}^2} \right] \quad (4.17)$$

À partir de ces équations, on constate que le terme $(1 + \omega^2 C_{ds}^2 R_{ch}^2)^{-1}$ peut expliquer la décroissance en basses fréquences des parties réelles de Z_{11} , Z_{12} et Z_{22} . En effet ce terme décroît en basse fréquences et tend vers 0 à hautes fréquences. Par conséquent les parties réelles de Z_{11} , Z_{12} et Z_{22} tendent respectivement à hautes fréquences vers $R_g + R_s$, R_s et $R_d + R_s$. Avec ces nouvelles équations, on peut aussi expliquer facilement le comportement des parties imaginaires. Par la suite une extraction analytique des différents paramètres a été réalisée. Les résistances extrinsèques sont donc évaluées à partir de la partie réelle des paramètres Z , en hautes fréquences. De même les inductances extrinsèques seront obtenues à partir de la pente de la courbe de la partie imaginaire des paramètres Z , par rapport à ω .

Les résultats obtenus sont mentionnés dans le tableau suivant :

Tableau 4.7 Valeurs des paramètres extrinsèques extraits

R_g (Ω)	R_d (Ω)	R_s (Ω)	L_g (pH)	L_d (pH)	L_s (pH)
5.38	3	25.0	2.33	1.75	1.61

4.4.2 Extraction des éléments intrinsèques

Une fois les éléments extrinsèques sont obtenus, le transistor est polarisé en mode actif, au point suivant : $V_{gs} = -3V$, $V_{ds} = 5V$, et les paramètres S sont mesurés. Il nous est donc facile d'obtenir les valeurs des éléments intrinsèques, suivant une méthode de transformations et de soustractions décrite ci-dessous. (Dambrine , 1988)

- Transformation de la matrice S en Z : une fois la matrice [Z] obtenue on extrait les valeurs des inductances L_s , L_g et L_d et les valeurs des résistances extrinsèques comme suit :

$$\begin{bmatrix} Z_{11} - R_s - R_g - j\omega(L_g + L_s) & Z_{12} - -R_s - j\omega L_s \\ Z_{21} - R_s - j\omega L_s & Z_{22} - R_s - R_d - j\omega(L_g + L_s) \end{bmatrix} \quad (4.18)$$

- Puis transformation de la matrice Z en Y (Pozar, 2005)

$$\begin{aligned} Y_{11} &= \frac{Z_{22}}{|Z|} \\ Y_{12} &= \frac{-Z_{12}}{|Z|} \\ Y_{21} &= \frac{-Z_{21}}{|Z|} \\ Y_{22} &= \frac{Z_{11}}{|Z|} \end{aligned} \quad (4.19)$$

Avec
$$|Z| = Z_{11}Z_{22} - Z_{12}Z_{21} \quad (4.20)$$

Une fois la matrice Y obtenue, nous extrayons les valeurs des éléments intrinsèques comme suit (Dambrine, 1988)

$$Y_{11} = R_i C_{gs}^2 \omega^2 + R_{gd} C_{gd}^2 \omega^2 + j\omega(C_{gs} + C_{gd}) \quad (4.21)$$

$$Y_{12} = R_i C_{gs}^2 \omega^2 - j\omega C_{gs} \quad (4.22)$$

$$Y_{21} = g_m - j\omega(C_{gd} + g_m(R_i C_{gs} + \tau)) \quad (4.23)$$

$$Y_{22} = \frac{1}{R_{ds}} + j\omega(C_{ds} + C_{gd}) \quad (4.24)$$

Les valeurs de R_i et C_{gs} sont déduites de l'équation (4.22), les valeurs de R_{gd} et C_{gd} à partir de l'équation (4.21), g_m et τ de l'équation (4.23) et finalement R_{ds} et C_{ds} de l'équation (4.24).

Toutes ces valeurs sont notées dans le tableau 4.8 :

Tableau 4.8 Valeurs des paramètres intrinsèques extraits

Élément	$V_{gs} = -3 \text{ V},$ $V_{ds} = 5 \text{ V}$
R_i [ohm]	2.6167×10^{-5}
R_{gd} [ohm]	2.8416×10^{-5}
R_{ds} [ohm]	2.312×10^3
C_{gs} [fF]	257.84
C_{gd} [fF]	15.107
C_{ds} [fF]	9.746
G_{mo} [S]	0.0231
τ [ps]	2.154

Après l'obtention de toutes les valeurs des éléments du circuit équivalent, on simule les paramètres S de ce circuit et on les compare avec les mesures.

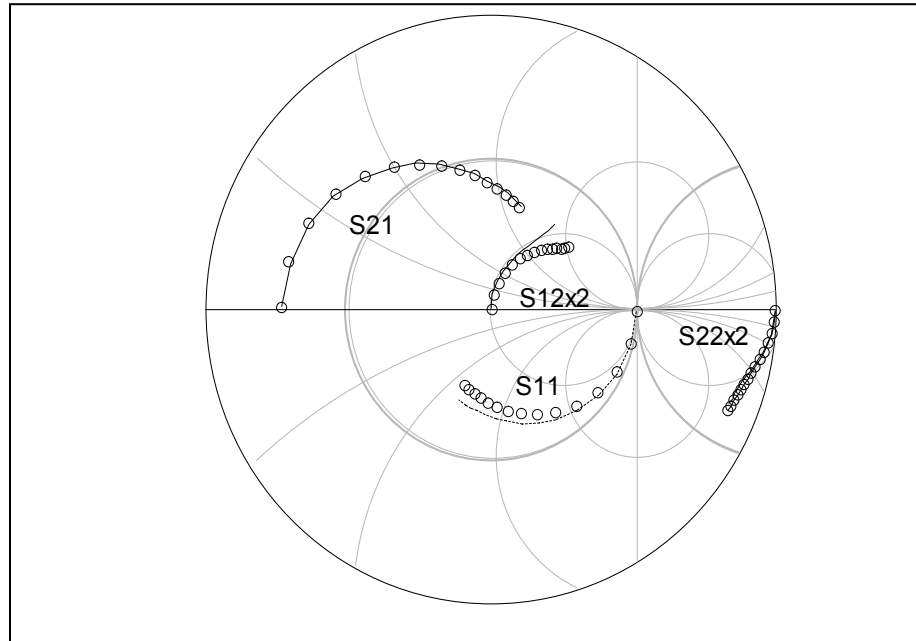


Figure 4.20 Comparaison entre la simulation des paramètres S et les mesures.

Nous constatons qu'il y'a un très bon accord entre les mesures et la simulation, ce qui implique que la procédure d'extraction suivie a été précise et exacte, et pour la mettre en valeur on va l'appliquer sur un autre transistor AlGaIn/GaN pour des points de polarisation différents.

4.5 Application sur le transistor AlGaIn/GaN 2x100 μ m

Afin de mettre en évidence cette technique, nous avons appliqué les mêmes méthodes sur un autre transistor AlGaIn/GaN 2x100 μ m (100 μ m de longueur de grille) sur substrat de silicium, pour les points de polarisation suivants : $V_{gs} = -1V$, et $V_{ds} = 5V$. Les valeurs des paramètres intrinsèques et extrinsèques sont notées dans les tableaux 4.3 et 4.4, et les

résultats de la simulation des paramètres S sont illustrés dans la figure 4.21 et qui s'avère être très convaincants.

Tableau 4.9 Valeurs des paramètres extrinsèques extraits

R_g (Ω)	R_d (Ω)	R_s (Ω)	L_g (pH)	L_d (pH)	L_s (pH)
4.35	0.3148	4.823	0.525	0.365	0.67

Tableau 4.10 Valeurs des paramètres intrinsèques extraits

élément	R_i [ohm]	R_{gd} [ohm]	R_{ds} [ohm]	C_{gs} [fF]	C_{gd} [fF]	C_{ds} [fF]	G_{mo} [S]	τ [ps]
$V_{gs} = -1$ V, $V_{ds} = 5$ V	1.515×10^{-5}	4×10^{-6}	575.887	458.49	55.2	34.63	0.05	3.803

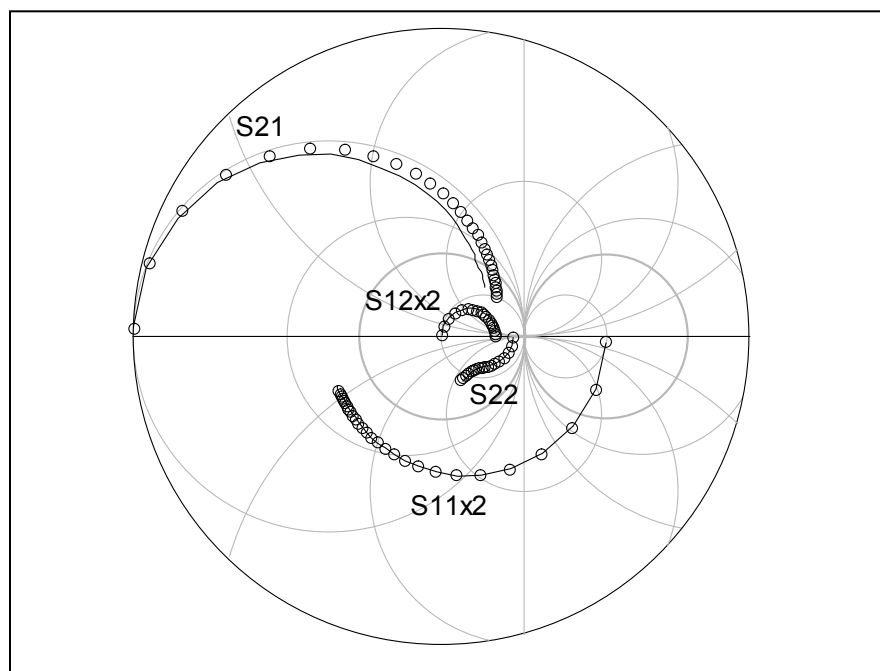


Figure 4.21 Comparaison entre la simulation des paramètres S et les mesures.

4.6 Conclusion

Afin d'extraire les éléments du circuit équivalent que nous avons proposé, nous avons étudié son comportement en mode froid. Nous avons observé que le comportement du transistor est fortement influencé par des effets internes du canal. Par conséquent, à la fois les résistances et les capacités de canal doivent être prises en considération pour la modélisation du dispositif en mode froid.

La précision du circuit équivalent a été vérifiée par le bon niveau d'accord entre les mesures et la simulation des paramètres S en différents points de polarisation.

En outre, la robustesse de la procédure proposée a été confirmée en l'appliquant sur un deuxième transistor donnant toujours de bons résultats.

CONCLUSION GÉNÉRALE

L'objet de notre étude était la modélisation petit-signal d'un transistor de type GaN, et l'étude d'une nouvelle procédure d'extraction en régime petit-signal du transistor GaN/HEMT.

Pour effectuer ce travail, nous avons présenté le composant GaN. Nous avons discuté ses différentes propriétés cristallines, tout en détaillant ses avantages pour les applications en hautes fréquences.

La recherche bibliographique, que nous avons menée, a permis de détailler les principales caractéristiques physiques et électriques des transistors GaN/HEMT. Les principes, et les critères de fonctionnement des transistors HEMT à base du Nitrure de Gallium ont été présentés

Finalement une analyse descriptive a été exposée sur les méthodes de modélisation les plus connues, en expliquant leurs différentes étapes. Notre but principal fut de proposer un modèle petit-signal, doté de toutes les qualités nécessaires qui prédisent son comportement dans le régime petit signal.

Le modèle équivalent AlGaIn/GaN HEMT développé est supposé tenir en compte des principales caractéristiques physiques et électriques du dispositif. Il s'agit notamment d'un circuit équivalent qui utilise un modèle de grille distribuée en mode passif, représentant ainsi les effets internes du canal en régime froid.

Tout au long de notre travail, la difficulté consistait en comment expliquer le comportement du transistor dans le régime froid. Plusieurs techniques d'extraction ont été proposées, dont chaque technique prédit un comportement précis relatif à la physique du transistor.

Une seule méthode fut validée, celle qui prédit et explique le comportement des courbes de la matrice Z du transistor. À l'aide de cette technique nous avons pu donner une explication raisonnable au comportement du transistor dans le régime froid.

Nous avons donc pu mettre en évidence les effets qui sont présents dans ce dit régime, et qui affectent le fonctionnement du dispositif.

La technique utilisée s'est avérée capable de déterminer les valeurs des paramètres extrinsèques, en utilisant les paramètres S mesurés sous le régime froid et plus précisément en mode « pinch-off ». Ensuite, les valeurs intrinsèques ont été définies en utilisant une des méthodologies qui a également été largement approuvée dans la littérature.

La topologie de ce modèle s'est avérée très originale, une des rares qui tiennent en compte les effets résistifs présents dans le canal en régime pinch-off, permettant ainsi de produire un modèle qui opère en régime grand signal qui sera l'un des buts de mes travaux futurs.

LISTE DE RÉFÉRENCES BIBLIOGRAPHIQUES

- Alessandro Cidronali, Giovanni Collodi. 1999. « A new approach to FET model scaling and MMIC design based on Electromagnetic Analysis », IEEE Transactions on microwave theory and techniques, vol. 47, no. 6, pp 1256 – 1260.
- Anwar Hasan, Jarndal. 2006. « Large-Signal Modeling of GaN Device for High Power Amplifier Design ». Thèse de doctorat en génie électrique, 134 p.
- Christophe, Charbonnaud. 2005. « Caractérisation et modélisation électrothermique non linéaire de transistors à effet de champ GaN pour l'amplification de puissance micro-onde ». Thèse de doctorat en génie électrique, Université de Limoges, 191 p.
- David, M.Pozar. 2004. «Microwave engineering» 3^e éd. ÉU: Hoboken : J. Wiley, 720 p.
- D.E. Root. 1987. « Charge Based Partially Distributed MESFET Model for SPICE », (invited paper) Modeling High-Speed GaAs Devices and Nonlinear CAD Workshop, Palo Alto, CA.
- D. Siriex. 2000. « Modélisation non linéaire des MESFETs sur carbure de silicium pour l'amplification de puissance micro-ondes », Thèse de doctorat en génie électrique, 201 p.
- D.W. Disanto. 2005. « Aluminium Gallium Nitride/ Gallium Nitride high electron mobility transistor fabrication and characterization », Thèse de doctorat en génie électrique, 223 p.
- E. Larique, S. Mons, D. Baillargeat. 1998. « Electromagnetic Analysis for Microwave FET modelling », IEEE microwave and guided wave letters, vol. 8, no. 1, pp 1009-1014.
- E. Larique, S. Mons, D. Baillargeat. 1999. « Linear and Nonlinear FET modeling applying an electromagnetic and electrical hybrid software », IEEE Transactions on microwave theory and techniques, vol. 47, no. 6, pp 1134 - 1140.
- F. Bernardini, V. Fiorentini. 1997. « Spontaneous polarization and piezoelectric constants of III-V nitrides », Physical Review B, Vol. 56, No. 56, pp. 10024-10027.
- F. Bernardini, V. Fiorentini.. 1999. « Spontaneous versus piezoelectric polarization in III-V nitrides: Conceptual aspects and practical consequences », Solid State Physics, Vol. 216, pp. 391-398.
- Gill. Dambrine, Albert. Cappy, F. Heliodore , E. Playez. 1988. «A new method for determining the FET small-signal equivalent circuit», IEEE Trans: Microwave Theory Tech, vol. 36, no. 7, pp. 1151-1159.

- Geoffroy, Soubercaze-Pun. 2007. « De l'Étude en Bruit Basse Fréquence à la Conception d'un Oscillateur en Bande-X à partir de transistors AlGaIn/GaN HEMT ». Thèse de doctorat en génie électrique, Université Paul Sabatier de Toulouse, 158 p.
- H. Mathieu. 2004. « Physique des semiconducteurs et des composants électroniques », 5^{ème} Edition, Dunod, Paris. 720 p.
- Hind, Bousbia. 2006. « Analyse et développement de la caractérisation en puissance, rendement et linéarité de transistors de puissance en mode impulsif ». Thèse de doctorat en génie électrique, Université de Limoges, 190 p.
- J.J. Harris, K.J. Lee, J.B. Webb, H. Tang, I. Harisson, AL. 2000. « The implications of spontaneous polarization effects for carrier transport measurements in GaN », *Semiconductor Science and Technology*, Vol. 15, pp. 413-417.
- J.P. Raskin, G. Dambrine, R.Gillon. 1997. « Direct extraction of the series equivalent circuit parameters for the small-signal model of SOI MOSFET's », *IEEE microwave and guided wave letters*, vol. 7, no. 12, pp 1019 - 1024.
- J.P. Teysier, P. Bouysse, Z. Ouarch, D. Barataud, T. Peyretailade, and R. Quere. 1998. « 40-GHz/150-ns versatile pulsed measurement system for microwave transistor isothermal characterization », *Microwave Theory and Techniques, IEEE Transactions on*, vol. 46, no. 12, pp 2043-2052.
- Jihye, Whang. 2002. «Thermal Characterization and Modeling of LDMOS FETs». Thèse de doctorat en génie électrique, 154 p.
- Michaël, Guyonnet. 2005. « Modélisation Electrothermique Non Linéaire de Transistors de Puissance LDMOS: Application à la Détermination de Règles d'Échelle ». Thèse de doctorat en génie électrique, Université de Limoges, 214 p.
- M. Ruff, H. Mitlehner, R. Helbig. 1994. « SiC Devices: Physics and Numerical Simulation », *IEEE Transactions On Electron Devices*, Vol. 41, No. 6, pp. 1040-1054.
- M.J. Murphy, B.E. Foutz, K. Chu, H. Wu, W. Yeo, W.J. Schaff. 1999. « Normal and inverted AlGaIn/GaN based piezoelectric field effect transistors grown by plasma induced molecular beam epitaxy », *MRS Internet J.Nitrides Semicond. Res.* 4S1, G8.4.
- O. Ambacher, J. Smart, J.R. Shealy, N.G. Weimann, K. Chu, And AL. 1999. « Two-dimensional electron gases induced by spontaneous and piezoelectric polarization charges in N- and Ga-face AlGaIn/GaN heterostructure », *Journal of Applied Physics*, Vol. 85, pp. 3222-3223.

- Ph. Jansen, D. Schreurs, W. De Raedt, B. Nauwelaers. 1995. « Consistent Small-signal and large-signal extraction techniques for heterojunction FET's », IEEE Transactions on microwave theory and techniques, vol. 43, no. 1, pp 998 - 1002.
- R Vetry. 2000. « Polarisation Induced 2DEG in AlGaIn/GaN HEMTs: On the origin, DC and transient characterization », Thèse de doctorat en génie électrique, 198p.
- Sandra, De Meyer. 2005. « Étude d'une nouvelle filière de composants HEMTs sur technologie nitrure de gallium, conception d'une architecture flip-chip d'amplificateur distribué de puissance à très large bande ». Thèse de doctorat, Université de Limoges, 216 p.
- S. Nuttinck E. Gebra, J. Lasker , M.Harris. 2002. « Development of GaN Wide Bandgap Technology for Microwave Power Applications. Amplitude », IEEE Microwave magazine.
- S.H. Park, S.L. Chuang. 2000. « Comparison of zinc-blende and wurtzite GaN semiconductors with spontaneous polarization and piezoelectric field effects », Journal of applied physics, Vol. 87, No. 1, pp. 353-364.
- U.K. Mishra, Y.F. Wu, B.P.Keller, S.P. Denbars. 1998. « GaN microwave electronics GaN microwave electronics », Proc. Topical Symp. Millimeter Waves, pp. 198-200.