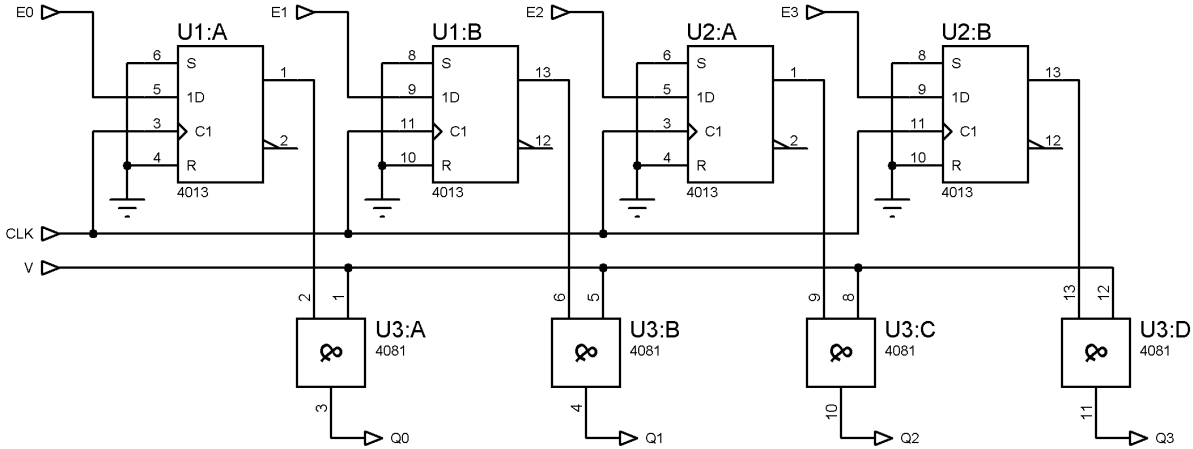


Registres à décalage

Registre de mémorisation

Un registre permet la **mémorisation** de n bits. Il est donc constitué de n bascules, mémorisant chacune **un bit**. L'information est emmagasinée sur un signal de commande et est ensuite conservée et disponible **en lecture**. La figure suivante donne un exemple de registre 4 bits réalisé avec quatre bascules D.



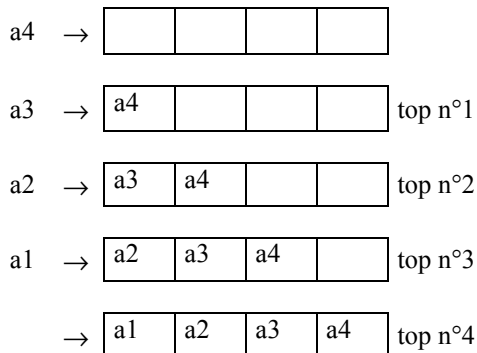
En synchronisme avec le signal d'écriture CLK le registre **mémorise** les états des entrées E_0 , E_1 , E_2 et E_3 . Ils sont conservés jusqu'au prochain signal **de commande CLK**. Dans cet exemple les états mémorisés peuvent être lus sur les sorties Q_0 , Q_1 , Q_2 et Q_3 en coïncidence avec un signal de validation V.

Registre à décalage

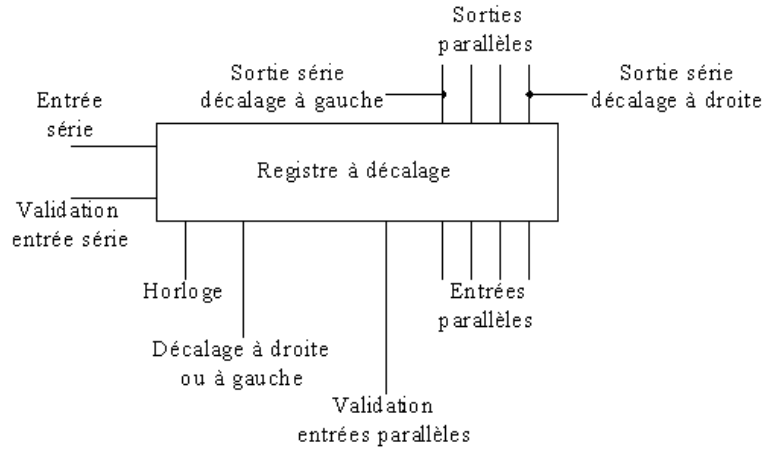
Dans un registre à décalage les bascules sont interconnectées de façon à ce que l'état logique de la bascule **de rang i** puisse être transmis à la bascule de **rang $i+1$** quand un signal d'horloge est appliqué à l'ensemble des bascules. L'information peut être chargée de deux manières dans ce type de registre.

Entrée parallèle : comme dans le cas d'un registre **de mémorisation**. En général une porte d'inhibition est nécessaire pour éviter tout risque de décalage pendant le chargement parallèle

Entrée série : l'information est présentée **séquentiellement** bit après bit à l'entrée de la première bascule. A chaque signal d'horloge un nouveau bit est introduit pendant que ceux déjà mémorisés sont **décalés** d'un niveau dans le registre. La figure suivante schématise le chargement d'un registre 4 bits en quatre coups d'horloge.



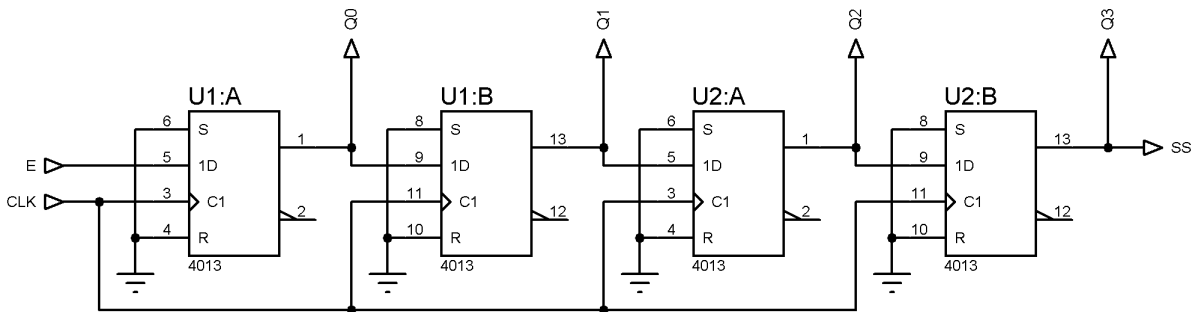
De même l'information peut être lue **en série ou en parallèle**. D'autre part, certains registres peuvent être capables de décaler à gauche et à droite. Un registre à décalage **universel** serait donc constitué des entrées, des sorties et des commandes suivantes :



Généralement on utilise des bascules du type maître-esclave D ou R-S.

Entrée série - Sortie parallèle

La figure suivante donne un exemple de registre de 4 bits à entrée série et sortie parallèle réalisé avec des bascules D.

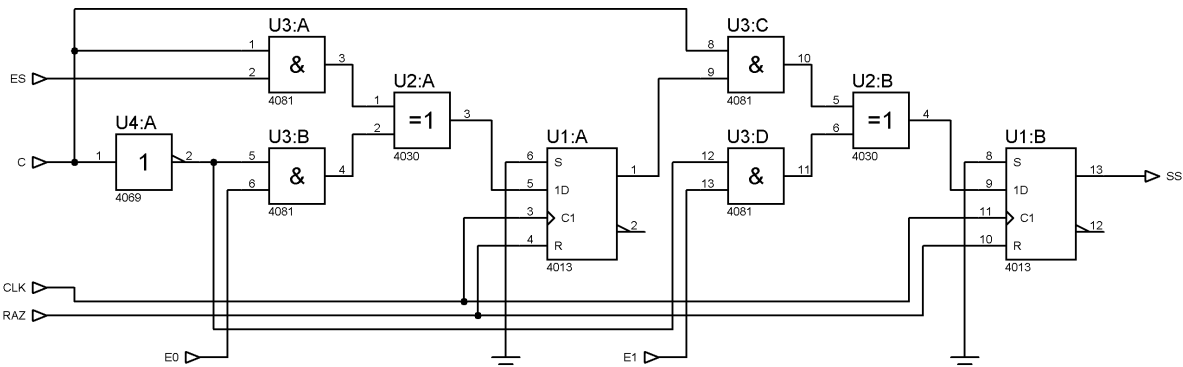


Ce type de registre permet de transformer un codage **temporel** (succession des bits dans le temps) en un codage **spatial** (information stockée en mémoire statique).

La sortie série (SS) peut également être utilisée. L'intérêt d'utilisation d'un registre à décalage en chargement et lecture série réside dans la possibilité d'avoir des fréquences d'horloge **différentes** au chargement et à la lecture. Le registre constitue alors un **tampon**.

Entrée parallèle - sortie série

La figure suivante présente un exemple de registre à décalage à entrée parallèle ou série et sortie série. Si C = 1 l'entrée parallèle est inhibée et l'entrée série est validée. Si C = 0 l'entrée série est bloquée par contre le chargement par l'entrée parallèle est autorisé.



Un registre à décalage à entrée parallèle et sortie série transforme un codage **spatial** en codage **temporel**.