

---

## Tableau de critères d'évaluation

---

Le tableau suivant recense les critères d'évaluation selon les constituants de la micro-usine et les propriétés de modularité destinés à assurer une production performante.

Cette annexe est présentée dans le [§ 3.5] où sont détaillés les cas de deux constituants représentatifs : l'unité « cellule » et l'unité « PFPM ».

CRITERES D' EVALUATION	Constituants											
	Système d' Organisation	Système d'Information (flux d'information)	unité "Plate-Forme de Production de Microproduits"	PFPM constituée de cellules	unité "Cellule"	Cellule constituée d'éléments	Module Matériel Elémentaire	Élément Actif	Élément Passif	Module de Commande Elémentaire	Environnement	Télépilotage I.H.M.
Description	<i>pilotage</i>		3 flux "IEM": information, énergie, µcomposants	communication PFPM-celluleS (structure interne de PFPM)	3 flux "IEM": information, énergie, µcomposants	communication cellule-élémentS (structure interne de cellule)		AP2M compatible (/ ddl)				
	Conceptuelle		physique ; accueil des cellules		physique		physique					

Propriétés de la modularité	Reconfigurer (le plus léger)	chgt possible en cours de production	plug & produce, re-paramétrable	plug & produce, re-paramétrable	/gain flux ; transferts µcomposants /infos : + débit de données	plug & produce en un temps stocha, re-paramétrable,	inhiber, utiliser, reparamétrer les éléments actifs, ajouter, enlever les éléments passifs (caractéristiques différentes),	plug & produce, re-paramétrable	plug & produce, re-paramétrable	plug & produce	Reparamétrage	Reparamétrable	périphériques d'E/S plug & produce (AP2M compatible)	
	Réorganiser (le plus lourd)	chgt possible après une production	plug & produce	plug & produce	Temps de changement de cellules ; aptitude aux connexion-déconnexion	définition des E-S IEM (en "dehors" de la PFPM, sur Zone PFExpérimentation)	réinitialisable, ré-étalonnable (calibration) temps de changement d'éléments	ré-utilisable	ré-utilisable, calibrable	ré-utilisable	Reparamétrage	reparamétrable	périphériques d'E/S plug & produce (AP2M compatible)	
	Monter	/	/	plug & produce	aptitude à la mise en position & connexion de cellules	accessibilité, interfaces standards info, énergie, mécanique)		inter-compatibilité	inter-compatibilité	inter-compatibilité	gestion des E-S	compatibilité	périphériques d'E/S plug & produce (AP2M compatible)	
	Démonter	/	plug & produce	transportable (dans coffre)	Liaison complète non permanente (si liaison mécanique)	Stop & unplug		/ par principe (module)	/ par principe (module)	/ par principe (module)	/ par principe (module)	"enlevable"		périphériques d'E/S plug & produce (AP2M compatible)
	Modifier	adaptatif	"redondance"	implantation non permanente	Accessibilité et disponibilité	modularité, reparamétrage		reparamétrage	reparamétrage (soft) ou physique(matériel)	reparamétrage (soft) ou physique(matériel)	Reparamétrage	Reparamétrage		multi E-S
	Partager	structure hétérarchique	entre sys d'orga & opérateur, inter-cellules et inter-µusines	gestion de priorités		être multi tâches, voire multi microcomposants		facile à dupliquer	facile à dupliquer	facile à dupliquer	facile à dupliquer	globalisation		télé-pilotage multi-opérateurs

Répartir	multiples supports d'organisation	multiples supports d'information	flux auto-gérés		si tâche dissociable		si entre deux cellules	si entre deux cellules	si entre deux cellules	si entre deux cellules	segmentation	télé-pilotage multi-opérateurs
Evolutif (pour être Adaptable)	mise à jour possible (orienté objet)	standardisation (e. g. Ethernet)	standardisation (matériel et soft) pérennité de l'accueil des µtechno	taux d'occupation en volume de la PFFM	modularité, reparamétrable	taux de "constituants reprogrammables"	accessibilité aux "sources"	reparamétrage	multi-design	accessibilité aux "sources"	reparamétrable, réglable	standardisation (matériel et soft)
Acquérir des connaissances	enrichissable	mise à disposition de diverses données	pérennité		intelligence embarquée localement		structure des données correspondantes	structure des données correspondantes	structure des données correspondantes	identification	précision de mesure	enregistrement dans bases de données
Accéder à l'information	Standardisation (e. g. Ethernet)	standardisation (e. g. Ethernet)	standardisation (p.e. Ethernet)		Présence de divers microcapteurs		connection	interne par connection	externe sans contact	par variables globales	contrôle de paramètres	périphériques d'E/S plug & produce (AP2M compatible)
Générer de nouveaux savoir-faire	auto-adaptatif	/	dans la gestion des flux, le choix des implantations (/conditionnement µcomposants)		curiosité et taux de progression		structure des données correspondantes	structure des données correspondantes	structure des données correspondantes	"robustesse" adaptable	taux d'impact	assistance (ordres de haut niveau)
Transférer : flux de µcomposant (s) et de µproduit(s)		Suivi permanent des µcomposants et µproduits (Physiquement non concerné)	compatibilité avec différents types de conditionnement : %. % de pertes de µcomposants.		« sas » d'entrée-sortie à prévoir, Synchronisation-coordination inter-cellules.	présence stocks amont-aval	/	/	/	/	généralisation à la PFFM (pour transfert µcomposants)	
Produire	Observé grâce aux indicateurs		temps de présence sur le site		temps de production & indicateurs de prod							
Etre rapide	Selon l'intelligence	Protocole (+ ou - rapide)	Transfert (µcomp & informations) Intégration de cellules		Saturation des éléments et efficacité de l'apprentissage							
Etre flexible	Apte à l'évolution		Mobilité des cellules	Interfaces adaptées, temps de changement de production	Eléments constituants & logiciels interchangeables	interfaces adaptées						
Etre accessible matériellement	connectique (p.e. RJ45)	connectique (p.e. RJ45) ou wireless	connectique (e.g. RJ45) ou wireless (/ IEM)		constituants démontables, présence d'ouvertures		précision de position	précision de position	précision de position	localement ou déporté	gestion locale ou globale	ergonomie du "poste de télépilotage"
Etre de qualité	Mémoirisation de l'historique	Certification iso	Certification iso		Certification iso		Certification iso				Nuisance, pollution	
Etc.												

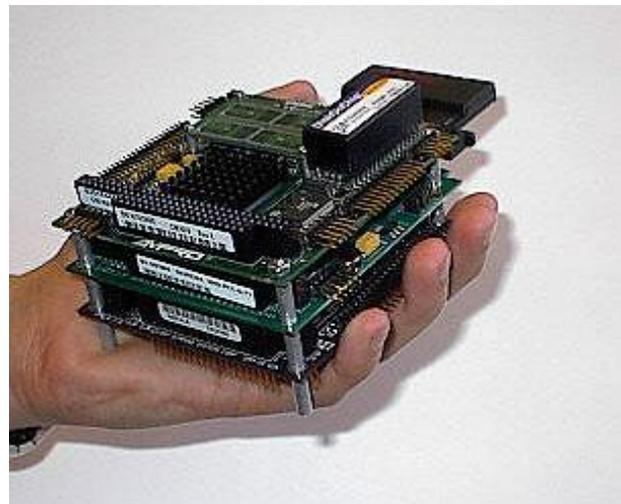
## 6.2 Annexe 2 : Les supports techniques disponibles

Le choix d'un système d'information physique, localement au niveau de chaque cellule, dépend fortement des avancées technologiques et de l'aptitude à l'intégration de ces technologies.

A ce jour, la solution la plus souple pour le développement d'un système d'information adapté s'appuie sur un ou plusieurs ordinateurs en réseau, afin de partager les tâches - vision, asservissement, supervision, IHM, gestion des connaissances, etc. -. L'interface utilisateur d'un ordinateur avec ses écrans, clavier, souris, joystick est directement accessible et ne nécessite pas particulièrement de grandes aptitudes techniques. La communication peut être confiée à diverses technologies que nous allons présenter ici de manière non exhaustive.

### Le PC embarqué tel que le PC/104

Un consortium a créé une norme d'ordinateur embarqué appelée PC/104. Son nom lui vient de la définition de son architecture autour d'un bus composé de deux connecteurs, l'un de 64 points, l'autre de 40, soit un total de 104 connections. Ainsi, tout s'organise autour d'une carte mère, d'un module d'E/S et d'un convertisseur A/N. Le bus, sa taille et sa consommation sont imposés, contrairement au micro-processeur qui peut varier d'un modèle à l'autre - même si la famille x86 est très présente -. Une telle architecture d'ordinateur débouche sur des applications non pas domestiques ou de bureautique, mais industrielles ou militaires pour acquérir des données puis les traiter relativement rapidement dans un contexte de contrôle-commande. La compacité de sa dimension - moins de 10x10 cm<sup>2</sup> - et l'aptitude à l'empilage de carte laisse augurer de possibles applications pour une micro-usine, compte tenu du concept de cellules de production modulaires de dimensions similaires.



6.1 – Vue d'un PC/104 avec triple empilage

### Carte avec OS temps réel

Il est impossible d'effectuer instantanément des opérations informatiques. Cependant lorsque l'exécution d'une commande est suffisamment rapide pour ne pas perturber la dynamique d'un processus physique contrôlé, on définit la notion de système temps réel.

Le respect de la contrainte temporelle est donc tout aussi essentiel que la justesse du résultat obtenu. Pour qu'un système temps réel soit bon, il ne s'agit pas uniquement qu'il fournisse un résultat de calcul exact, mais il doit délivrer ce résultat dans le temps qui lui est imparti. De tels systèmes d'exploitation, « operating system » - OS -, sont présents dans de multiples secteurs d'activités. La production industrielle, les contrôles de processus chimiques et énergétiques, la robotique ou encore l'aéronautique, en sont friands. Le monde économique tient également à ce que les places boursières travaillent à temps pour assurer une synchronisation des opérations financières.

Pour développer un système d'exploitation temps réel, il s'agit que chacun de ses composants soit suffisamment rapide pour que, vu du système piloté, le temps de réaction soit inférieur à son temps de réponse. Pour ce faire, aucune application informatique ne doit tendre à ralentir inopinément l'exécution de ses consœurs internes au noyau de l'OS.

### Microcontrôleur

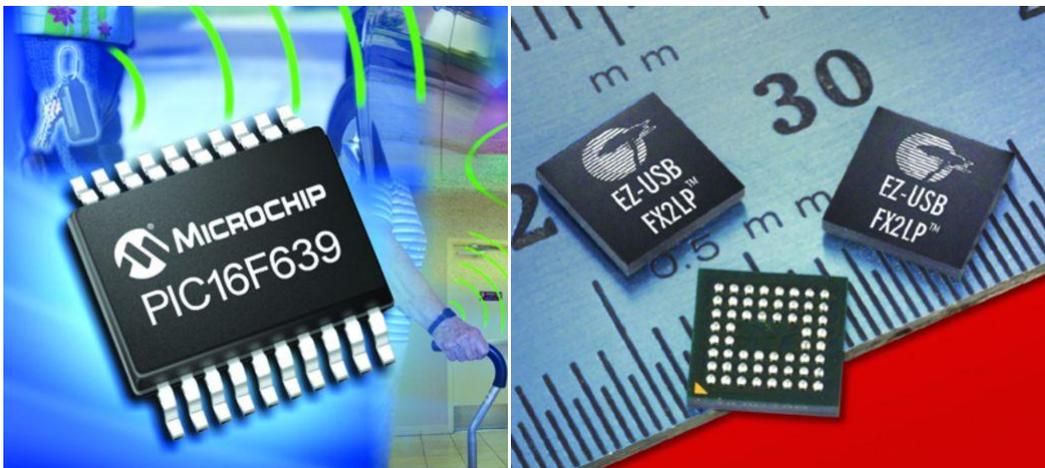
La partie matérielle qui accueille l'OS d'un automate est appelée microcontrôleur. Ce circuit intégré regroupe les composants, éléments essentiels à la constitution d'un ordinateur :

- le processeur qui va exécuter des instructions et traiter les données des programmes ;
- la mémoire morte, chargée de retenir les instructions formant le programme ;
- la mémoire vive qui évolue au gré des données ;
- quelques interfaces d'entrées-sorties - aussi appelées périphériques - ;

Un microcontrôleur intègre l'ensemble de ces constituants ; il est par conséquent moins gourmand en énergie et moins onéreux à la fabrication, mais il perd en rapidité d'exécution.

C'est principalement cette miniaturisation et cette intégration qui ont permis de démocratiser les systèmes électroniques autopilotés. Ce sont également ces propriétés qui justifient leur usage pour la micro-usine.

La vulgarisation de cette technologie a été fortement encouragée par la démocratisation de deux microcontrôleurs dans des applications pédagogiques de formation : Microchip a créé le « PIC » avec la série des 16Fxx et Freescale – anciennement Motorola - a développé son 68HC11, remplacé par les 68HC12 et 68HC08. Pour la micro-usine modulaire et une aptitude à être « plug and produce », la solution de la compact interface de chez Cypress EZ-USB FX2 de 5x5 mm<sup>2</sup> est très séduisante, et d'autant plus dans sa version LP – Low Power – compte-tenu de notre objectif énergétique.



6.2 – Vue de micro-contrôleurs

## FPGA

Un FPGA est un réseau programmable de portes logiques - Field-Programmable Gate Array -. La programmation intervient post-fabrication. Elle peut être définitive ou modifiée à souhait, via de nombreuses cellules logiques élémentaires assemblées selon le besoin. De tels circuits se retrouvent sous diverses appellations reconnaissables encore par les initiales PAL ou PLA - pour Programmable Logic Array -, PLD - pour Programmable Logic Device - parfois précédées de E ou C - pour Erasable ou Complex -. L'usage d'une appellation dépend principalement de la technologie adoptée : respectivement RAM pour les FPGA, FLASH pour les PLD, ou fusible pour les PAL.

Matériellement, l'architecture de certaines puces FPGA peut contenir de la mémoire, des fonctions d'horloge, ou encore des blocs DSP câblés - la technologie DSP est

détaillée dans le prochain paragraphe -. Ainsi les fonctionnalités particulières dont peuvent disposer certaines de ces puces sont :

- Un cœur de microprocesseur enfoui, dit hard core ;
- des mémoires supplémentaires souvent double-port et avec parfois un accès à la pile de type FIFO - First In First Out - ;
- des multiplieurs câblés ;
- des blocs multiplieur-accumulateur pour traitements DSP ;
- des blocs de resynchronisation ou synthèse d'horloges, dits PLL ;
- une reconfiguration partielle, y compris durant son fonctionnement - non-négligeable pour la micro-usine qui verra évoluer sa configuration -,
- un chiffrage des paramètres de configuration ;
- des liaisons mises en série à haut-débit des entrées-sorties grâce aux fonctions sérialiseurs / dé-sérialiseurs ;
- un contrôle numérique de l'impédance des entrées-sorties, supprimant ainsi une grande quantité de composants passifs sur la carte.

La constitution d'un bloc logique utilise habituellement une bascule - Flip-Flop en anglais- et une table de correspondance - LUT ou Look-Up-Table -. Cette LUT autorise l'implémentation d'équations logiques à quatre voire six entrées et une sortie. Cependant, il arrive que la LUT soit utilisée comme un multiplexeur, un registre à décalage voire une mémoire. La notion de registre consiste à retenir un état - logique séquentielle - ou à synchroniser des signaux - cas du pipeline -.

Une telle puce FPGA peut contenir quelques millions de blocs logiques. Ils sont connectés entre eux par une matrice de routage, configurable selon le besoin. Ainsi, le composant peut être reconfiguré à souhait, mais l'encombrement de cette fonction de routage est important sur le silicium et induit un coût élevé des FPGA. On utilise généralement l'adjectif « Manhattan » pour désigner la topologie du routage en référence aux rues du quartier de New-York qui se croisent perpendiculairement.

Compte-tenu de l'explosion de la quantité et de la densité de portes logiques qui n'autorise plus un routage manuel, un outil automatique de routage et placement a été développé. Il associe les ressources matérielles encore disponibles sur la puce et le schéma logique souhaité par le concepteur. Les résultats obtenus sont généralement satisfaisants en terme d'utilisation des ressources mais les

performances - déterminisme temporel - varient d'un routage à l'autre car elles dépendent de la longueur des liaisons inter-cellules.

Que ce soit pour le routage du circuit ou pour constituer les blocs logiques à interconnecter, les FPGA actuels utilisent principalement des cellules SRAM. Cette SRAM n'est autre que de la mémoire vive dite Statique - Static Random Access Memory – et elle utilise des bascules pour stocker les données. Mais la SRAM ne nécessite pas des rafraîchissements périodiques de son contenu, contrairement à la mémoire dynamique DRAM plus compacte en terme d'encombrement car composée d'un simple pico-condensateur et d'un transistor. Néanmoins, la SRAM doit être alimentée en permanence pour ne pas perdre définitivement les données mémorisées ; sa mémoire est dite volatile, tout comme pour la mémoire dynamique.

Puisque ce sont des mémoires volatiles qui enregistrent la configuration - le routage et les LUT -, alors le design du FPGA est obligatoirement sauvegardé dans une mémoire externe non volatile. Il s'agit souvent d'une mémoire Flash série, compatible avec le test de la carte à puce ainsi obtenue. Technologiquement, il arrive que la configuration soit enregistrée dans une EEPROM, supprimant ainsi l'usage d'une mémoire externe. Ce peut enfin être une technologie de configuration unique par anti-fusibles : une tension élevée « claque » un diélectrique, crée un contact et assure physiquement la programmation. Soulignons le fait que cette dernière technologie ne peut pas conduire à la reconfiguration du FPGA.

### 6.3 – Vue d'un FPGA de chez Altera et sa multitude de connecteurs



## DSP

Un DSP est un processeur de signal numérique ; Digital Signal Processor. Il s'agit d'un microprocesseur optimisé pour les calculs. Par conséquent, et cela justifie son appellation, son principal usage concerne le traitement numérique de signaux, le filtrage. A ce jour, l'usage des DSP se retrouve dans la plupart des appareils audio-vidéo.

L'architecture d'un tel processeur est optimisée pour permettre de complexes calculs, en un cycle d'horloge. Une autre fonctionnalité est celle de donner un accès aisé à un grand nombre d'entrées-sorties qu'elles soient numériques ou même analogiques. Une des principales fonctions disponibles dans un DSP est son usage pour des asservissements grâce à des calculs et filtrages : cette fonction consiste à multiplier

puis additionner et enfin stocker le résultat. Elle est d'ailleurs souvent appelée la fonction MAC. Contrainte à coordonner automatiquement divers éléments modulaires au sein des cellules de la micro-usine que nous développons, cette technologie est amenée à être mise en œuvre par nos développements temps réels.



#### 6.4 – Vue d'un DSP de chez Motorola et ses nombreux connecteurs

### Quid de la biologie ?

On estime à plus d'un dixième de téra - cent milliards - les neurones interconnectés dans la constitution du système nerveux humain. En comparaison, le cerveau des fourmis compte environ cinq cent mille neurones. Attention cependant car les neurones peuvent différer par leur forme et certaines caractéristiques. Ils se répartissent en quelques classes principales. Par ailleurs, il faut noter que la position des neurones dans le cerveau a aussi une incidence sur leur comportement.

Un neurone se compose des trois éléments suivants :

- le corps cellulaire ; il regroupe le noyau du neurone et une machine biochimique permettant la synthèse d'enzymes. Il inclut également d'autres molécules vitales pour la cellule. La forme du corps cellulaire est pyramidale ou sphérique, et il mesure quelques microns de diamètre ;
- les dendrites ; elles sont les récepteurs des signaux qui arrivent à un neurone. Elles se composent de fines extensions de forme tubulaire et qui s'agglomèrent au neurone. Les signaux envoyés au neurone sont captés par les dendrites. Leur longueur ne mesure que quelques dizaines de microns ;
- l'axone ; il conduit les signaux qui sortent du neurone. Il est plus long que les dendrites et son extrémité est ramifiée pour se relier aux dendrites des autres neurones. Sa longueur peut s'étaler de quelques millimètres à plusieurs mètres.

Techniquement, le neurone se comporte comme une entité polarisée, et l'information ne se transmet que dans l'unique sens des dendrites - en entrée - vers l'axone - en sortie -.

Une synapse se situe à la jonction entre deux neurones. On la trouve principalement entre l'axone d'un neurone et une dendrite d'un autre neurone. Elles peuvent aussi assurer des liaisons entre axones - axo-axonales -.

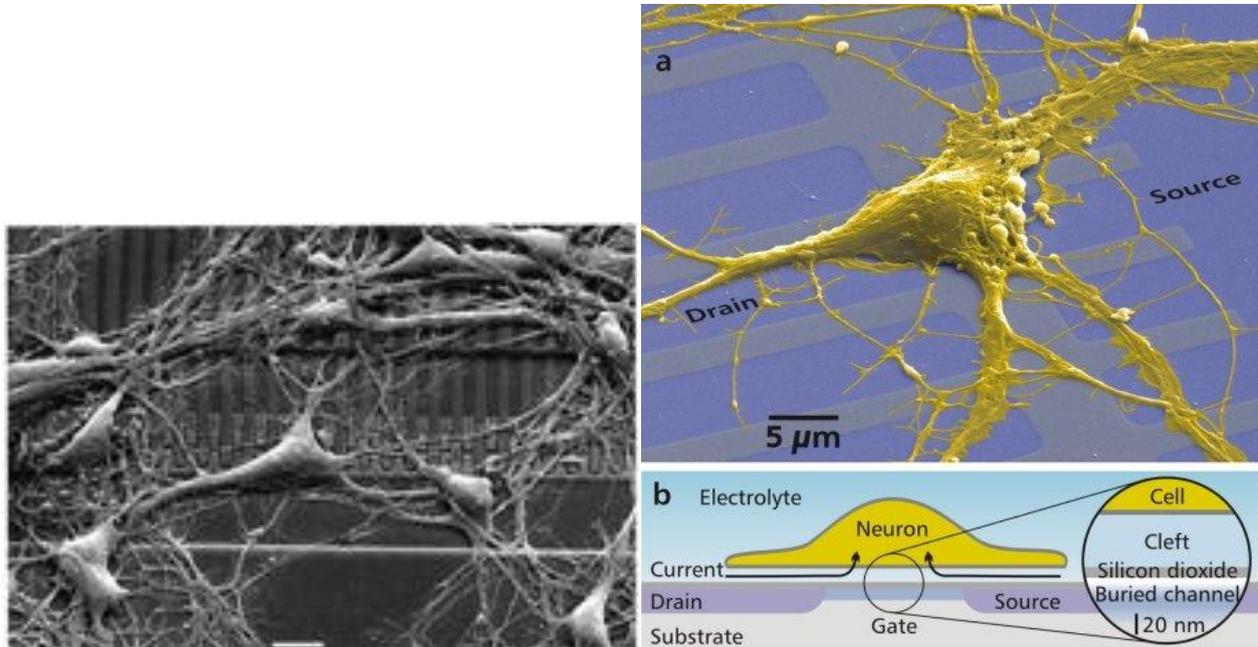
Ainsi les informations reçues par un neurone, en provenance d'autres neurones, sont perçues par ses dendrites. Les multiples informations décelées par les dendrites du neurone en question sont sommées et analysées dans le corps cellulaire. Grâce à un signal électrique, appelé potentiel d'action, le résultat de l'analyse suit alors l'axone dans sa longueur jusqu'à ses terminaisons synaptiques. Le signal arrivant ici, des vésicules synaptiques fusionnent avec la membrane cellulaire et autorisent la libération de neurotransmetteurs - médiateurs chimiques - dans la fente synaptique. La synapse ne permettant pas la transmission d'une information électrique, ce sont les neurotransmetteurs qui assurent le relais du passage des informations entre neurones, assurant une indépendance électrique un peu à la manière d'un opto-coupleur.

On rencontre deux catégories de neurotransmetteurs : les excitateurs et les inhibiteurs, qui autorisent ou interdisent à un nouvel influx nerveux de se propager. Les synapses, quant à elles, se modifient selon la répétition de leur activation ou non - leur histoire -. Elles ajustent ainsi leur fonctionnement et assurent une fonction mémoire qui, selon sa plasticité au passage des influx nerveux, va être à l'origine de mécanismes d'apprentissage.

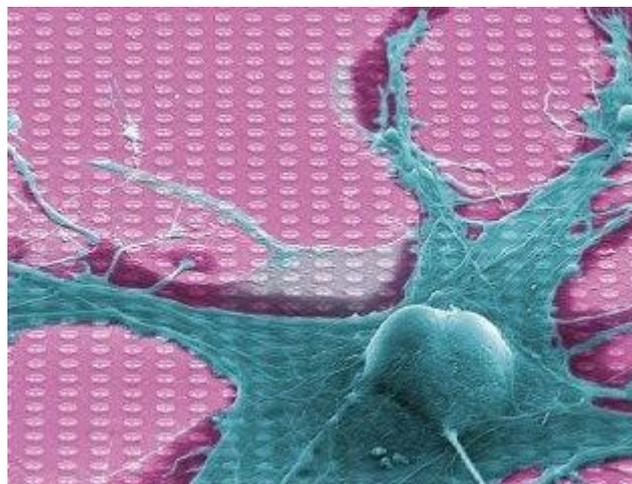
La différence majeure entre les fonctionnements d'un processeur et ceux d'un cerveau se situe au niveau de l'exécution des opérations en série pour le premier, et en parallèle pour le second. Ce parallélisme génère un gain de temps remarquable et donc une efficacité exceptionnelle au cerveau qui peut gérer simultanément un grand nombre de tâches, entre autres : déclencher plusieurs actions synchronisées, percevoir une sensation, éprouver des émotions, mémoriser, apprendre, décider, être attentif -en veille-, etc. Tout ceci, sans une grande consommation énergétique grâce à quelques régulations - en température et pression -, une alimentation équilibrée ainsi que de la motivation et du temps pour permettre un nouvel apprentissage.

En revanche, on observe que les principaux avantages de l'ordinateur face au cerveau manquent cruellement à l'espèce humaine pour être insensible à la fatigue, se réparer ou augmenter ses capacités par simple changement d'un composant, dupliquer des informations cryptées ou non.

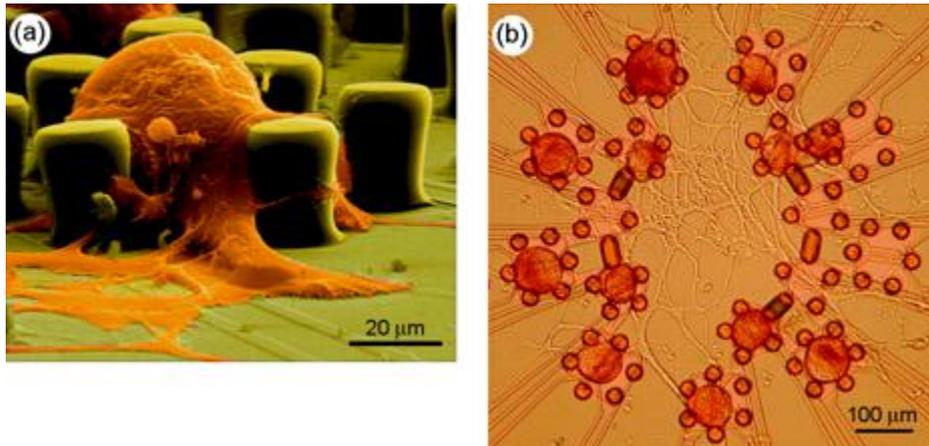
A l'heure actuelle, des bio-puces sont développées par l'équipe du Pr Peter Fromherz du laboratoire Max Planck [[Fro03](#)], mais leur finalité consiste plutôt en une assistance bionique suite à la perte d'une fonction biologique, par une sorte de prothèse intelligente.



6.5 - Neurones de rat cultivés sur un réseau de transistors en silicium recouverts de poly-L-lysine. P. Fromherz, Max-Planck-Institute for Biochemistry / The Journal of Neuroscience



6.6 - Neurone de limace - *Lymnaea stagnalis* - posé sur la neuropuce mise au point par Infineon : 16384 capteurs au mm<sup>2</sup> enregistrent tout signal électrique émis par des neurones vivants.



### 6.7 - Réseau de neurones mécaniquement stabilisé sur puce de silicium

(a) Micrographie électronique d'un neurone d'escargot immobilisé par un « piquet de clôture » sur un contact bi-routes après trois jours de culture.

(b) Micrographie d'un réseau avec des cellules neuronales organiques - taches sombres - sur un double cercle des contacts bi-routes avec les dendrites cultivées en zone centrale - filets lumineux -, après deux jours en culture.

Finalement, la précédente extrapolation d'une micro-usine immergée, voire basée sur la technologie du vivant, n'était que pseudo-délirante et il est fort probable, comme le propose Bruno Jacomy - page 3 -, qu'une communauté scientifique fasse la jonction entre ces deux remarquables domaines de la biologie et des microsystèmes de production, d'ici quelques décennies ou même années au regard du rythme effréné des innovations scientifiques !

- Souhaitons que cette course au progrès nous ramène à un juste équilibre -.

### 6.3 Annexe 3 : Modèles UML supplémentaires

Nous proposons dans cette annexe quelques diagrammes supplémentaires que nous n'avons pas jugés utile d'intégrer directement dans le corps du document afin de ne pas surcharger son assimilation.

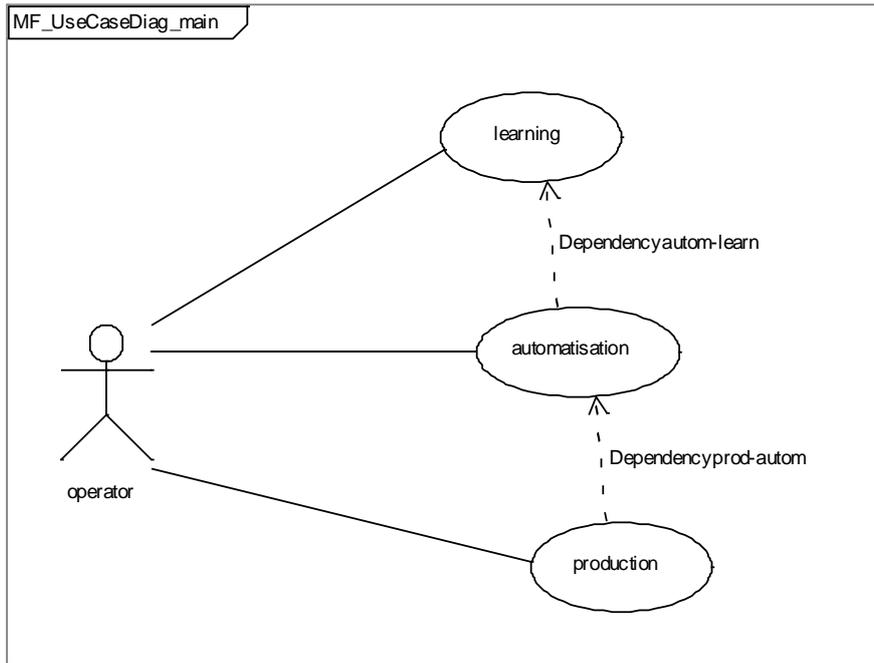
Le premier diagramme présenté permet un recensement des principaux cas relatifs à l'acquisition des spécifications de production (Fig 6.8).

Le second diagramme présente une vue générale des principales classes qui composent la classe de gestion de l'organisation (Fig 6.9).

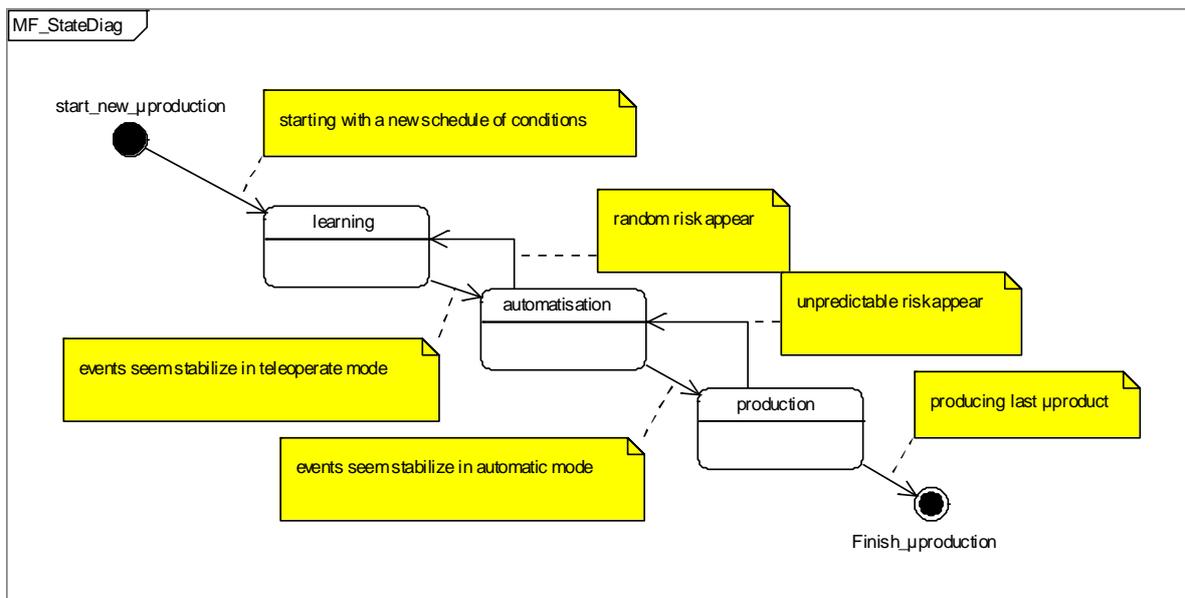
Un diagramme des classes (Fig 6.10) offre une description du système d'organisation, introduisant les opérations de base à satisfaire par le système d'information.

Enfin, le diagramme des classes (Fig 6.11) apporte une vue générale des principales classes de la micro-usine. Il donne par exemple une idée des attributs des classes associées au microproduit.

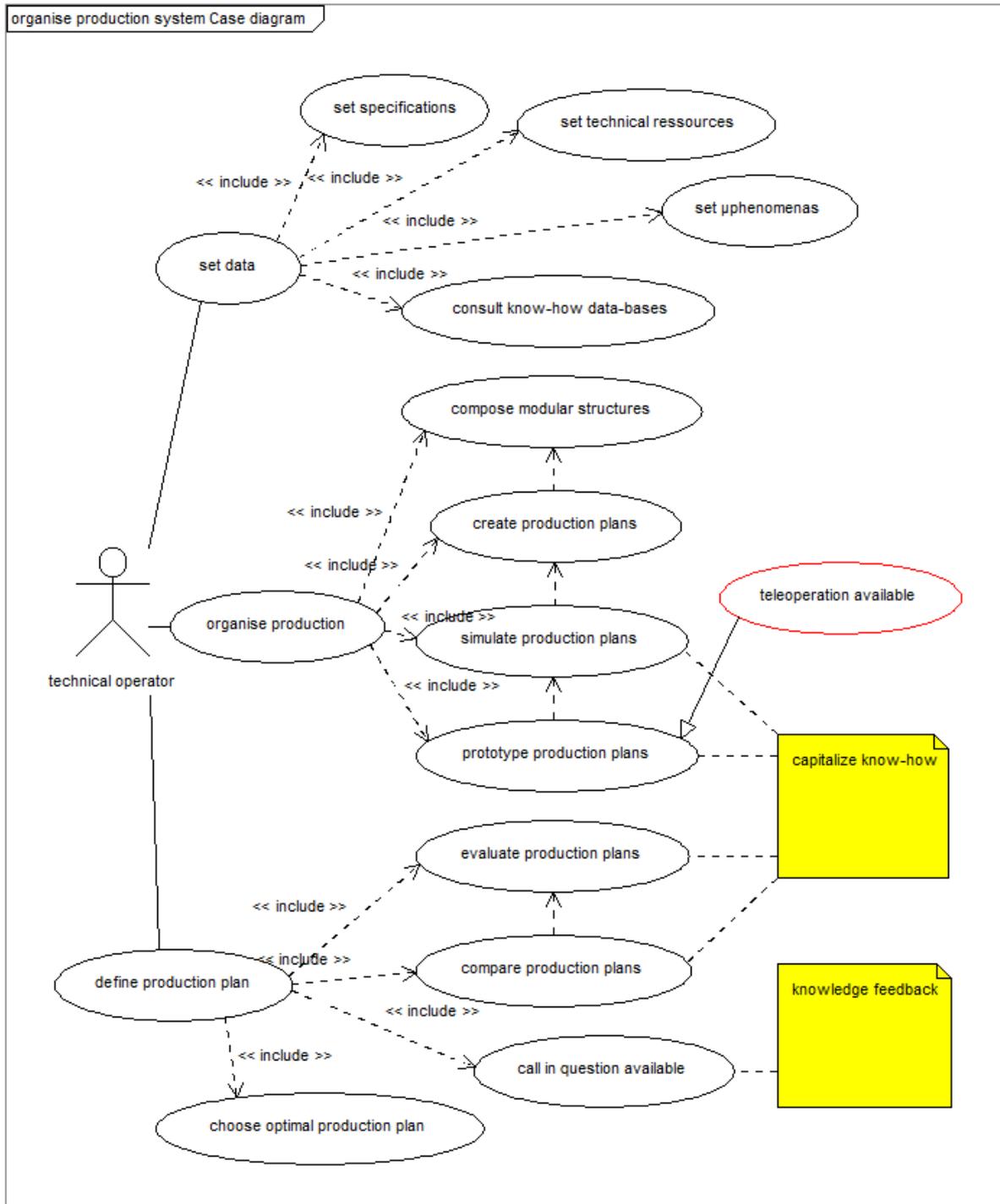
En outre, pour faciliter au lecteur l'accès à une vue globale de notre modèle UML, nous choisissons de reporter également dans cette annexe des duplicatas des modèles présentés au chapitre 3 - Définition du système d'information de la micro-usine -.



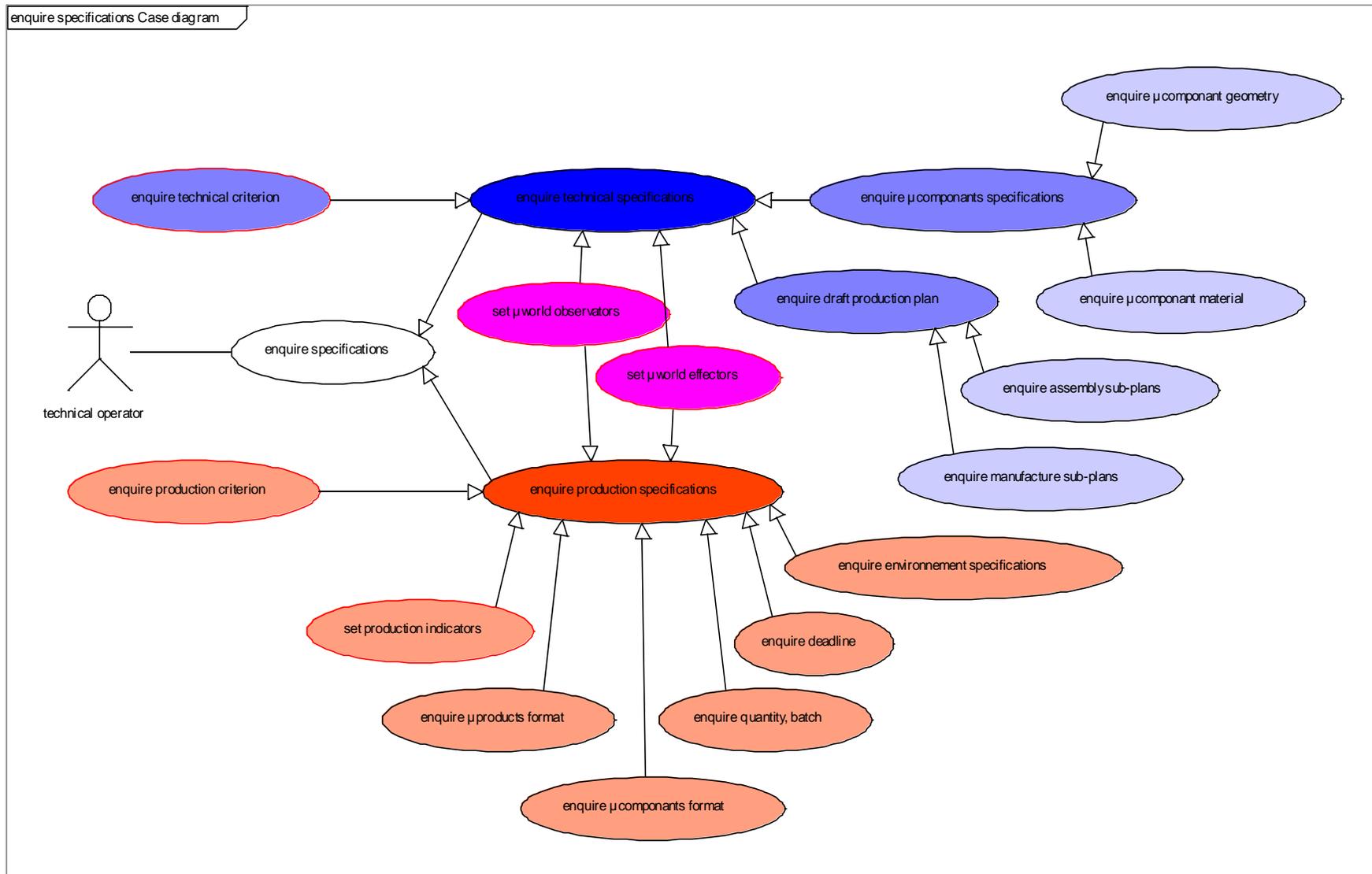
Duplicata Figure 3.9 - Diagramme principal des cas d'utilisation de la micro-usine



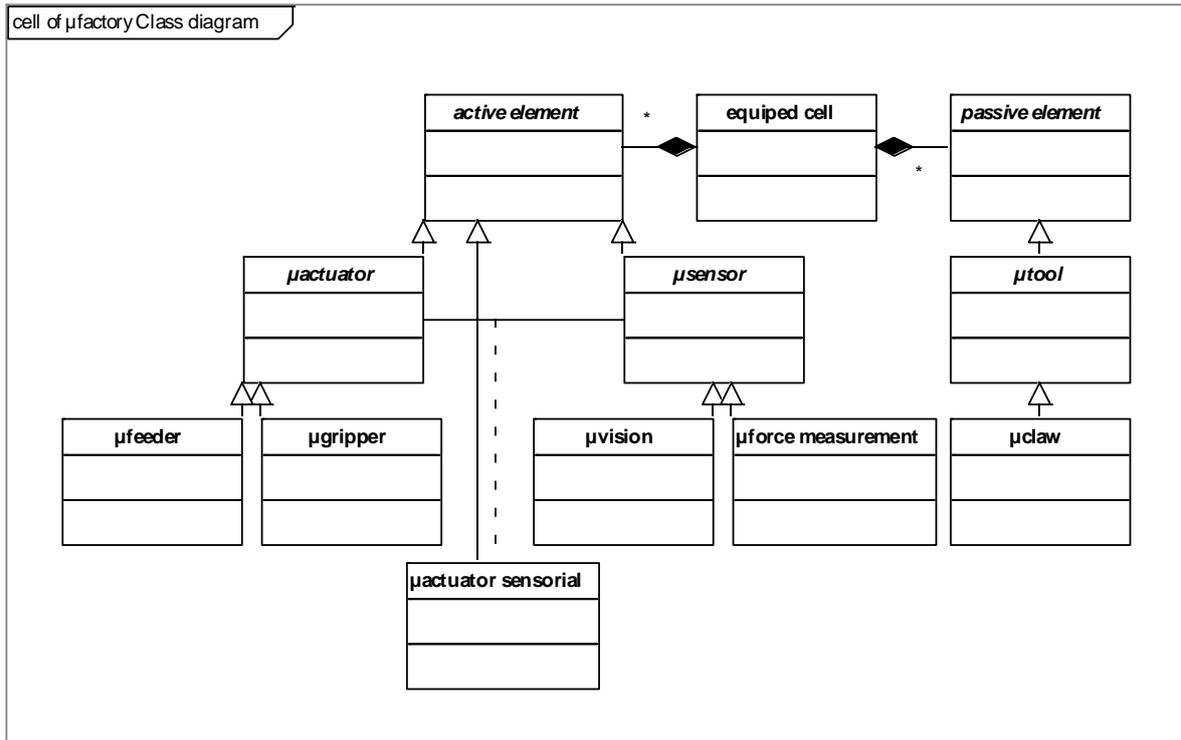
Duplicata Figure 3.10 - Diagramme d'état de la micro-usine par production



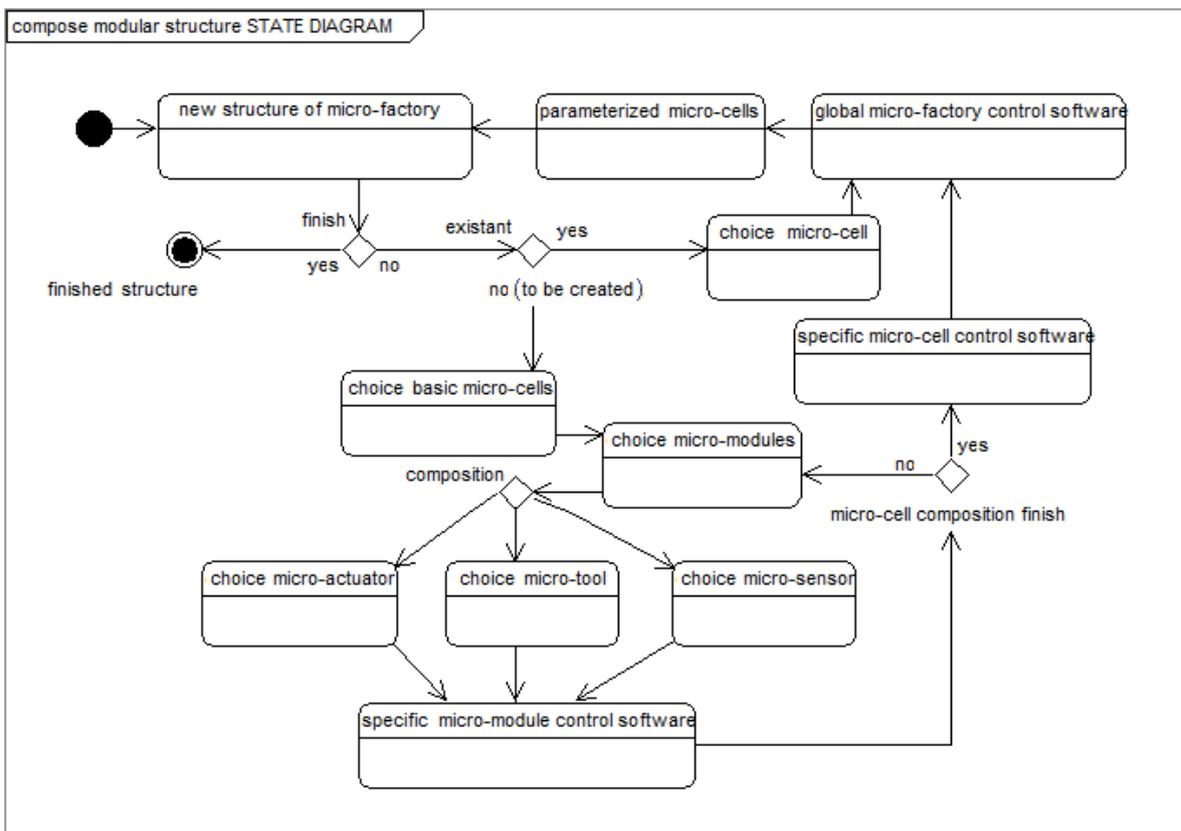
Duplicata Figure 3.11 - Diagramme des cas d'utilisation du système d'organisation de la production



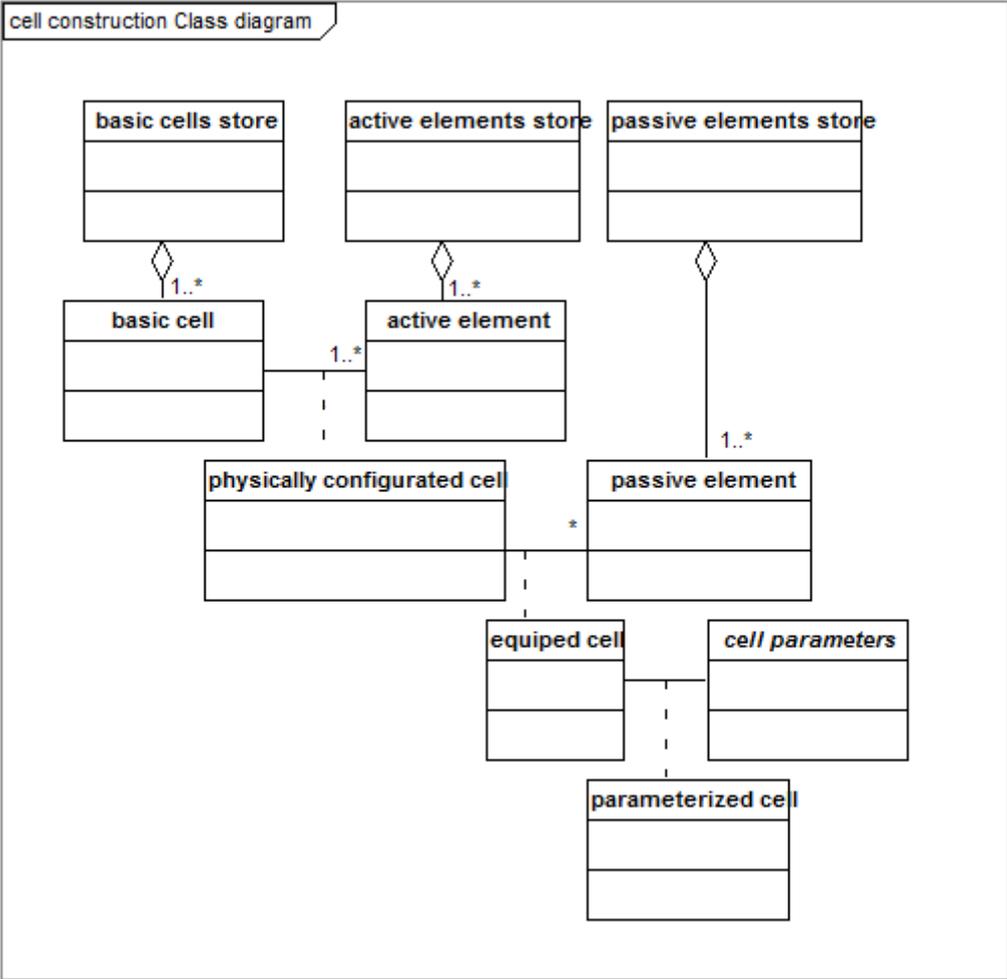
6.8 – Diagramme des cas relatifs à l'acquisition des spécifications de production



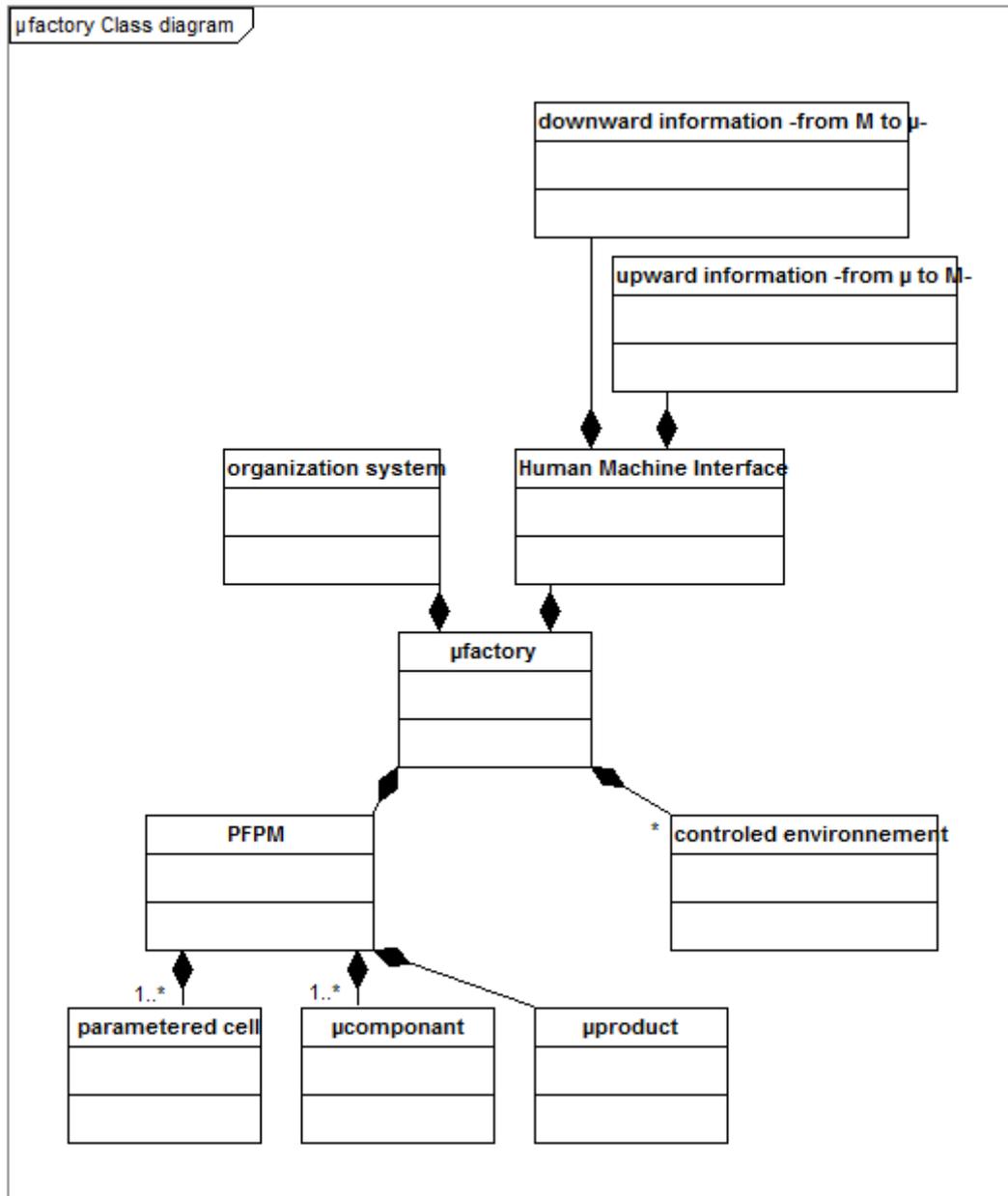
Duplicata Figure 3.14 - Diagramme des classes d'une cellule de micro-usine



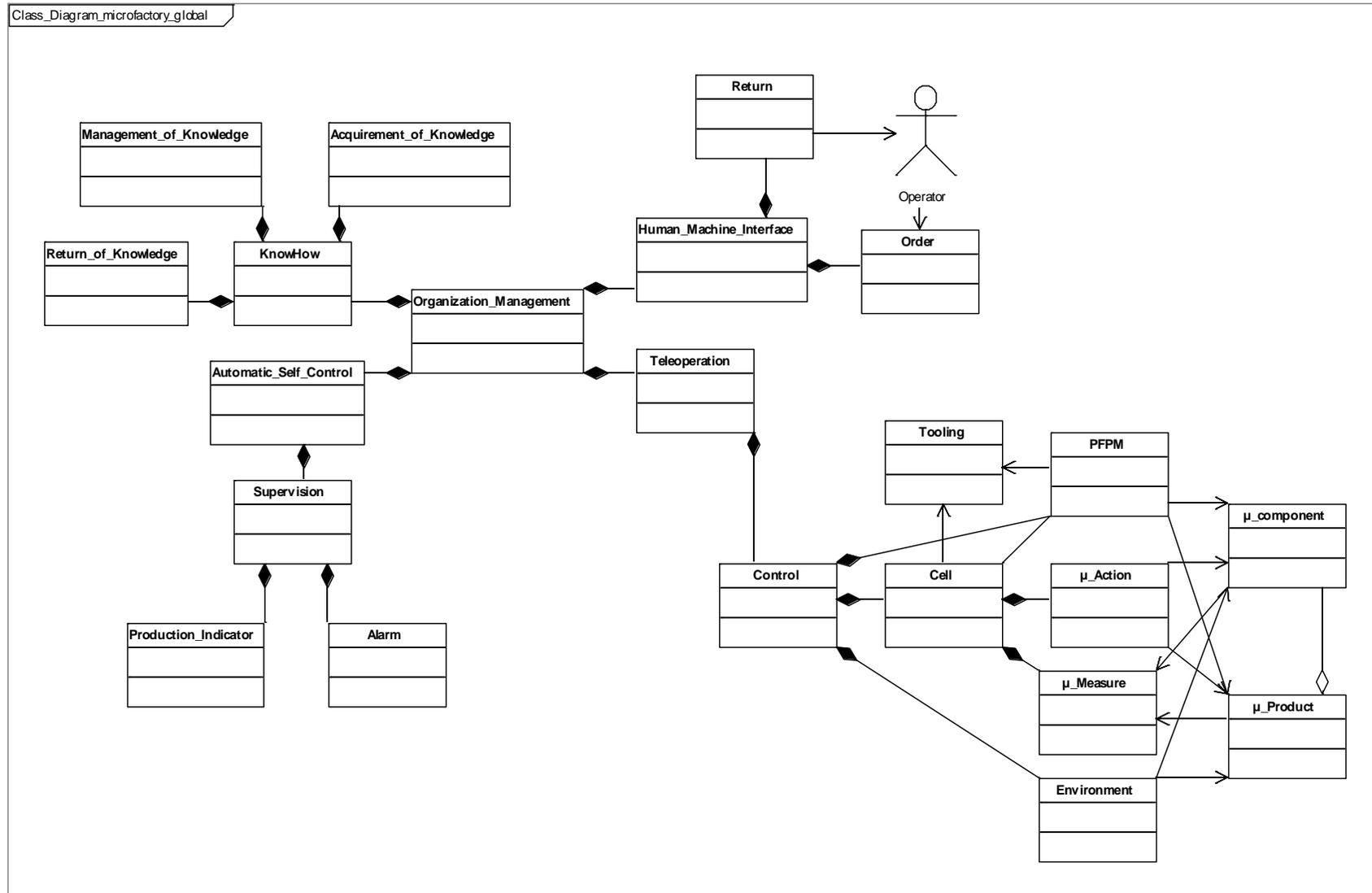
Duplicata Figure 3.18 - Diagramme d'états relatif à la composition d'une structure modulaire de production



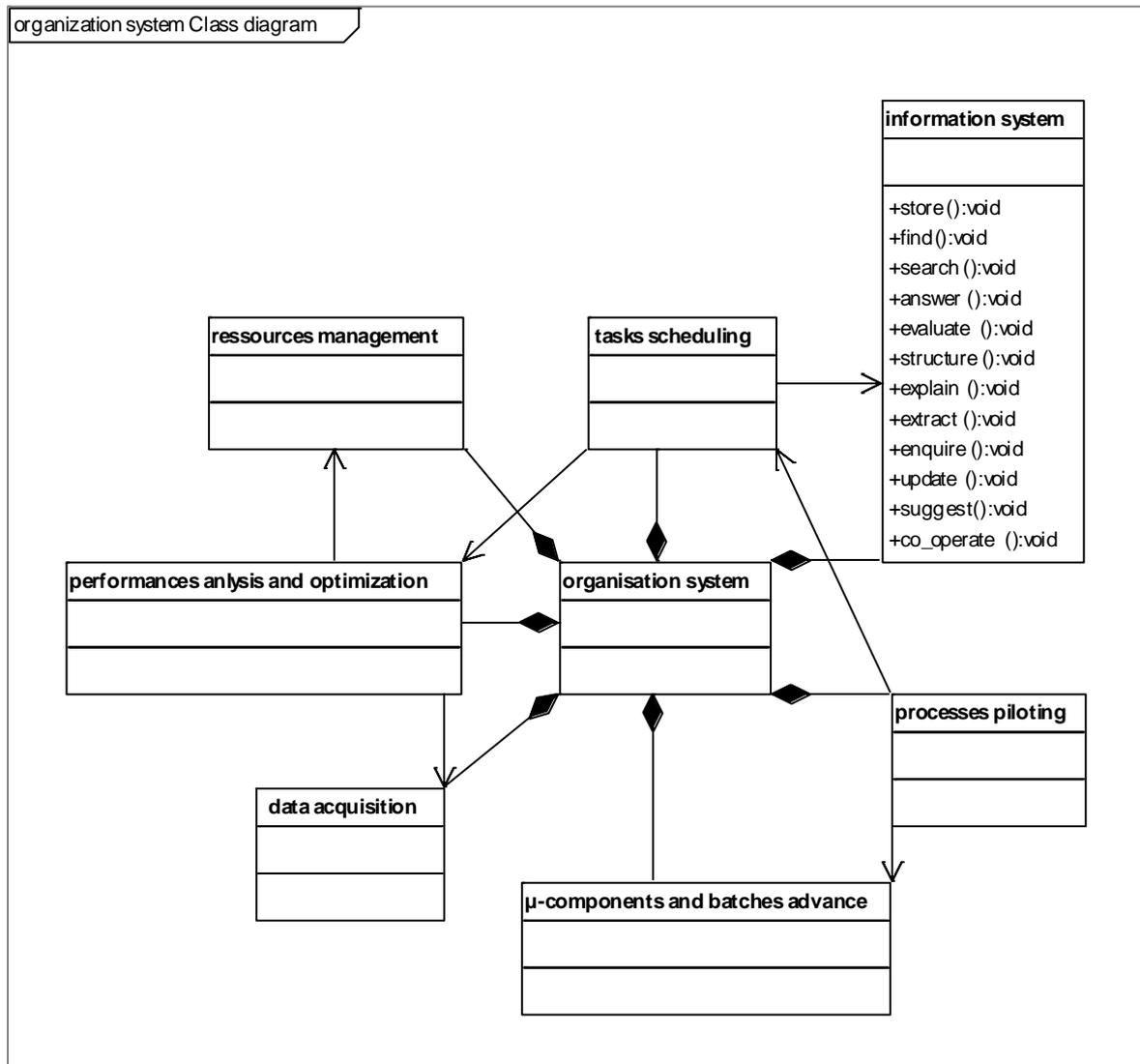
Duplicata Figure 3.17 - Diagramme des classes de construction d'une cellule



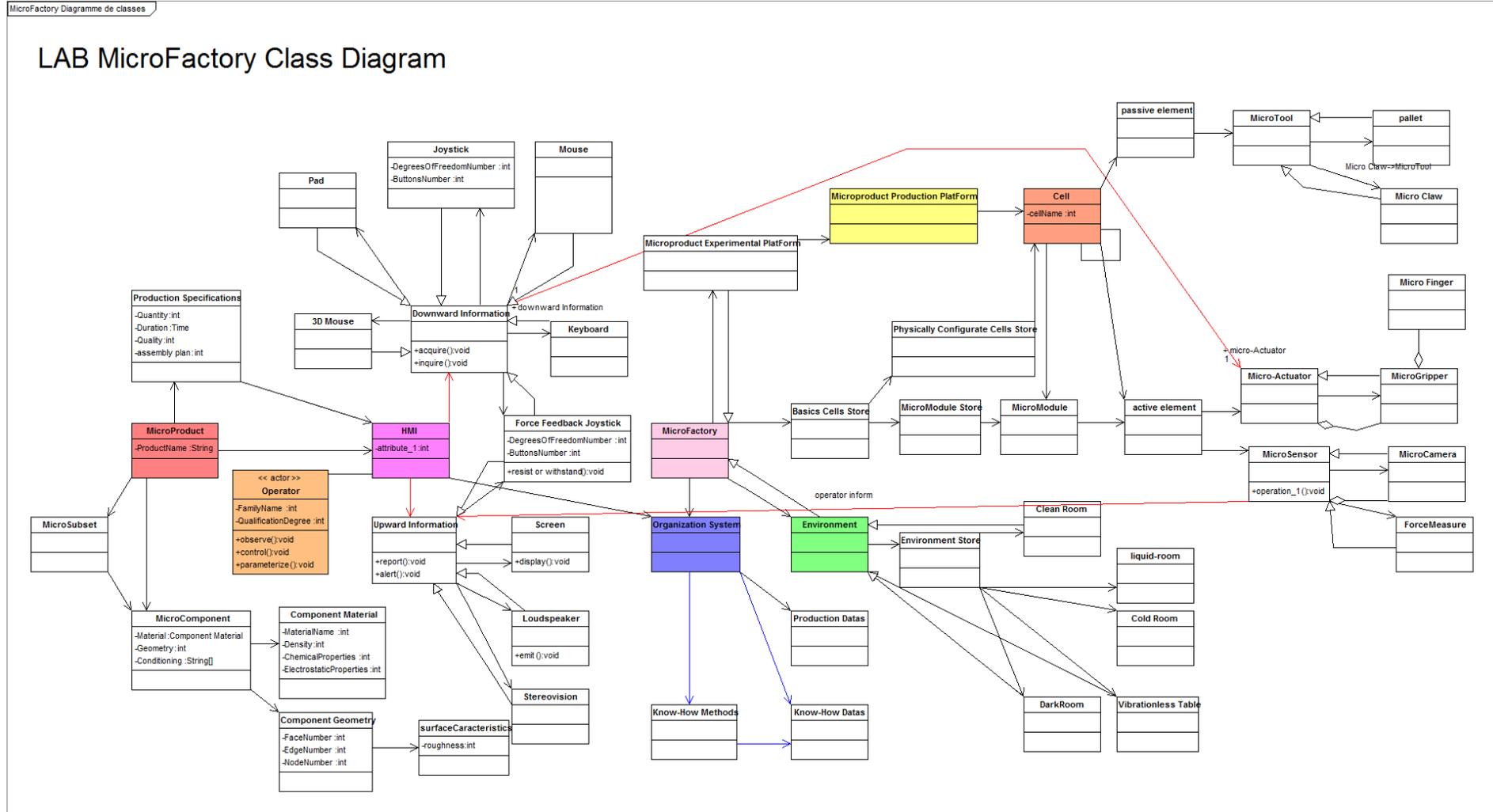
Duplicata Figure 3.25 - Diagramme global des classes de la micro-usine



6.9 – Vue générale des classes composant la gestion de l’organisation



6.10 – Diagramme des classes composant les opérations du système d’organisation



6.11 – Vue générale des principales classes de la micro-usine

## 6.4 Annexe 4 : Calcul des coefficients de la loi polynomiale des taux de progression de la connaissance

La courbe en cloche utilisée pour les taux de progression de la connaissance est une fonction polynomiale d'ordre six pour laquelle il s'agit de trouver les sept coefficients. La résolution du système d'équations à sept inconnues, compte-tenu des sept conditions aux limites, a requis l'utilisation d'un logiciel de calcul formel. Pour obtenir des valeurs de coefficients de dimension raisonnable, nous avons ramené la connaissance sur une échelle comprise dans l'intervalle [0 ;1] plutôt que [0 ;100] comme cela est le cas dans le simulateur PACE. Le détail est présenté ci-après

```

In[9]- y[x_] := a * x ^ 6 + b * x ^ 5 + c * x ^ 4 + d * x ^ 3 + e * x ^ 2;
In[9]- e1 = y[1] == 0
Out[9]- a + b + c + d + e == 0
In[10]- e2 = y'[1] == 0
Out[10]- 6 a + 5 b + 4 c + 3 d + 2 e == 0
In[11]- e3 = y[P] == monmax
Out[11]- e P2 + d P3 + c P4 + b P5 + a P6 == monmax
In[12]- e4 = y'[P] == 0
Out[12]- 2 e P + 3 d P2 + 4 c P3 + 5 b P4 + 6 a P5 == 0
In[13]- e5 = Integrate[y[t], {t, 0, 1}] == i
Out[13]-  $\frac{a}{7} + \frac{b}{6} + \frac{c}{5} + \frac{d}{4} + \frac{e}{3} == i$ 
In[14]- Factor[Solve[{e1, e2, e3, e4, e5}, {a, b, c, d, e}]]
Out[14]- { { a →
      ( 7 ( -monmax + 5 monmax P - 5 monmax P2 - 30 i P3 + 90 i P4 -
        90 i P5 + 30 i P6 ) ) / ( (-1 + P)3 P3 ( 2 - 7 P + 7 P2 ) ) ,
      b → - ( 6 ( -3 monmax + 13 monmax P - 7 monmax P2 - 70 i P3 -
        7 monmax P3 + 140 i P4 - 140 i P6 + 70 i P7 ) ) /
        ( (-1 + P)3 P3 ( 2 - 7 P + 7 P2 ) ) ,
      c → ( 15 ( -monmax + 3 monmax P + 3 monmax P2 - 14 i P3 -
        7 monmax P3 - 14 i P4 + 112 i P5 - 112 i P6 +
        14 i P7 + 14 i P8 ) ) / ( (-1 + P)3 P3 ( 2 - 7 P + 7 P2 ) ) ,
      d → - ( 4 ( -monmax - monmax P + 19 monmax P2 - 21 monmax P3 -
        105 i P4 + 210 i P5 - 210 i P7 + 105 i P8 ) ) /
        ( (-1 + P)3 P3 ( 2 - 7 P + 7 P2 ) ) ,
      e → ( 3 ( -2 monmax + 8 monmax P - 7 monmax P2 -
        70 i P4 + 210 i P5 - 210 i P6 + 70 i P7 ) ) /
        ( (-1 + P)3 P2 ( 2 - 7 P + 7 P2 ) ) } }

```