

Chapitre 1

Introduction à la simulation des systèmes de puissance

Ce chapitre présente le contexte de ce projet en commençant par un historique de la simulation des systèmes de puissance. Puis la problématique actuelle de la simulation numérique temps réel des systèmes de puissance est discutée et finalement l'apport du présent projet est présenté.

1.1 Historique de la simulation des systèmes de puissance

Depuis plus d'un siècle, la simulation des systèmes de puissance constitue un phénomène d'intérêt. Au début du 20^e siècle, les outils de simulation étaient limités à des méthodes analytiques et aux analyseurs de réseaux analogiques. Parmi les outils analytiques on compte diverses représentations et méthodes de calcul afin de rendre possible l'analyse de réseaux électriques d'envergure telles la notation phaseur et la représentation symétrique. Ces outils permettent de réduire l'étude d'un système polyphasé à l'analyse de phaseurs monophasés.

Les analyseurs analogiques sont utilisés pour simuler l'équivalent monophasé du système étudié. Ce dernier est représenté par un ensemble d'éléments discrets (résistances, condensateurs, inductances, etc.) assemblés pour modéliser les divers équipements que l'on retrouve dans les systèmes étudiés tels les transformateurs, les lignes de transport et les charges. Des sources alternatives ajustables en amplitude et en phase servent

d'alimentation pour le réseau équivalent. Les analyseurs analogiques servent principalement à l'étude de défaut en régime sinusoïdal permanent et à l'étude d'écoulement de puissance. Cependant ils ne peuvent fournir d'information sur le régime transitoire [26].

L'émergence d'équipement ayant des temps de réaction faibles a motivé le développement de la génération suivante de simulateurs. Les analyseurs de transitoire de réseaux ont été développés au milieu des années 50. Similaires à leurs prédécesseurs, ils représentent le système étudié à l'aide d'éléments discrets mais ils sont en mesure de fournir les informations nécessaires au développement et au test d'équipements rapides. Les tests sont effectués à des échelles de tension, de courant et de puissance plus faibles afin de faciliter la réalisation physique (ex. 735 kV est représenté par 100 V). Des modèles analogiques complets de machines et d'équipements complexes tels les convertisseurs de puissance ont été développés mais certains phénomènes ne peuvent être représentés à cause de la différence d'échelle de puissance et de dimensions physiques, particulièrement au niveau des non-linéarités magnétiques [28].

Les inconvénients liés aux analyseurs de transitoire (coûts d'opération, espace, entretien, changements de topologie longs et coûteux, etc.) ont motivé le développement des premiers simulateurs numériques à la fin des années 60. Le *ElectroMagnetic Transient Program* (EMTP), développé par Hermann Dommel, permet la simulation des systèmes de puissance en temps différé avec une largeur de bande limitée uniquement par le pas de calcul utilisé pour effectuer les simulations [6, 27]. Une vaste quantité de logiciels ont été développés en utilisant les algorithmes de Dommel. EMTP et ses dérivés sont utilisés pour produire des jeux de données propres à certaines situations. Par la suite, ces jeux de données sont utilisés pour générer les stimuli nécessaires pour tester la réponse de divers équipements.

Puisque les simulations sont effectuées en temps différé, n'importe quel ordinateur en mesure d'exécuter EMTP peut être utilisé pour effectuer la simulation. Le temps de calcul est proportionnel à la complexité du système simulé et inversement proportionnel à la longueur du pas de calcul et à la puissance de calcul de l'ordinateur utilisé.

Le besoin d'interaction entre le simulateur et l'équipement testé a poussé le développement de la seconde génération de simulateur numérique. Afin de tenir compte des réactions de l'équipement, la simulation est effectuée en temps réel et en boucle fermée (*Hardware In the Loop*, HIL). C'est-à-dire que les calculs et la communication entre le simulateur et l'équipement sont exécutés en un laps de temps égal ou inférieur au pas de calcul choisi. Par exemple, si on désire tester un contrôleur de convertisseur de puissance, le simulateur fournirait au contrôleur les tensions et courants nécessaires à son algorithme de commande tout en lisant de ce dernier les signaux de commande pour le convertisseur. Le simulateur, qui simule le convertisseur, ajustera la simulation en fonction des signaux de commande provenant du contrôleur. Au pas de calcul suivant, les nouvelles conditions d'opération seront envoyées au contrôleur. À toute fin pratique, si la précision de la simulation est adéquate, le contrôleur se comportera exactement comme s'il était réellement connecté à un convertisseur de puissance. Il est alors possible de valider son comportement et d'y apporter des modifications si les résultats ne sont pas satisfaisants.

Cependant les performances des engins de calcul utilisés limitent grandement la complexité des systèmes simulés ainsi que la modélisation de certains éléments nécessitant beaucoup de calculs (modèle complet de centrale électrique (système de vannes, turbine, alternateur et systèmes de régulation), électronique de puissance, etc.). Afin d'alléger le fardeau de calcul, certains éléments du système simulé étaient réalisés analogiquement, à l'instar des analyseurs analogiques et des analyseurs de transitoires, rendant ainsi possible la simulation en temps réel. On parle alors de simulateurs temps réel hybrides.

Au début des années 90, avec l'évolution des processeurs et des techniques de communication de données, les performances des engins de calcul ont progressé énormément : des ordinateurs monoprocesseurs utilisés pour les simulations en temps différé aux structures complexes de superordinateurs multiprocesseurs utilisées par Hypersim [21, 22 et 52], RTDS [23, 24 et 26] et Opal-RT [20 et 25] par exemple. Les simulateurs sont donc devenus totalement numériques, à l'exception de la circuiterie nécessaire à la communication avec l'équipement testé.

1.2 Problématique actuelle de la simulation numérique des systèmes de puissance

Tel que mentionné précédemment, la largeur du pas de calcul utilisé dans les algorithmes numériques dicte directement la largeur de bande représentable avec le simulateur. Ainsi l'augmentation des performances des engins de calcul a entraîné la diminution du pas de calcul. Aujourd'hui, la valeur standard pour simuler un système opérant à 60 Hz est d'environ 50 μ s. Cependant la simulation de phénomènes transitoires hautes fréquences, telle la simulation de dispositif d'électronique de puissance commutée à des fréquences de l'ordre des kHz, requiert un pas de calcul beaucoup plus faible, de l'ordre des microsecondes. Pour simuler ce genre de dispositifs tout en conservant un pas de calcul de 50 μ s, il faut utiliser un modèle moyen, qui fait abstraction des commutations, ou une méthode d'interpolation qui permet de tenir compte des commutations entre les pas de calcul.

Afin de représenter adéquatement les phénomènes hautes fréquences, un pas de calcul inférieur à 50 μ s est nécessaire. Cependant, pour le reste du système simulé, qui opère à basse fréquence, un tel pas de calcul est inutile. De plus, l'engin de calcul n'est pas nécessairement en mesure d'opérer en temps réel s'il simule tout le système avec un pas de calcul aussi faible. De plus, la limite inférieure du pas de calcul est généralement imposée par des contraintes temporelles de communication et de synchronisation provenant de l'architecture du calculateur utilisé. Cette limite est généralement de l'ordre de 20 μ s, rendant impossible la simulation avec des pas de calcul de l'ordre des microsecondes.

Afin de palier à ces limitations, la simulation à pas multiple est une approche intéressante telle qu'illustrée en [29]. Cette méthode consiste à scinder le réseau à simuler en deux parties, la lente ($< \sim 200$ Hz) et la rapide ($> \sim 200$ Hz), et de les simuler séparément à deux pas de calcul différents¹. Ainsi, un pas de calcul approprié pourrait être utilisé afin de maximiser la précision tout en gardant un l'effort de calcul acceptable pour chacune des parties.

¹ La limite de 200 Hz a été établie en fonction d'une résolution temporelle de 1% avec un pas de calcul de 50 μ s. Théoriquement, un tel pas de calcul permet de représenter des signaux de fréquence allant jusqu'à 10 kHz mais la résolution sera alors peu intéressante.

1.3 Description du projet de recherche

Ce mémoire est une étude de faisabilité de l'implémentation de la méthode à pas multiple à l'aide d'un *Field Programmable Gate Array* (FPGA) comme calculateur pour la partie rapide. La plateforme FPGA est configurée pour effectuer les calculs nécessaires pour la simulation d'un convertisseur de puissance triphasé avec un pas de calcul de 5 μ s pendant que le reste du réseau de puissance est simulé avec un engin de calcul conventionnel avec un pas de 50 μ s. Les apports de ce projet résident dans la méthode de simulation utilisée ainsi que dans la réalisation d'un simulateur temps réel sur FPGA.

• Méthode de simulation à pas multiple

Telle que présentée en [29], la méthode à pas multiple s'avère être une bonne solution pour augmenter la précision pour la simulation des dispositifs hautes fréquences de plus en plus utilisés dans les systèmes de puissance. Le présent projet se trouve à explorer cette approche pour une éventuelle implémentation dans les logiciels de simulation du Laboratoire de simulation de réseau de l'Institut de Recherche en Électricité du Québec (IREQ). Les avantages ainsi que les désavantages rencontrés résultant de cette méthode sont discutés au chapitre 5.

• Simulateur temps réel sur FPGA

L'engin de calcul utilisé en [29] pour implémenter la méthode à pas multiple consiste en une carte dédiée munie de deux processeurs très hautes performances ainsi que de plusieurs périphériques optimisant la communication entre les deux processeurs et le reste du simulateur. Une telle structure physique, quoique très performante, est très coûteuse en temps de développement et en argent. Afin de réduire ces deux aspects, ce projet est réalisé en utilisant des composantes commercialement disponibles (*Commercial Off The Shelf*, COTS), soit un ordinateur personnel et une carte de développement FPGA Amirix.

L'utilisation de FPGA pour la simulation des systèmes de puissance n'est pas nouvelle [53-54] mais elle demeure peu explorée. En [30] on présente l'utilisation d'un FPGA

comme engin de calcul pour un simulateur temps réel sans toutefois réaliser le dit simulateur. L'utilisation d'un FPGA est motivée par la nature « malléable » de ces puces, c'est-à-dire qu'elles peuvent être optimisées spécifiquement pour la tâche à accomplir, contrairement à un processeur ou un *Digital Signal Processor* (DSP) conventionnel. Cela implique que tous les registres, bus de communication et les mémoires ont exactement la taille nécessaire, ce qui maximise l'utilisation des ressources disponibles.

Généralement, un processeur conventionnel exécute séquentiellement un programme, qui est une suite d'instructions réalisant une tâche ou une certaine fonction. Pour exécuter une multiplication matricielle par exemple, chaque sous-produit doit être évalué séquentiellement ainsi que leur somme. Dans le cas d'un FPGA, il est possible d'exécuter toutes les multiplications simultanément et par la suite toutes les additions. Ce traitement parallèle permet d'effectuer les calculs nécessaires à la simulation temps réel beaucoup plus rapidement puisque ces derniers se composent principalement d'opérations mathématiques de base répétées à plusieurs reprises.

Cependant, les processeurs conventionnels sont généralement beaucoup plus précis puisqu'ils sont munis d'unités d'arithmétique et de logique traitant des nombres en virgule flottante de 32 ou de 64 bits. À l'instar de beaucoup d'éléments dans la conception sur FPGA, la précision utilisée à chaque étape du traitement doit être définie par le concepteur. La conception sur FPGA n'échappe pas à l'éternel compromis rapidité/précision/ressources utilisées. Il est impossible d'optimiser ces trois aspects en même temps : l'optimisation d'un de ces aspects se fait toujours au détriment des deux autres. De plus, les FPGA excellent au traitement de plusieurs flots de données indépendants et leur performance diminuent considérablement en fonction du nombre d'échange entre les flots.

Le présent mémoire se divise ainsi : le chapitre 2 présente les méthodes de simulation numérique des systèmes de puissance ainsi que la modélisation utilisée tandis que le troisième chapitre discute de la technologie FPGA ainsi que du développement de *System on a Chip* (SoC); le chapitre 4 illustre l'implémentation d'un simulateur temps réel

utilisant la méthode de simulation à pas multiple à l'aide d'un FPGA; le chapitre 5 présente les résultats obtenus par le simulateur temps réel implémenté et discute de la validité de ses résultats et finalement, le chapitre 6 termine ce mémoire en soulignant les points principaux et en présentant les possibilités futures de ce projet.