

Sommaire

Introduction générale.....	1
Chapitre I : la MSAP	
I.1. Introduction.....	3
I.2. Description de la machine synchrone.....	3
I.2.1. Stator.....	4
I.2.2. Rotor	5
I.2.2.1. Rotor à pôles saillants.....	5
I.2.2.2. Rotor à pôles lisses.....	5
I.3. Machine synchrone à aimants permanents (MSAP)	6
I.4. Avantages de la MSAP.....	7
I.5. Inconvénients de la MSAP.....	7
I.6. Domaines d'application de MSAP.....	8
I.7. Conclusion.....	8

Chapitre II : le dspic30f3010

I.1 Introduction.....	9
II.Présentation du DSPIC 30F3010.....	10
II.1. Brochage.....	10
II.2. description des différentes broches.....	11
II.2.1.A Entrées/Sorties.....	11
II.2.1.A.a. Entrée.....	11
II.2.1.A.b. Sorties.....	11
II.2.1.B. Timer	12
III.ADC.....	13
IV. PWM.....	15
V. UART.....	16
VI. Conclusion	18

Chapitre III : la Réalisation

III.1. Introduction	19
III.2. Présentation du sujet	20
III.3. Description de la carte	21
III.3.1 Transistors IGBT	21
III.3.2. Régulateur S812	21
III.3.3. Microcontrôleur dspic30f3010	22
III.3.3.1. Programme	22
III.3.4. Drivers ir2110	24
III.5. MOSFET irf530n	26
IV. Etude structurelle	28
IV.1. schéma isis	29
IV.2. Photo de la plaque	30
V. Conclusion.....	31

Conclusion générale	32
Annexe.....	33
Bibliographie	56

Liste des figures :

Figure I.1: Présentation des différentes technologies de rotor.....	5
Figure I.2: représente la machine synchrone avec différentes structures du rotor.....	6
Figure II.1 schéma synoptique de la chaîne de conversion d'énergie....	10
Figure II.2 :Schéma de brochage du dspic 30F3010.....	11
Figure II.3 :Schémas bloc des portes du DSPIC.....	12
Figure II.4 : schémas général du Timer.....	13
Figure II.5 : Schémas bloc du fonctionnement de l'ADC	14
Figure II.6 : Schémas bloc du fonctionnement de la PWM.....	15
Figure II.7 :alignement centre de la PWM.....	16
Figure II.8 : Bloc de transmission dans l UART.....	16
Figure II.9 Schéma d'un transmetteur dans l'UART.....	17
Figure II.10 : Schéma d'un récepteur dans l'UART.....	17
Figure III.1 : Schéma bloc complet du système.....	19
Figure III.2 :plage de fonctionnement de chaque interrupteur	20
Figure III.3 :le régulateur de tension S812.....	21
Figure III.4 : le IR2110.....	25
Figure III.5: schéma de drivers avec 6 mosfet.....	26
Figure III.6 :le IRF530n.....	26
Figure III.7 :le symbole du IRF530n.....	26
Figure III.8 :onduleur triphasé avec mosfet	28
Figure III.9 : schéma ISIS du système	29
Figure III.10 :la photo de la plaque.....	30

Symbole

ω : La pulsation des courants statoriques [rad / s].

p : Le nombre de pair de pôles de la machine

Ω : La vitesse de rotation de la machine [rad / s].

MLI : modulation de largeur d'impulsion .

MSAP : machine synchrone a aimant permanent

Introduction générale

Dans les années passées le moteur à courant continu (MCC) était le moteur le plus utilisé grâce à son avantage (facile à commander) mais le grand inconvénient est la présence du système balais collecteur ce qui provoque une limitation et diminution de la puissance et la difficulté de maintenance .

Le développement effectif de l'électronique de puissance a obligé les industries à s'orienter vers l'utilisation des machines à courant alternatif pour profiter de leurs avantages (flexibilité de variation de vitesse et la stabilité de fonctionnement)

Pour commander des machines électriques ou des dispositifs d'électronique de puissance (onduleur, hacheur, convertisseur matriciel), il faut un microcontrôleur qui a des sorties MLI ou PWM, des entrées analogiques (ADC) pour la mesure des courants, des entrées/sorties logiques, une grande capacité de calcul, un système de gestion des interruptions...

Le microcontrôleur va venir commander un amplificateur (onduleur ou hacheur) afin d'alimenter l'actionneur (moteur) convenablement et entraîner la charge

Le dsPIC 30F3010 est un microcontrôleur 16 bits à noyau DSP. Il peut faire des calculs au rythme soutenu de 30 MIPS et dispose de sortie MLI, d'un convertisseur analogique, d'une UART, d'un Watchdog, d'entrées / sorties logiques, de la programmation in situ (sans avoir à le déplacer vers un programmeur)...

Notre projet consiste à concevoir une partie de puissance qui permet de mettre en forme l'énergie provenant d'une source pour faire fonctionner un moteur synchrone. Cette carte est connectée en entrée à une source qui fournit la puissance, et à une partie de commande composée essentiellement d'un microcontrôleur, qui fournit les signaux nécessaires au contrôle de la partie de puissance. En sortie nous avons un moteur synchrone triphasé.

Pour cela on a divisé notre travail en trois chapitres :

- 1) Dans le premier chapitre on donnera une introduction sur les machines synchrones et plus précisément sur les machines synchrones à aimant permanent(MSAP), sa description ses domaines d'application, ses avantages et inconvénients.
- 2) Dans le deuxième chapitre, on présentera le microcontrôleur utilisé à savoir le dspic 30F3010, son brochage.
- 3) Le troisième chapitre sera consacré à la réalisation de la carte de commande.
- 4) Et on terminera par une conclusion générale et des perspectives.

I.1. Introduction

Dans les années passées le moteur à courant continu (MCC) était le moteur le plus utilisé grâce à son avantage (facile à commander) mais le grand inconvénient est la présence du système balais collecteur ce qui provoque une limitation et diminution de la puissance et la difficulté de maintenance.

Le développement effectif de l'électronique de puissance a obligé les industries à s'orienter vers l'utilisation des machines à courant alternatif pour profiter de leurs avantages (flexibilité de variation de vitesse et la stabilité de fonctionnement)

Dans ce chapitre on va faire la description de la machine synchrone à aimant permanent pour mieux comprendre son comportement.

I.2. Description de la machine synchrone

La machine synchrone se compose d'une partie tournante, le rotor, et d'une partie fixe, le stator. Le rotor peut se composer d'aimants permanents ou être constitué d'un bobinage alimenté en courant continu et d'un circuit magnétique (électro-aimant).

Pour produire du courant, on utilise une force extérieure pour faire tourner le rotor : son champ magnétique, en tournant, induit un courant électrique alternatif dans les bobines du stator. La vitesse de ce champ tournant est appelée « vitesse de synchronisme ».

Il n'est pas possible de faire démarrer correctement, sans aide extérieure, une machine synchrone en connectant ses enroulements statorique directement sur un réseau alternatif.

Si l'on n'entraîne pas le rotor par une force extérieure, il est possible de la faire tourner en alimentant ses enroulements statorique par un courant alternatif dont la fréquence augmente progressivement de zéro à la fréquence de synchronisme et en faisant en sorte que la tension aux bornes des enroulements soit proportionnelle à la

fréquence. Sa vitesse de synchronisme sera directement liée à la fréquence de l'alimentation électrique.

Un autre moyen de réaliser l'autopilotage de la machine, c'est-à-dire de maintenir l'orthogonalité du flux magnétique rotorique par rapport au flux statorique, par exemple, en disposant sur son axe un capteur qui délivre une information de la position du rotor. Cette information est traitée par un convertisseur électronique qui fournit le courant statorique à la machine, en phase avec sa force contre-électromotrice

I.2.1. Stator

La machine synchrone triphasée comporte un stator fixe et un rotor mobile de l'axe de symétrie de la machine. Dans les encoches régulièrement réparties sur la face interne du stator ou sont logés trois enroulements identiques, à p paires de pôles ; leurs axes sont distants entre eux d'un angle électrique égal à $2\pi/3$.

La vitesse de rotation du champ tournant est proportionnelle au nombre de pôles de la machine et à la pulsation des courants statoriques [5].

$$\Omega = \frac{\omega}{p} \quad \text{I. 1}$$

Avec :

ω : La pulsation des courants statoriques [rad / s].

p : Le nombre de paires de pôles de la machine

Ω : La vitesse de rotation de la machine [rad / s].

I.2.2. Rotor

La structure électrique du rotor est réalisée par un enroulement monophasé excité en courant continu. La roue polaire est à pôles lisses ou à pôles saillants.

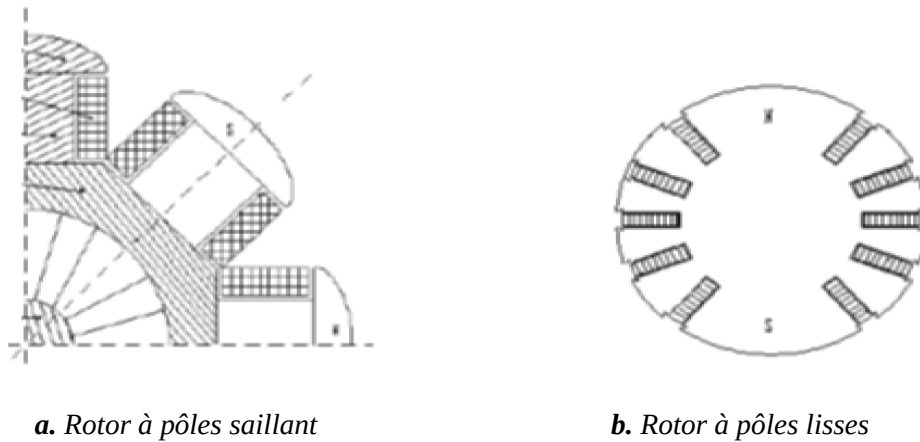


Figure I.1 Présentation des différentes technologies de rotor

I.2.2.1. Rotor à pôles saillants

- ❖ Souvent plusieurs paires de pôles ($p \gg 1$), C'est le rotor seul qui présente des saillances.
- ❖ Les pôles saillants conviennent pour les alternateurs lents (centrales hydrauliques, par exemple centrales de pompage) car ils permettent une construction avec un grand nombre de pôles.
- ❖ Forme souvent aplatie. Exemple : pour un alternateur de 100 MVA 300 t/m : rotor de 5 m de diamètre et 1 m de longueur axiale).

I.2.2.2. Rotor à pôles lisses

- ❖ La répartition des encoches permet d'obtenir un champ sinusoïdal.
- ❖ Ce sont les rotors utilisés dans les alternateurs des centrales thermiques (nucléaires, gaz, mazout, charbon).
- ❖ Ordre de grandeur pour un alternateur de 100 MVA 3000 t/m : rotor de 1 m de diamètre et 5 m de longueur axiale

I.3. Machine synchrone à aimants permanents (MSAP)

La machine synchrone à aimants permanents (MSAP) présente un stator semblable au stator de toutes les machines électriques triphasées. Le changement du bobinage rotorique par des aimants permanents apporte beaucoup de simplicité comme l'élimination des ballais (donc les pertes rotoriques).

Cependant, le flux rotorique n'est plus commandable. Selon la structure du rotor utilisé nous pouvons distinguer les différents types de machines synchrones à aimants permanents : machines à pôles lisses (aimants collés), et machines à pôles saillants (aimants enterrés ou à concentration de flux). La figure (I.2) représente la machine synchrone avec différentes structures du rotor.

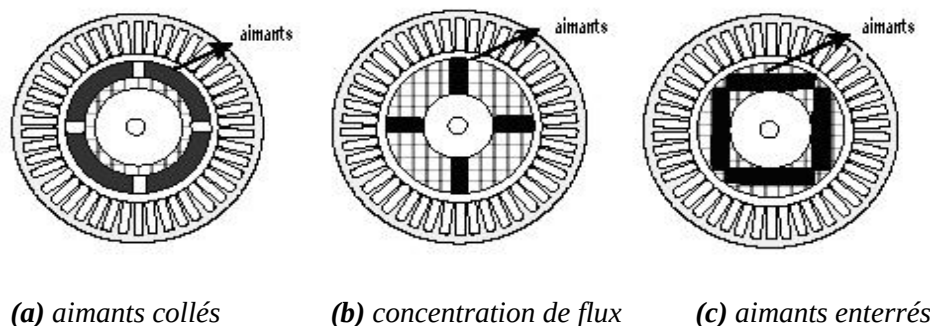


Figure (I.2) représente la machine synchrone avec différentes structures du rotor.

La figure (I.2.a) montre les aimants permanents collés sur la surface cylindrique du moteur (pôle lisse) dans ce cas, les aimants sont magnétisés dans le sens radial.

Le principal intérêt réside dans la simplicité de sa réalisation, car l'inductance de l'induit est pratiquement constante.

Dans le cas des machines à concentration de flux les aimants sont aussi magnétisés dans le sens radial comme le montre la figure (I.2.b).

Une autre structure de rotor possible est montrée à la figure (I.2.c), consiste à enterrer les aimants dans le rotor, dans ce cas ils sont magnétisés tangentiellement. Pour ces types de machines, la variation de la réluctance provenant de l'anisotropie du

rotor contribue à la production d'ondulations de couple et nécessite donc une commande plus complexe pour la piloter.

I.4. Avantages de la MSAP

La machine synchrone a beaucoup d'avantage par rapport aux autres types de machine .Parmi ces avantages on peut citer :

- ✓ Meilleure caractéristique thermique la localisation des pertes fers et joules au stator simplifie le refroidissement de la machine
- ✓ Pas de contacts glissants.
- ✓ Rendement et facteur de puissance élevés.
- ✓ Pas de courant d'excitation.
- ✓ Une capacité de fonctionnement avec une grande vitesse
- ✓ Puissance massique élevée.

I.5. Inconvénients de la MSAP

Parmi les inconvénients de la MSAP on cite :

- ✓ Coût de la machine élevé
- ✓ Les vibrations et les chocs influent sur la structure de la machine
- ✓ Pertes par courant de Foucault dans les aimants.

I.6. Domaines d'application de MSAP

C'est ainsi que le moteur synchrone peut être très utile dans de nombreuses applications, comme :

- les équipements domestiques (machine à laver le linge).
- les automobiles.

- les équipements de technologie de l'information (DVD drives).
- les outils électriques, jouets, système de vision et ses équipements.
- les équipements de soins médicaux et de santé (fraise de dentiste).
- les servomoteurs.
- les applications robotiques.
- la propulsion des véhicules électriques et la propulsion des sous-marins.
- les machines-outils.
- les applications de l'énergie de l'éolienne.

I.7. Conclusion

Dans ce chapitre, on a discuté sur les machines synchrones et plus précisément la MSAP, sa description ainsi que ses avantages et inconvénients.

On peut distinguer quatre types de machine synchrone [7] :

- ❖ MS à rotor bobiné et pôles saillants ($L_d > L_q$).
- ❖ MS à rotor bobiné et entrefer lisse ($L_d = L_q$).
- ❖ MSAP enterrés au rotor ($L_d < L_q$) (possibilité de vitesse de rotation élevées).
- ❖ MSAP montés en surface du rotor sans pièces polaires (grand entrefer) ($L_d = L_q$)

II.1. Introduction :

Pour commander des machines électriques ou des dispositifs d'électronique de puissance (onduleur, hacheur, convertisseur matriciel), il faut un microcontrôleur qui a des sorties MLI ou PWM, des entrées analogiques (ADC) pour la mesure des courants, des entrées/sorties logiques, une grande capacité de calcul, un système de gestion des interruptions...

Ce microcontrôleur va venir commander un convertisseur (onduleur ou hacheur) afin d'alimenter l'actionneur (moteur) convenablement et entraîner la charge (Figure II.1).

L'amplificateur puise son énergie d'une source qui peut être une batterie, dans le cas d'un système embarqué, ou un redresseur et un condensateur de filtrage, dans le cas d'un système alimenté par une source fixe triphasée.

La charge peut être réversible en puissance et peut donc renvoyer de l'énergie. Le moteur bascule naturellement en fonctionnement en génératrice mais il faut que l'amplificateur et la source primaire d'énergie soient réversibles afin de faire remonter l'énergie ainsi générée.

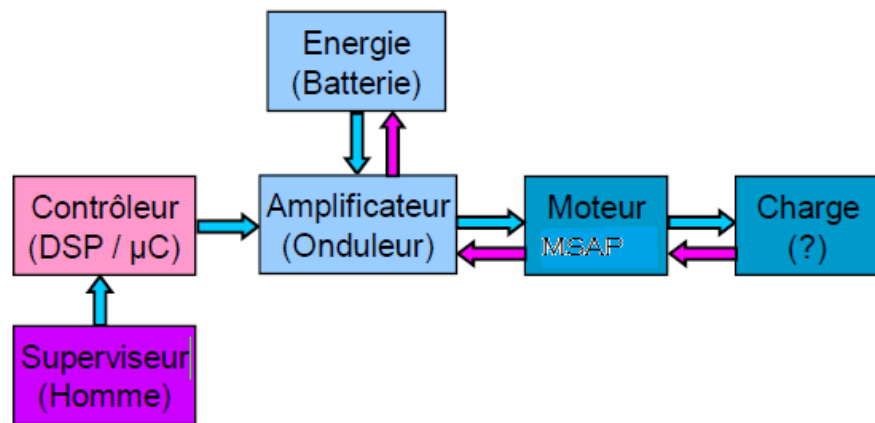


Figure II.1 schéma synoptique de la chaîne de conversion d'énergie

II.2.Présentation du DSPIC 30F3010

Le dspic 30F3010 est un microcontrôleur 16 bits à noyau DSP . Il peut faire des calculs au rythme soutenu de 30 MIPS et dispose de sortie MLI, d'un convertisseur analogique, d'une UART, d'un Watchdog, d'entrées / sorties logiques, de la programmation in situ (sans avoir à le déplacer vers un programmeur)...

II.3 Brochage

Le brochage du dspic est représenté en (Figure II. 2).

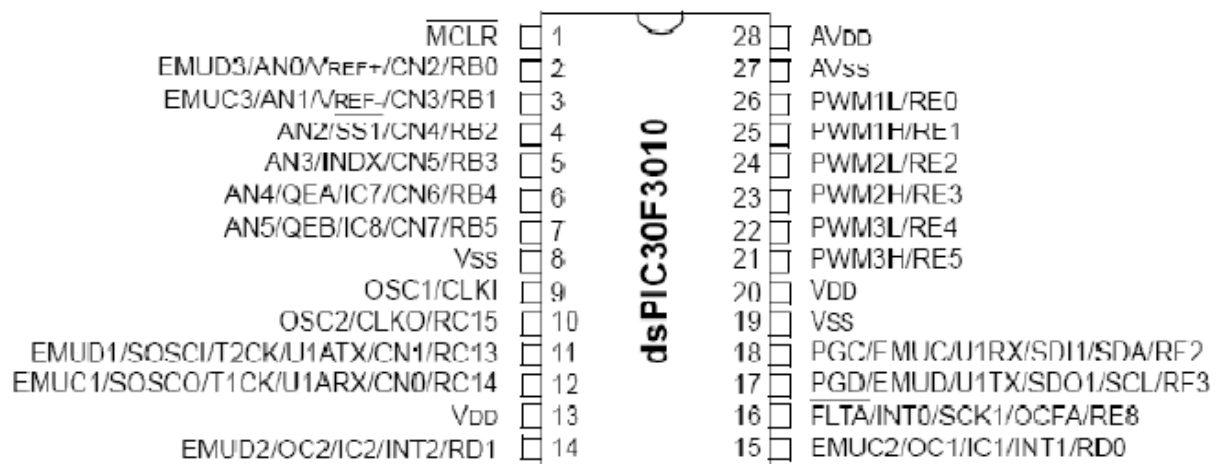


Figure II.2 :Schéma de brochage du dspic 30F3010

II.4 description des différentes broches

II.4.1 Entrées/Sorties :

Le DSPIC comporte 20 pins d'entrées sorties partagées. Il faut donc choisir celles qui vont rester sur les fonctions primaires (ADC, SPI, PWM...) et celles qui seront en fonctionnement I/O logique.

Le DSPIC comporte plusieurs ports (Port **B**, **C**, **D**, **E**, et **F**). Pour chacun, 3 registres sont associés (TRIS_x, PRT_x, LAT_x).

a)Entrée

- 1) bouton poussoir,
- 2) sonde Hall,
- 3) capteur tout ou rien,...)
- 4) _Rxx: (_RB3 , _RE0 ,...).

b)Sorties

- 1) Leds
- 2) TRIS_x: Chaque bit indique la direction du port correspondant : 1 pour input, 0 pour output.

- 3) **PORTx**: Accède aux données sur le port : Une lecture donne l'état de la pin d'entrée/sortie, une écriture impose cet état sur le latch.
- 4) **LATx**: Même fonctionnement que PORTX mais à la lecture, elle donne la valeur qui se trouve sur le port latch et non pas sur la pin elle-même.

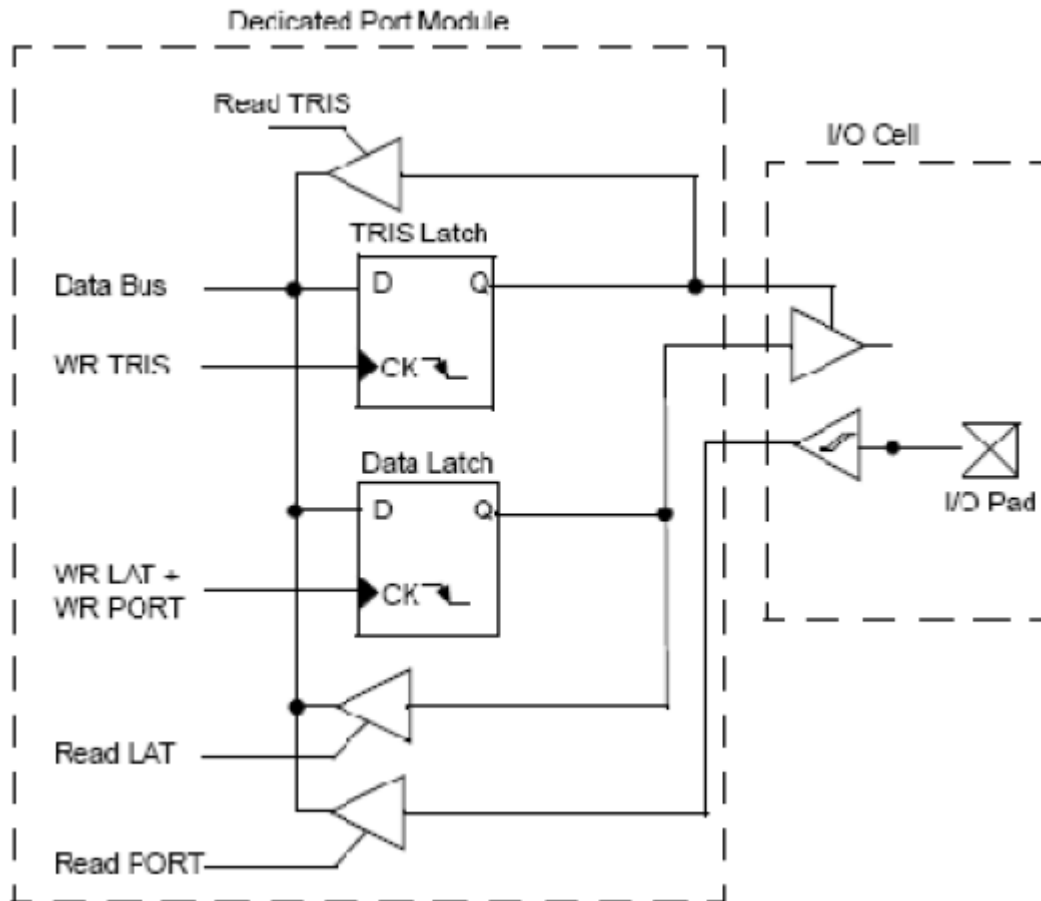


Figure II.3 : Schémas bloc des portes du DSPIC

II.5 Timer :

Les timers ou compteurs matériels permettent d'avoir des tâches qui s'exécutent de manière synchrone, toutes les périodes. Dans le cadre de la commande de machines et de la régulation, il est très important d'avoir une exécution de certaines fonctions à une période d'échantillonnage précise. Cela se fait généralement dans une routine de service de l'interruption (ISR).

Pour configurer un timer, on doit connaître la période à laquelle on doit le programmer et la fréquence interne du dspic FCY qui dépend de la configuration matérielle (Quart zexterne , FRC,...) et logicielle (PLL, Prescaler). On calcule ensuite

la valeur à mettre dans le registre PR1. Si la période est trop grande par rapport aux 16 bits de PR1, on peut soit mettre en cascade 2 timers, soit programmer un compteur logiciel dans l'ISR _T1Interrupt qui sera incrémenté à chaque fois que le timer matériel aura compté PR1. On lance le timer avec le bit 15 de T1CON.

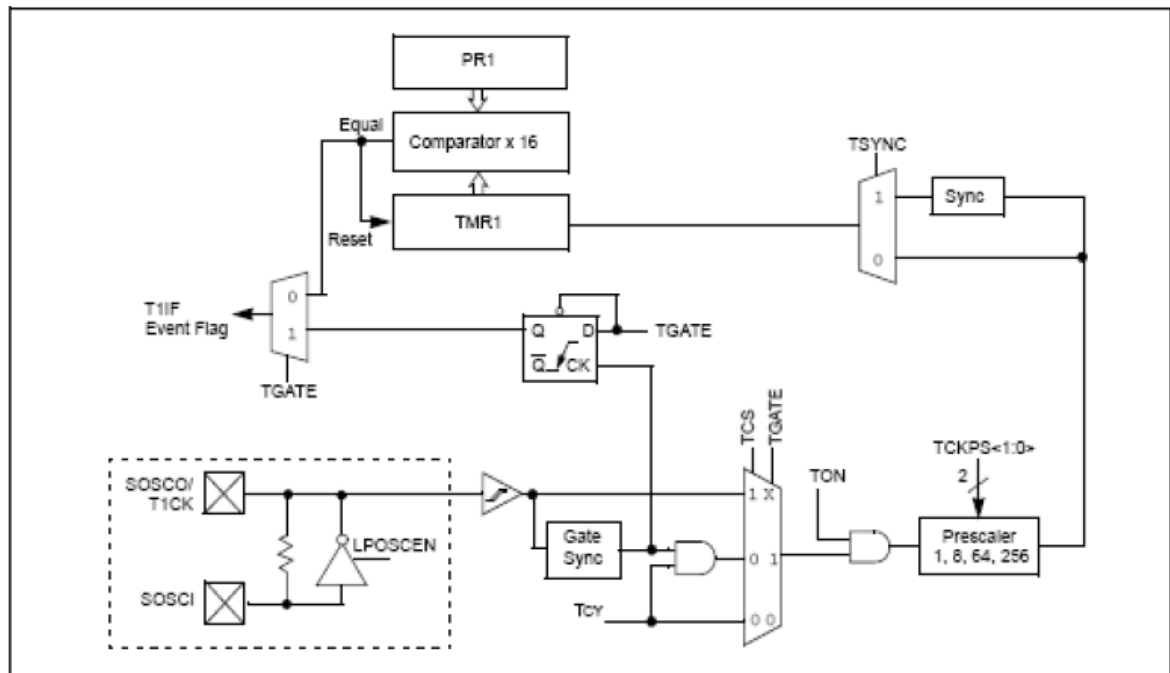


Figure II.4 : schémas général du Timer

II.6 ADC :

Le DSPIC 30F3010 comporte un seul ADC et 4 échantillonneurs bloqueurs (S/H). Ces derniers peuvent être lancés simultanément ou successivement.

Auparavant, l'ADC doit être configuré :

- Les entrées doivent être configurées en AN à l'aide du registre ADPCFG.
- Toute configuration doit être faite avec l'ADC arrêté : (bit 15 de ADCON1) **_ADON** = 0;
- **ADCON1 = 0x0000;**
- Le mode d'opération doit être spécifié : SOC manuel ou automatique, SOS manuel ou automatique (ADCON1 bit 2 **ASAM**), la manière dont les données sont sorties (ADCON1 bit 9-8 **FORM**) la source de lancement de l'ADC (ADCON1 bit 7-5

SSRC).

- Les canaux qui seront convertis (ADCON2 bit 9-8 **CHPS**), tous les combien de séquence échantillonnage/conversion, une interruption ADC sera enclenchée (ADCON2 bit 5-2 **SMPI**), par défaut à chaque fois.
- Les S/H doivent être connectés aux entrées ANx à l'aide du registre ADCHS.
- Le TAD doit être choisi ADCON3 = 0x0080;
- L'ADC est rendu opérationnel (bit 15 de ADCON1) **_ADON** = 1;

Si on spécifie une interruption, on doit aussi configurer le **_ADIF**, **_ADIE**, éventuellement la priorité, et ajouter la routine de service de l'interruption (ISR) spécifique. Elle doit lire les buffers de l'ADC.

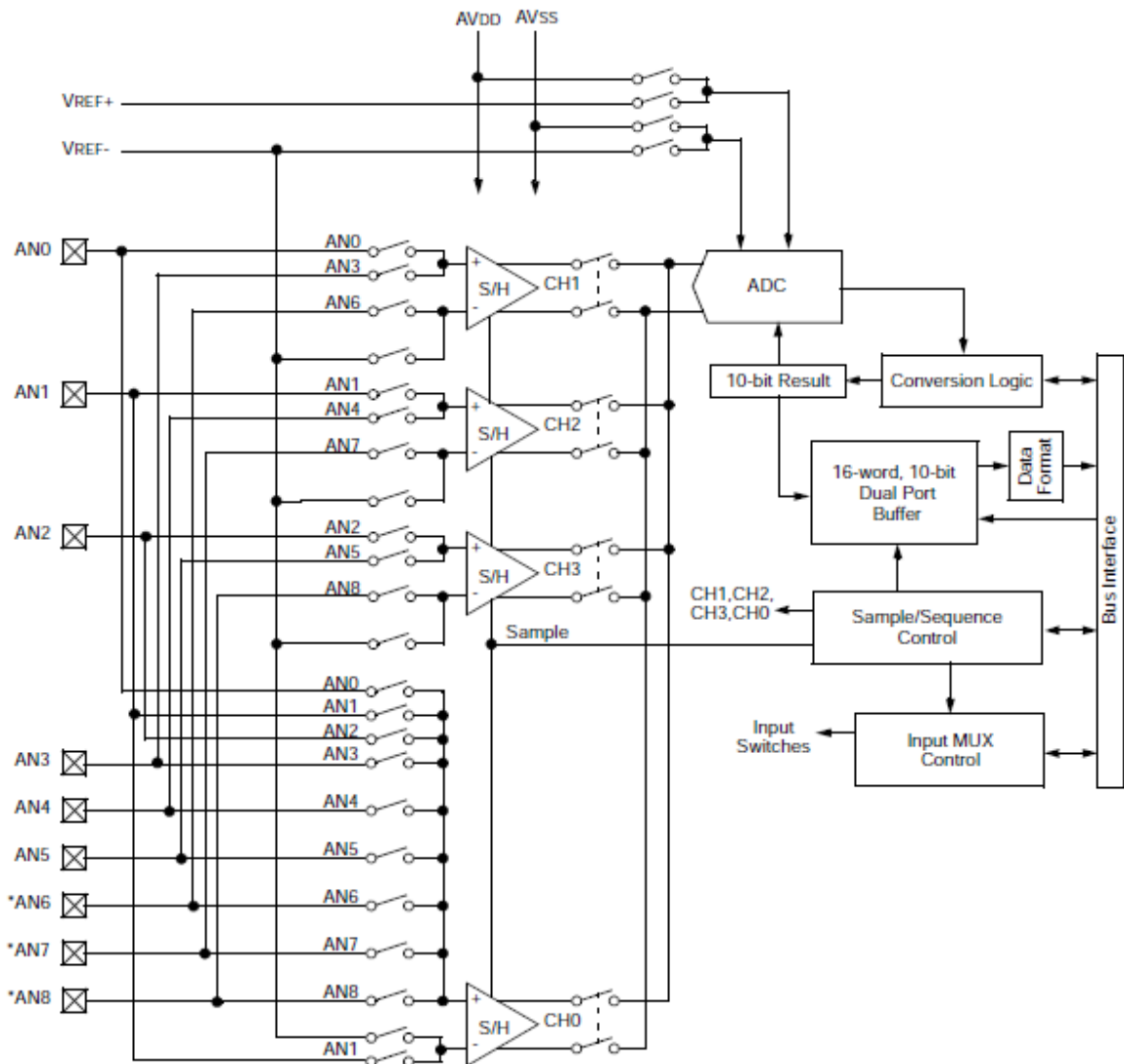


Figure II.5 : Schémas bloc du fonctionnement de l'ADC

II.7 PWM

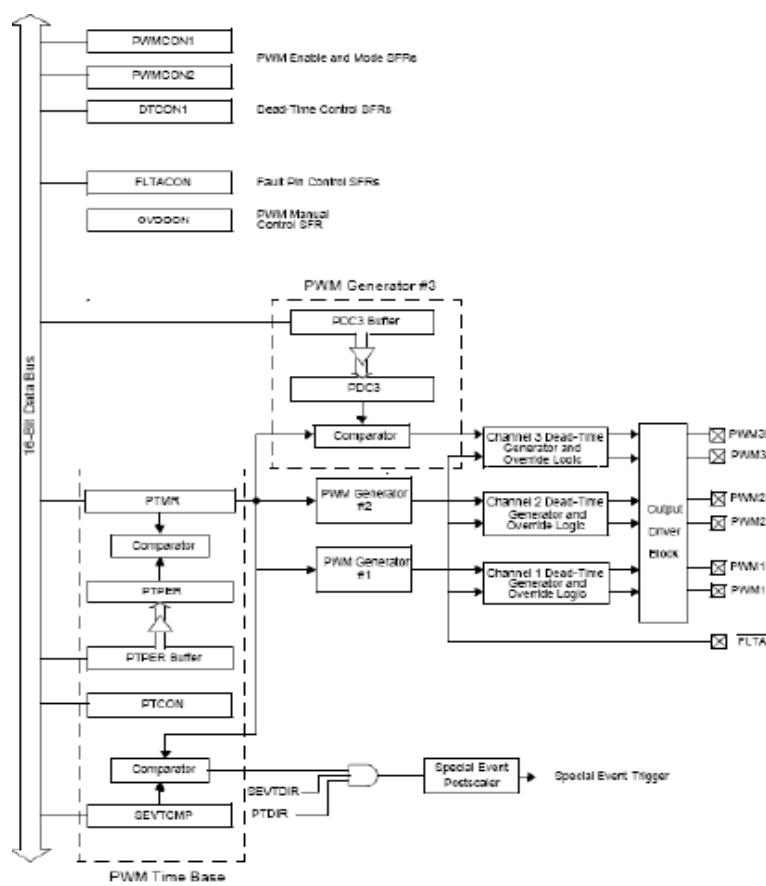


Figure II.6 : Schémas bloc du fonctionnement de la PWM

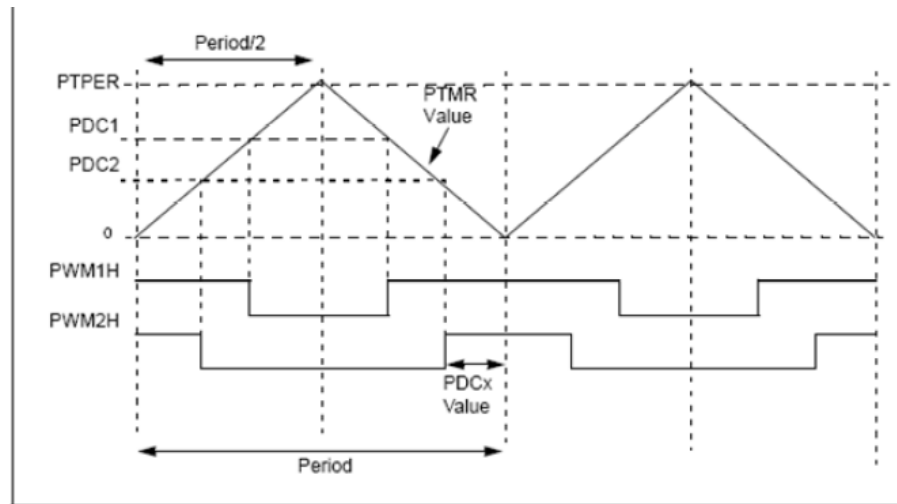


Figure II.7 :alignement centre de la PWM

II.8 UART

L'UART est un système asynchrone full-duplex qui peut communiquer avec des périphériques, comme des PC, des interfaces RS-232 et RS-485.

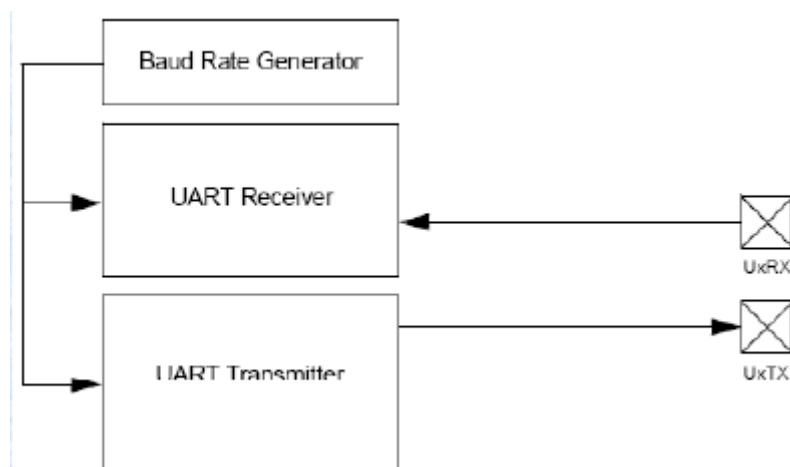


Figure II.8 : Bloc de transmission dans l UART

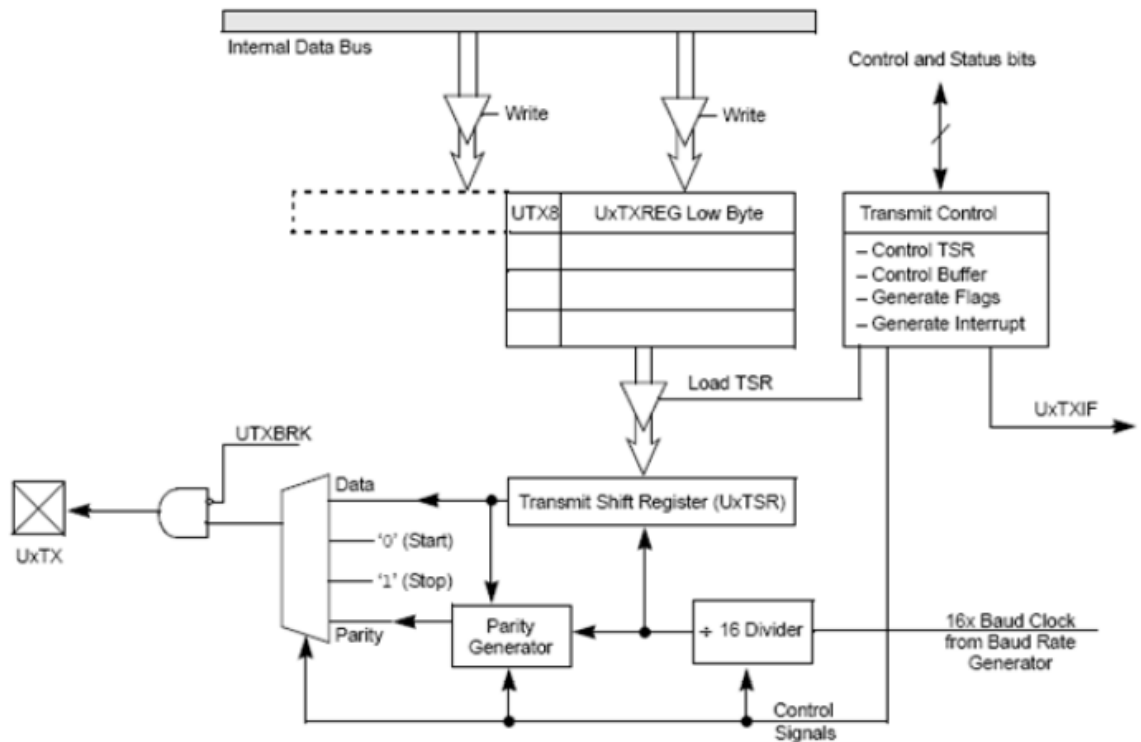


Figure II.9 Schéma d'un transmetteur dans l'UART

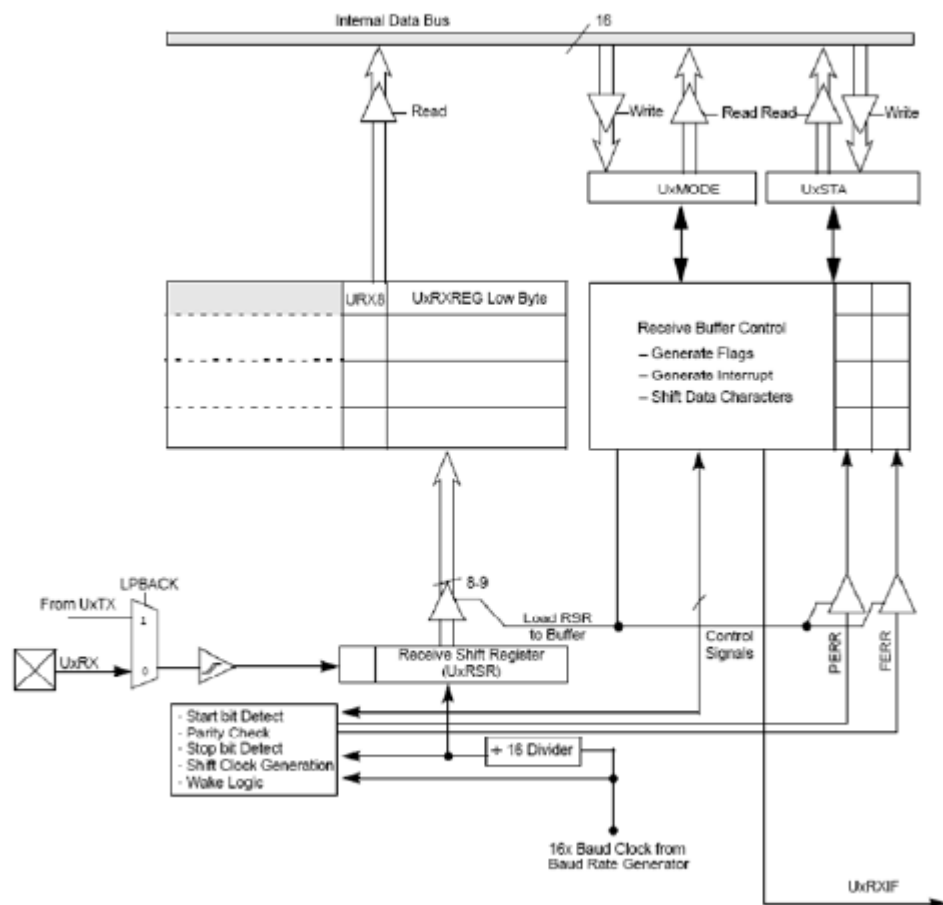


Figure II.10 : Schéma d'un récepteur dans l'UART

II.9 Conclusion :

Dans se chapitre en d'étaie le dspic suivent notre besoin.

III.1 Introduction :

Le moteur synchrone sera alimenté par un onduleur triphasé. Les commutateurs constituant ce pont seront commandés par un programme qui réalisera la mise en conduction des interrupteurs en fonction de la position du rotor, le hachage sera réalisé par une PWM et permettra d'augmenter ou de diminuer la valeur de tension moyenne aux bornes du moteur.

III.2 Présentation du sujet :

Notre projet consiste à concevoir une partie de puissance qui permet de mettre en forme l'énergie provenant d'une source pour faire fonctionner un moteur synchrone. Cette carte est connectée en entrée à une source qui fournit la puissance, et à une partie de commande composée essentiellement d'un microcontrôleur, qui fournit les signaux nécessaire au contrôle de la partie de puissance. En sortie nous avons un moteur synchrone triphasé.

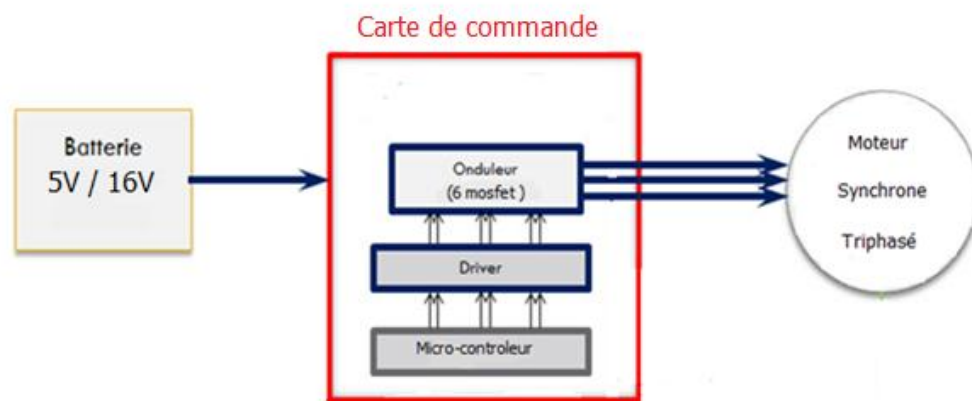


Figure III.1 : Schéma bloc complet du système

III.3 Description de la carte :

Afin de commander ce moteur en tension, un pont onduleur est le mieux adapté pour ce type de commande. Il existe plusieurs façons de réaliser ce type de commande : soit avec des transistors (IGBT ou MOSFET), soit avec des thyristors. Or les thyristors ne sont pas très

avantageux pour notre système, car ces composants sont plus utilisés pour des commandes nécessitant une grande puissance. De plus, ces composants ont des temps de commutations assez élevés par rapport aux transistors.

Le graphique suivant permet la visualisation des plages de fonctionnement des différents interrupteurs utilisables :

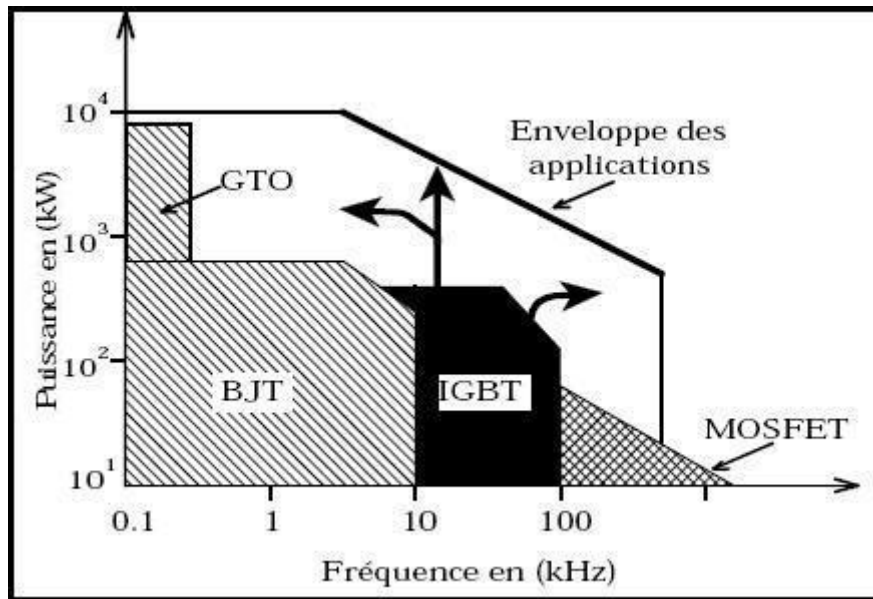


Figure III.2 :plage de fonctionnement de chaque interrupteur

Nous pouvons remarquer que les transistors Mosfet sont très bien adaptés pour les convertisseurs basse tension inférieure à 100V et à fréquence supérieure à 50kHz.

De plus, ils ont la particularité d'avoir une résistance (R_{DS}) très faible, d'une dizaine voir d'une centaine de milli Ohms, ce qui réduit considérablement les pertes Joules par rapport à des

III.3.1transistors IGBT :

Les transistors IGBT sont utilisés pour les tensions supérieures à 300V et des fréquences rarement supérieures à 20kHz.

Les GTO et les thyristors sont quant à eux dédiées aux applications haute tension supérieure au kV et fort courant ($> 1\text{kA}$).

Les transistors Mosfets sont donc les éléments de commutation les mieux adaptés à notre système car celui-ci fonctionnera sous une

tension de 16V maximum. Donc notre pont sera équipé de transistors MOSFET.

III.3.2 Régulateur S812 :

Notre composants dspic30f3010 doit avoir une alimentation de 3.3V , or notre source alimente le pont onduleur avec du 16V. Pour cela, on a utilisé un régulateur du type S812 nous permet d'avoir du 3.3V.

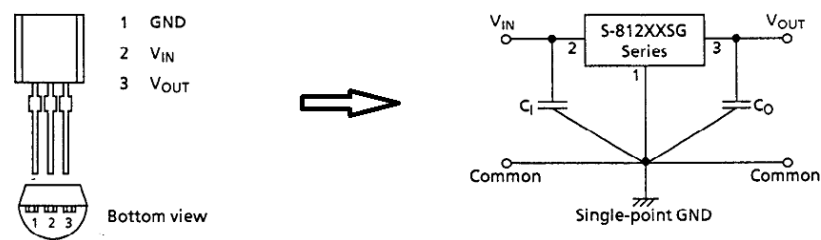


Figure III.3 :le régulateur de tension S812

On applique en entrée une tension maximale de 16V et en sortie on aura du 3.3V qui nous permettra d'alimenter notre DSPIC. [3]

III.3.3 Microcontrôleur dspic30f3010 :

III.3.3.1 Programme

```
void InitMCPWM()
{
    PTPER = HalfDUTY; // set the pwm period register, ne pas oublier la double
    précision
    // OVDCON = 0xFFFF; // Cmde MLI, no effect of OVDCON
    OVDCON = 0x00FF; // allow control using OVD register (active low : PWM pins ie
    0)
    // PWMCON1 = 0x0700; // disable PWMs
    PWMCON1 = 0x0770; // enable PWM outputs (mais pas les LOW)
    PDC1=HalfDUTY; PDC2=HalfDUTY; PDC3=HalfDUTY; // init rapport cyclique
    50%
    EnableL6234=0; // disable L298
    PWMCON2 = 0x0000; // 1 PWM values
    PTCN = 0x8002; // start PWM symetrique
```

```

}
//-----
Instruction de blocage ou de validation :
OVDCON = 0xFFFF; // Cmde MLI, no effect of OVDCON
OVDCON = 0x00FF; // allow control using OVD register (active low : PWM pins ie
0)
Exemple d'ADC SOC + PWM :
Cet exemple montre l'utilisation de l'ADC et sa synchronisation avec la PWM.
Le lancement de conversion (SOC) se fait sur "Period Match" à l'aide du registre
SEVTCMP.
L'interruption de l'ADC est programmée afin que l'ISR soit appelé en fin de
conversion (EOC)
//-----
// Setup the ADC registers for :
// 4 channels conversion
// PWM trigger starts conversion
// AD interrupt is set and buffer is read in the interrupt
//-----
void InitADC10()
{
    ADCON1 = 0x006F; // PWM starts conversion, 4 ch simultanés, ADC Off for
    configuring
    ADCON2 = 0x0200; // simulataneous sample 4 channels, ADC INTerrupt à chaque
    EOC=100 us
    ADCHS = 0x0022; // AN2/RB2 Ch0 Bref, AN3/RB3 Ch1 Bmes, AN4/RB4 Ch2 NC,
    AN5/RB5 Ch3 NC
    ADCON3 = 0x0080; // Tad = internal RC (4uS)
    _ADIF = 0; // Adc int flag Off
    _ADIE = 1; // Adc int On
    _ADON = 1; // turn ADC ON
}
//-----
// InitMCPWM, intializes the PWM as follows:
// FPWM = 16 khz voir en haut
// Independant PWMs
// Set ADC to be triggered by PWM special trigger
//-----
void InitMCPWM()
{
    PTPER = HalfDUTY; // set the pwm period register, ne pas oublier la double
    précision
    31
    OVDCON = 0x00FF; // allow control using OVD register (active low pour PWM pins
    ie 0)
    // PWMCON1 = 0x0700; // disable PWMs
    PWMCON1= 0x0770; // enable PWM outputs (mais pas les LOW)
    PDC1=HalfDUTY; PDC2=HalfDUTY; PDC3=HalfDUTY; // init sans rien, apres une
    regul ça change
    EnableL6234=0; // disable L298
    SEVTCMP = PTPER; // set ADC to trigeer at ...

```

```

PWMCON2 = 0x0000; // 1 PWM values
PTCON = 0x8002; // start PWM symetrique
}
//-----
// The ADC interrupt reads the demand pot value.
// tt est synchrone % à cette int de ADC int =2*PWMperiod=2*62.5 us=125 us
//-----
void __attribute__((interrupt, auto_psv)) _ADCInterrupt ()
{
InfoLED=1;
_ADIF = 0;
k_V_f=ADCBUF0<<2; // 4.12 pu 4096=1.0=6V
fs=ADCBUF1<<2; // 4.12 pu 4096=1.0=20 Hz
InfoLED=0;
}
//-----
//Main routine
int main()
{
setup_ports();
InitADC10();
InitMCPWM();
RunningLED=1; // LED run = On
RunningLED=0; // LED run = Off
while(1)
{
} // end of while (1)
} // end of main

```

III.3.4. Drivers ir2110 :

Le microcontrôleur DSPIC utilisé est capables de générer un signal PWM. Ce signal ne peut être directement utilisé pour commander le MOSFET que nous avons choisi d'utiliser, car le courant débité par le microcontrôleur (40mA) n'est pas suffisant pour assurer leur ouverture et fermeture, la grille du MOSFET étant capacitive. Un dispositif dédié, un « Driver de MOSFET », doit être utilisé pour effectuer cette tâche. Ce dispositif est apte à fournir un courant suffisant à la grille du MOSFET pour le commander. De plus, il permet de réduire le temps de propagation et d'assurer un signal propre prévoyant un décalage du temps de montée et de descente sur le signal qui commande le MOSFET.

Le Driver de MOSFET que nous avons choisi est IR2110. Ce driver a été choisi car il est destiné à la commande d'un convertisseur boost. Il a été choisi aussi pour sa haute fréquence de commutation, sa basse consommation de courant, Son pic de courant de sortie élevé est largement suffisant pour commander le MOSFET. La tension d'alimentation du Driver s'étend sur une plage de 3.3V à 20V. La chaîne flottante peut être utilisée pour piloter un transistor MOSFET de puissance à canal N ou IGBT dans la configuration de côté haut, qui fonctionne jusqu'à 500 ou 600 volts (Voir datasheet en annexe).

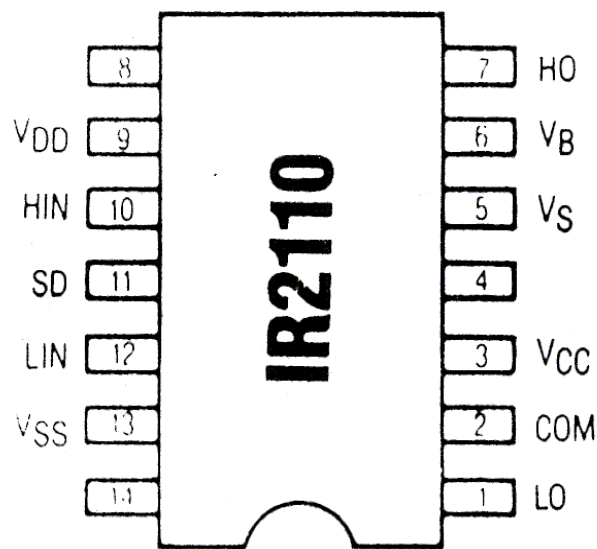


Figure III.4 : le IR2110

Il se compose de 14 pins :

La pin 2 : (COM) pour la mise à la terre.

La pin 9 : (VDD) tension d'alimentation logique

La pin 11 : (SD) tension d'entrée logique

La pin 6 : (VB) côté haute tension absolue alimentation flottante

La pin 5 : (VS) côté haut flottante compenser la tension d'alimentation

La pin 3 : (VCC) côté basse tension d'alimentation fixe

La pin 13 : (VSS) la tension d'alimentation logique de décalage

les pins (4,8,14) sont vides.

La pin 10 : (HIN) tension d'entrée logique.

La pin 12 : (LIN) tension d'entrée logique.

La pin 7 : (VHO) la tension de sortie du côté haut.

La pin 1 : (VLO) Tension de sortie côté bas.

(voir le datasheet en annexe) [2]

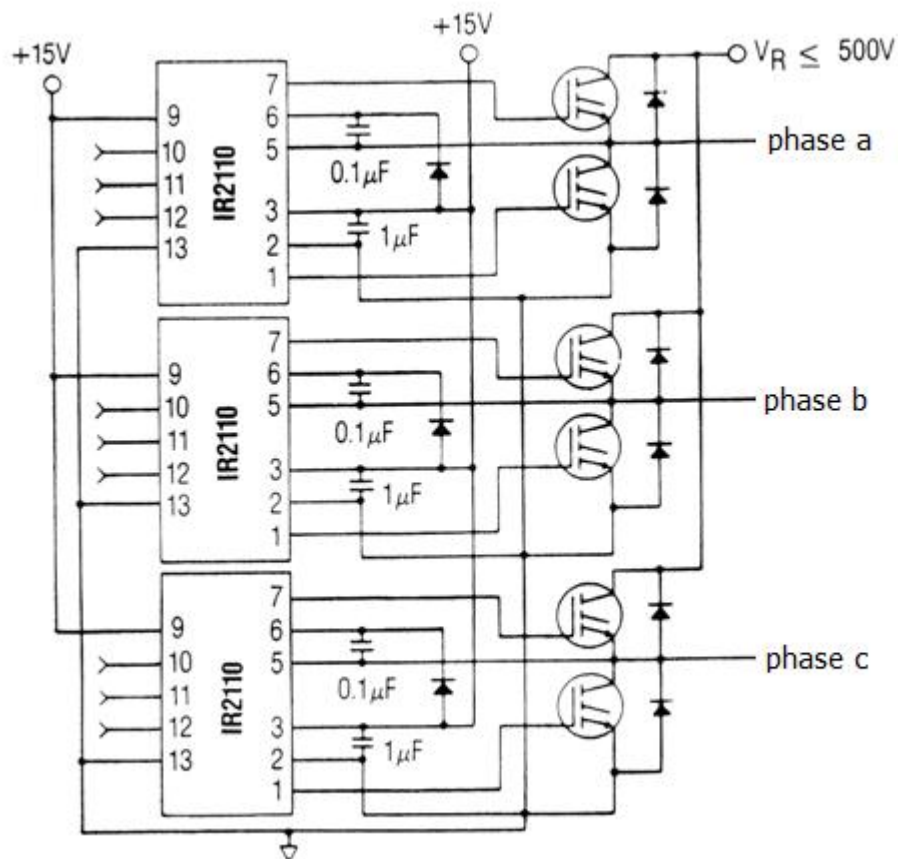


Figure III.5: schéma de drivers avec 6 mosfet

III.3.5 MOSFET irf530n :

Notre pont sera équipé de mosfet . Nous plaçons des diodes ultra rapides en anti-parallèle. Les diodes ultra-rapides présentent la particularité d'avoir des temps de commutation plus rapide que les temps de commutation des transistors MOSFET. C'est pour cela on a choisi des Mosfet du type IRF530N de la marque MicroSim Corporation, qui contient des diodes en anti-parallèle.

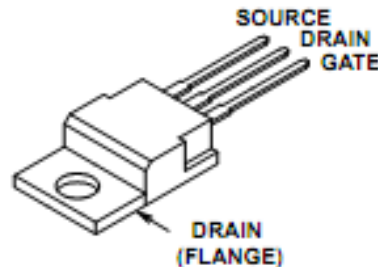
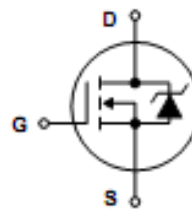


Figure III.6 :le IRF530n

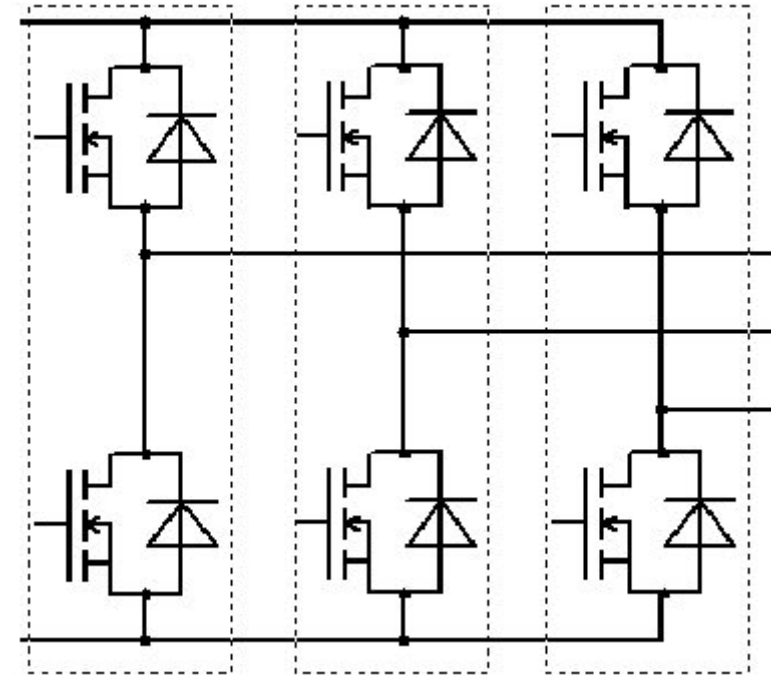
Symbol



FigureIII.7 :le symbole du IRF530n

Les transistors MOSFET seront commandés à partir de signaux MLI* (Modulation de Largeur d'Impulsion) produits par la carte commande. Ces signaux ont une forme carrée d'amplitude de 3.3V. Etant donné que ces mosfet demandent une tension de commande plus élevée, nous installerons donc en amont des drivers.

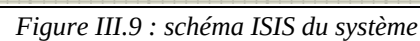
Les transistors compose de trois pate, Grille pour la commande, et Source pour la sortie ,et Drain pour l'ancre. [1]



FigureIII.8 :onduleur triphasé avec mosfet

III.4 Etude structurelle :

III.4.1 schéma isis :



Le régulateur S812 lui aussi n'existe pas dans le programme ISIS.

III.4.2. Photo de la plaque :

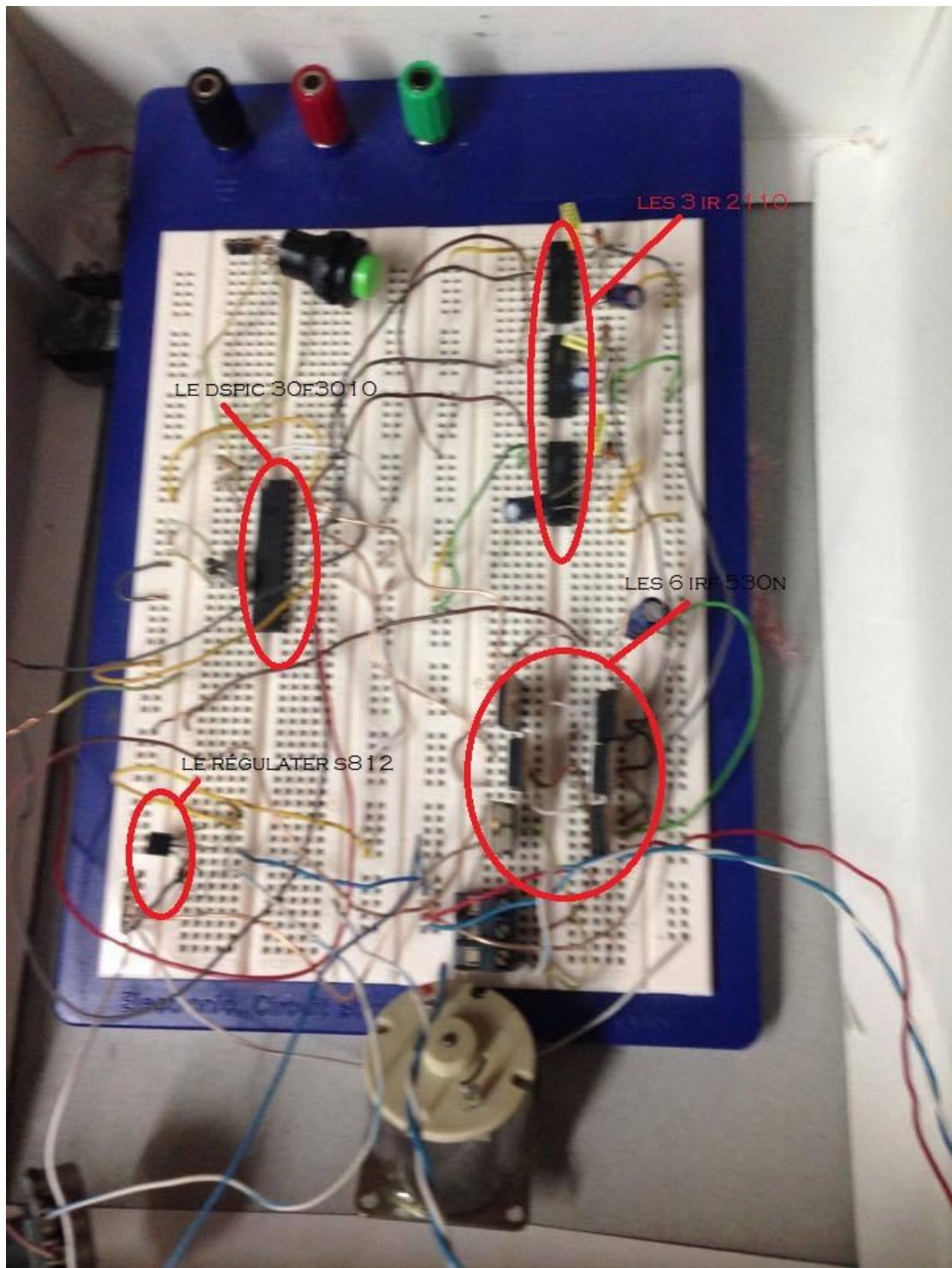


Figure III.10 : la photo de la plaque

Clicours.COM

III.5 Conclusion :

Dans ce chapitre, on a discuté sur la carte, et ses différents composants et leur rôle et leur structure interne avec les tensions de fonctionnement et ses différentes caractéristiques .

Conclusion générale

Dans le premier chapitre, on a discuté sur les machines synchrones et plus précisément la MSAP, sa description, ses domaines d'application ainsi que ses avantages et inconvénients.

On peut distinguer quatre types de machine synchrone :

- ❖ MS à rotor bobiné et pôles saillants ($L_d > L_q$).
- ❖ MS à rotor bobiné et entrefer lisse ($L_d = L_q$).
- ❖ MSAP enterrés au rotor ($L_d < L_q$) (possibilité de vitesse de rotation élevées).
- ❖ MSAP montés en surface du rotor sans pièces polaires (grand entrefer) ($L_d = L_q$)

Dans le deuxième chapitre, on a parlé du microcontrôleur qui a été utilisé dans la réalisation à savoir le dspic 30F3010, son brochage et présenté ses différentes broches.

Le troisième chapitre était consacré à la réalisation de la carte de commande qui était constitué d'un onduleur, un driver et le dspic.

La réalisation de la carte n'était pas facile, vue que le choix des composants nous a causé des problèmes. Le choix dépendait de la disponibilité des composants dans le magasin et on a dû acheter d'autres.

HIGH AND LOW SIDE DRIVER

Features

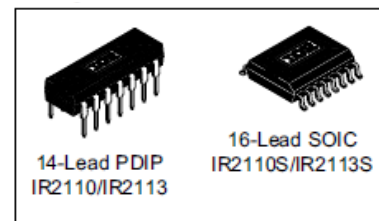
- Floating channel designed for bootstrap operation
Fully operational to +500V or +600V
Tolerant to negative transient voltage
dV/dt immune
- Gate drive supply range from 10 to 20V
- Undervoltage lockout for both channels
- 3.3V logic compatible
Separate logic supply range from 3.3V to 20V
Logic and power ground $\pm 5V$ offset
- CMOS Schmitt-triggered inputs with pull-down
- Cycle by cycle edge-triggered shutdown logic
- Matched propagation delay for both channels
- Outputs in phase with inputs

Product Summary

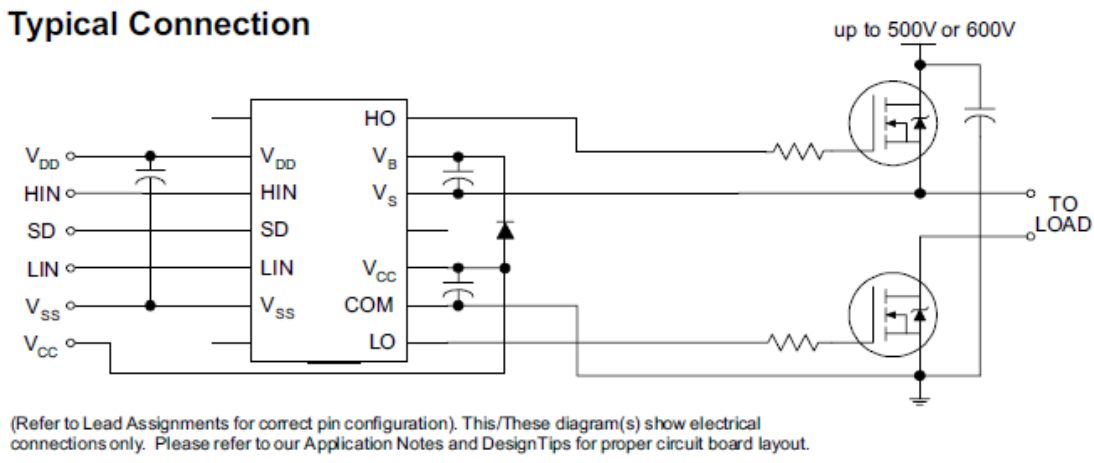
V_{OFFSET} (IR2110)	500V max.
(IR2113)	600V max.
$I_{\text{O+/-}}$	2A / 2A
V_{OUT}	10 - 20V
$t_{\text{on/off}}$ (typ.)	120 & 94 ns
Delay Matching (IR2110)	10 ns max.
(IR2113)	20ns max.

Description

The IR2110/IR2113 are high voltage, high speed power MOSFET and IGBT drivers with independent high and low side referenced output channels. Proprietary HVIC and latch immune CMOS technologies enable ruggedized monolithic construction. Logic inputs are compatible with standard CMOS or LSTTL output, down to 3.3V logic. The output drivers feature a high pulse current buffer stage designed for minimum driver cross-conduction. Propagation delays are matched to simplify use in high frequency applications. The floating channel can be used to drive an N-channel power MOSFET or IGBT in the high side configuration which operates up to 500 or 600 volts.



Typical Connection



Absolute Maximum Ratings

Absolute maximum ratings indicate sustained limits beyond which damage to the device may occur. All voltage parameters are absolute voltages referenced to COM. The thermal resistance and power dissipation ratings are measured under board mounted and still air conditions. Additional information is shown in Figures 28 through 35.

Symbol	Definition	Min.	Max.	Units
V_B	High side floating supply voltage (IR2110)	-0.3	525	V
	(IR2113)	-0.3	625	
V_S	High side floating supply offset voltage	$V_B - 25$	$V_B + 0.3$	
V_{HO}	High side floating output voltage	$V_S - 0.3$	$V_B + 0.3$	
V_{CC}	Low side fixed supply voltage	-0.3	25	
V_{LO}	Low side output voltage	-0.3	$V_{CC} + 0.3$	
V_{DD}	Logic supply voltage	-0.3	$V_{SS} + 25$	
V_{SS}	Logic supply offset voltage	$V_{CC} - 25$	$V_{CC} + 0.3$	
V_{IN}	Logic input voltage (HIN, LIN & SD)	$V_{SS} - 0.3$	$V_{DD} + 0.3$	
dV_S/dt	Allowable offset supply voltage transient (figure 2)	—	50	V/ns
P_D	Package power dissipation @ $T_A \leq +25^\circ\text{C}$ (14 lead DIP)	—	1.6	W
	(16 lead SOIC)	—	1.25	
R_{THJA}	Thermal resistance, junction to ambient (14 lead DIP)	—	75	$^\circ\text{C}/\text{W}$
	(16 lead SOIC)	—	100	
T_J	Junction temperature	—	150	$^\circ\text{C}$
T_S	Storage temperature	-55	150	
T_L	Lead temperature (soldering, 10 seconds)	—	300	

Recommended Operating Conditions

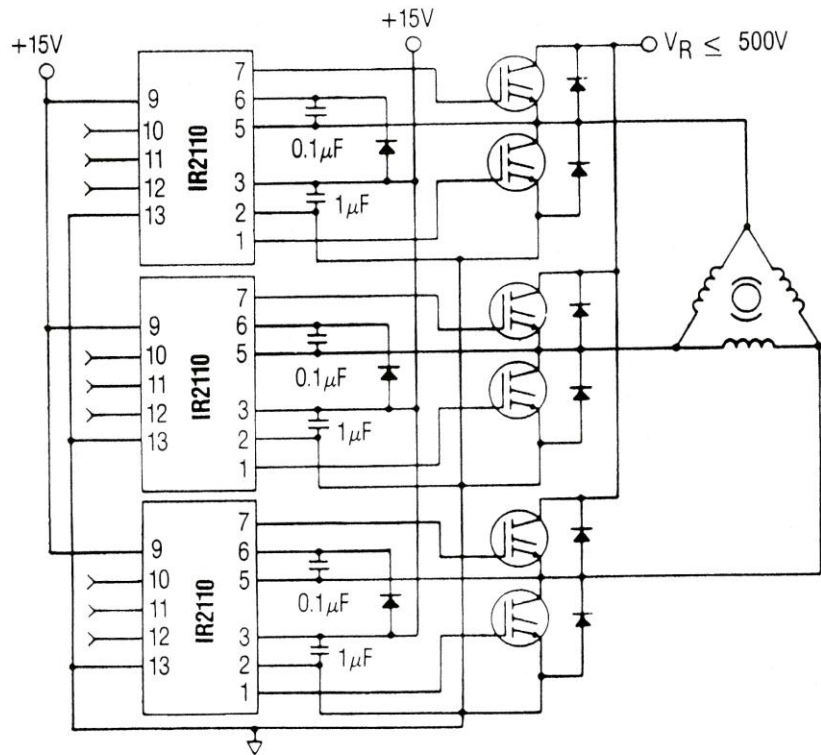
The input/output logic timing diagram is shown in figure 1. For proper operation the device should be used within the recommended conditions. The V_S and V_{SS} offset ratings are tested with all supplies biased at 15V differential. Typical ratings at other bias conditions are shown in figures 36 and 37.

Symbol	Definition	Min.	Max.	Units
V_B	High side floating supply absolute voltage	$V_S + 10$	$V_S + 20$	V
V_S	High side floating supply offset voltage (IR2110)	Note 1	500	
	(IR2113)	Note 1	600	
V_{HO}	High side floating output voltage	V_S	V_B	
V_{CC}	Low side fixed supply voltage	10	20	
V_{LO}	Low side output voltage	0	V_{CC}	
V_{DD}	Logic supply voltage	$V_{SS} + 3$	$V_{SS} + 20$	
V_{SS}	Logic supply offset voltage	-5 (Note 2)	5	
V_{IN}	Logic input voltage (HIN, LIN & SD)	V_{SS}	V_{DD}	$^\circ\text{C}$
T_A	Ambient temperature	-40	125	

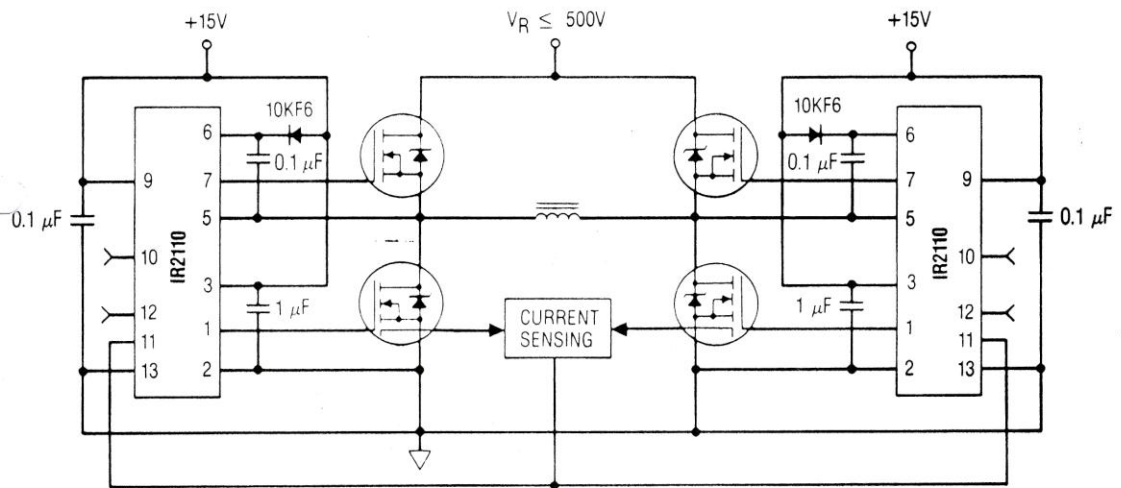
Note 1: Logic operational for V_S of -4 to +500V. Logic state held for V_S of -4V to $-V_{BS}$. (Please refer to the Design Tip DT97-3 for more details).

Note 2: When $V_{DD} < 5\text{V}$, the minimum V_{SS} offset is limited to $-V_{DD}$.

Typical Applications Continued



3-Phase Bridge Motor Drive



H-Bridge

Typical implementation of an H-bridge with cycle-by-cycle current mode control

u

[2]

Quelque caractéristique du ir2110 :

Fabricant: INTERNATIONAL RECTIFIER
Catégorie de produits : puissance et MOSFET Drivers
Entrée logique Niveau : CMOS / LSTTL / 3.3V
Dissipation de puissance : 1,6 W
Montage: Through Hole
Gamme de température : -40 ° C à 125 ° C
Type de paquet: PDIP
Courant, sortie crête : 2500
Nombre de broches : 14
Temps de montée: 35 ns
Tournez On Time Delay (Max) : 10 nous
Délai de propagation : 150 ns
Nombre de conducteurs : 2
Température de fonctionnement Classification : Automobile
Turn Off Delay Time : 10 ms
Fall Time : 25 ns
Rad trempé : Non
Configuration du pilote : Sans inversion
Type de pilote : Côté haut et bas
Tension d'alimentation (Min) : 10 V
Tension d'alimentation (max) : 20 V

Le régulateur s812:

HIGH-PRECISION VOLTAGE REGULATOR

S-812XXSG Series

The S-812XXSG Series is a three-terminal positive voltage regulator made using the CMOS process. Since the S-812XXSG Series has higher precision output voltage and consumes less current than existing three-terminal voltage regulators, battery-powered portable equipment can have a higher performance and a longer service life.

■ Features

- Low power consumption (2.5 μ A max.)
- High accuracy of output voltage
 $\pm 2\%$: $V_{OUT} \geq 2.7$ V
 $\pm 2.4\%$: $V_{OUT} \leq 2.6$ V
- Small input/output voltage difference
(S-81250SG: 160 mV typ. $I_{OUT} = 10$ mA)
- Low temperature coefficient of output voltage
(S-81250SG: +0.625 mV/°C typ.)
- Wide operating voltage range
(S-81250SG: 16 V max.)
- Good line regulation
(S-81250SG: 40 mV typ. $I_{OUT} = 1\mu$ A to 40 mA)
- TO-92, SOT-89-3 and SOT-23-5 package

■ Block Diagram

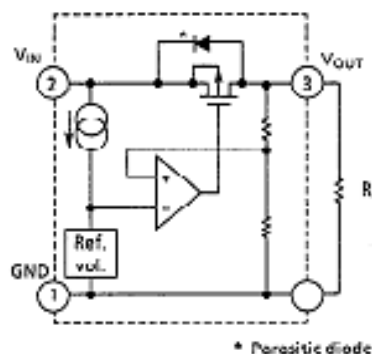


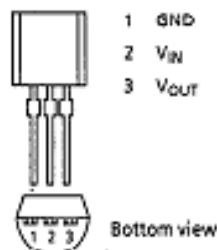
Figure 1

■ Applications

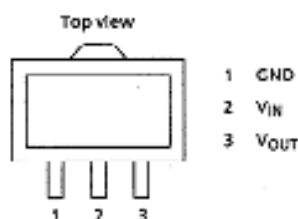
- Constant voltage power supply of battery-powered equipment, communications equipment, video equipment and others

■ Pin Assignment

(1) TO-92



(2) SOT-89-3



(3) SOT-23-5

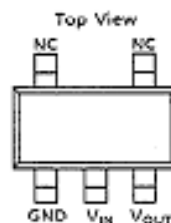


Figure 2

HIGH-PRECISION VOLTAGE REGULATOR S-812XXSG Series

■ Standard Circuit

The basic circuit using the S-812XXSG Series is shown in Figure 11.

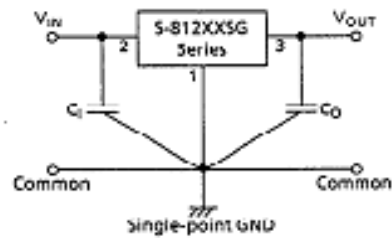


Figure 11

■ Application Circuits

1. High output current positive voltage regulator

Figure 12 shows a circuit for increasing the output current.

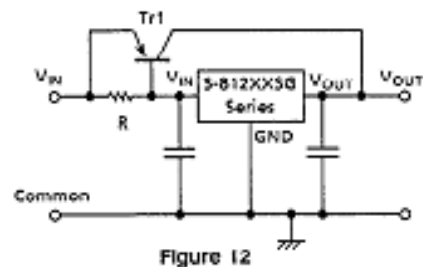


Figure 12

Short-circuit protection of Tr1 is possible by adding the sense resistor R_s and the PNP transistor as shown in Figure 13.

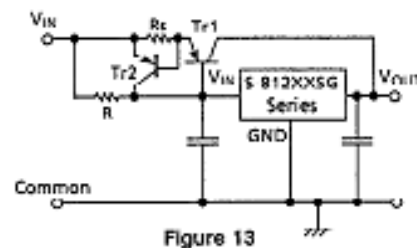


Figure 13

[3]

Fabricant: Seiko Instruments

Catégorie du produit: Régulateur linéaire

Dissipation de puissance : 1000 W

Montage: Surface Mount

Gamme de Temp: -40C à 85C

Régulateur Type de sortie : Fixe

Tension de sortie : 3,3 V

Type de terminaison : Linéaire

Type de paquet: SOT- 89

Emballage: Bande mise en bobine

Nombre de broches : 3 + Tab

Type de Polarité : Positive

Précision de la tension de sortie: 2 %

Température de fonctionnement Classification : industriel

Tension d'entrée: 16 V

Régulation de la ligne : 20mV

Régulation de la charge : 45mV

Nombre de sorties : 1

Topologie : Standard

Rad trempé : Non

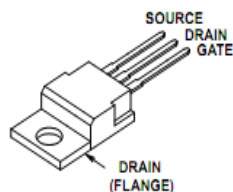
Courant de sortie : 0,05 (Min)

MOSFET irf530n :

22A, 100V, 0.064 Ohm, N-Channel Power MOSFET

Packaging

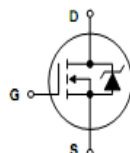
JEDEC TO-220AB



Features

- Ultra Low On-Resistance
 - $r_{DS(ON)} = 0.064\Omega$, $V_{GS} = 10V$
- Simulation Models
 - Temperature Compensated PSpice[™] and SABER[®] Electrical Models
 - Spice and SABER[®] Thermal Impedance Models
 - www.intersil.com
- Peak Current vs Pulse Width Curve
- UIS Rating Curve

Symbol



Ordering Information

PART NUMBER	PACKAGE	BRAND
IRF530N	TO-220AB	IRF530N

Absolute Maximum Ratings $T_C = 25^\circ\text{C}$, Unless Otherwise Specified

	IRF530N	UNITS
Drain to Source Voltage (Note 1).....	100	V
Drain to Gate Voltage ($R_{GS} = 20k\Omega$) (Note 1).....	100	V
Gate to Source Voltage.....	± 20	V
Drain Current		
Continuous ($T_C = 25^\circ\text{C}$, $V_{GS} = 10V$) (Figure 2).....	22	A
Continuous ($T_C = 100^\circ\text{C}$, $V_{GS} = 10V$) (Figure 2).....	15	A
Pulsed Drain Current.....	I_{DM}	Figure 4
Pulsed Avalanche Rating.....	UIS	Figures 6, 14, 15
Power Dissipation.....	85	W
Derate Above 25°C	0.57	W/ $^\circ\text{C}$
Operating and Storage Temperature.....	T_J, T_{STG}	-55 to 175
Maximum Temperature for Soldering		
Leads at 0.063in (1.6mm) from Case for 10s.....	T_L	300
Package Body for 10s, See Techbrief TB334.....	T_{pkg}	260

NOTES:

1. $T_J = 25^\circ\text{C}$ to 150°C .

CAUTION: Stresses above those listed in "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress only rating and operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied.

IRF530N

Electrical Specifications $T_C = 25^\circ\text{C}$, Unless Otherwise Specified

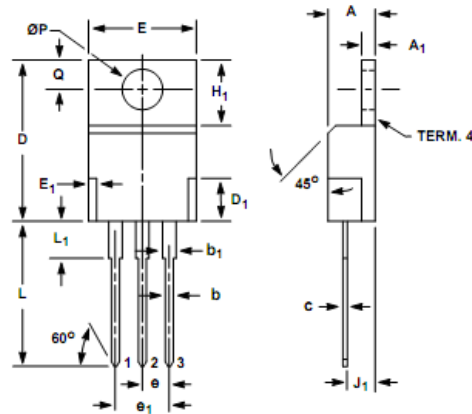
PARAMETER	SYMBOL	TEST CONDITIONS	MIN	TYP	MAX	UNITS	
OFF STATE SPECIFICATIONS							
Drain to Source Breakdown Voltage	BV_{DSS}	$I_D = 250\mu A$, $V_{GS} = 0V$ (Figure 11)	100	-	-	V	
Zero Gate Voltage Drain Current	I_{DSS}	$V_{DS} = 95V$, $V_{GS} = 0V$	-	-	1	μA	
		$V_{DS} = 90V$, $V_{GS} = 0V$, $T_C = 150^{\circ}C$	-	-	250	μA	
Gate to Source Leakage Current	I_{GSS}	$V_{GS} = \pm 20V$	-	-	± 100	nA	
ON STATE SPECIFICATIONS							
Gate to Source Threshold Voltage	$V_{GS(TH)}$	$V_{GS} = V_{DS}$, $I_D = 250\mu A$ (Figure 10)	2	-	4	V	
Drain to Source On Resistance	$r_{DS(ON)}$	$I_D = 22A$, $V_{GS} = 10V$ (Figure 9)	-	0.054	0.064	Ω	
THERMAL SPECIFICATIONS							
Thermal Resistance Junction to Case	$R_{\theta JC}$	TO-220	-	-	1.76	$^{\circ}C/W$	
Thermal Resistance Junction to Ambient	$R_{\theta JA}$		-	-	62	$^{\circ}C/W$	
SWITCHING SPECIFICATIONS ($V_{GS} = 10V$)							
Turn-On Time	t_{ON}	$V_{DD} = 50V$, $I_D = 22A$ $V_{GS} = 10V$, $R_{GS} = 13\Omega$ (Figures 18, 19)	-	-	75	ns	
Turn-On Delay Time	$t_d(ON)$		-	7.9	-	ns	
Rise Time	t_r		-	42	-	ns	
Turn-Off Delay Time	$t_d(OFF)$		-	47	-	ns	
Fall Time	t_f		-	39	-	ns	
Turn-Off Time	t_{OFF}		-	-	130	ns	
GATE CHARGE SPECIFICATIONS							
Total Gate Charge	$Q_g(TOT)$	$V_{GS} = 0V$ to $20V$	$V_{DD} = 50V$, $I_D = 22A$, $I_{g(REF)} = 1.0mA$ (Figures 13, 16, 17)	-	43	52	nC
Gate Charge at 10V	$Q_g(10)$	$V_{GS} = 0V$ to $10V$		-	23	28	nC
Threshold Gate Charge	$Q_g(TH)$	$V_{GS} = 0V$ to $2V$		-	1.7	2	nC
Gate to Source Gate Charge	Q_{gs}			-	3.5	-	nC
Gate to Drain "Miller" Charge	Q_{gd}			-	8.7	-	nC
CAPACITANCE SPECIFICATIONS							
Input Capacitance	C_{ISS}	$V_{DS} = 25V$, $V_{GS} = 0V$, $f = 1MHz$ (Figure 12)	-	790	-	pF	
Output Capacitance	C_{OSS}		-	215	-	pF	
Reverse Transfer Capacitance	C_{RSS}		-	70	-	pF	

Source to Drain Diode Specifications

PARAMETER	SYMBOL	TEST CONDITIONS	MIN	TYP	MAX	UNITS
Source to Drain Diode Voltage	V_{SD}	$I_{SD} = 22\text{A}$	-	-	1.25	V
		$I_{SD} = 11\text{A}$	-	-	1.00	V
Reverse Recovery Time	t_{rr}	$I_{SD} = 22\text{A}$, $dI_{SD}/dt = 100\text{A}/\mu\text{s}$	-	-	100	ns
Reverse Recovered Charge	Q_{RR}	$I_{SD} = 22\text{A}$, $dI_{SD}/dt = 100\text{A}/\mu\text{s}$	-	-	313	nC

TO-220AB

3 LEAD JEDEC TO-220AB PLASTIC PACKAGE



SYMBOL	INCHES		MILLIMETERS		NOTES
	MIN	MAX	MIN	MAX	
A	0.170	0.180	4.32	4.57	-
A ₁	0.048	0.052	1.22	1.32	-
b	0.030	0.034	0.77	0.86	3, 4
b ₁	0.045	0.055	1.15	1.39	2, 3
c	0.014	0.019	0.36	0.48	2, 3, 4
D	0.590	0.610	14.99	15.49	-
D ₁	-	0.160	-	4.06	-
E	0.395	0.410	10.04	10.41	-
E ₁	-	0.030	-	0.76	-
e	0.100 TYP		2.54 TYP		5
e ₁	0.200 BSC		5.08 BSC		5
H ₁	0.235	0.255	5.97	6.47	-
J ₁	0.100	0.110	2.54	2.79	6
L	0.530	0.550	13.47	13.97	-
L ₁	0.130	0.150	3.31	3.81	2
ØP	0.149	0.153	3.79	3.88	-
Q	0.102	0.112	2.60	2.84	-

NOTES:

1. These dimensions are within allowable dimensions of Rev. J of JEDEC TO-220AB outline dated 3-24-87.
2. Lead dimension and finish uncontrolled in L₁.
3. Lead dimension (without solder).
4. Add typically 0.002 inches (0.05mm) for solder coating.
5. Position of lead to be measured 0.250 inches (6.35mm) from bottom of dimension D.
6. Position of lead to be measured 0.100 inches (2.54mm) from bottom of dimension D.
7. Controlling dimension: Inch.
8. Revision 2 dated 7-97.

All Intersil semiconductor products are manufactured, assembled and tested under ISO9000 quality systems certification.

Intersil semiconductor products are sold by description only. Intersil Corporation reserves the right to make changes in circuit design and/or specifications at any time without notice. Accordingly, the reader is cautioned to verify that data sheets are current before placing orders. Information furnished by Intersil is believed to be accurate and reliable. However, no responsibility is assumed by Intersil or its subsidiaries for its use; nor for any infringements of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Intersil or its subsidiaries.

For information regarding Intersil Corporation and its products, see web site www.intersil.com

Sales Office Headquarters

NORTH AMERICA
Intersil Corporation
P. O. Box 883, Mail Stop 53-204
Melbourne, FL 32902
TEL: (321) 724-7000
FAX: (321) 724-7240

EUROPE
Intersil SA
Mercure Center
100, Rue de la Fusée
1130 Brussels, Belgium
TEL: (32) 2.724.2111
FAX: (32) 2.724.22.05

ASIA
Intersil (Taiwan) Ltd.
7F-6, No. 101 Fu Hsing North Road
Taipei, Taiwan
Republic of China
TEL: (886) 2 2716 9310
FAX: (886) 2 2715 3029

[1]

Quelque caractéristique du irf530n :

Fabricant: VISHAY

Catégorie de produit: MOSFET

Égoutter courant (max) : 14 A
Fréquence (Max) : Non requis MHz
Tension grille-source (Max) : 20 V
Puissance de sortie (Max) : Non requis W
Dissipation de puissance : 88 W
Montage: Through Hole
Noise Figure : Non requis dB
Drain- Source On- Res : 0,16 ohm
Gamme de température : -55 à 175 ° C
Type de paquet: TO- 220AB
Nombre de broches : 3 + Tab
Polarité: N
Type: MOSFET de puissance
Nombre d'éléments : 1
Température de fonctionnement Classification : militaire
Mode Canal : Amélioration
Égoutter Efficacité: % Non requis
Egouttez - Source On- Volt : 100 V
Gain de puissance : pas nécessaire dB
Rad trempé : Non
Courant débité continu : 14 A
SUPPRIMER : Non Conforme

Microcontrôleur dspic30f3010 :

Timer

Register 12-1: TxCON: Type A Time Base Register

Upper Byte:							
R/W-0	U-0	R/W-0	U-0	U-0	U-0	U-0	U-0
TON	—	TSIDL	—	—	—	—	—
bit 15				bit 8			
Lower Byte:							
U-0	R/W-0	R/W-0	R/W-0	U-0	R/W-0	R/W-0	U-0
—	TGATE	TCKPS<1:0>		—	TSYNC	TCS	—
bit 7				bit 0			

bit 15 TON: Timer On Control bit

- 1 = Starts the timer
- 0 = Stops the timer

bit 14 Unimplemented: Read as '0'

bit 13 TSIDL: Stop in Idle Mode bit

- 1 = Discontinue timer operation when device enters Idle mode
- 0 = Continue timer operation in Idle mode

bit 12-7 Unimplemented: Read as '0'

bit 6 TGATE: Timer Gated Time Accumulation Enable bit

- 1 = Gated time accumulation enabled
- 0 = Gated time accumulation disabled

(TCS must be set to '0' when TGATE = 1. Reads as '0' if TCS = 1)

bit 5-4 TCKPS<1:0>: Timer Input Clock Prescale Select bits

- 11 = 1:256 prescale value
- 10 = 1:64 prescale value
- 01 = 1:8 prescale value
- 00 = 1:1 prescale value

bit 3 Unimplemented: Read as '0'

bit 2 TSYNC: Timer External Clock Input Synchronization Select bit

When TCS = 1:

- 1 = Synchronize external clock input
- 0 = Do not synchronize external clock input

When TCS = 0:

This bit is ignored. Read as '0'. Timer1 uses the internal clock when TCS = 0.

bit 1 TCS: Timer Clock Source Select bit

- 1 = External clock from pin TxCK
- 0 = Internal clock ($F_{osc}/4$)

bit 0 Unimplemented: Read as '0'

Legend:

R = Readable bit W = Writable bit U = Unimplemented bit, read as '0'

-n = Value at POR '1' = Bit is set '0' = Bit is cleared x = Bit is unknown

TABLE 19-2: ADC REGISTER MAP⁽¹⁾

CCD Memory	Addr	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
ADCBUF0	0280	—	—	—	—	—	—	—	—	—	—	—	—	—
ADCBUF1	0281	—	—	—	—	—	—	—	—	—	—	—	—	—
ADCBUF2	0282	—	—	—	—	—	—	—	—	—	—	—	—	—
ADCBUF3	0283	—	—	—	—	—	—	—	—	—	—	—	—	—
ADCBUF4	0284	—	—	—	—	—	—	—	—	—	—	—	—	—
ADCBUF5	0285	—	—	—	—	—	—	—	—	—	—	—	—	—
ADCBUF6	0286	—	—	—	—	—	—	—	—	—	—	—	—	—
ADCBUF7	0287	—	—	—	—	—	—	—	—	—	—	—	—	—
ADCBUF8	0288	—	—	—	—	—	—	—	—	—	—	—	—	—
ADCBUF9	0289	—	—	—	—	—	—	—	—	—	—	—	—	—
ADCBUF10	028A	—	—	—	—	—	—	—	—	—	—	—	—	—
ADCBUF11	028B	—	—	—	—	—	—	—	—	—	—	—	—	—
ADCBUF12	028C	—	—	—	—	—	—	—	—	—	—	—	—	—
ADCBUF13	028D	—	—	—	—	—	—	—	—	—	—	—	—	—
ADCBUF14	028E	—	—	—	—	—	—	—	—	—	—	—	—	—
ADCBUF15	028F	—	—	—	—	—	—	—	—	—	—	—	—	—
ADCON1	02A0	ADON	—	ADSIDL	—	—	—	FORM<1:0>	SSRC<2:0>	—	SIMSAM	ASAM	SAMP	DONE
ADCON2	02A2	—	—	—	—	—	—	—	—	—	—	—	—	—
ADCON3	02A4	—	—	—	—	—	—	—	—	—	—	—	—	—
ADCHS	02A6	CH123NB<1:0>	CH123SB	CH0NB	CH0SB<3:0>	CH123NA<1:0>	CH123SA	CH0NA	CH0SA<3:0>	—	—	—	—	—
ADCFG	02A8	—	—	—	—	—	—	PCFG6 ⁽²⁾	PCFG7 ⁽²⁾	PCFG8 ⁽²⁾	PCFG5	PCFG4	PCFG3	PCFG2
ADCSL	02AA	—	—	—	—	—	—	CSSL6 ⁽²⁾	CSSL7 ⁽²⁾	CSSL8 ⁽²⁾	CSSL5	CSSL4	CSSL3	CSSL2

Legend: — = Unimplemented bit, read as '0'.

Note 1: Refer to "dsPIC30F Family Reference Manual" (DS70046) for descriptions of register bit fields.

2: These bits are not available on dsPIC30F3010 devices.

Register 17-1: ADCON1: A/D Control Register 1

Upper Byte:							
R/W-0	U-0	R/W-0	U-0	U-0	U-0	R/W-0	R/W-0
ADON	—	ADSIDL	—	—	—	FORM<1:0>	—
bit 15							bit 8

Lower Byte:							
R/W-0	R/W-0	R/W-0	U-0	R/W-0	R/W-0	R/W-0	R/C-0
SSRC<2:0>	—	SIMSAM	ASAM	SAMP	DONE	HC, HS	HC, HS
bit 7							bit 0

bit 15 **ADON**: A/D Operating Mode bit

- 1 = A/D converter module is operating
- 0 = A/D converter is off

bit 14 **Unimplemented**: Read as '0'bit 13 **ADSIDL**: Stop in Idle Mode bit

- 1 = Discontinue module operation when device enters Idle mode
- 0 = Continue module operation in Idle mode

bit 12-10 **Unimplemented**: Read as '0'bit 9-8 **FORM<1:0>**: Data Output Format bits

- 11 = Signed Fractional (DOUT = sddd dddd dddd 0000)
- 10 = Fractional (DOUT = dddd dddd dddd 0000)
- 01 = Signed Integer (DOUT = ssss ssss dddd dddd)
- 00 = Integer (DOUT = 0000 0000 dddd dddd)

bit 7-5 **SSRC<2:0>**: Conversion Trigger Source Select bits

- 111 = Internal counter ends sampling and starts conversion (auto convert)
- 110 = Reserved
- 101 = Reserved
- 100 = Reserved

- 011 = Motor Control PWM interval ends sampling and starts conversion
- 010 = GP Timer3 compare ends sampling and starts conversion
- 001 = Active transition on INT0 pin ends sampling and starts conversion
- 000 = Clearing SAMP bit ends sampling and starts conversion
- bit 4 Unimplemented: Read as '0'
- bit 3 SIMSAM: Simultaneous Sample Select bit (only applicable when CHPS = 01 or 1x)
 - 1 = Samples CH0, CH1, CH2, CH3 simultaneously (when CHPS = 1x)
 - or
 - Samples CH0 and CH1 simultaneously (when CHPS = 01)
 - 0 = Samples multiple channels individually in sequence
- bit 2 ASAM: A/D Sample Auto-Start bit
 - 1 = Sampling begins immediately after last conversion completes. SAMP bit is auto set
 - 0 = Sampling begins when SAMP bit set
- bit 1 SAMP: A/D Sample Enable bit
 - 1 = At least one A/D sample/hold amplifier is sampling
 - 0 = A/D sample/hold amplifiers are holding
 - When ASAM = 0, writing '1' to this bit will start sampling
 - When SSRC = 000, writing '0' to this bit will end sampling and start conversion
- bit 0 DONE: A/D Conversion Status bit (Rev. B silicon or later)
 - 1 = A/D conversion is done
 - 0 = A/D conversion is NOT done
 - Cleared by software or start of a new conversion
 - Clearing this bit will not effect any operation in progress

Register 17-2: ADCON2: A/D Control Register 2

Upper Byte:							
R/W-0	R/W-0	R/W-0	U-0	U-0	R/W-0	R/W-0	R/W-0
VCFG<2:0>			reserved	—	CSCNA	CHPS<1:0>	
bit 15				bit 8			

Lower Byte:							
R-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
BUFS	—	SMPI<3:0>				BUFM	ALTS
bit 7				bit 0			

- bit 15-13 VCFG<2:0>: Voltage Reference Configuration bits
- bit 12 Reserved: User should write '0' to this location
- bit 11 Unimplemented: Read as '0'
- bit 10 CSCNA: Scan Input Selections for CH0+ S/H Input for MUX A Input Multiplexer Setting bit
 - 1 = Scan inputs
 - 0 = Do not scan inputs
- bit 9-8 CHPS<1:0>: Selects Channels Utilized bits
 - 1x = Converts CH0, CH1, CH2 and CH3
 - 01 = Converts CH0 and CH1
 - 00 = Converts CH0
 - When SIMSAM bit (ADCON1<3>) = 0 multiple channels sampled sequentially
 - When SMSAM bit (ADCON1<3>) = 1 multiple channels sampled as in CHPS<1:0>
- bit 7 BUFS: Buffer Fill Status bit
 - Only valid when BUFM = 1 (ADRES split into 2 x 8-word buffers).
 - 1 = A/D is currently filling buffer 0x8-0xF, user should access data in 0x0-0x7
 - 0 = A/D is currently filling buffer 0x0-0x7, user should access data in 0x8-0xF
- bit 6 Unimplemented: Read as '0'
- bit 5-2 SMPI<3:0>: Sample/Convert Sequences Per Interrupt Selection bits
 - 1111 = Interrupts at the completion of conversion for each 16th sample/convert sequence
 - 1110 = Interrupts at the completion of conversion for each 15th sample/convert sequence
 -
 - 0001 = Interrupts at the completion of conversion for each 2nd sample/convert sequence
 - 0000 = Interrupts at the completion of conversion for each sample/convert sequence
- bit 1 BUFM: Buffer Mode Select bit
 - 1 = Buffer configured as two 8-word buffers ADCBUF(15...8), ADCBUF(7...0)
 - 0 = Buffer configured as one 16-word buffer ADCBUF(15...0.)
- bit 0 ALTS: Alternate Input Sample Mode Select bit
 - 1 = Uses MUX A input multiplexer settings for first sample, then alternate between MUX B and MUX A input multiplexer settings for all subsequent samples
 - 0 = Always use MUX A input multiplexer settings

15.0 MOTOR CONTROL PWM MODULE

Note: This data sheet summarizes features of this group of dsPIC30F devices and is not intended to be a complete reference source. For more information on the CPU, peripherals, register descriptions and general device functionality, refer to the *"dsPIC30F Family Reference Manual"* (DS70046).

This module simplifies the task of generating multiple, synchronized Pulse-Width Modulated (PWM) outputs. In particular, the following power and motion control applications are supported by the PWM module:

- Three-Phase AC Induction Motor
- Switched Reluctance (SR) Motor
- Brushless DC (BLDC) Motor
- Uninterruptible Power Supply (UPS)

The PWM module has the following features:

- 6 PWM I/O pins with 3 duty cycle generators
- Up to 16-bit resolution

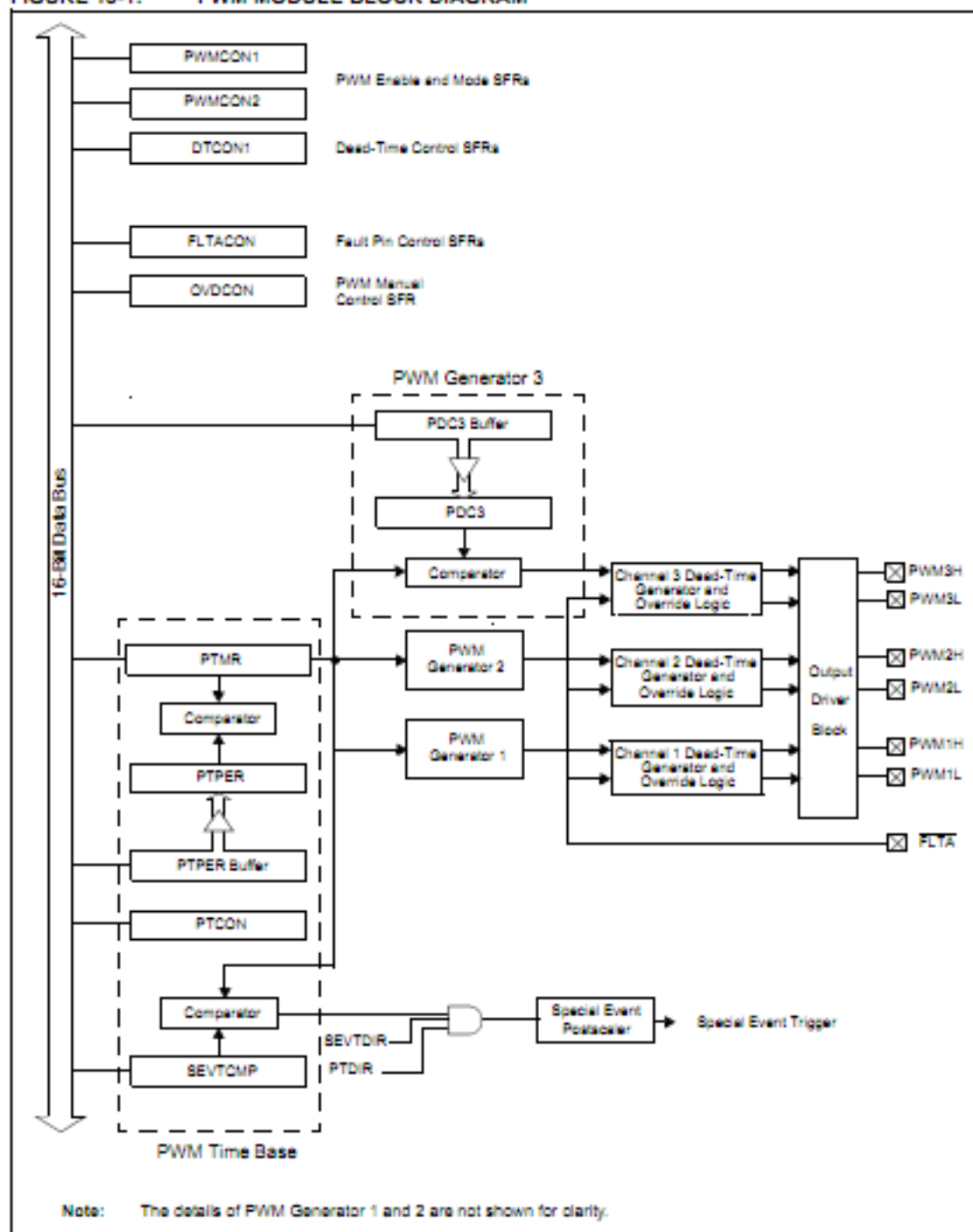
- 'On-the-Fly' PWM frequency changes
- Edge and Center-Aligned Output modes
- Single Pulse Generation mode
- Interrupt support for asymmetrical updates in Center-Aligned mode
- Output override control for Electrically Commutative Motor (ECM) operation
- 'Special Event' comparator for scheduling other peripheral events
- Fault pins to optionally drive each of the PWM output pins to a defined state

This module contains 3 duty cycle generators, numbered 1 through 3. The module has 6 PWM output pins, numbered PWM1H/PWM1L through PWM3H/PWM3L. The six I/O pins are grouped into high/low numbered pairs, denoted by the suffix H or L, respectively. For complementary loads, the low PWM pins are always the complement of the corresponding high I/O pins.

The PWM module allows several modes of operation which are beneficial for specific power control applications.

dsPIC30F3010/3011

FIGURE 15-1: PWM MODULE BLOCK DIAGRAM

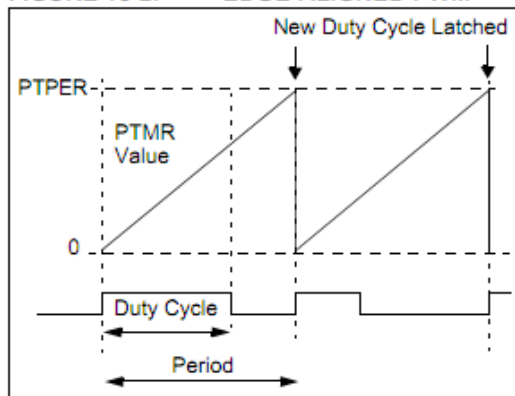


15.3 Edge-Aligned PWM

Edge-aligned PWM signals are produced by the module when the PWM time base is in the Free-Running or Single-Shot mode. For edge-aligned PWM outputs, the output has a period specified by the value in PTPER and a duty cycle specified by the appropriate Duty Cycle register, as shown in Figure 15-2. The PWM output is driven active at the beginning of the period (PTMR = 0) and is driven inactive when the value in the Duty Cycle register matches PTMR.

If the value in a particular Duty Cycle register is zero, then the output on the corresponding PWM pin will be inactive for the entire PWM period. In addition, the output on the PWM pin will be active for the entire PWM period if the value in the Duty Cycle register is greater than the value held in the PTPER register.

FIGURE 15-2: EDGE-ALIGNED PWM



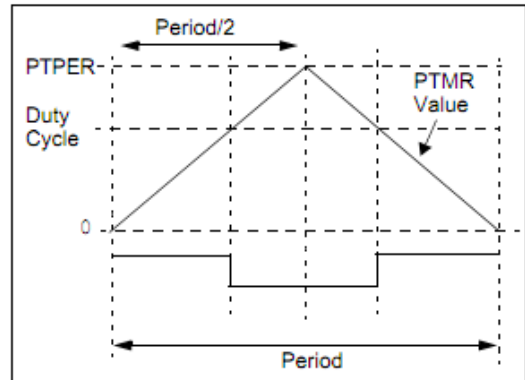
15.4 Center-Aligned PWM

Center-aligned PWM signals are produced by the module when the PWM time base is configured in a Continuous Up/Down Count mode, as shown in Figure 15-3.

The PWM compare output is driven to the active state when the value of the Duty Cycle register matches the value of PTMR and the PWM time base is counting downwards (PTDIR = 1). The PWM compare output is driven to the inactive state when the PWM time base is counting upwards (PTDIR = 0) and the value in the PTMR register matches the duty cycle value.

If the value in a particular Duty Cycle register is zero, then the output on the corresponding PWM pin will be inactive for the entire PWM period. In addition, the output on the PWM pin will be active for the entire PWM period if the value in the Duty Cycle register is equal to the value held in the PTPER register.

FIGURE 15-3: CENTER-ALIGNED PWM



15.5 PWM Duty Cycle Comparison Units

There are three 16-bit Special Function Registers (PDC1, PDC2 and PDC3) used to specify duty cycle values for the PWM module.

The value in each Duty Cycle register determines the amount of time that the PWM output is in the active state. The Duty Cycle registers are 16 bits wide. The LSB of a Duty Cycle register determines whether the PWM edge occurs in the beginning. Thus, the PWM resolution is effectively doubled.

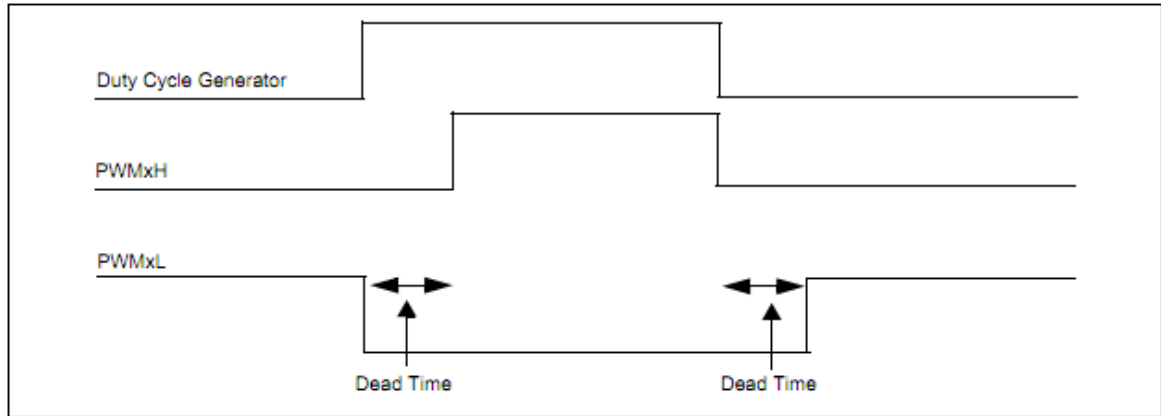
15.5.1 DUTY CYCLE REGISTER BUFFERS

The three PWM Duty Cycle registers are double-buffered to allow glitchless updates of the PWM outputs. For each duty cycle, there is a Duty Cycle register that is accessible by the user and a second Duty Cycle register that holds the actual compare value used in the present PWM period.

For edge-aligned PWM output, a new duty cycle value will be updated whenever a match with the PTPER register occurs and PTMR is reset. The contents of the duty cycle buffers are automatically loaded into the Duty Cycle registers when the PWM time base is disabled (PTEN = 0) and the UDIS bit is cleared in PWMCON2.

When the PWM time base is in the Continuous Up/Down Count mode, new duty cycle values are updated when the value of the PTMR register is zero and the PWM time base begins to count upwards. The contents of the duty cycle buffers are automatically loaded into the Duty Cycle registers when the PWM time base is disabled (PTEN = 0).

FIGURE 15-4: DEAD-TIME TIMING DIAGRAM



15.8 Independent PWM Output

An Independent PWM Output mode is required for driving certain types of loads. A particular PWM output pair is in the Independent Output mode when the corresponding PMOD bit in the PWMCON1 register is set. No dead-time control is implemented between adjacent PWM I/O pins when the module is operating in the Independent mode and both I/O pins are allowed to be active simultaneously.

In the Independent mode, each duty cycle generator is connected to both of the PWM I/O pins in an output pair. By using the associated Duty Cycle register and the appropriate bits in the OVDCON register, the user may select the following signal output options for each PWM I/O pin operating in the Independent mode:

- I/O pin outputs PWM signal
- I/O pin inactive
- I/O pin active

15.9 Single Pulse PWM Operation

The PWM module produces single pulse outputs when the PTCON control bits, PTMOD<1:0> = 10. Only edge-aligned outputs may be produced in the Single Pulse mode. In Single Pulse mode, the PWM I/O pin(s) are driven to the active state when the PTEN bit is set. When a match with a Duty Cycle register occurs, the PWM I/O pin is driven to the inactive state. When a match with the PTPER register occurs, the PTMR register is cleared, all active PWM I/O pins are driven to the inactive state, the PTEN bit is cleared and an interrupt is generated.

15.10 PWM Output Override

The PWM output override bits allow the user to manually drive the PWM I/O pins to specified logic states, independent of the duty cycle comparison units.

All control bits associated with the PWM output override function are contained in the OVDCON register. The upper half of the OVDCON register contains six bits, POVDxH<3:1> and POVDxL<3:1>, that determine which PWM I/O pins will be overridden. The lower half of the OVDCON register contains six bits, POUTxH<3:1> and POUTxL<3:1>, that determine the state of the PWM I/O pins when a particular output is overridden via the POVD bits.

15.10.1 COMPLEMENTARY OUTPUT MODE

When a PWMxL pin is driven active via the OVDCON register, the output signal is forced to be the complement of the corresponding PWMxH pin in the pair. Dead-time insertion is still performed when PWM channels are overridden manually.

15.10.2 OVERRIDE SYNCHRONIZATION

If the OSYNC bit in the PWMCON2 register is set, all output overrides performed via the OVDCON register are synchronized to the PWM time base. Synchronous output overrides occur at the following times:

- Edge-Aligned mode, when PTMR is zero.
- Center-Aligned modes, when PTMR is zero and when the value of PTMR matches PTPER.

TABLE 15-1: PWM REGISTER MAP⁽¹⁾

SFR Name	Addr.	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Reset State
PTCON	01C0	PTEN	—	PTSIDL	—	—	—	—	—	—	—	PTOPS<3:0>	—	PTCKPS<1:0>	—	PTMOD<1:0>	—	0000 0000 0000 0000
PTMR	01C2	PTDIR	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0000 0000 0000 0000
PTPER	01C4	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0000 0000 0000 0000
SEVTCMP	01C8	SEVTDIR	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0111 1111 1111 1111
PWMCON1	01C8	—	—	—	—	—	—	PTMOD3	PTMOD2	PTMOD1	—	PEN3H	PEN2H	PEN1H	—	PEN3L	PEN2L	PEN1L
PWMCON2	01CA	—	—	—	—	—	—	SEVOPS<3:0>	—	—	—	—	—	—	—	IUE	OSYNC	UDIS
DTCON1	01CC	—	—	—	—	—	—	—	—	—	—	DTAPS<1:0>	—	—	—	—	—	0000 0000 0000 0000
FLTAON	01D0	—	—	FAOV3H	FAOV3L	FAOV2H	FAOV2L	FAOV1H	FAOV1L	FLTAM	—	—	—	—	—	FAEN3	FAEN2	FAEN1
OVDCON	01D4	—	—	POVD3H	POVD3L	POVD2H	POVD2L	POVD1H	POVD1L	—	—	—	—	POUT3H	POUT3L	POUT2H	POUT2L	POUT1H
PDC1	01D6	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	1111 1111 0000 0000
PDC2	01D8	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0000 0000 0000 0000
PDC3	01DA	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0000 0000 0000 0000

Legend: — = unimplemented bit, read as '0'

Note 1: Refer to 'dsPIC30F Family Reference Manual' (DS70046) for descriptions of register bit fields.

19.1 ADC Result Buffer

The module contains a 16-word, dual port, read-only buffer, called ADCBUF0...ADCBUFF, to buffer the ADC results. The RAM is 10 bits wide, but is read into different format 16-bit words. The contents of the sixteen ADC Conversion Result Buffer registers, ADCBUF0 through ADCBUFF, cannot be written by user software.

19.2 Conversion Operation

After the ADC module has been configured, the sample acquisition is started by setting the SAMP bit. Various sources, such as a programmable bit, timer time-outs and external events, will terminate acquisition and start a conversion. When the A/D conversion is complete, the result is loaded into ADCBUF0...ADCBUFF, and the A/D Interrupt Flag, ADIF, and the DONE bit are set after the number of samples specified by the SMPI bit.

The following steps should be followed for doing an A/D conversion:

- Configure the ADC module:
 - Configure analog pins, voltage reference and digital I/O
 - Select A/D input channels
 - Select A/D conversion clock
 - Select A/D conversion trigger
 - Turn on A/D module
- Configure A/D interrupt (if required):
 - Clear ADIF bit
 - Select A/D interrupt priority
- Start sampling
- Wait the required acquisition time
- Trigger acquisition end; start conversion
- Wait for A/D conversion to complete, by either:
 - Waiting for the A/D interrupt
 - Waiting for the DONE bit to be set
- Read A/D result buffer; clear ADIF if required

19.3 Selecting the Conversion Sequence

Several groups of control bits select the sequence in which the A/D connects inputs to the sample/hold channels, converts channels, writes the buffer memory and generates interrupts. The sequence is controlled by the sampling clocks.

The SIMSAM bit controls the acquire/convert sequence for multiple channels. If the SIMSAM bit is '0', the two or four selected channels are acquired and converted sequentially, with two or four sample clocks. If the SIMSAM bit is '1', two or four selected channels are acquired simultaneously, with one sample clock. The channels are then converted sequentially. Obviously, if there is only 1 channel selected, the SIMSAM bit is not applicable.

The CHPS bits select how many channels are sampled. This can vary from 1, 2 or 4 channels. If the CHPS bits select 1 channel, the CH0 channel will be sampled at the sample clock and converted. The result is stored in the buffer. If the CHPS bits select 2 channels, the CH0 and CH1 channels will be sampled and converted. If the CHPS bits select 4 channels, the CH0, CH1, CH2 and CH3 channels will be sampled and converted.

The SMPI bits select the number of acquisition/conversion sequences that would be performed before an interrupt occurs. This can vary from 1 sample per interrupt to 16 samples per interrupt.

The user cannot program a combination of CHPS and SMPI bits that specifies more than 16 conversions per interrupt, or 8 conversions per interrupt, depending on the BUFM bit. The BUFM bit, when set, will split the 16-word results buffer (ADCBUF0...ADCBUFF) into two 8-word groups. Writing to the 8-word buffers will be alternated on each interrupt event. Use of the BUFM bit will depend on how much time is available for moving data out of the buffers after the interrupt, as determined by the application.

If the processor can quickly unload a full buffer within the time it takes to acquire and convert one channel, the BUFM bit can be '0' and up to 16 conversions may be done per interrupt. The processor will have one sample and conversion time to move the sixteen conversions.

If the processor cannot unload the buffer within the acquisition and conversion time, the BUFM bit should be '1'. For example, if SMPI<3:0> (ADCON2<5:2>) = 0111, then eight conversions will be loaded into 1/2 of the buffer, following which an interrupt occurs. The next eight conversions will be loaded into the other 1/2 of the buffer. The processor will have the entire time between interrupts to move the eight conversions.

The ALTS bit can be used to alternate the inputs selected during the sampling sequence. The input multiplexer has two sets of sample inputs: MUX A and MUX B. If the ALTS bit is '0', only the MUX A inputs are selected for sampling. If the ALTS bit is '1' and SMPI<3:0> = 0000, on the first sample/convert sequence, the MUX A inputs are selected, and on the next acquire/convert sequence, the MUX B inputs are selected.

The CSCNA bit (ADCON2<10>) will allow the CH0 channel inputs to be alternately scanned across a selected number of analog inputs for the MUX A group. The inputs are selected by the ADCSSL register. If a particular bit in the ADCSSL register is '1', the corresponding input is selected. The inputs are always scanned from lower to higher numbered inputs, starting after each interrupt. If the number of inputs selected is greater than the number of samples taken per interrupt, the higher numbered inputs are unused.

[4]

Programme :

```

void InitMCPWM()
{
    PTPER = HalfDUTY; // set the pwm period register, ne pas oublier la double
    précision
    // OVDCON = 0xFFFF; // Cmde MLI, no effect of OVDCON
    OVDCON = 0x00FF; // allow control using OVD register (active low : PWM pins ie 0)
    // PWMCON1 = 0x0700; // disable PWMs
    PWMCON1= 0x0770; // enable PWM outputs (mais pas les LOW)
    PDC1=HalfDUTY; PDC2=HalfDUTY; PDC3=HalfDUTY; // init rapport cyclique 50%
    EnableL6234=0; // disable L298
    PWMCON2 = 0x0000; // 1 PWM values
    PTCN = 0x8002; // start PWM symetrique
}
//-----
Instruction de blocage ou de validation :
OVDCON = 0xFFFF; // Cmde MLI, no effect of OVDCON
OVDCON = 0x00FF; // allow control using OVD register (active low : PWM pins
ie 0)
Exemple d'ADC SOC + PWM :
Cet exemple montre l'utilisation de l'ADC et sa synchronisation avec la PWM.
Le lancement de conversion (SOC) se fait sur "Period Match" à l'aide du registre SEVTCMP.
L'interruption de l'ADC est programmée afin que l'ISR soit appelé en fin de conversion (EOC)
//-----
----
// Setup the ADC registers for :
// 4 channels conversion
// PWM trigger starts conversion
// AD interrupt is set and buffer is read in the interrupt
//-----
----
void InitADC10()
{
    ADCON1 = 0x006F; // PWM starts conversion, 4 ch simultanés, ADC Off for
    configuring
    ADCON2 = 0x0200; // simulataneous sample 4 channels, ADC INTerrupt à chaque
    EOC=100 us
    ADCHS = 0x0022; // AN2/RB2 Ch0 Bref, AN3/RB3 Ch1 Bmes, AN4/RB4 Ch2 NC,
    AN5/RB5 Ch3 NC
    ADCON3 = 0x0080; // Tad = internal RC (4uS)
    _ADIF = 0; // Adc int flag Off
    _ADIE = 1; // Adc int On
    _ADON = 1; // turn ADC ON
}
//-----
----
// InitMCPWM, intializes the PWM as follows:
// FPWM = 16 khz voir en haut
// Independant PWMs
// Set ADC to be triggered by PWM special trigger
//-----
----
void InitMCPWM()
{
    PTPER = HalfDUTY; // set the pwm period register, ne pas oublier la double
    précision
    31
    OVDCON = 0x00FF; // allow control using OVD register (active low pour PWM
    pins
    ie 0)

```

```

// PWMCON1 = 0x0700; // disable PWMs
PWMCON1= 0x0770; // enable PWM outputs (mais pas les LOW)
PDC1=HalfDUTY; PDC2=HalfDUTY; PDC3=HalfDUTY; // init sans rien, apres une
regul ça change
EnableL6234=0; // disable L298
SEVTCMP = PTPER; // set ADC to trigger at ...
PWMCON2 = 0x0000; // 1 PWM values
PTCON = 0x8002; // start PWM symetrique
}
//-----
// The ADC interrupt reads the demand pot value.
// tt est synchrone % à cette int de ADC int =2*PWMperiod=2*62.5 us=125 us
//-----
void __attribute__((interrupt, auto_psv)) _ADCInterrupt ()
{
InfoLED=1;
_ADIF = 0;
k_V_f=ADCBUF0<<2; // 4.12 pu 4096=1.0=6V
fs=ADCBUF1<<2; // 4.12 pu 4096=1.0=20 Hz
InfoLED=0;
}
//-----
----
//Main routine
int main()
{
setup_ports();
InitADC10();
InitMCPWM();
RunningLED=1; // LED run = On
RunningLED=0; // LED run = Off
while(1)
{
} // end of while (1)
} // end of main

```


Tableau des différent composent :

Composent	Valeur	Nombre	Prix unité	Prix total
Capacité	1uF	3	80	240
Capacité	220uF	1	60	60
Capacité	0.1uF	3	133	399
Capacité	22pF	2	20	40
Resistance	10kΩ	1	2.24	2.24
Potentiomètre	22kΩ	1	66	66
coartés	10MHz	1	276	276
S812	-----	1		
Bouton	-----	1	72	72
Ir2110	-----	3	153	459
Irf530n	-----	6	72	432
Dspic30f3010	-----	1	512	512
total				2558.24DA

[1] : <http://pdf1.alldatasheet.com/datasheet-pdf/view/67485/INTERSIL/IRF530N.html>

[2] : <http://pdf1.alldatasheet.com/datasheet-pdf/view/323402/IRF/IR2110.html>

[3] : <http://html.alldatasheet.com/html-pdf/80541/SII/S-812XXSG/101/2/S-812XXSG.html>

[4] : <http://ww1.microchip.com/downloads/en/DeviceDoc/70141F.pdf>

[5] : **H. Abdellaoui**, “ Etude expérimentale de la position rotorique d’un moteur synchrone à aimants permanents par variables électriques ”, Mémoire de Magister, Université de TiziOuzou

[AME 05] Ameur Aissa, "Commande sans Capteur de Vitesse par DTC d'une MSAP dotée d'un Observateur d'ordre complet à Mode Glissant", Université de Batna, Magistère 2005.

[6] : http://baghli.com/doc_archi_cmde.php

[7] : **L. Gasc**, "Conception d’un actionneur a aimants permanents a faibles ondulations de

Couple pour assistance de directions automobile : Approches par la structure et par la Commande". Thèse de doctorat de l’Institut National Polytechnique de Toulouse.2159, 254 pp, 2004.